



**UNIVERSIDADE FEDERAL DO CEARÁ**  
**CENTRO DE TECNOLOGIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**  
**CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**DAVI PINTO CABRAL AMORIM**

**ANÁLISE, MODELAGEM E CONTROLE DE CONVERSOR CC-CC HALF BRIDGE**  
**COM ESTRATÉGIA DE MODULAÇÃO PWM PARA INTERRUPTORES**  
**CONECTADOS EM PARALELO**

**FORTALEZA**

**2023**

DAVI PINTO CABRAL AMORIM

ANÁLISE, MODELAGEM E CONTROLE DE CONVERSOR CC-CC HALF BRIDGE COM  
ESTRATÉGIA DE MODULAÇÃO PWM PARA INTERRUPTORES CONECTADOS EM  
PARALELO

Trabalho de Conclusão de Curso apresentado ao  
Curso de Graduação em Engenharia Elétrica do  
Centro de Tecnologia da Universidade Federal  
do Ceará, como requisito parcial à obtenção do  
grau de bacharel em Engenharia Elétrica.

Orientador: Prof. Dr. Paulo Peixoto Praça.  
Coorientador: Prof. Dr. Menaouar Berrehil El  
Kattel.

FORTALEZA

2023

Dados Internacionais de Catalogação na Publicação  
Universidade Federal do Ceará  
Sistema de Bibliotecas  
Gerada automaticamente pelo módulo Catalog, mediante os dados fornecidos pelo(a) autor(a)

---

A543a Amorim, Davi Pinto Cabral.

Análise, modelagem e controle de conversor CC-CC half bridge com estratégia de modulação PWM para interruptores conectados em paralelo / Davi Pinto Cabral Amorim. – 2023.  
96 f. : il. color.

Trabalho de Conclusão de Curso (graduação) – Universidade Federal do Ceará, Centro de Tecnologia, Curso de Engenharia Elétrica, Fortaleza, 2023.

Orientação: Prof. Dr. Paulo Peixoto Praça.

Coorientação: Prof. Dr. Menaouar Berrehil El Kattel.

1. Conversor CC-CC. 2. Conversor bidirecional. 3. Modelagem. 4. Controle Digital. I. Título.  
CDD 621.3

---

DAVI PINTO CABRAL AMORIM

ANÁLISE, MODELAGEM E CONTROLE DE CONVERSOR CC-CC HALF BRIDGE COM  
ESTRATÉGIA DE MODULAÇÃO PWM PARA INTERRUPTORES CONECTADOS EM  
PARALELO

Trabalho de Conclusão de Curso apresentado ao  
Curso de Graduação em Engenharia Elétrica do  
Centro de Tecnologia da Universidade Federal  
do Ceará, como requisito parcial à obtenção do  
grau de bacharel em Engenharia Elétrica.

Aprovada em: Dezembro de 2023

BANCA EXAMINADORA

---

Prof. Dr. Paulo Peixoto Praça (Orientador)  
Universidade Federal do Ceará (UFC)

---

Prof. Dr. Menaouar Berrehil El  
Kattel (Coorientador)  
Universidade Federal do Ceará (UFC)

---

Prof. Dr. Dalton de Araújo Honório  
Universidade Federal do Ceará (UFC)

## AGRADECIMENTOS

A Deus, que me concedeu forças e me dotou de ciência e sabedoria para o desenvolvimento deste trabalho.

Aos meus pais, meus modelos de doçura, compreensão e empatia, na figura de minha mãe, Liana, e de doação, carisma e torcedor do Fluminense, na figura de meu pai, Alexandre.

Aos meus irmãos, André e Maria Luiza, que me preenchem e me tornam uma pessoa mais feliz.

A minha namorada, Ana Lívia, por estar sempre presente e ser uma das primeiras a acreditar em mim.

Aos meus amigos de curso, Crizanto, Eduardo Balbino, Jéssica, Levi, Luís Felipe, Nathan, Thiago, Victória e Vitor, que compartilharam essa jornada de muitas batalhas comigo. Sem vocês eu não conseguiria!

Ao Prof. Dr. Paulo Praça, por confiar na minha capacidade, estando sempre disponível para me auxiliar e para me estimular a seguir aprendendo.

Aos professores participantes da banca examinadora Prof. Dr. Menaouar Berrehil El Kattel e Prof. Dr. Dálton de Araújo Honório, pelo tempo disponibilizado, pelas explicações e sugestões.

A Universidade Federal do Ceará, por disponibilizar uma estrutura repleta de oportunidades e um corpo docente extremamente capacitado.

"Tudo posso naquele que me fortalece"  
(Filipenses 4:13)

## RESUMO

O avanço tecnológico vem introduzindo e popularizando na sociedade o uso de carros elétricos, sistemas de geração de energia fotovoltaica, fontes de alimentação ininterruptas (UPS), e muitos outros sistemas que contam com elementos armazenadores de energia. Frente a esta demanda de mercado, surge no ramo da eletrônica de potência uma nova tendência, dos conversores CC-CC capazes de transportar o fluxo de potência em ambos os sentidos, os chamados conversores bidirecionais, que trazem a praticidade de abarcar dois sistemas em um só. Nesse contexto, o presente trabalho traz um estudo com análise, dimensionamento e controle digital de um conversor bidirecional operando no modo de condução contínua, com resultados validados via simulação, utilizando o software PSIM. Para a análise, foi feito o levantamento das curvas de corrente e tensão em cada componente da topologia proposta, assim como o equacionamento dos componentes do conversor. Utilizando o conceito de valor médio, obteve-se um modelo médio de pequenos sinais para tensão de saída e corrente no indutor frente perturbações na razão cíclica. Por fim, utilizou-se os modelos obtidos para dimensionar controladores analógicos e digitais, fazendo uma comparação entre os parâmetros de desempenho da resposta ao degrau de carga do sistema em malha aberta e do sistema em malha fechada, para as técnicas de controle analógico e digital.

**Palavras-chave:** conversor CC-CC; conversor bidirecional; modelagem; controle digital

## ABSTRACT

Technological advances have been introducing and popularizing in society the use of electric vehicles, photovoltaic generation systems, uninterruptible power supplies (UPS), and many other systems that rely on energy storage elements. Faced with this market demand, a new trend has emerged in the field of power electronics, of DC-DC converters capable of transporting power flow in both directions, the so-called bidirectional converters, which bring the practicality of covering two systems in only one. In this context, the present work presents a study with analysis, modelling and digital control of a bidirectional converter operating in continuous conduction mode, with results validated via simulation, using the software PSIM. For the analysis, the current and voltage in each component of the proposed topology were plotted, as well as the sizing of each component of the converter. Using the concept of average value, a small-signal average model was obtained for output voltage and inductor current in the face of disturbances in the duty cycle. Finally, the models obtained were used to tune analog and digital controllers, making a comparison between the load step response of the open-loop system and the closed-loop system, for analog and digital control techniques.

**Keywords:** DC-DC converter; bidirectional converter; modelling; digital control

## LISTA DE FIGURAS

Figura 1 – Topologia do conversor bidirecional . . . . .	19
Figura 2 – Topologia do conversor bidirecional simplificada . . . . .	19
Figura 3 – Lógica de chaveamento do conversor . . . . .	20
Figura 4 – Circuitos equivalentes do conversor proposto durante um período de comutação	21
Figura 5 – Tensões e correntes do circuito com suas polaridades e sentidos convencionados	22
Figura 6 – Ganho estático do conversor para diferentes valores de $n_T$ . . . . .	25
Figura 7 – Sinais de gatilho dos interruptores, juntamente com as curvas de tensão e de corrente no indutor de saída, no capacitor de saída e nos diodos . . . . .	36
Figura 8 – Curvas de tensão e de corrente nas indutâncias do transformador e nos capacitores de entrada . . . . .	37
Figura 9 – Curvas de tensão e de corrente dos interruptores e da fonte de entrada . . . . .	38
Figura 10 – Corrente no capacitor de saída $C_o$ . . . . .	41
Figura 11 – Circuito de validação do equacionamento dos componentes . . . . .	44
Figura 12 – Curvas de tensão e de corrente do conversor simuladas . . . . .	45
Figura 13 – Circuito Equivalente 1º Etapa de Operação . . . . .	47
Figura 14 – Circuito Equivalente 2º Etapa de Operação . . . . .	48
Figura 15 – Circuito de validação dos modelos . . . . .	56
Figura 16 – Diagrama de Bode da Tensão de saída do Modelo Completo para $C_1 = C_2 = 25\mu F$ . . . . .	57
Figura 17 – Diagrama de Bode da Tensão de saída para $C_1 = C_2 = 5\mu F$ . . . . .	58
Figura 18 – Diagrama de Bode da Tensão de saída do Modelo Completo para $C_1 = C_2 = 1\mu F$ . . . . .	59
Figura 19 – Diagrama de Bode da tensão de saída do modelo simplificado para $C_1 = C_2 = 25\mu F$ . . . . .	59
Figura 20 – Diagrama de Bode da corrente no indutor do modelo completo para $C_1 = C_2 = 25\mu F$ . . . . .	60
Figura 21 – Diagrama de Bode da corrente no indutor do modelo simplificado para $C_1 = C_2 = 25\mu F$ . . . . .	61
Figura 22 – Diagrama de Bode da tensão de saída por corrente no indutor do modelo completo para $C_1 = C_2 = 25\mu F$ . . . . .	62

Figura 23 – Diagrama de Bode da tensão de saída por corrente no indutor do modelo simplificado para $C_1 = C_2 = 25\mu F$ . . . . .	62
Figura 24 – Topologia do conversor operando em malha aberta . . . . .	64
Figura 25 – Resposta ao degrau de carga do conversor em malha aberta . . . . .	64
Figura 26 – Topologia do conversor operando em malha fechada . . . . .	65
Figura 27 – Modulação PWM . . . . .	67
Figura 28 – Modelo de tensão por razão cíclica no sisotool . . . . .	69
Figura 29 – Alocação de polos e zeros do controlador PI da malha de tensão . . . . .	69
Figura 30 – Ganhos $K_p$ e $K_i$ do PI analógico da malha de tensão . . . . .	69
Figura 31 – Circuito PI analógico malha de tensão . . . . .	70
Figura 32 – Resposta ao degrau do sistema em malha fechada com tensão controlada por PI analógico . . . . .	71
Figura 33 – Sisotool do modelo de corrente por razão cíclica . . . . .	72
Figura 34 – Alocação de polos do PI analógico da malha de corrente . . . . .	72
Figura 35 – Ganhos $K_p$ e $K_i$ do PI analógico da malha de corrente . . . . .	72
Figura 36 – Circuito PI analógico malha de corrente . . . . .	73
Figura 37 – Resposta ao degrau do sistema em malha fechada com corrente controlada por PI analógico . . . . .	73
Figura 38 – Sisotool do modelo de tensão por corrente . . . . .	74
Figura 39 – Ganhos $K_p$ e $K_i$ do PI analógico da malha de tensão por corrente . . . . .	74
Figura 40 – Circuito PI analógico malha em cascata . . . . .	75
Figura 41 – Resposta ao degrau do sistema em malha fechada com tensão e corrente controlada por PI analógico . . . . .	75
Figura 42 – Discretização do modelo de tensão por razão cíclica . . . . .	77
Figura 43 – Sisotool do modelo de tensão por razão cíclica discretizado . . . . .	77
Figura 44 – Circuito PI digital controlando a tensão de saída . . . . .	78
Figura 45 – Definição das variáveis do PI digital da malha de tensão . . . . .	79
Figura 46 – Lógica de programação do PI digital da malha de tensão . . . . .	79
Figura 47 – Resposta ao degrau do sistema em malha fechada com controle da tensão de saída por PI digital . . . . .	80
Figura 48 – Discretização do modelo de corrente por razão cíclica . . . . .	81
Figura 49 – Sisotool do modelo de corrente por razão cíclica discretizado . . . . .	81

Figura 50 – Circuito PI digital controlando a corrente de saída . . . . .	81
Figura 51 – Definição das variáveis do PI digital da malha de corrente . . . . .	82
Figura 52 – Lógica de programação do PI digital da malha de corrente . . . . .	82
Figura 53 – Resposta ao degrau do sistema em malha fechada com controle de corrente no indutor por PI digital . . . . .	83
Figura 54 – Discretização do modelo de tensão de saída por corrente no indutor . . . . .	83
Figura 55 – Sisotool do modelo de tensão por corrente discretizado . . . . .	84
Figura 56 – Declaração das variáveis do PI digital do controle em cascata . . . . .	84
Figura 57 – Lógica de programação do PI digital do controle em cascata . . . . .	85
Figura 58 – Resposta ao degrau do sistema em malha fechada com controle de tensão e corrente em cascata por PI digital . . . . .	85
Figura 59 – Circuito PI digital controle em cascata . . . . .	86
Figura 60 – Validação do novo modelo de tensão de saída por razão cíclica obtido . . . . .	87
Figura 61 – Sisotool do novo modelo de tensão com alocação de polos e zeros complexos	87
Figura 62 – Resposta ao degrau do sistema em malha fechada com controle de corrente por controlador com polos e zeros complexos . . . . .	88

## LISTA DE TABELAS

Tabela 1 – Parâmetros de projeto . . . . .	43
Tabela 2 – Dimensionamento dos Componentes . . . . .	44
Tabela 3 – Parâmetros de desempenho do sistema em malha aberta retirados da Figura 25	65
Tabela 4 – Parâmetros de desempenho do controle de tensão de saída por PI analógico retirados da Figura 32 . . . . .	71
Tabela 5 – Parâmetros de desempenho do controle de corrente no indutor por PI analó- gico retirados da Figura 37 . . . . .	73
Tabela 6 – Parâmetros de desempenho do controle em cascata por PI analógico retirados da Figura 41 . . . . .	75
Tabela 7 – Parâmetros de desempenho do controle de tensão de saída por PI digital retirados da Figura 47 . . . . .	80
Tabela 8 – Parâmetros de desempenho da figura 53 . . . . .	82
Tabela 9 – Parâmetros de desempenho do controle em cascata por PI digital retirados da Figura 58 . . . . .	86
Tabela 10 – Parâmetros de desempenho do controle de tensão de saída por PI analógico retirados da Figura 62 . . . . .	88

## LISTA DE SÍMBOLOS

$A$	Ampere
$A/D$	Analógico digital
$CA$	Corrente alternada
$CC$	Corrente contínua
$CC - CC$	Corrente contínua corrente contínua
$C1$	Capacitor 1
$C2$	Capacitor 2
$C_o$	Capacitor de saída
$D$	Razão cíclica
$D1$	Diodo 1
$D2$	Diodo 2
$F$	Faraday
$f_s$	Frequência de chaveamento
$G$	Giga
$G_{MCC}$	Ganho estático no modo de condução contínua
$H$	Henry
$Hz$	Hertz
$IGBT$	insulated-gate bipolar transistor
$i_i$	Corrente média de entrada
$i_o$	Corrente média de saída
$j$	Unidade imaginária ( $\sqrt{-1}$ )
$k$	Kilo
$K_i$	Ganho integral
$K_p$	Ganho proporcional
$K_{pwm}$	Ganho da moduladora PWM
$L_o$	Indutor de saída

$L_p$	Indutor do primário do transformador
$L_{s1}$	Indutor 1 do secundário do transformador
$L_{s2}$	Indutor 2 do secundário do transformador
$M$	Mega
$m$	Mili
$MOSFET$	Metal Oxide Semiconductor Field Effect Transistor
$n$	Nano
$n_T$	Relação de transformação do transformador
$PI$	Proporcional integral
$P_i$	Potência média de entrada
$P_o$	Potência média de saída
$PWM$	Pulse width modulation
$Q1$	MOSFET 1
$Q2$	MOSFET 2
$R_{L_o}$	Resistência série do indutor
$R_{se}$	Resistência série do capacitor
$R_o$	Carga de saída
$s$	segundo
$S1$	Chave 1
$S2$	Chave 2
$S3$	Chave 3
$S4$	Chave 4
$t_{acomodacao}$	Tempo de acomodação
$TBJ$	Transistor bipolar de junção
$T_s$	Período de chaveamento
$V$	Volt
$v_i$	Tensão média de entrada
$v_o$	Tensão média de saída

$W$	Watt
$ZOH$	Zero order hold
$Z^{-1}$	Operador atraso
$\Delta t_1$	Primeira etapa de chaveamento
$\Delta t_2$	Segunda etapa de chaveamento
$\Delta t_3$	Terceira etapa de chaveamento
$\Delta t_4$	Quarta etapa de chaveamento
$\Delta v_{C_1}$	Variação de tensão no capacitor 1
$\Delta v_{C_2}$	Variação de tensão no capacitor 2
$\Delta v_{C_o}$	Variação de tensão no capacitor de saída
$\Delta i_{L_p}$	Variação de corrente no indutor do primário do transformador
$\Delta i_{L_o}$	Variação de corrente no indutor de saída
$\Omega$	Ohm
$\omega$	Frequência angular
$\mu$	Micro

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b> . . . . .	<b>17</b>
<b>1.1</b>	<b>Objetivos</b> . . . . .	<b>17</b>
<b>2</b>	<b>TOPOLOGIA DO CONVERSOR</b> . . . . .	<b>19</b>
<b>2.1</b>	<b>Lógica de Chaveamento</b> . . . . .	<b>20</b>
<b>3</b>	<b>LEVANTAMENTO DAS CURVAS CARACTERÍSTICAS</b> . . . . .	<b>22</b>
<b>3.1</b>	<b>Considerações Iniciais</b> . . . . .	<b>22</b>
<b>3.2</b>	<b>Ganho Estático</b> . . . . .	<b>23</b>
<b>3.3</b>	<b>Razão Cíclica</b> . . . . .	<b>25</b>
<b>3.4</b>	<b>Indutor de Saída <math>L_o</math></b> . . . . .	<b>26</b>
<b>3.4.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>26</b>
<b>3.4.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>26</b>
<b>3.5</b>	<b>Capacitor de Saída <math>C_o</math></b> . . . . .	<b>26</b>
<b>3.5.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>26</b>
<b>3.5.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>27</b>
<b>3.6</b>	<b>Diodos D1 e D2</b> . . . . .	<b>27</b>
<b>3.6.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>27</b>
<b>3.6.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>27</b>
<b>3.7</b>	<b>Indutores do Secundário do Transformador (<math>L_{S1}</math> e <math>L_{S2}</math>)</b> . . . . .	<b>28</b>
<b>3.7.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>28</b>
<b>3.7.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>28</b>
<b>3.8</b>	<b>Indutor do Primário do Transformador (<math>L_p</math>)</b> . . . . .	<b>29</b>
<b>3.8.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>29</b>
<b>3.8.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>29</b>
<b>3.9</b>	<b>Capacitores de Entrada <math>C_1</math> e <math>C_2</math></b> . . . . .	<b>30</b>
<b>3.9.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>30</b>
<b>3.9.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>31</b>
<b>3.10</b>	<b>Interruptores S1, S2, S3 e S4</b> . . . . .	<b>32</b>
<b>3.10.1</b>	<b><i>1º Etapa</i></b> . . . . .	<b>32</b>
<b>3.10.2</b>	<b><i>2º Etapa</i></b> . . . . .	<b>33</b>
<b>3.10.3</b>	<b><i>3º Etapa</i></b> . . . . .	<b>33</b>

3.10.4	<b>4ª Etapa</b> . . . . .	34
3.11	<b>Fonte de Entrada</b> . . . . .	35
3.11.1	<b>1ª Etapa</b> . . . . .	35
3.11.2	<b>2ª Etapa</b> . . . . .	35
3.12	<b>Curvas Características</b> . . . . .	35
4	<b>DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR</b> . .	39
4.1	<b>Indutância de Saída <math>L_o</math></b> . . . . .	39
4.2	<b>Indutância do Primário <math>L_p</math></b> . . . . .	39
4.3	<b>Indutâncias do Secundário <math>L_{s1}</math> e <math>L_{s2}</math></b> . . . . .	40
4.4	<b>Capacitância de Saída <math>C_o</math></b> . . . . .	40
4.5	<b>Capacitâncias de Entrada <math>C_1</math> e <math>C_2</math></b> . . . . .	41
4.6	<b>Definição dos Parâmetros de Projeto e Dimensionamento dos Componentes</b>	43
5	<b>MODELAGEM DO CONVERSOR</b> . . . . .	46
5.1	<b>Circuito Médio Equivalente</b> . . . . .	46
5.1.1	<b>1ª Etapa de Operação</b> . . . . .	47
5.1.2	<b>2ª Etapa de Operação</b> . . . . .	48
5.1.3	<b>Valor Médio das Grandezas</b> . . . . .	48
5.2	<b>Linearização do Modelo</b> . . . . .	49
5.3	<b>Análise dos Termos CC</b> . . . . .	51
5.3.1	<b>Ganho Estático Obtido Via Modelo</b> . . . . .	52
5.3.2	<b>Razão Cíclica Obtida Via Modelo</b> . . . . .	52
5.4	<b>Análise dos Termos CA</b> . . . . .	52
5.4.1	<b>Função de Transferência <math>\frac{V_o(s)}{D(s)}</math></b> . . . . .	53
5.4.2	<b>Função de Transferência <math>\frac{I_{L_o}(s)}{D(s)}</math></b> . . . . .	54
5.4.3	<b>Função de Transferência <math>\frac{V_o(s)}{I_{L_o}(s)}</math></b> . . . . .	54
5.5	<b>Limitações dos Modelos</b> . . . . .	54
5.6	<b>Validação dos Modelos</b> . . . . .	56
5.6.1	<b>Tensão de Saída por Razão Cíclica</b> . . . . .	57
5.6.1.1	<b>Modelo Completo</b> . . . . .	57
5.6.1.2	<b>Modelo Simplificado</b> . . . . .	59
5.6.2	<b>Corrente no Indutor por Razão Cíclica</b> . . . . .	60
5.6.2.1	<b>Modelo Completo</b> . . . . .	60

5.6.2.2	<i>Modelo Simplificado</i> . . . . .	60
5.6.3	<b>Tensão de Saída por Corrente no Indutor</b> . . . . .	61
5.6.3.1	<i>Modelo Completo</i> . . . . .	61
5.6.3.2	<i>Modelo Simplificado</i> . . . . .	61
6	<b>CONTROLE DAS SAÍDAS DO CONVERSOR</b> . . . . .	63
6.1	<b>Conversor em Malha Aberta</b> . . . . .	63
6.2	<b>Conversor em Malha Fechada</b> . . . . .	65
6.2.1	<i>Ganho dos Sensores</i> . . . . .	66
6.2.2	<i>Ganho da Moduladora PWM</i> . . . . .	66
6.2.3	<i>Ganho do Conversor A/D</i> . . . . .	67
6.2.4	<i>Alocação de Polos</i> . . . . .	67
6.2.5	<b>Controlador PI Analógico</b> . . . . .	68
6.2.5.1	<i>Controle da Tensão de Saída</i> . . . . .	68
6.2.5.2	<i>Controle da Corrente no Indutor</i> . . . . .	71
6.2.5.3	<i>Controle em Cascata</i> . . . . .	74
6.2.6	<b>Controlador PI Digital</b> . . . . .	76
6.2.6.1	<i>Controle da Tensão de Saída</i> . . . . .	76
6.2.6.2	<i>Controle da Corrente no Indutor</i> . . . . .	80
6.2.6.3	<i>Controle em Cascata</i> . . . . .	83
6.3	<b>Controlador Digital com Pólos e Zeros Complexos</b> . . . . .	86
6.4	<b>Comparação dos Controladores Analógicos e Digitais</b> . . . . .	89
7	<b>CONCLUSÕES E TRABALHOS FUTUROS</b> . . . . .	90
	<b>REFERÊNCIAS</b> . . . . .	91
	<b>APÊNDICE A – CÓDIGOS-FONTES UTILIZADOS NOS CONTRO-</b> <b>LADORES DIGITAIS</b> . . . . .	92

# 1 INTRODUÇÃO

Os conversores CC-CC são dispositivos eletrônicos capazes de fornecer e regular diferentes níveis de tensão CC ao serem alimentados por uma fonte também CC (HART, 2012). Dentro do universo destes circuitos, existem os conversores chaveados, que fazem uso de interruptores como TBJ, MOSFET e IGBT, operando de forma totalmente aberta e totalmente fechada. Esta forma de operação confere aos conversores chaveados uma alta eficiência quando comparado a outras modalidades, tornando-os extremamente utilizados no carregamento de baterias, no controle de motores e na conversão de energia na área das energias renováveis (RASHID, 2014).

Seguindo nesta linha de pesquisa, surge no ramo da eletrônica de potência uma nova tendência, baseada na aplicação de conversores capazes de transportar o fluxo de potência em ambos os sentidos. Os chamados conversores bidirecionais, são projetados para operar tanto fornecendo energia a uma carga quanto recebendo energia, armazenando-a em um elemento armazenador de energia, trazendo então a praticidade de contar com apenas um conversor CC-CC em sistemas de carros elétricos, de fontes de alimentação ininterruptas (UPS), de geração fotovoltaicas e até de aerogeradores (GORJI *et al.*, 2019).

Este tipo de topologia surge em uma sociedade brasileira que expandiu consideravelmente sua frota de carros elétricos em 2023, com uma projeção de 90 mil emplacamentos no corrente ano (ABVE, 2023), além de uma adição de 6,2GW de geração de energia a matriz energética brasileira no período de janeiro a agosto de 2023, advindos de matrizes solares e eólicas, sendo 3GW na primeira modalidade e 3,2GW na segunda modalidade, com projeções de investimentos futuros na ordem de R\$ 64,8 bilhões (GOV, 2023).

Frente a este urgir do mercado, é necessário que surjam novas tecnologias e novas topologias de conversores, prontas para processar níveis de potência cada vez maiores e com eficiências cada vez mais próximas da unitária, além de trazerem a praticidade, cumprindo estes objetivos de forma embarcada e cada vez menor.

## 1.1 Objetivos

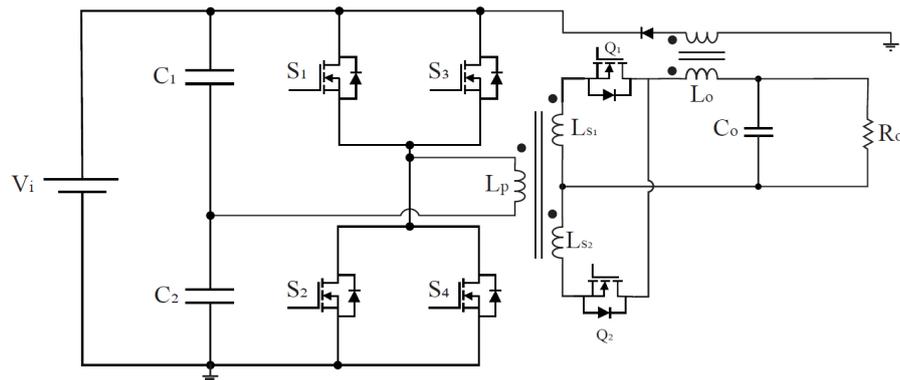
Diante dessa realidade e dessa problemática introduzida, este trabalho apresenta uma topologia de conversor CC-CC bidirecional, trazendo uma análise, modelagem e controle deste conversor, seguindo as seguintes propostas no intuito de esmiuçar a topologia:

- Equacionar a tensão e a corrente instantânea de cada componente da topologia proposta para cada etapa de chaveamento.
- Traçar as curvas características de corrente e tensão de cada componente do conversor.
- Definir os parâmetros de projeto e dimensionar os componentes do conversor para um exemplo prático.
- Modelar o conversor via modelo médio instantâneo, linearizá-lo e obter suas funções de transferência.
- Fazer validação dos modelos obtidos, comparando as respostas do circuito chaveado com as respostas dos modelos.
- Dimensionar os controladores por meio dos modelos obtidos, fazendo uso de técnicas de controle analógico e digital.
- Comparar a resposta ao degrau de carga do circuito em malha aberta e em malha fechada, para cada uma das técnicas de controle.

## 2 TOPOLOGIA DO CONVERSOR

A topologia adotada neste trabalho (Figura 1) é de um conversor chaveado CC-CC bidirecional, que pode trabalhar tanto como abaixador quanto elevador de tensão, a depender da razão cíclica e da relação de transformação do transformador.

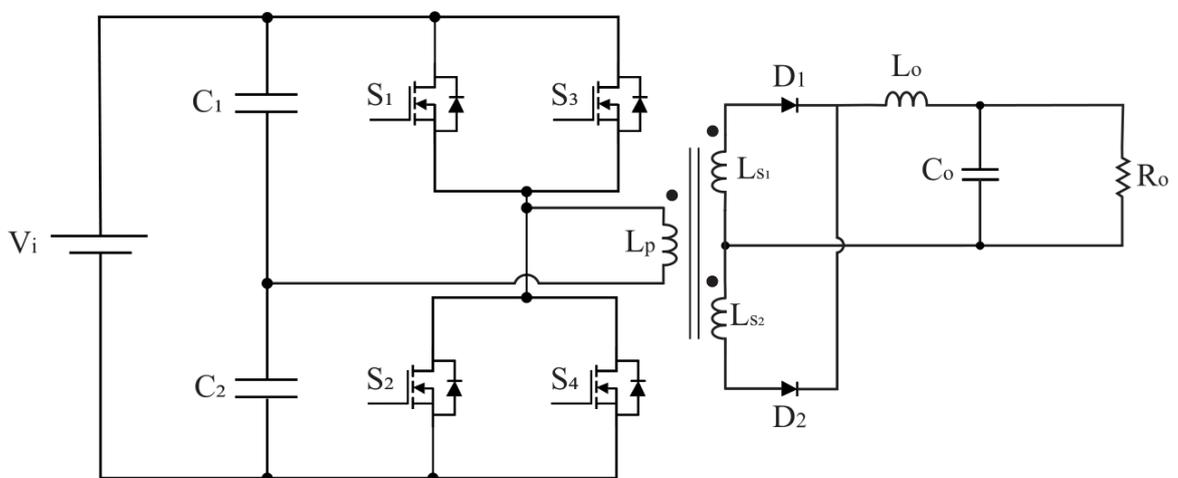
Figura 1 – Topologia do conversor bidirecional



Fonte: Autoria Própria

Apesar da capacidade de transportar o fluxo de potência em ambos os sentidos, o esforço principal do corrente trabalho se concentrará no sentido do fluxo direto. Assim, o conversor da Figura 1 pode ser simplificado para o da Figura 2, com a substituição dos interruptores  $Q_1$  e  $Q_2$  pelos diodos  $D_1$  e  $D_2$ .

Figura 2 – Topologia do conversor bidirecional simplificada

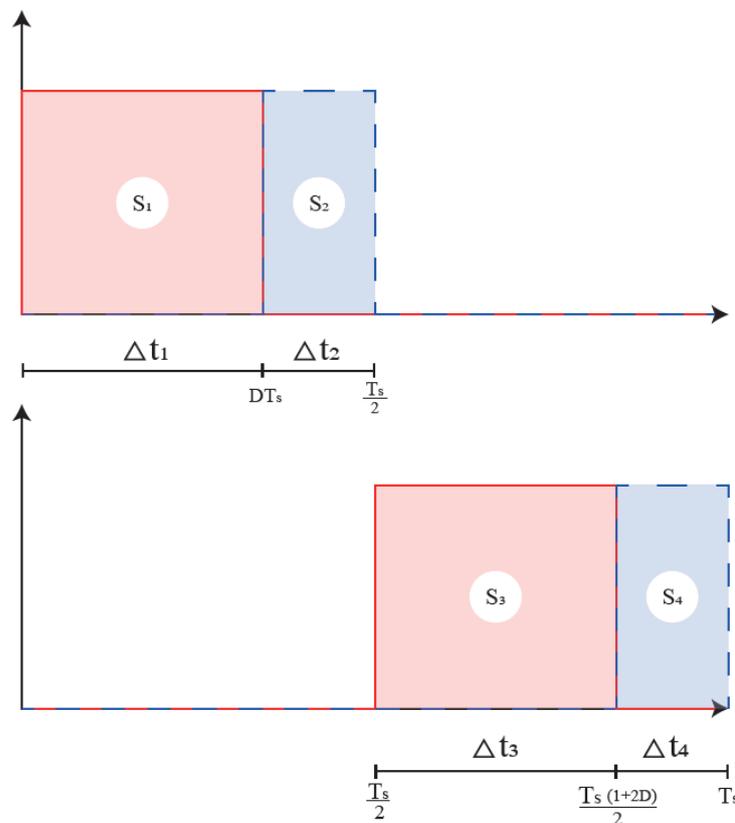


Fonte: Autoria Própria

## 2.1 Lógica de Chaveamento

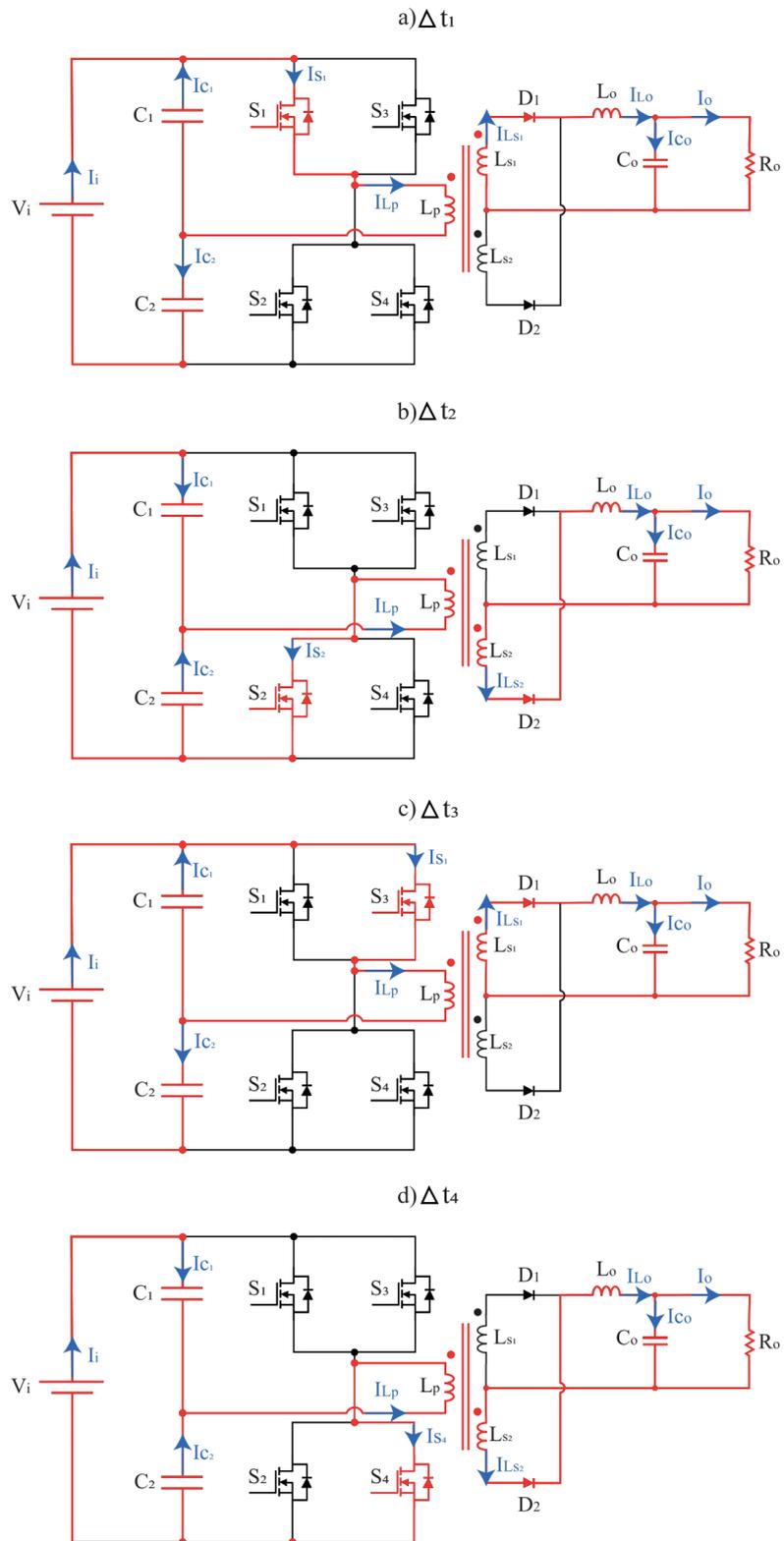
Em um período de chaveamento, o conversor opera em 4 etapas, estando apenas um dos quatro interruptores em condução por etapa. A razão cíclica do chaveamento deverá estar dentro do intervalo de 0 a 0,5, de modo que, na 1ª etapa ( $\Delta t_1$ ), compreendida pelo intervalo de 0 a  $DT_s$ , o interruptor  $S_1$  entra em condução. Já na 2ª etapa ( $\Delta t_2$ ), abrangida pelo intervalo de  $DT_s$  a  $\frac{T_s}{2}$ , o interruptor  $S_2$  entra em condução, atuando então como complementar de  $S_1$  dentro de meio período de chaveamento. Na 3ª e na 4ª etapa ( $\Delta t_3$  e  $\Delta t_4$ , respectivamente), compreendidas pelos intervalos de  $\frac{T_s}{2}$  a  $\frac{T_s}{2}(1 + 2D)$  e de  $\frac{T_s}{2}(1 + 2D)$  a  $T_s$ , respectivamente, a lógica de gatilhamento de  $S_1$  e  $S_2$  é repetida, porém dessa vez para  $S_3$  e  $S_4$ , respectivamente. Desse modo, do ponto de vista da carga de saída  $R_o$ , o conversor opera com o dobro da frequência de chaveamento. Importante ressaltar que, em hipótese alguma, os interruptores  $S_1$  ou  $S_2$  podem entrar em condução simultaneamente com  $S_3$  ou  $S_4$ , uma vez que isso provocaria um curto circuito da fonte de entrada. Os sinais de gatilho dos interruptores e os circuitos equivalentes do conversor para cada etapa de operação estão representados nas Figuras 3 e 4, respectivamente.

Figura 3 – Lógica de chaveamento do conversor



Fonte: Autoria Própria

Figura 4 – Circuitos equivalentes do conversor proposto durante um período de comutação



Fonte: Autoria Própria

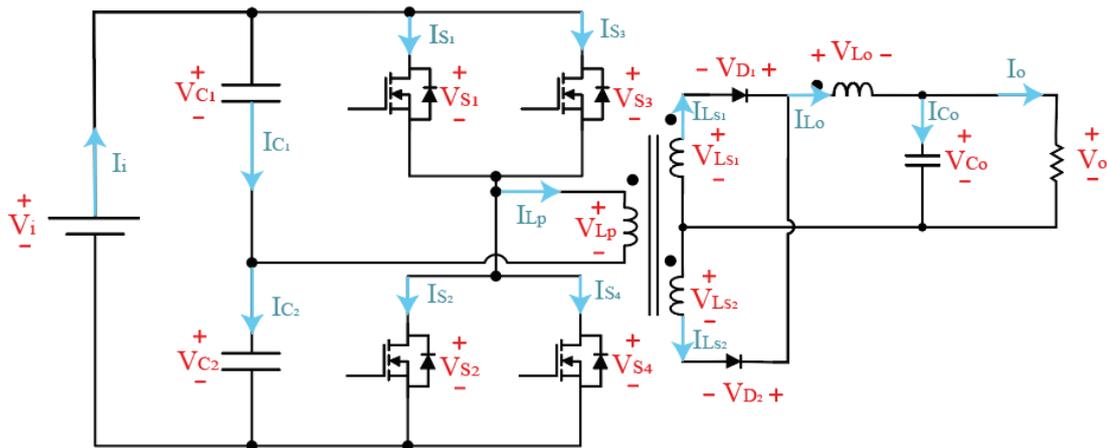
### 3 LEVANTAMENTO DAS CURVAS CARACTERÍSTICAS

O conversor será analisado apenas no **modo condução contínua (MCC)**, operando no modo abaixador, partindo da saída do circuito, indo em direção a entrada do conversor, equacionando a tensão e a corrente instantânea de cada componente para cada uma das etapas de operação<sup>1</sup>.

#### 3.1 Considerações Iniciais

Primeiramente, é necessário encontrar a tensão nos capacitores de entrada  $C_1$  e  $C_2$  e definir a relação de transformação do transformador. Os sentidos e as polaridades das correntes e das tensões convencionados para esta seção se encontram na Figura 5. Dando início, tem-se que:

Figura 5 – Tensões e correntes do circuito com suas polaridades e sentidos convencionados



Fonte: Autoria Própria

Para o intervalo  $\Delta t_1$ , por lei das tensões de Kirchhoff:

$$v_{Lp}(t) = v_i - v_{C_2}(t) \quad (3.1)$$

Já para intervalo  $\Delta t_2$ :

$$v_{Lp}(t) = v_{C_1}(t) - v_i \quad (3.2)$$

<sup>1</sup> Como pode ser visto na Figura 4, nas etapas 1 e 3 e 2 e 4, o comportamento das tensões e das correntes em maior parte dos componentes é equivalente, com exceção dos interruptores  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ . Por isso, as equações encontradas para as etapas 1 serão válidas para a etapa 3, e as equações da etapa 2 serão válidas para a etapa 4, excluindo os interruptores, que terão os valores instantâneos de suas grandezas analisados para cada intervalo.

Assim, calculando a tensão média sobre o indutor  $L_p$ :

$$v_{L_p} = \frac{2}{T_s} \left[ \int_0^{DT_s} (v_i - v_{C_2}(t)) dt + \int_{DT}^{\frac{T_s}{2}} (v_{C_1}(t) - v_i) dt \right] \quad (3.3)$$

De forma a simplificar a análise, admite-se que as variações de tensão em  $C_1$  e  $C_2$  são pequenas a ponto de serem desprezadas, aproximando-as então por seus valores médios.

$$v_{L_p} = \frac{2}{T_s} \left[ DT_s(v_i - v_{C_2}) + \frac{T_s}{2}(1 - 2D)(v_{C_1} - v_i) \right] \quad (3.4)$$

Para os dois intervalos, sabe-se que:

$$v_{C_1} = v_i - v_{C_2} \quad (3.5)$$

Além disso, é importante lembrar que a tensão média no indutor em regime permanente, operando no modo de condução contínua, para um período de chaveamento, é nula. Assim, substituindo 3.5 em 3.4 e fazendo as devidas simplificações:

$$v_{C_2} = 2v_i D \quad (3.6)$$

e:

$$v_{C_1} = v_i(1 - 2D) \quad (3.7)$$

Por fim, ressalta-se que a relação de transformação do transformador será:

$$\frac{v_{L_{S_1}}(t)}{v_{L_p}(t)} = \frac{v_{L_{S_2}}(t)}{v_{L_p}(t)} = n_T \quad (3.8)$$

### 3.2 Ganho Estático

O ganho estático do conversor pode ser obtido por meio da tensão média sobre o indutor de saída  $L_o$ . Assim, para a tensão instantânea no indutor de saída para cada etapa de operação, tem-se que:

#### 1º Etapa:

$$v_{L_o}(t) = v_{L_{S_1}}(t) - v_o \quad (3.9)$$

Como neste intervalo apenas o interruptor S1 está em condução,  $L_p$  está em paralelo com  $C_1$ . Fazendo uso das Equações 3.7 e 3.8, encontra-se que:

$$v_{L_{S_1}}(t) = v_i n_T (1 - 2D) \quad (3.10)$$

Substituindo 3.10 em 3.9:

$$v_{L_o}(t) = v_i n_T (1 - 2D) - v_o \quad (3.11)$$

### 2º Etapa:

Já nesta fase, D1 está em bloqueio, enquanto D2 e S2 se encontram em condução, assim:

$$v_{L_o}(t) = -v_{L_{s_2}}(t) - v_o \quad (3.12)$$

e:

$$v_{L_{s_2}}(t) = v_{L_p}(t) n_T = -v_{c_2} n_T = -v_i n_T 2D \quad (3.13)$$

Substituindo 3.13 em 3.12:

$$v_{L_o}(t) = v_i n_T 2D - v_o \quad (3.14)$$

Assim, a tensão média no indutor de saída pode ser calculada fazendo:

$$v_{L_o} = \frac{2}{T_s} \left[ \int_0^{DT_s} (v_i n_T (1 - 2D) - v_o) dt + \int_{\frac{T_s}{2}}^{DT_s} (2D v_i n_T - v_o) dt \right] \quad (3.15)$$

Simplificando

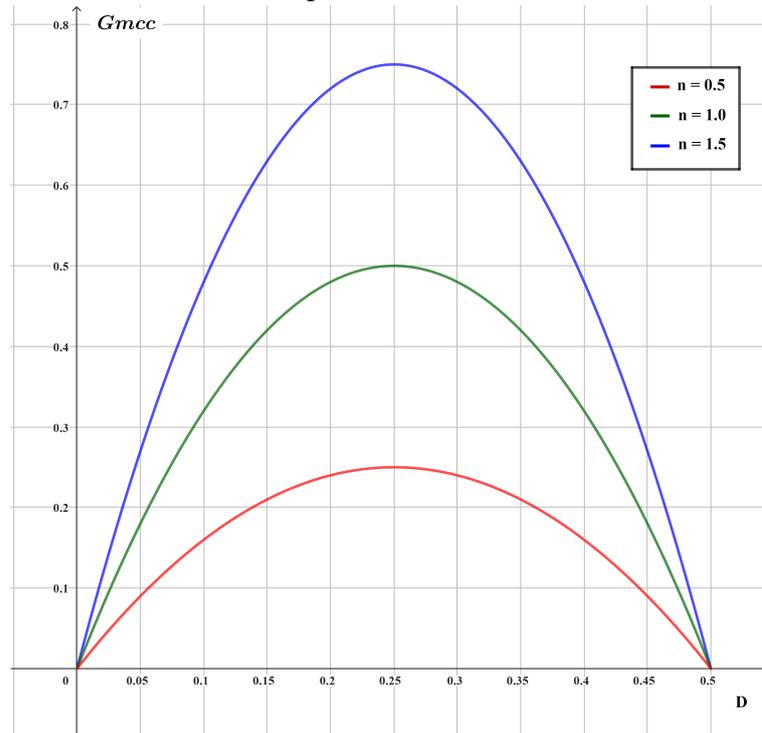
$$v_{L_o} = 4v_i n_T D(1 - 2D) - v_o \quad (3.16)$$

Sabendo que a tensão média sobre o indutor ao longo de um período de chaveamento, em regime permanente e no modo de condução contínua, é nula, tem-se que:

$$G_{MCC} = \frac{v_o}{v_i} = 4n_T D(1 - 2D) \quad (3.17)$$

Traçando o gráfico da equação 3.17 para diferentes valores de  $n_T$  (figura 6), percebe-se que o ganho estático possui um comportamento parabólico, diretamente proporcional a relação de transformação da tensão e com ponto de máximo em  $D = 0,25$ .

Figura 6 – Ganho estático do conversor para diferentes valores de  $n_T$



Fonte: Autoria Própria

### 3.3 Razão Cíclica

Isolando o valor da razão cíclica em 3.17, chega-se a:

$$-8n_T D^2 + 4n_T D - G_{MCC} = 0 \quad (3.18)$$

Aplica-se então a fórmula de Bhaskara para encontrar as raízes da equação 3.18:

$$a = -8n_T; \quad b = 4n_T; \quad c = -G_{MCC}$$

Dessa forma:

$$D = \frac{-4n_T \pm \sqrt{16n_T^2 - 32n_T G_{MCC}}}{-16n_T} \quad (3.19)$$

Realizando algumas simplificações:

$$D = \frac{1 \pm \sqrt{1 - \frac{2v_o}{v_i n_T}}}{4} \quad (3.20)$$

Assim:

$$D' = \frac{1}{4} \left( 1 + \sqrt{1 - \frac{2v_o}{v_i n_T}} \right) \quad D'' = \frac{1}{4} \left( 1 - \sqrt{1 - \frac{2v_o}{v_i n_T}} \right) \quad (3.21)$$

### 3.4 Indutor de Saída $L_o$

#### 3.4.1 1ª Etapa

Como foi definido em 3.9:

$$v_{L_o}(t) = v_i n_T (1 - 2D) - v_o \quad (3.22)$$

Para a corrente no indutor, tem-se que:

$$i_{L_o}(t) = \frac{1}{L_o} \int v_{L_o}(t) dt + i_{L_o}(0) \quad (3.23)$$

Que resulta em:

$$i_{L_o}(t) = \frac{1}{L_o} [v_i n_T (1 - 2D) - v_o] \Delta t + i_{L_o}(0) \quad (3.24)$$

#### 3.4.2 2ª Etapa

Como foi definido em 3.14:

$$v_{L_o}(t) = 2v_i n_T D - v_o \quad (3.25)$$

De modo análogo a 1ª etapa, a corrente no indutor será:

$$i_{L_o}(t) = \frac{1}{L_o} [v_i n_T 2D - v_o] \Delta t + i_{L_o}(DT_s) \quad (3.26)$$

### 3.5 Capacitor de Saída $C_o$

#### 3.5.1 1ª Etapa

Como a corrente no indutor é composta por uma parcela alternada e por uma contínua, e, como o capacitor atua como um curto circuito para as altas frequências e como um circuito aberto para as baixas frequências, a corrente do capacitor então será formada apenas pela parcela alternada da corrente do indutor, excluindo sua parte média:

$$i_{C_o}(t) = i_{L_o}(t) - i_{L_o} \quad (3.27)$$

Para a tensão no capacitor, lembra-se que:

$$v_{C_o}(t) = \frac{1}{C_o} \int i_{C_o}(t) dt + v_{C_o}(0) \quad (3.28)$$

Logo,  $v_{C_o}(t)$  será igual a

$$v_{C_o}(t) = \frac{1}{C_o} \int (i_{L_o}(t) - i_{L_o}) dt + v_{C_o}(0) \quad (3.29)$$

### 3.5.2 2ª Etapa

De forma análoga a primeira etapa, tem-se que:

$$i_{C_o}(t) = i_{L_o}(t) - i_{L_o} \quad (3.30)$$

E a tensão no capacitor  $C_o$  nesta etapa será:

$$v_{C_o}(t) = \frac{1}{C_o} \int (i_{L_o}(t) - i_{L_o}) dt + v_{c_o}(DT_s) \quad (3.31)$$

## 3.6 Diodos D1 e D2

### 3.6.1 1ª Etapa

Nesta etapa, o diodo D1 se encontra em condução, enquanto D2 está em bloqueio. A tensão em D1 será então:

$$v_{D_1}(t) = 0 \quad (3.32)$$

E a corrente instantânea em D1:

$$i_{D_1}(t) = i_{L_o}(t) \quad (3.33)$$

Já para D2, a tensão instantânea será:

$$v_{D_2}(t) = v_{L_{S_2}}(t) + v_{L_{S_1}}(t) \quad (3.34)$$

Que resulta em:

$$v_{D_2}(t) = 2v_{i n T}(1 - 2D) \quad (3.35)$$

E a corrente instantânea em D2:

$$i_{D_2}(t) = 0 \quad (3.36)$$

### 3.6.2 2ª Etapa

Nesta etapa, o diodo D1 se encontra em bloqueio, enquanto D2 está em condução, logo:

$$v_{D_1}(t) = -v_{L_{S_2}}(t) - v_{L_{S_1}}(t) \quad (3.37)$$

Que resulta em:

$$v_{D_1}(t) = 4v_i n_T D \quad (3.38)$$

E a corrente instantânea em D1 será:

$$i_{D_1}(t) = 0 \quad (3.39)$$

Já a tensão instantânea em D2:

$$v_{D_2}(t) = 0 \quad (3.40)$$

E a corrente instantânea em D2:

$$i_{D_2}(t) = i_{L_o}(t) \quad (3.41)$$

### 3.7 Indutores do Secundário do Transformador ( $L_{S_1}$ e $L_{S_2}$ )

#### 3.7.1 1ª Etapa

A corrente em  $L_{S_1}$  nesta etapa será:

$$i_{L_{S_1}}(t) = i_{L_o}(t) \quad (3.42)$$

Como D2 está em bloqueio, então

$$i_{L_{S_2}}(t) = 0 \quad (3.43)$$

A tensão sobre  $L_{S_1}$  será:

$$v_{L_{S_1}}(t) = v_{C_1} n_T = v_i n_T (1 - 2D) \quad (3.44)$$

Como o fluxo concatenado pelas espiras de  $L_{S_1}$  é o mesmo por  $L_{S_2}$ , então

$$v_{L_{S_2}}(t) = v_{L_{S_1}}(t) = v_i n_T (1 - 2D) \quad (3.45)$$

#### 3.7.2 2ª Etapa

D1 está em bloqueio, logo:

$$i_{L_{S_1}}(t) = 0 \quad (3.46)$$

Já D2 está em condução, assim:

$$i_{L_{S_2}}(t) = i_{L_o}(t) \quad (3.47)$$

A tensão sobre os enrolamentos do secundário será:

$$v_{L_{S_1}}(t) = v_{L_{S_2}}(t) = -2v_i n_T D \quad (3.48)$$

### 3.8 Indutor do Primário do Transformador ( $L_p$ )

A corrente instantânea do secundário do transformador não poderá ser referenciada diretamente por meio da relação de transformação do transformador, pois as correntes do secundário possuem valor médio, enquanto a corrente no primário não possui, devido o balanço nulo de corrente média no primário do transformador ao longo de um período de chaveamento, provocado pelo cancelamento da parcela média da primeira etapa com a parcela média da segunda etapa de chaveamento.

#### 3.8.1 1ª Etapa

A tensão instantânea na indutância do primário na primeira etapa de operação será dada por:

$$v_{L_p}(t) = v_i(1 - 2D) \quad (3.49)$$

Para a corrente instantânea, ter-se-a:

$$i_{L_p}(t) = \frac{1}{L_p} \int v_i(1 - 2D) dt + i_{L_p}(0) \quad (3.50)$$

Resolvendo:

$$i_{L_p}(t) = \frac{v_i(1 - 2D)\Delta t}{L_p} + i_{L_p}(0) \quad (3.51)$$

#### 3.8.2 2ª Etapa

A tensão instantânea na indutância do primário na segunda etapa de operação será dada por:

$$v_{L_p}(t) = 2v_i D \quad (3.52)$$

Para a corrente instantânea, tem-se então:

$$i_{L_p}(t) = \frac{1}{L_p} \int 2v_i D dt + i_{L_p}(DT_s) \quad (3.53)$$

Resolvendo:

$$i_{L_p}(t) = \frac{2v_i D \Delta t}{L_p} + i_{L_p}(DT_s) \quad (3.54)$$

### 3.9 Capacitores de Entrada $C_1$ e $C_2$

Ao longo das análises anteriores, como forma de simplificação, as variações de tensão em  $C_1$  e  $C_2$  foram desprezadas por possuírem pequena amplitude. Porém, é interessante que essas variações façam parte da análise nesta seção, tanto para ser possível relacionar a capacitância dos capacitores de entrada com a variação de tensão quanto para abarcar essas oscilações nas curvas de tensão e corrente desses componentes.

#### 3.9.1 1ª Etapa

Por lei de Kirchhoff das tensões, sabe-se que:

$$v_{C_2}(t) = v_i - v_{C_1}(t) \quad (3.55)$$

Assim:

$$\frac{1}{C_2} \int i_{C_2}(t) dt + v_{C_2}(0) = v_i - \frac{1}{C_1} \int i_{C_1}(t) dt - v_{C_1}(0) \quad (3.56)$$

Com 3.55, é possível relacionar que:

$$v_{C_1}(0) + v_{C_2}(0) = v_i \quad (3.57)$$

Substituindo 3.57 em 3.56:

$$\frac{1}{C_2} \int i_{C_2}(t) dt = -\frac{1}{C_1} \int i_{C_1}(t) dt \quad (3.58)$$

Por meio do teorema fundamental do cálculo, encontra-se então que:

$$\frac{1}{C_2} i_{C_2}(t) = -\frac{1}{C_1} i_{C_1}(t) \quad (3.59)$$

Sabendo que:

$$i_{C_2}(t) = i_{C_1}(t) + i_{L_p}(t) \quad (3.60)$$

Assim:

$$i_{C_1}(t) = -\frac{C_1 i_{L_p}(t)}{C_1 + C_2} \quad (3.61)$$

$$i_{C_2}(t) = \frac{C_2 i_{L_p}(t)}{C_1 + C_2} \quad (3.62)$$

Sendo  $C_1 = C_2$ :

$$i_{C_1}(t) = -\frac{i_{L_p}(t)}{2} \quad (3.63)$$

$$i_{C_2}(t) = \frac{i_{L_p}(t)}{2} \quad (3.64)$$

Logo, as tensões serão:

$$v_{C_1}(t) = -\frac{1}{2C_1} \int i_{L_p}(t) dt + v_{C_1}(0) \quad (3.65)$$

$$v_{C_2}(t) = \frac{1}{2C_2} \int i_{L_p}(t) dt + v_{C_2}(0) \quad (3.66)$$

### 3.9.2 2ª Etapa

De forma análoga a da primeira etapa, as correntes serão:

$$i_{C_1}(t) = \frac{C_1 i_{L_p}(t)}{C_1 + C_2} \quad (3.67)$$

$$i_{C_2}(t) = -\frac{C_2 i_{L_p}(t)}{C_1 + C_2} \quad (3.68)$$

Sendo  $C_1 = C_2$ :

$$i_{C_1}(t) = \frac{i_{L_p}(t)}{2} \quad (3.69)$$

$$i_{C_2}(t) = -\frac{i_{L_p}(t)}{2} \quad (3.70)$$

Já as tensões serão:

$$v_{C_1}(t) = \frac{1}{2C_1} \int i_{L_p}(t) dt + v_{C_1}(DT_s) \quad (3.71)$$

$$v_{C_2}(t) = -\frac{1}{2C_2} \int i_{L_p}(t) dt + v_{C_2}(DT_s) \quad (3.72)$$

### 3.10 Interruptores $S_1, S_2, S_3$ e $S_4$

Os interruptores são os únicos componentes do circuito que possuem valores instantâneos de tensão e de corrente diferentes para cada etapa de operação. Desse modo, nesta seção, serão analisadas estas grandezas em cada uma das quatro etapas de chaveamento.

#### 3.10.1 1ª Etapa

Nesta etapa,  $S_1$  está em condução, enquanto  $S_2, S_3$  e  $S_4$  estão em bloqueio, dessa forma:

$$v_{S_1}(t) = 0 \quad (3.73)$$

$$i_{S_1}(t) = i_{L_P}(t) \quad (3.74)$$

$$v_{S_2}(t) = v_i \quad (3.75)$$

$$i_{S_2}(t) = 0 \quad (3.76)$$

$$v_{S_3}(t) = 0 \quad (3.77)$$

$$i_{S_3}(t) = 0 \quad (3.78)$$

$$v_{S_4}(t) = v_i \quad (3.79)$$

$$i_{S_4}(t) = 0 \quad (3.80)$$

### 3.10.2 2ª Etapa

Na 2ª etapa, S2 está em condução, enquanto S1, S3 e S4 estão em bloqueio, assim:

$$v_{S_1}(t) = v_i \quad (3.81)$$

$$i_{S_1}(t) = 0 \quad (3.82)$$

$$v_{S_2}(t) = 0 \quad (3.83)$$

$$i_{S_2}(t) = -i_{L_P}(t) \quad (3.84)$$

$$v_{S_3}(t) = v_i \quad (3.85)$$

$$i_{S_3}(t) = 0 \quad (3.86)$$

$$v_{S_4}(t) = 0 \quad (3.87)$$

$$i_{S_4}(t) = 0 \quad (3.88)$$

### 3.10.3 3ª Etapa

Nesta etapa, S3 está em condução, enquanto S1, S2 e S4 estão em bloqueio, logo:

$$v_{S_1}(t) = 0 \quad (3.89)$$

$$i_{S_1}(t) = 0 \quad (3.90)$$

$$v_{S_2}(t) = v_i \quad (3.91)$$

$$i_{S_2}(t) = 0 \quad (3.92)$$

$$v_{S_3}(t) = 0 \quad (3.93)$$

$$i_{S_3}(t) = i_{L_P}(t) \quad (3.94)$$

$$v_{S_4}(t) = v_i \quad (3.95)$$

$$i_{S_4}(t) = 0 \quad (3.96)$$

#### **3.10.4 4ª Etapa**

Por fim, na 4ª etapa, S4 está em condução, enquanto S1, S2 e S3 estão em bloqueio, dessa forma:

$$v_{S_1}(t) = v_i \quad (3.97)$$

$$i_{S_1}(t) = 0 \quad (3.98)$$

$$v_{S_2}(t) = 0 \quad (3.99)$$

$$i_{S_2}(t) = 0 \quad (3.100)$$

$$v_{S_3}(t) = v_i \quad (3.101)$$

$$i_{S_3}(t) = 0 \quad (3.102)$$

$$v_{S_4}(t) = 0 \quad (3.103)$$

$$i_{S_4}(t) = -i_{L_p}(t) \quad (3.104)$$

### 3.11 Fonte de Entrada

A tensão fornecida pela fonte de entrada será sempre constante e igual a  $v_i$ , enquanto a corrente será igual a:

#### 3.11.1 1ª Etapa

Para a 1ª etapa de operação:

$$i_i(t) = i_{C_1}(t) + i_{L_p}(t) \quad (3.105)$$

Substituindo 3.63 em 3.105

$$i_i(t) = -i_{C_1}(t) \quad (3.106)$$

#### 3.11.2 2ª Etapa

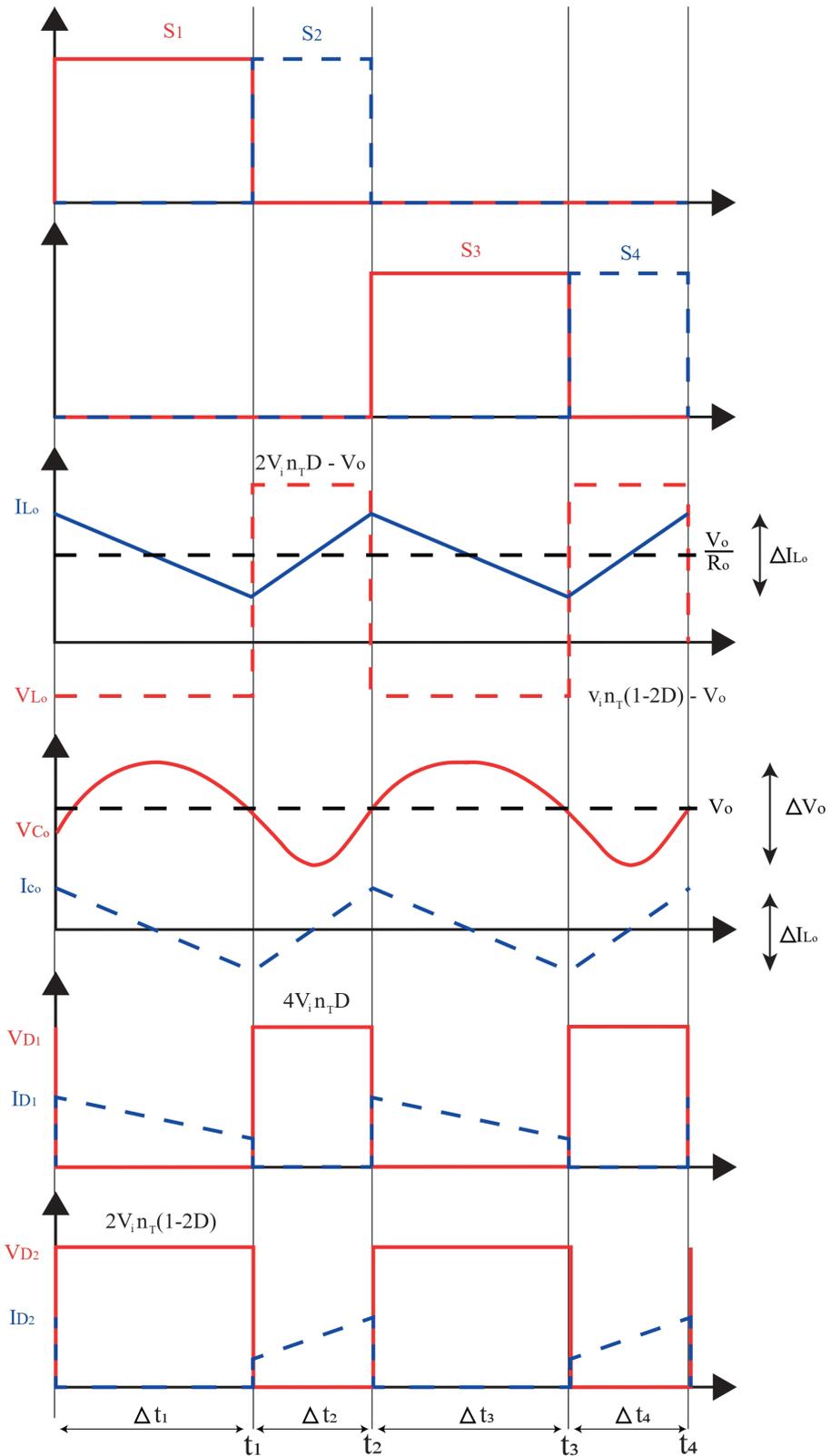
De maneira análoga a primeira etapa:

$$i_i(t) = i_{C_1}(t) \quad (3.107)$$

### 3.12 Curvas Características

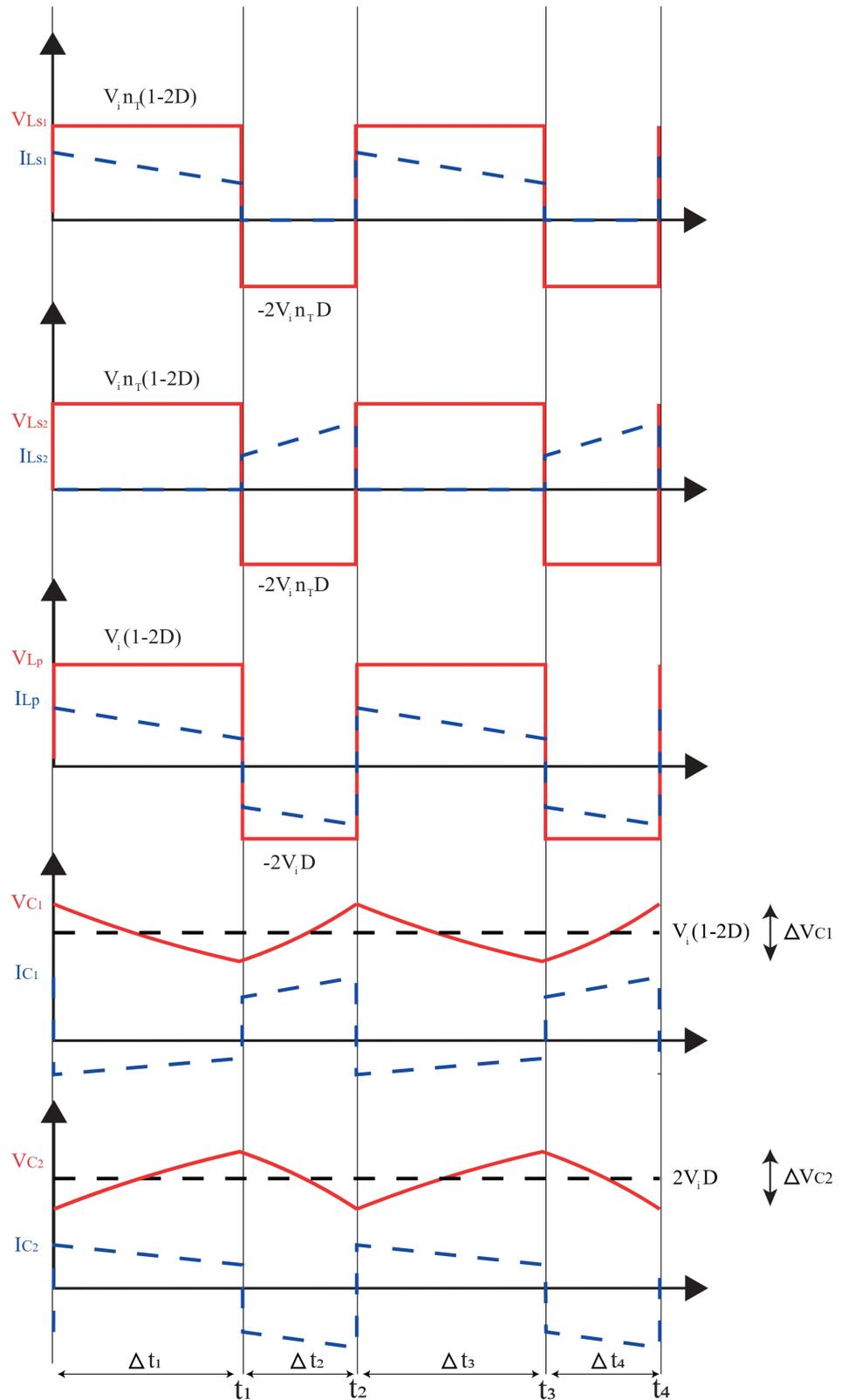
Com o equacionamento de corrente e tensão em cada componente para cada etapa de chaveamento do conversor, é possível traçar as curvas das Figuras 7, 8 e 9.

Figura 7 – Sinais de gatilho dos interruptores, juntamente com as curvas de tensão e de corrente no indutor de saída, no capacitor de saída e nos diodos



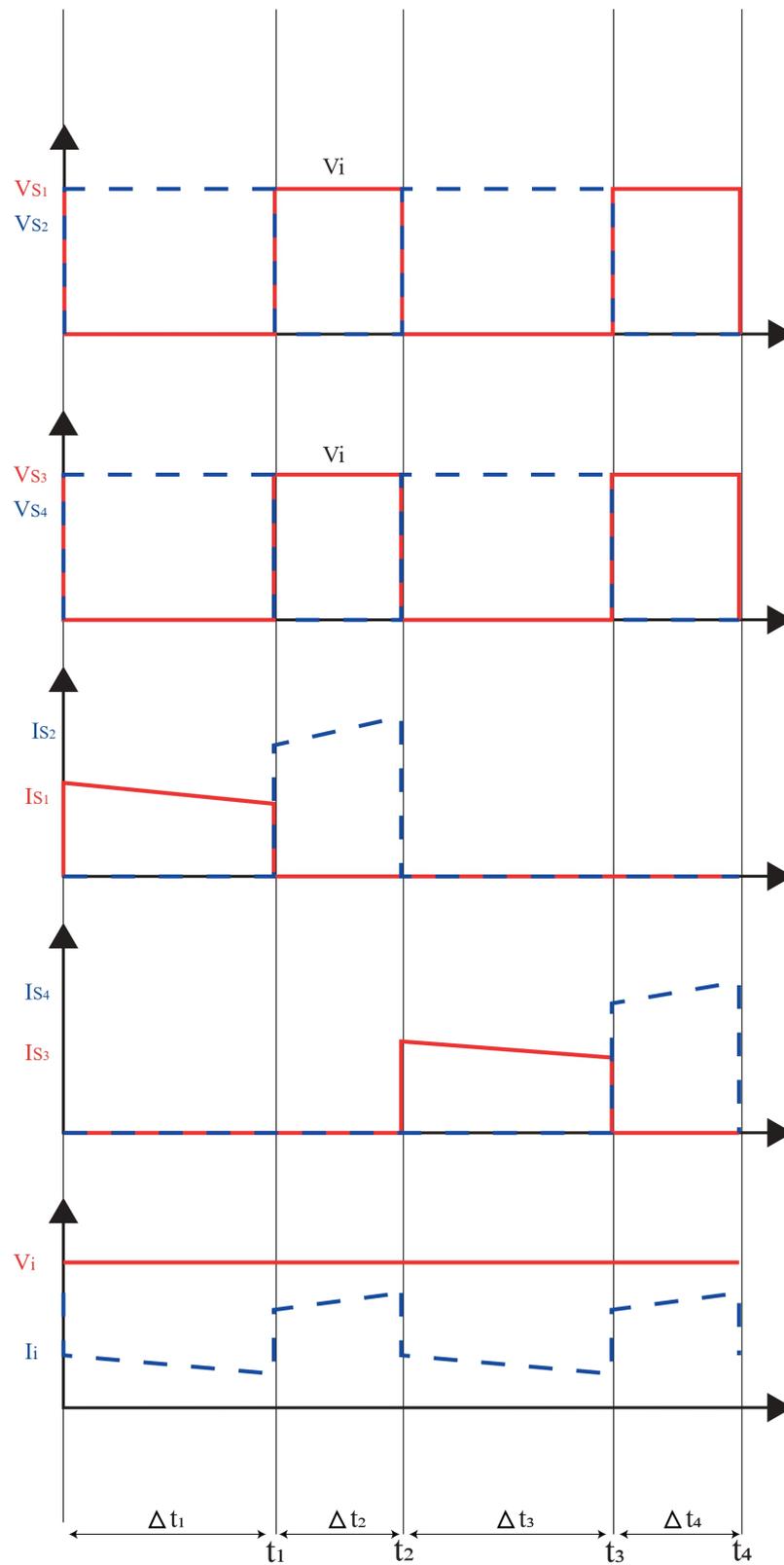
Fonte: Autoria Própria

Figura 8 – Curvas de tensão e de corrente nas indutâncias do transformador e nos capacitores de entrada



Fonte: Autoria Própria

Figura 9 – Curvas de tensão e de corrente dos interruptores e da fonte de entrada



Fonte: Autoria Própria

## 4 DIMENSIONAMENTO DOS COMPONENTES DO CONVERSOR

Para finalizar a análise do conversor, nesta seção, será realizado o equacionamento das capacitâncias e indutâncias dos componentes do conversor, relacionando a primeira com a variação de tensão nos respectivos componentes e a segunda com a variação de corrente nos respectivos componentes.

### 4.1 Indutância de Saída $L_o$

Partindo de 3.24, tem-se que:

$$i_{L_o}(DT_s) = \frac{1}{L_o} [v_i n_T (1 - 2D) - v_o] DT_s + i_{L_o}(0) \quad (4.1)$$

Lembrando que:

$$\Delta i_{L_o} = i_{L_o}(0) - i_{L_o}(DT_s) \quad (4.2)$$

Assim:

$$-\Delta i_{L_o} = \frac{1}{L_o} [v_i n_T (1 - 2D) - v_o] DT_s \quad (4.3)$$

Isolando  $L_o$ :

$$L_o = \frac{[v_o - v_i n_T (1 - 2D)] DT_s}{\Delta i_{L_o}} \quad (4.4)$$

Simplificando por meio da relação do ganho estático:

$$L_o = \frac{v_o (4D - 1)}{4 \Delta i_{L_o} f_s} \quad (4.5)$$

### 4.2 Indutância do Primário $L_p$

Para a primeira etapa:

$$v_{L_p} = v_i (1 - 2D) \quad (4.6)$$

Assim:

$$i_{L_p}(t) = \frac{1}{L_p} \int_0^{DT_s} v_i (1 - 2D) dt + i_{L_p}(0) \quad (4.7)$$

Resolvendo a integral e relacionando a corrente instantânea nos instantes  $t = 0$  e  $t = DT_s$  com a variação de corrente na indutância do primário:

$$L_p = \frac{v_i D (1 - 2D)}{\Delta i_{L_p} f_s} \quad (4.8)$$

Simplificando por meio da relação do ganho estático:

$$L_p = \frac{v_o}{4n_T \Delta i_{L_p} f_s} \quad (4.9)$$

### 4.3 Indutâncias do Secundário $L_{s1}$ e $L_{s2}$

De forma análoga a indutância do primário, tem-se que:

$$L_{s1} = L_{s2} = \frac{v_i n_T D(1-2D)}{\Delta i_{L_p} f_s} \quad (4.10)$$

Simplificando por meio da relação do ganho estático:

$$L_{s1} = L_{s2} = \frac{v_o}{4\Delta i_{L_p} f_s} \quad (4.11)$$

### 4.4 Capacitância de Saída $C_o$

Pode-se relacionar a variação da tensão em um capacitor com sua capacitância a partir da variação da carga do capacitor, de modo que:

$$C_o = \left| \frac{\Delta Q}{\Delta v_{C_1}} \right| \quad (4.12)$$

Sendo a variação de carga do capacitor representada pela área sob a reta da corrente do capacitor em um período de carga ou descarga (HART, 2012), é necessário encontrar os instantes em que a corrente do capacitor  $C_o$  passa por zero, momentos estes que são equivalentes aos instantes em que a corrente instantânea no indutor de saída  $L_o$  é igual a seu valor médio. Como a corrente no capacitor tem um formato de reta e, como no instante  $t = 0$  ela sai de seu máximo, passa pelo seu mínimo em  $t = DT_s$  e retorna para seu máximo em  $t = \frac{T_s}{2}$ , os instantes  $t'$  e  $t''$ , que são os momentos em que a corrente no capacitor é nula, serão dados pela metade dos intervalos de 0 a  $DT_s$  e de  $DT_s$  a  $\frac{T_s}{2}$ . Desse modo:

$$t' = \frac{DT_s}{2} \quad (4.13)$$

$$t'' = \frac{T_s}{4}(1+2D) \quad (4.14)$$

Com esses dois pontos, é possível calcular a variação de carga no capacitor fazendo:

$$\Delta Q = \frac{1}{2} \int_{t'}^{DT_s} \frac{\Delta i_{L_o}}{2} dt + \frac{1}{2} \int_{DT_s}^{t''} \frac{\Delta i_{L_o}}{2} dt \quad (4.15)$$

Resolvendo:

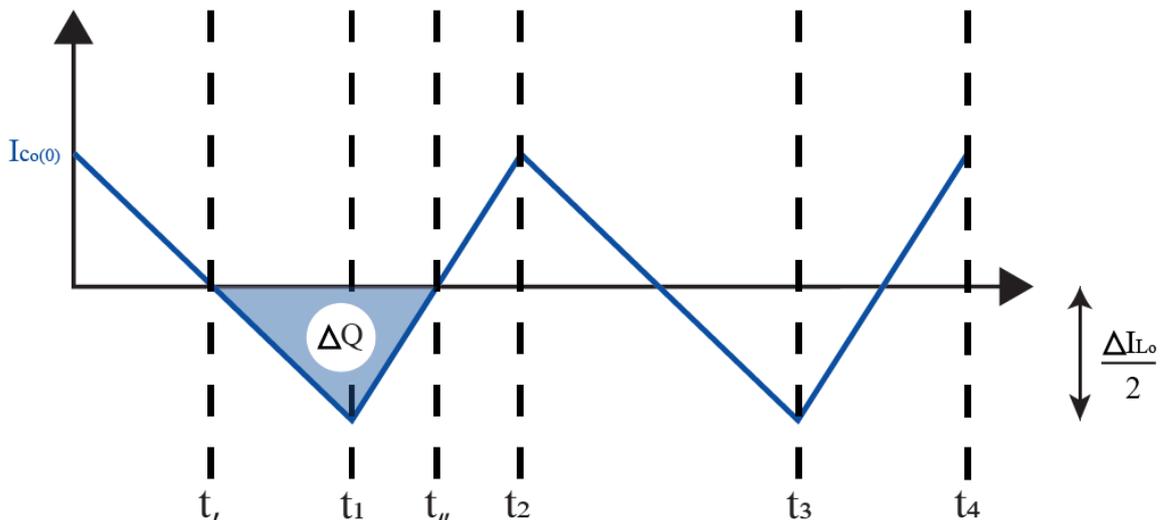
$$\Delta Q = \frac{\Delta i_{L_o}}{16f_s} \quad (4.16)$$

Que em linhas gerais, a operação de 4.15 é equivalente a calcular a soma das áreas dos triângulos formados abaixo das curvas de corrente durante o período de descarga do capacitor (figura 10).

Finalmente, substituindo 4.16 em 4.12:

$$C_o = \frac{\Delta i_{L_o}}{16\Delta v_{C_o}f_s} \quad (4.17)$$

Figura 10 – Corrente no capacitor de saída  $C_o$



Fonte: Autoria Própria

#### 4.5 Capacitâncias de Entrada $C_1$ e $C_2$

De modo análogo ao equacionamento da capacitância de saída  $C_o$ , as capacitâncias  $C_1$  e  $C_2$  são equacionadas por meio da variação de carga nos capacitores. Assim, é necessário encontrar o valor médio da corrente nesses capacitores durante um período de carga ou descarga. Partindo então da corrente média no capacitor  $C_1$ , tem-se que:

$$i_{C_1} = \frac{2}{T_s} \left[ \int_0^{DT_s} \langle i_{C_1} \rangle_{\Delta t_1} dt + \int_{DT_s}^{\frac{T_s}{2}} \langle i_{C_1} \rangle_{\Delta t_2} dt \right] \quad (4.18)$$

Como a corrente média do capacitor em um período de chaveamento, operando em regime permanente e no modo de condução contínua, é nula, encontra-se que:

$$\langle i_{C1} \rangle_{\Delta t_2} = -\frac{2D \langle i_{C1} \rangle_{\Delta t_1}}{(1-2D)} \quad (4.19)$$

Substituindo 3.106 e 3.107 em 4.19, chega-se a:

$$\langle i_i \rangle_{\Delta t_2} = \frac{2D \langle i_i \rangle_{\Delta t_1}}{(1-2D)} \quad (4.20)$$

Encontrada a relação entre as correntes médias de entrada de cada etapa, calcula-se a corrente média de entrada para um período de chaveamento:

$$i_i = \frac{2}{T_s} \left[ \int_0^{DT_s} \langle i_i \rangle_{\Delta t_1} dt + \int_{DT_s}^{\frac{T_s}{2}} \langle i_i \rangle_{\Delta t_2} dt \right] \quad (4.21)$$

Resolvendo a integral:

$$i_i = 2D \langle i_i \rangle_{\Delta t_1} + (1-2D) \langle i_i \rangle_{\Delta t_2} \quad (4.22)$$

Substituindo 4.20 em 4.22, tem-se que:

$$\langle i_i \rangle_{\Delta t_1} = \frac{i_i}{4D} \quad (4.23)$$

Admitindo um rendimento de 100% do conversor:

$$P_s = P_o \quad (4.24)$$

Relacionando as potências com as correntes e tensões:

$$v_i i_i = v_o i_o \quad (4.25)$$

Isolando a corrente média de entrada:

$$i_i = \frac{v_o i_o}{v_i} \quad (4.26)$$

Substituindo 4.23 e 3.106 em 4.26:

$$\langle i_{C1} \rangle_{\Delta t_1} = -\frac{v_o i_o}{v_i 4D} \quad (4.27)$$

Simplificando 4.27 a partir da relação do ganho estático:

$$\langle i_{C1} \rangle_{\Delta t_1} = -i_o n_T (1-2D) \quad (4.28)$$

A equação 4.28 representa a corrente média no capacitor ao longo do intervalo  $\Delta t_1$ . Multiplicando 4.28 pelo intervalo de tempo de  $\Delta t_1$ , obtém-se a variação de carga no capacitor  $C_1$ :

$$\Delta Q = -i_o n_T (1 - 2D) D T_s \quad (4.29)$$

A variação de carga no intervalo  $\Delta t_1$  é negativa devido o capacitor  $C_1$  estar se descarregando ao longo desta etapa. Assim, por meio da relação 4.12, tem-se que:

$$C_1 = \frac{i_o n_T D (1 - 2D)}{\Delta v_{C_1} f_s} \quad (4.30)$$

O capacitor  $C_2$  terá mesma capacitância que o capacitor  $C_1$ , assim:

$$C_2 = C_1 \quad (4.31)$$

#### 4.6 Definição dos Parâmetros de Projeto e Dimensionamento dos Componentes

Posteriormente, o conversor será levado a testes no simulador PSIM, e para isso, é necessário definir os parâmetros de projeto e dimensionar os componentes do circuito. Como parâmetros de projeto, adotou-se os seguintes valores:

Tabela 1 – Parâmetros de projeto

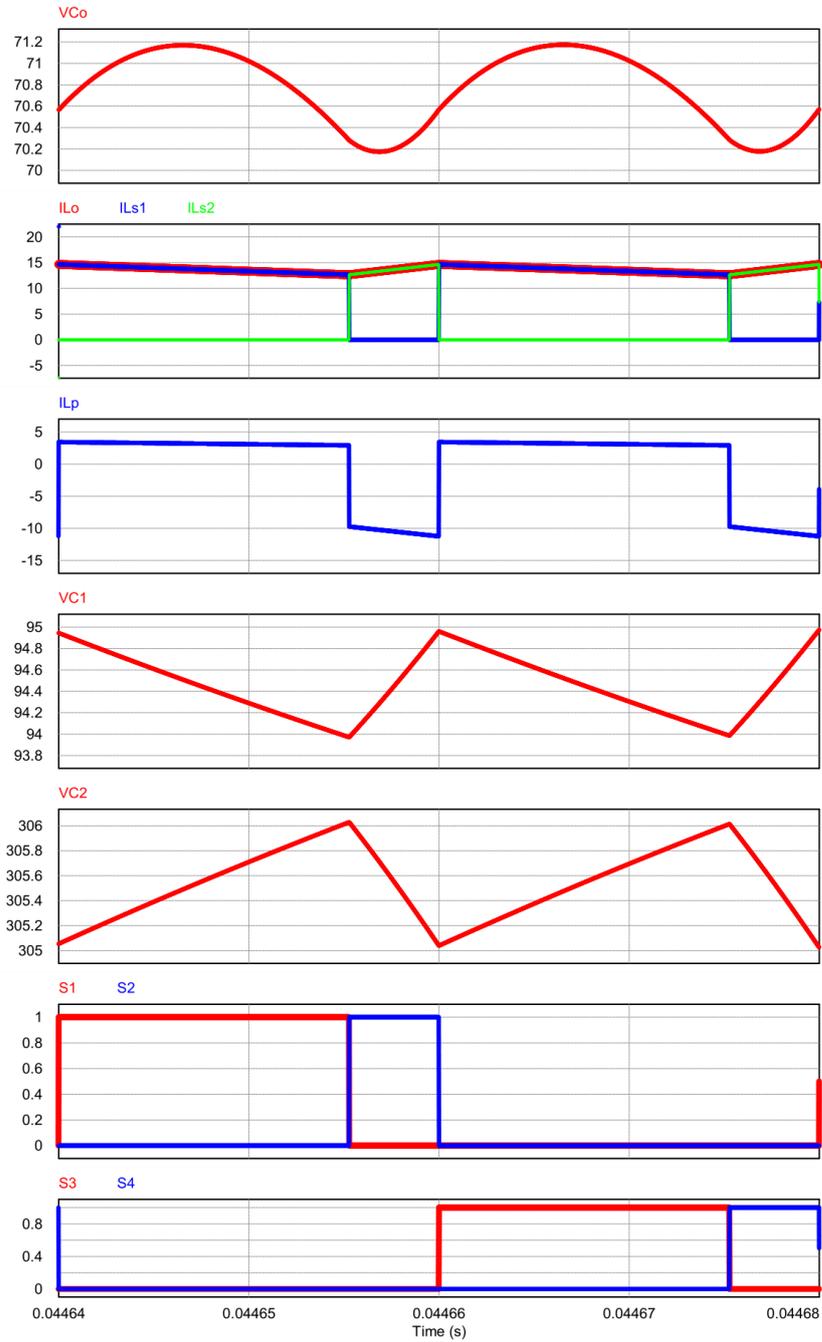
Parâmetros de Projeto	Valores
$v_i$	400V
$v_o$	72V
$P_o$	2kW
$n_T$	0,5
$f_s$	25kHz
$R_{L_o}$	0,1 $\Omega$
$R_{s_e}$	0,1 $\Omega$
$\Delta v_{C_1}$	2V
$\Delta v_{C_2}$	2V
$\Delta v_{C_o}$	1V
$\Delta i_{L_p}$	0,5A
$\Delta i_{L_o}$	2A
$\Delta i_{L_{S1}}$	2A
$\Delta i_{L_{S2}}$	2A

Fonte: Autoria Própria

Utilizando os dados da tabela 1 e as equações obtidas nas seções anteriores, chega-se aos seguintes valores de componentes e de grandezas:



Figura 12 – Curvas de tensão e de corrente do conversor simuladas



Fonte: Autoria Própria

## 5 MODELAGEM DO CONVERSOR

A modelagem é uma representação de um fenômeno físico de forma matemática (ERICKSON, 2000). Neste processo, busca-se representar os comportamentos dominantes de um sistema por meio de um conjunto de equações, que traduzem a dinâmica do sistema de forma precisa ou razoável, a depender da aplicação (OGATA, 2010). Assim, sempre haverá um embate entre simplicidade e precisão, sendo necessário desprezar certas não linearidades e trabalhar apenas com parâmetros concentrados de um sistema para se obter um modelo mais simplificado e que representa de forma macroscópica a solução. Já, quando for necessário ter mais precisão, as não linearidades e os parâmetros distribuídos deverão ser abarcados no modelo, de modo que se alcance uma representação mais precisa. Bibliograficamente, as técnicas mais adotadas em modelagem de conversores são três: Circuito Médio Equivalente; Chave PWM; e Modelos Médios em Espaço de Estados (BERGER *et al.*, 2018). No corrente trabalho, será adotada a modelagem por Circuito Médio Equivalente, que mantém a abordagem física do sistema e facilita o entendimento dos passos adotados ao substituir os semicondutores por fontes dependentes de tensão e de corrente, obtendo assim, um sistema linear invariante no tempo (SLIT) (ERICKSON, 2000).

### 5.1 Circuito Médio Equivalente

Se tratando de conversores estáticos, as discontinuidades e não linearidades provocadas pelo chaveamento do circuito eleva a dificuldade do processo de modelagem, ao impossibilitar o uso direto de ferramentas clássicas adotadas durante a análise de sistemas lineares (BERGER *et al.*, 2018). Apesar deste problema, dada a baixa constante de tempo do sistema frente ao período de chaveamento do circuito, é possível aproximar as grandezas instantâneas do sistema por seus valores médios, calculados ao longo de um período de comutação, obtendo assim, um modelo médio de grandes sinais (BERGER *et al.*, 2018). O valor médio de uma dado sinal é calculado da seguinte forma:

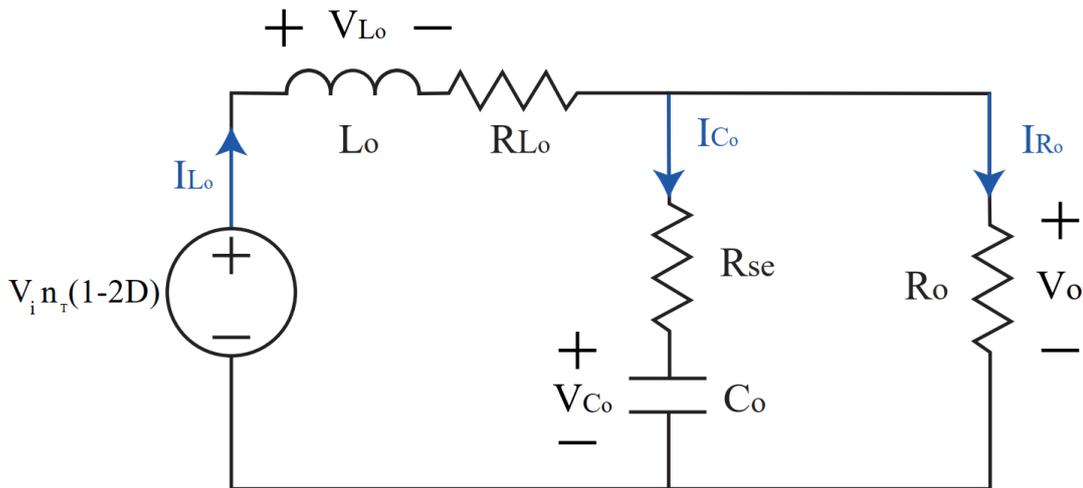
$$\langle x \rangle_{T_s} = \frac{1}{T_s} \int_0^{T_s} x(t) dt$$

Onde a notação  $\langle x \rangle_{T_s}$  representa o valor médio da grandeza "x" no intervalo de tempo  $T_s$ . Assim, o primeiro passo para se obter o modelo médio do conversor é encontrar as equações que representam a tensão no indutor e a corrente no capacitor do filtro de saída do conversor em cada etapa de operação.

### 5.1.1 1ª Etapa de Operação

Na primeira etapa de operação, compreendida por  $0 \leq t \leq DT_s$ , o circuito de saída opera da seguinte forma:

Figura 13 – Circuito Equivalente 1ª Etapa de Operação



Fonte: Autoria Própria

De modo a simplificar a análise, a indutância do secundário foi substituída por uma fonte de tensão com valor médio equivalente. Esta operação trará algumas limitações ao modelo, que serão tratadas posteriormente, na Seção 5.5.

Aplicando a lei de Kirchhoff das correntes no nó do circuito da figura 13:

$$i_{C_o}(t) = i_{L_o}(t) - i_{R_o}(t) \quad (5.1)$$

Que por lei de Ohm pode ser desenvolvida como:

$$i_{C_o}(t) = i_{L_o}(t) - \frac{v_o(t)}{R_o} \quad (5.2)$$

A partir da Figura 13, pode-se também relacionar a tensão de saída com a tensão no capacitor fazendo:

$$v_o(t) = v_{C_o}(t) + R_{se}i_{C_o}(t) \quad (5.3)$$

Assim, substituindo 5.3 em 5.2:

$$i_{C_o}(t) = \left( \frac{R_o}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{1}{R_o + R_{se}} \right) v_{C_o}(t) \quad (5.4)$$

Analisando agora a malha que contém a fonte de tensão e o capacitor  $C_o$  da Figura 13, por meio da lei de Kirchhoff das tensões:

$$v_{L_o}(t) = v_i n_T (1 - 2d) - R_{L_o} i_{L_o}(t) - v_{C_o}(t) - R_{se} i_{C_o}(t) \quad (5.5)$$

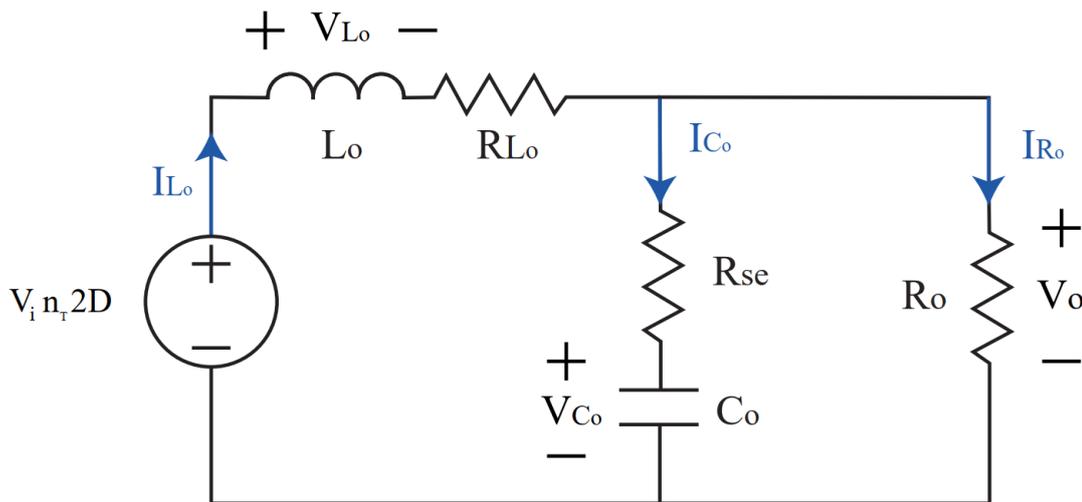
Substituindo 5.4 em 5.5:

$$v_{L_o}(t) = v_i n_T (1 - 2d) - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{R_o}{R_o + R_{se}} \right) v_{C_o}(t) \quad (5.6)$$

### 5.1.2 2ª Etapa de Operação

Para a segunda etapa de operação, compreendida por  $DT_s \leq t \leq \frac{T_s}{2}$ , apenas a tensão média da fonte de tensão equivalente da Figura 13 altera de valor, se tornando:

Figura 14 – Circuito Equivalente 2ª Etapa de Operação



Fonte: Autoria Própria

Assim, realizando os mesmos passos adotados para a etapa anterior, encontra-se as seguintes equações:

$$i_{C_o}(t) = \left( \frac{R_o}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{1}{R_o + R_{se}} \right) v_{C_o}(t) \quad (5.7)$$

$$v_{L_o}(t) = 2v_i n_T d - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{R_o}{R_o + R_{se}} \right) v_{C_o}(t) \quad (5.8)$$

### 5.1.3 Valor Médio das Grandezas

Aplicando então a integral média dos valores instantâneos equacionados, tem-se que:

Para a corrente no capacitor:

$$\langle i_{C_o}(t) \rangle_{\frac{T_s}{2}} = \frac{2}{T_s} \left[ \int_0^{\frac{T_s}{2}} \left[ \left( \frac{R_o}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{1}{R_o + R_{se}} \right) v_{C_o}(t) \right] dt \right] \quad (5.9)$$

Que pode ser desenvolvida em:

$$\langle i_{C_o}(t) \rangle_{\frac{T_s}{2}} = C_o \frac{dv_{C_o}}{dt} = \left( \frac{R_o}{R_o + R_{se}} \right) \langle i_{L_o}(t) \rangle_{\frac{T_s}{2}} - \left( \frac{1}{R_o + R_{se}} \right) \langle v_{C_o}(t) \rangle_{\frac{T_s}{2}} \quad (5.10)$$

Para a tensão no indutor:

$$\begin{aligned} \langle v_{L_o}(t) \rangle_{\frac{T_s}{2}} = \frac{2}{T_s} \left[ \int_0^{dT_s} \left[ v_i n_T (1 - 2d) - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{R_o}{R_o + R_{se}} \right) v_{C_o}(t) \right] dt + \right. \\ \left. + \int_{dT}^{\frac{T_s}{2}} \left[ 2v_i n_T d - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) i_{L_o}(t) - \left( \frac{R_o}{R_o + R_{se}} \right) v_{C_o}(t) \right] dt \right] \end{aligned} \quad (5.11)$$

Que pode ser desenvolvida em:

$$\begin{aligned} \langle v_{L_o}(t) \rangle_{\frac{T_s}{2}} = L_o \frac{di_{L_o}}{dt} = 4v_i n_T d(1 - 2d) - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) \langle i_{L_o}(t) \rangle_{\frac{T_s}{2}} - \\ - \left( \frac{R_o}{R_o + R_{se}} \right) \langle v_{C_o}(t) \rangle_{\frac{T_s}{2}} \end{aligned} \quad (5.12)$$

Com as Equações 5.10 e 5.12, tem-se um modelo não linear e de grande sinais (BERGER *et al.*, 2018)

## 5.2 Linearização do Modelo

Analisando as equações 5.10 e 5.12 obtidas, percebe-se que as mesmas são não lineares, dada a existência de produto entre grandezas que variam ao longo do tempo. Assim, para aplicar as técnicas de resolução de equações diferenciais, é necessário, primeiramente, linearizá-las em torno de um ponto quiescente de operação (ERICKSON, 2000). Isso será feito perturbando a tensão de entrada  $v_i$  e a razão cíclica  $d$  com pequenos sinais em torno de um ponto de operação, gerando assim pequenos distúrbios na tensão sobre o capacitor de saída  $v_{C_o}$  e na corrente do indutor de saída  $i_{L_o}$ , de forma que:

$$v_i = V_i + \hat{v}_i$$

$$d = D + \hat{D}$$

$$v_o = V_o + \hat{v}_o$$

$$\langle v_{C_o}(t) \rangle_{T_s} = V_{C_o} + \hat{v}_{C_o}$$

$$\langle i_{L_o}(t) \rangle_{T_s} = I_{L_o} + \hat{i}_{L_o}$$

Admitindo que:

$$|V_i| \gg |\hat{v}_i|$$

$$|D| \gg |\hat{D}|$$

$$|V_o| \gg |\hat{v}_o|$$

$$|V_{C_o}| \gg |\hat{v}_{C_o}|$$

$$|I_{L_o}| \gg |\hat{i}_{L_o}|$$

Fazendo isso, se obterão modelos ditos médios de pequenos sinais, que são válidos para pequenos distúrbios com frequência inferior a aproximadamente metade da frequência de chaveamento do conversor. Assim, fazendo as substituições em 5.12, tem-se que:

$$\begin{aligned} L_o \left[ \frac{dI_{L_o}}{dt} + \frac{d\hat{i}_{L_o}}{dt} \right] &= 4n_T(\hat{v}_i + V_i)(\hat{D} + D)(1 - 2\hat{D} - 2D) - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) (\hat{i}_{L_o} + I_{L_o}) - \\ &\quad - \left( \frac{R_o}{R_o + R_{se}} \right) (\hat{v}_{C_o} + V_{C_o}) \end{aligned} \quad (5.13)$$

Desenvolvendo 5.13, obtém-se uma equação formada por uma parcela CC e por uma CA, que podem ser separadas da seguinte forma:

**Termos CC:**

$$L_o \frac{dI_{L_o}}{dt} = 4n_T V_i D (1 - 2D) - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) I_{L_o} - \left( \frac{R_o}{R_o + R_{se}} \right) V_{C_o} \quad (5.14)$$

**Termos CA:**

$$\begin{aligned} L_o \frac{d\hat{i}_{L_o}}{dt} &= 4n_T V_i (1 - 4D) \hat{D} + 4n_T D (1 - 2D) \hat{v}_i - \left( R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}} \right) \hat{i}_{L_o} - \\ &\quad - \left( \frac{R_o}{R_o + R_{se}} \right) \hat{v}_{C_o} \end{aligned} \quad (5.15)$$

Somado a 5.15, existem termos de ordem superior, que estão listados a seguir em 5.16, e que serão desprezados por possuírem pouco impacto no modelo final, dado a baixíssima ordem de produtos entre pequenos sinais.

$$4n_T [\hat{v}_i \hat{D} - 2V_i \hat{D}^2 - 2\hat{v}_i \hat{D}D - 4\hat{v}_i \hat{D}^2] \quad (5.16)$$

Linearizando agora a equação 5.10, tem-se que:

$$C_o \left[ \frac{dv_{C_o}}{dt} + \frac{dv_{\hat{C}_o}}{dt} \right] = \left( \frac{R_o}{R_o + R_{se}} \right) (\hat{i}_{L_o} + I_{L_o}) - \left( \frac{1}{R_o + R_{se}} \right) (v_{\hat{C}_o} + V_{C_o}) \quad (5.17)$$

Separando as parcelas CC e CA de 5.17:

**Termos CC:**

$$C_o \frac{dV_{C_o}}{dt} = \left( \frac{R_o}{R_o + R_{se}} \right) I_{L_o} - \left( \frac{1}{R_o + R_{se}} \right) V_{C_o} \quad (5.18)$$

**Termos CA:**

$$C_o \frac{dv_{\hat{C}_o}}{dt} = \left( \frac{R_o}{R_o + R_{se}} \right) \hat{i}_{L_o} - \left( \frac{1}{R_o + R_{se}} \right) v_{\hat{C}_o} \quad (5.19)$$

Por fim, a equação 5.3 será retomada e linearizada pelo mesmo processo, de modo que se obtenha uma relação entre tensão de saída  $v_o(t)$  e tensão no capacitor  $v_{C_o}(t)$ :

$$\langle v_{C_o}(t) \rangle_{\frac{T_s}{2}} = \langle v_o(t) \rangle_{\frac{T_s}{2}} - R_{se} \langle i_{C_o}(t) \rangle_{\frac{T_s}{2}} \quad (5.20)$$

$$V_{C_o} + v_{\hat{C}_o} = V_o + \hat{v}_o - R_{se} \left[ \frac{dV_{C_o}}{dt} + \frac{dv_{\hat{C}_o}}{dt} \right] \quad (5.21)$$

Separando os termos de 5.21:

**Termos CC:**

$$V_{C_o} = V_o - R_{se} \frac{dV_{C_o}}{dt} \quad (5.22)$$

**Termos CA:**

$$v_{\hat{C}_o}(t) = \hat{v}_o(t) - R_{se} \frac{dv_{\hat{C}_o}(t)}{dt} \quad (5.23)$$

### 5.3 Análise dos Termos CC

A partir da análise dos termos CC encontrados, é possível equacionar o ganho estático do conversor operando em modo de condução contínua e a razão cíclica. Para este desenvolvimento, é importante ter em mente que, em regime permanente,  $\frac{dv_{C_o}}{dt} = \frac{di_{L_o}}{dt} = 0$ .

### 5.3.1 Ganho Estático Obtido Via Modelo

Dessa forma, substituindo 5.22 em 5.18, e posteriormente em 5.14, encontra-se o ganho estático do conversor:

$$G_{MCC} = \frac{v_o}{v_i} = 4Dn_T(1-2D) \left( \frac{R_o}{R_o + R_{L_o}} \right) \quad (5.24)$$

Desconsiderando a resistência  $R_{L_o}$ , tem-se de forma simplificada:

$$G_{MCC} = \frac{v_o}{v_i} = 4Dn_T(1-2D) \quad (5.25)$$

### 5.3.2 Razão Cíclica Obtida Via Modelo

Isolando o valor da razão cíclica em 5.24, chega-se a:

$$-8n_T D^2 + 4n_T D - G_{MCC} \left( \frac{R_o + R_{L_o}}{R_o} \right) = 0 \quad (5.26)$$

Aplica-se então a fórmula de Bhaskara para encontrar as raízes da equação 5.26, assim como foi feito em 3.18:

$$D' = \frac{1}{4} \left( 1 + \sqrt{1 - \frac{2v_o}{v_i n_T} \left( \frac{R_o + R_{L_o}}{R_o} \right)} \right) \quad D'' = \frac{1}{4} \left( 1 - \sqrt{1 - \frac{2v_o}{v_i n_T} \left( \frac{R_o + R_{L_o}}{R_o} \right)} \right) \quad (5.27)$$

Desconsiderando a resistência do indutor, tem-se que:

$$D' = \frac{1}{4} \left( 1 + \sqrt{1 - \frac{2v_o}{v_i n_T}} \right) \quad D'' = \frac{1}{4} \left( 1 - \sqrt{1 - \frac{2v_o}{v_i n_T}} \right) \quad (5.28)$$

A razão cíclica e o ganho estático obtidos via modelo são equivalentes aos obtidos via dimensionamento do circuito, o que atesta que, até este presente passo, a modelagem foi feita de forma correta.

## 5.4 Análise dos Termos CA

Já a partir da análise das parcelas CA obtidas, será possível equacionar as funções de transferência da planta para  $\frac{V_o(s)}{D(s)}$ ,  $\frac{I_{L_o}(s)}{D(s)}$  e  $\frac{V_o(s)}{I_{L_o}(s)}$ . Como as equações 5.15, 5.19 e 5.23 já estão linearizadas, é possível resolvê-las por meio da transformada de Laplace.

Solucionando 5.19:

$$sC_o V_{C_o}(s) = \left( \frac{R_o}{R_o + R_{se}} \right) I_{L_o}(s) - \left( \frac{1}{R_o + R_{se}} \right) V_{C_o}(s) \quad (5.29)$$

Isolando  $V_{C_o}(s)$  e  $I_{L_o}(s)$ :

$$\left(sC_o + \frac{1}{R_o + R_{se}}\right) V_{C_o}(s) = \left(\frac{R_o}{R_o + R_{se}}\right) I_{L_o}(s) \quad (5.30)$$

Resolvendo agora 5.15:

$$sL_o I_{L_o}(s) = 4n_T v_i (1 - 4D) D(s) + 4n_T D(1 - 2D) V_i(s) - \left(R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}}\right) I_{L_o}(s) - \left(\frac{R_o}{R_o + R_{se}}\right) V_{C_o}(s) \quad (5.31)$$

Lembrando que, como estamos interessados nas funções de transferência de  $\frac{V_o(s)}{D(s)}$ ,  $\frac{I_{L_o}(s)}{D(s)}$  e  $\frac{V_{C_o}(s)}{I_{L_o}(s)}$ , logo  $V_i(s) = 0$ . Assim, desenvolvendo 5.31 e isolando  $V_{C_o}(s)$  e  $I_{L_o}(s)$  em função de  $D(s)$ :

$$\left[sL_o + R_{L_o} + \frac{R_o R_{se}}{R_o + R_{se}}\right] I_{L_o}(s) + \left(\frac{R_o}{R_o + R_{se}}\right) V_{C_o}(s) = 4n_T v_i (1 - 4D) D(s) \quad (5.32)$$

Por fim, resolvendo a equação diferencial 5.23, tem-se que:

$$V_{C_o}(s) = V_o(s) - sC_o R_{se} V_{C_o}(s) \quad (5.33)$$

Isolando  $V_{C_o}$ :

$$V_{C_o}(s) = \frac{V_o(s)}{(1 + sC_o R_{se})} \quad (5.34)$$

Com essas três equações (5.30, 5.32 e 5.34), será possível obter as funções de transferência desejadas.

#### 5.4.1 Função de Transferência $\frac{V_o(s)}{D(s)}$

Substituindo 5.34 em 5.30:

$$I_{L_o}(s) = V_o(s) \left[ \frac{sC_o(R_o + R_{se}) + 1}{R_o(1 + sC_o R_{se})} \right] \quad (5.35)$$

Finalmente, substituindo 5.34 e 5.35 em 5.32, chega-se ao modelo completo da função de transferência  $\frac{V_o(s)}{D(s)}$ :

$$\frac{V_o(s)}{D(s)} = \frac{4v_i n_T R_o (1 - 4D)}{L_o C_o (R_o + R_{se})} \frac{1 + sC_o R_{se}}{s^2 + s \left[ \frac{L_o + R_{L_o} C_o (R_o + R_{se}) + R_o R_{se} C_o}{L_o C_o (R_o + R_{se})} \right] + \frac{R_o + R_{L_o}}{L_o C_o (R_o + R_{se})}} \quad (5.36)$$

O modelo simplificado de 5.36 é obtido desconsiderando as resistências série do modelo, assim:

$$\frac{V_o(s)}{D(s)} = \frac{4v_i n_T (1 - 4D)}{L_o C_o} \frac{1}{s^2 + s \frac{1}{C_o R_o} + \frac{1}{L_o C_o}} \quad (5.37)$$

### 5.4.2 Função de Transferência $\frac{I_{L_o}(s)}{D(s)}$

Isolando  $V_o(s)$  em 5.30 e Substituindo o resultado em 5.32 junto com 5.34, obtém-se o modelo da função de transferência completa  $\frac{I_{L_o}(s)}{D(s)}$ :

$$\frac{I_{L_o}(s)}{D(s)} = \frac{4v_i n_T (1 - 4D)}{L_o C_o (R_o + R_{se})} \frac{s C_o (R_{se} + R_o) + 1}{s^2 + s \left[ \frac{L_o + R_{L_o} C_o (R_o + R_{se}) + R_o R_{se} C_o}{L_o C_o (R_o + R_{se})} \right] + \frac{R_o + R_{L_o}}{L_o C_o (R_o + R_{se})}} \quad (5.38)$$

Desprezando as resistências série do modelo completo 5.38, encontra-se o modelo simplificado de  $\frac{I_{L_o}(s)}{D(s)}$ :

$$\frac{I_{L_o}(s)}{D(s)} = \frac{4v_i n_T (1 - 4D)}{L_o C_o R_o} \frac{s C_o R_o + 1}{s^2 + s \frac{1}{C_o R_o} + \frac{1}{L_o C_o}} \quad (5.39)$$

### 5.4.3 Função de Transferência $\frac{V_o(s)}{I_{L_o}(s)}$

Partindo de 5.35, se obtém o modelo completo de  $\frac{V_o(s)}{I_{L_o}(s)}$ :

$$\frac{V_o(s)}{I_{L_o}(s)} = \frac{R_o}{C_o (R_o + R_{se})} \frac{s C_o R_{se} + 1}{s + \frac{1}{C_o (R_o + R_{se})}} \quad (5.40)$$

Desprezando as resistências série de 5.40, tem-se por fim o modelo simplificado de  $\frac{V_o(s)}{I_{L_o}(s)}$ :

$$\frac{V_o(s)}{I_{L_o}(s)} = \frac{1}{C_o} \frac{1}{s + \frac{1}{C_o R_o}} \quad (5.41)$$

## 5.5 Limitações dos Modelos

De antemão, os modelos obtidos só são válidos para pequenos distúrbios com frequências inferiores a metade da frequência de chaveamento do conversor, característica inata de modelos de pequenos sinais. Porém, a depender dos valores de capacitância dos capacitores de entrada e de indutância do primário do transformador, os modelos também apresentam uma faixa de frequência em que a resposta diverge da resposta do circuito chaveado. Isso se deve ao fato dos componentes  $C_1$ ,  $C_2$  e  $L_p$  no lado do primário do transformador, que não foram levados em consideração na modelagem, formarem um circuito LC, que atenuam e amplificam sinais em diferentes faixas de frequência. Uma forma rápida e fácil de analisar as frequências de ressonância de um circuito LC é por meio do equacionamento da impedância equivalente do circuito. Para as quatro etapas de operação do conversor, o lado do primário do transformador é formado por um capacitor em série com um indutor, que está em paralelo com outro capacitor.

Dessa forma:

$$Z_{eq} = \frac{Z_C Z_L}{Z_C + Z_L} + Z_C \quad (5.42)$$

sabendo que:

$$Z_C = \frac{1}{j\omega C} \quad (5.43)$$

e que:

$$Z_L = j\omega L \quad (5.44)$$

Assim, desenvolvendo 5.42:

$$Z_{eq} = \frac{j(2\omega^2 LC - 1)}{\omega C(1 - \omega^2 LC)} \quad (5.45)$$

Como:

$$\omega = 2\pi f \quad (5.46)$$

Tem-se por fim:

$$Z_{eq} = \frac{j(8\pi^2 f^2 LC - 1)}{2\pi f C(1 - 4\pi^2 f^2 LC)} \quad (5.47)$$

Por meio de 5.47,  $Z_{eq}$  será igual a zero quando:

$$8\pi^2 f^2 LC - 1 = 0 \quad (5.48)$$

Isolando a frequência:

$$f = \pm \frac{1}{2\pi\sqrt{2LC}} \quad (5.49)$$

E  $Z_{eq}$  tenderá ao infinito quando:

$$f = 0 \quad (5.50)$$

E quando:

$$1 - 4\pi^2 f^2 LC = 0 \quad (5.51)$$

Isolando a frequência:

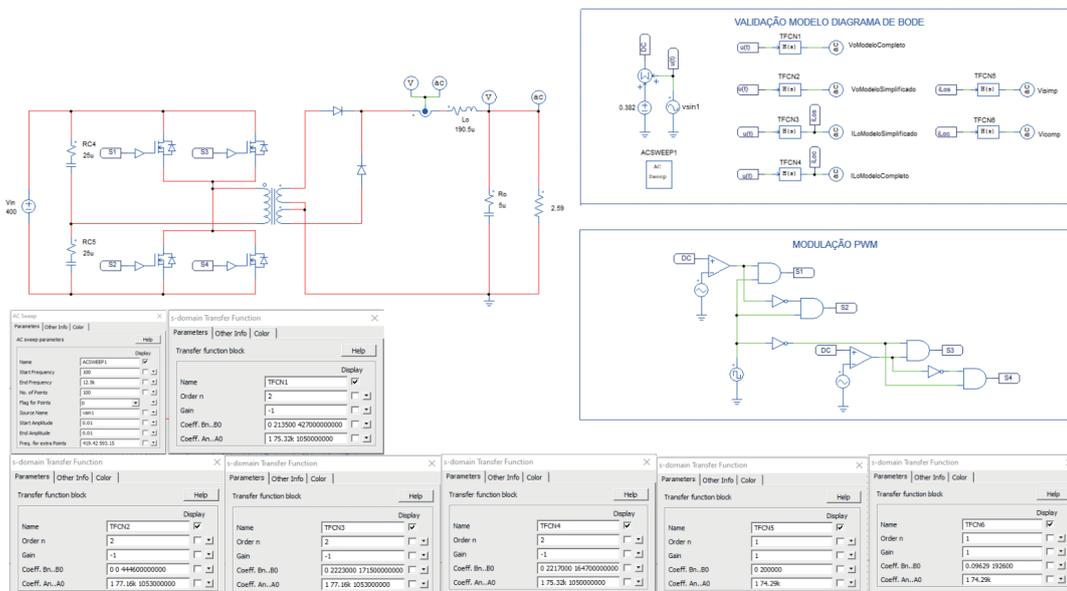
$$f = \pm \frac{1}{2\pi\sqrt{LC}} \quad (5.52)$$

Nessas frequências surgirão polos e zeros, que influenciarão a resposta do circuito chaveado, levando a divergências perante as respostas dos modelos. Assim, quanto menor forem os valores de  $L_p$ ,  $C_1$  e  $C_2$ , mais os polos e os zeros do circuito ressonante tenderão as altas frequências. Porém, quanto menor forem os valores de  $L_p$ ,  $C_1$  e  $C_2$ , também maior serão as variações de tensão sobre os capacitores de entrada e de corrente no primário do transformador. Assim, é necessário levar em consideração a posição e os efeitos dos polos e dos zeros do circuito ressonante ao realizar o dimensionamento dos componentes do conversor.

## 5.6 Validação dos Modelos

Por fim, para garantir a confiabilidade dos modelos, é necessário validá-los, e isto será feito por meio do simulador PSIM, onde os diagramas de Bode do conversor e dos modelos obtidos serão comparados, permitindo a análise completa da convergência dos modelos ao longo do espectro da frequência. Nesta etapa, também serão observados os efeitos dos polos e dos zeros na resposta das saídas do circuito para diferentes valores de  $C_1$  e  $C_2$ . Assim, o esquema da Figura 15 foi montado no simulador, utilizando os parâmetros e componentes dimensionados na Seção 4.6.

Figura 15 – Circuito de validação dos modelos



Fonte: Autoria Própria

### 5.6.1 Tensão de Saída por Razão Cíclica

Substituindo os dados das tabelas 1 e 2 nas funções de transferência 5.36 e 5.37, obtém-se o seguinte modelo completo de tensão de saída por razão cíclica:

$$\frac{Vo(s)}{D(s)} = \frac{-2,135 \cdot 10^5 s - 4,27 \cdot 10^{11}}{s^2 + 7,532 \cdot 10^4 s + 1,05 \cdot 10^9}$$

E o seguinte modelo simplificado:

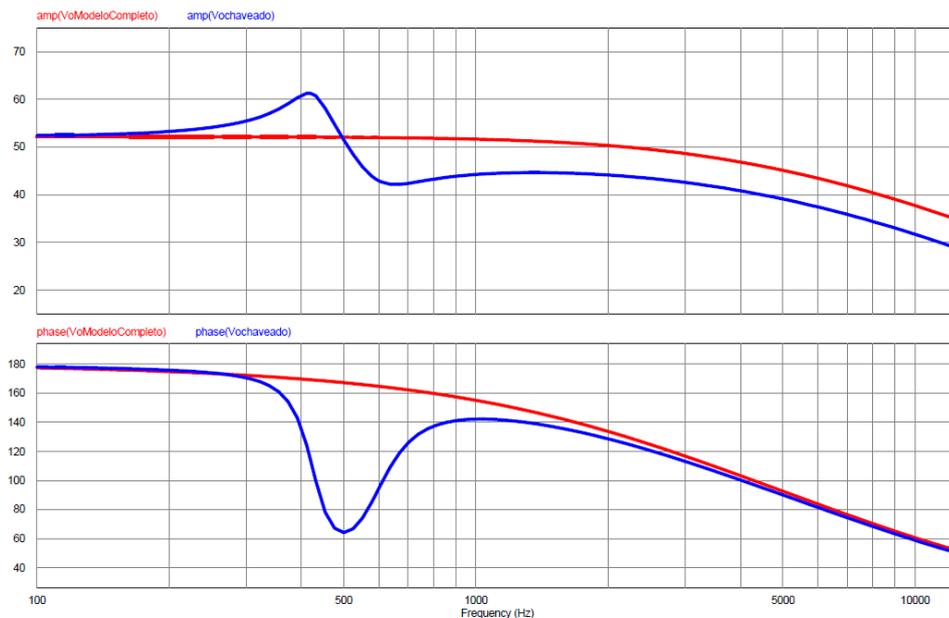
$$\frac{Vo(s)}{D(s)} = \frac{-4,435 \cdot 10^{11}}{s^2 + 7,716 \cdot 10^4 s + 1,05 \cdot 10^9}$$

Estas equações serão implementadas nos blocos de função de transferência do PSIM, de modo a comparar a resposta do circuito com a resposta do modelo.

#### 5.6.1.1 Modelo Completo

Plotando o diagrama de Bode do modelo completo de tensão de saída por razão cíclica (em vermelho) e da tensão de saída do circuito chaveado (em azul), obtém-se a resposta da Figura 16.

Figura 16 – Diagrama de Bode da Tensão de saída do Modelo Completo para  $C_1 = C_2 = 25\mu F$

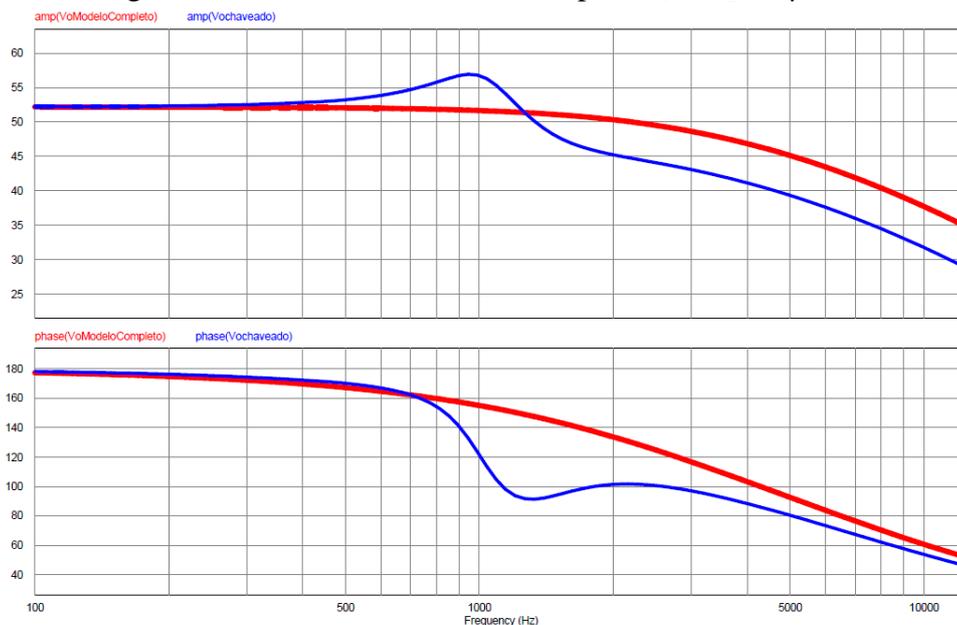


Fonte: Autoria Própria

Por meio das equações 5.49 e 5.52, é possível inferir que haverá um zero em aproximadamente 419 Hz e um polo em aproximadamente 593 Hz que não foram incluídos

ao modelo, e isto é observado na prática por meio da Figura 16. Percebe-se também pela Figura 16 que a resposta do modelo segue a resposta do circuito chaveado até aproximadamente 200 Hz, quando então os efeitos do zero do circuito ressonante passam a afetar a resposta da tensão de saída do circuito, amplificando os sinais até um ponto de máximo, que é obtido na frequência do zero em questão. Após o ponto de máximo, o polo do circuito passa a atenuar os sinais até um ponto de mínimo, obtido na frequência do polo. Na frequência central (média geométrica das frequências do zero e do polo), ponto em que os efeitos do zero são anulados pelos efeitos do polo, o ganho do circuito chaveado é equivalente ao ganho do modelo, porém as fases divergem completamente. Alterando os valores de  $C_1$  e  $C_2$  de  $25\mu F$  para  $5\mu F$ , é possível aumentar a frequência do zero e do polo do circuito ressonante, obtendo assim uma maior faixa de convergência do modelo.

Figura 17 – Diagrama de Bode da Tensão de saída para  $C_1 = C_2 = 5\mu F$

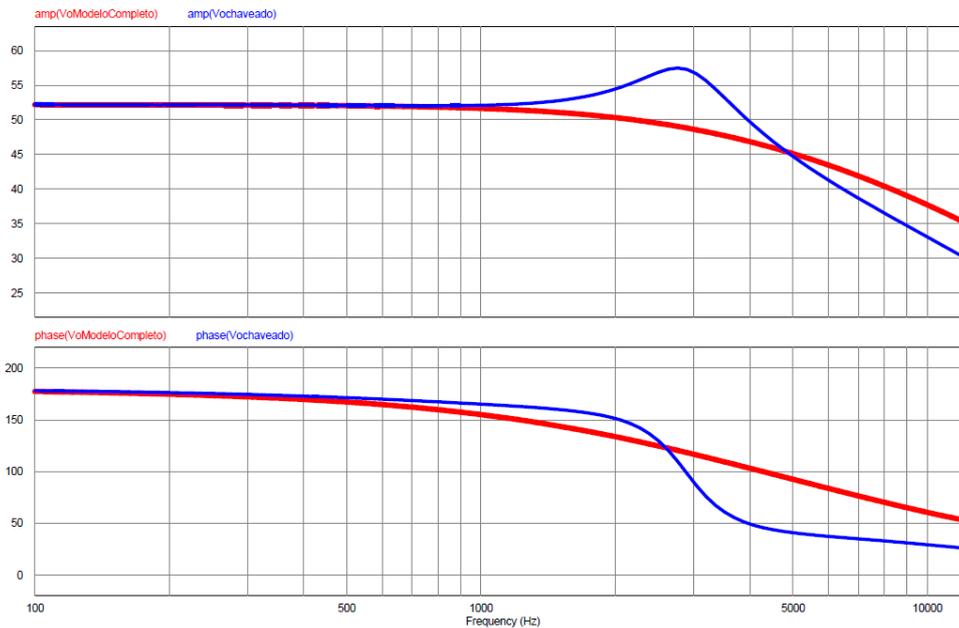


Fonte: Autoria Própria

Reduzindo novamente os valores de  $C_1$  e  $C_2$ , de  $5\mu F$  para  $1\mu F$ , a resposta do modelo converge em quase sua totalidade dentro do espectro esperado, que é de até metade da frequência de chaveamento do circuito.

Porém, abaixar os valores de  $C_1$  e  $C_2$  acarreta no aumento da variação de tensão sobre esses capacitores, ao ponto que, diminuindo além do que já foi subtraído, a resposta na banda de frequência de interesse passa a divergir em sua totalidade, dada a alta variação de tensão frente o valor médio da mesma. Para a validação dos seguintes modelos, o valor de  $25\mu F$  será mantido para os capacitores de entrada.

Figura 18 – Diagrama de Bode da Tensão de saída do Modelo Completo para  $C_1 = C_2 = 1\mu F$

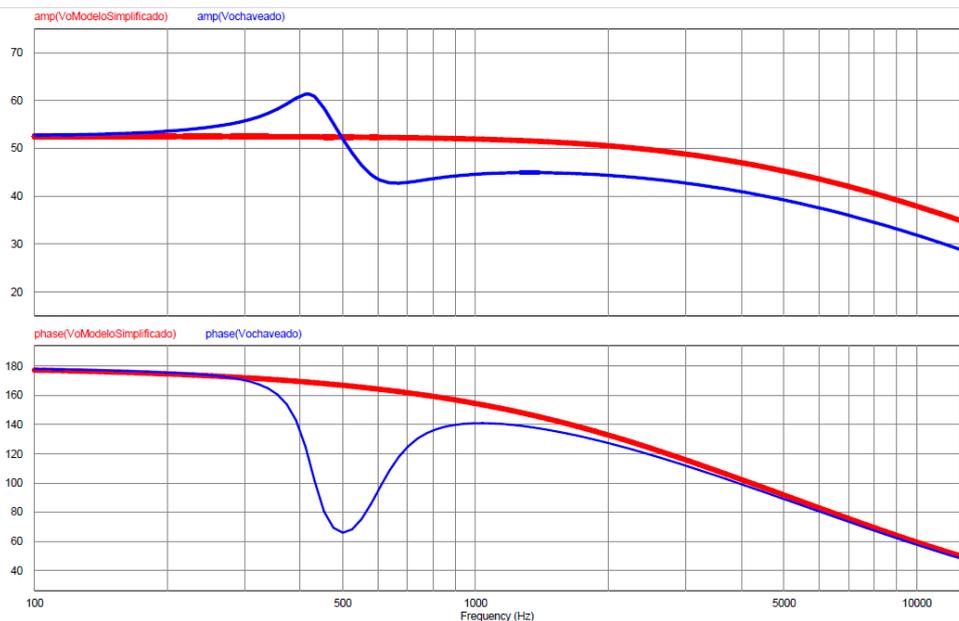


Fonte: Autoria Própria

### 5.6.1.2 Modelo Simplificado

Plotando agora o diagrama de bode do modelo simplificado de tensão de saída por razão cíclica (em vermelho) e de tensão de saída do circuito chaveado (em azul), tem-se a seguinte resposta:

Figura 19 – Diagrama de Bode da tensão de saída do modelo simplificado para  $C_1 = C_2 = 25\mu F$



Fonte: Autoria Própria

### 5.6.2 Corrente no Indutor por Razão Cíclica

Substituindo agora os dados das tabelas 1 e 2 nas funções de transferências 5.38 e 5.39, obtém-se o seguinte modelo de corrente por razão cíclica completo:

$$\frac{I_{L_o}(s)}{D(s)} = \frac{-2,217 \cdot 10^6 s - 1,647 \cdot 10^{11}}{s^2 + 7,532 \cdot 10^4 s + 1,05 \cdot 10^9}$$

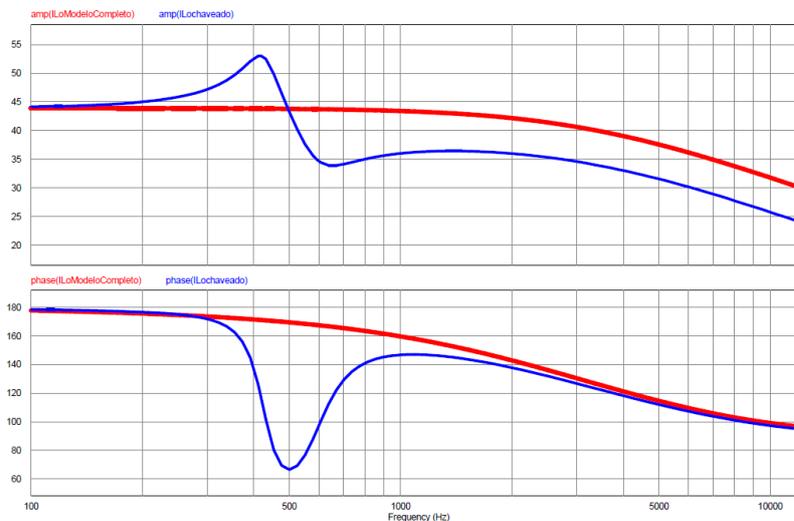
E o seguinte modelo simplificado:

$$\frac{I_{L_o}(s)}{D(s)} = \frac{-2,217 \cdot 10^6 s - 1,711 \cdot 10^{11}}{s^2 + 7,716 \cdot 10^4 s + 1,05 \cdot 10^9}$$

#### 5.6.2.1 Modelo Completo

Plotando o diagrama de bode do modelo completo de corrente no indutor por razão cíclica (em vermelho) e da corrente no indutor do circuito chaveado, tem-se a seguinte resposta:

Figura 20 – Diagrama de Bode da corrente no indutor do modelo completo para  $C_1 = C_2 = 25\mu F$

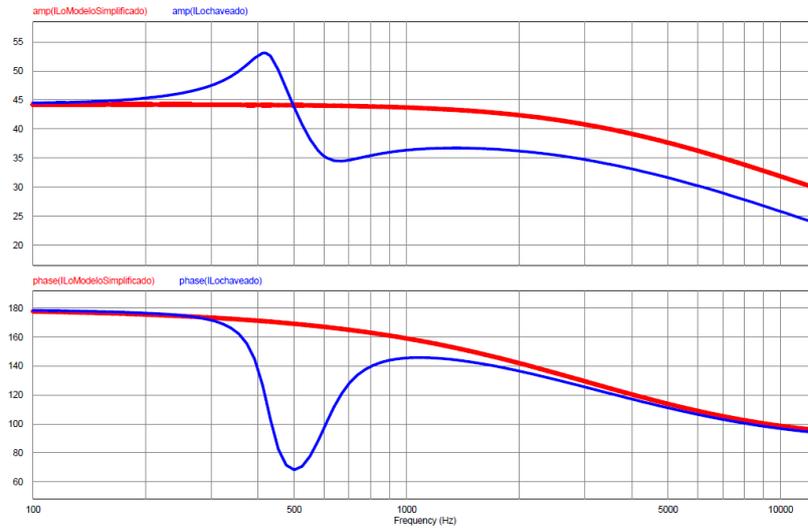


Fonte: Autoria Própria

#### 5.6.2.2 Modelo Simplificado

Plotando o diagrama de bode do modelo simplificado de corrente no indutor por razão cíclica (em vermelho) e da corrente no indutor do circuito chaveado (em azul):

Figura 21 – Diagrama de Bode da corrente no indutor do modelo simplificado para  $C_1 = C_2 = 25\mu F$



Fonte: Autoria Própria

Como pode ser analisado nas figuras 20 e 21, os efeitos dos polos e zeros do circuito ressonante também são perceptíveis na resposta da corrente no indutor.

### 5.6.3 Tensão de Saída por Corrente no Indutor

Novamente, substituindo os dados das tabelas 1 e 2 nos modelos 5.40 e 5.41, tem-se o seguinte modelo de tensão de saída por corrente no indutor completo:

$$\frac{V_o(s)}{I_{L_o}(s)} = \frac{9,629 \cdot 10^2 s - 1,926 \cdot 10^5}{s + 7,429 \cdot 10^4}$$

E o conseguinte modelo simplificado:

$$\frac{V_o(s)}{I_{L_o}(s)} = \frac{2,000 \cdot 10^5}{s + 7,716 \cdot 10^4}$$

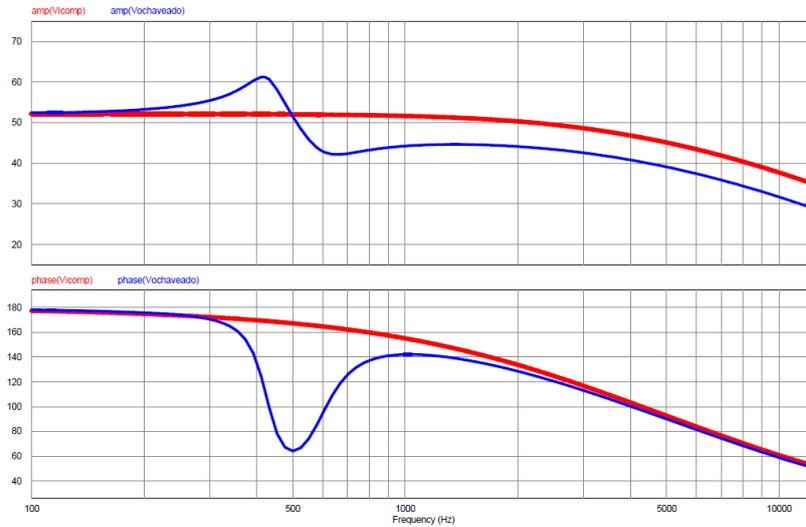
#### 5.6.3.1 Modelo Completo

Plotando o diagrama de bode do modelo completo de tensão de saída por corrente no indutor (em vermelho) e da tensão de saída do circuito chaveado (em azul), chega-se a resposta da Figura 22.

#### 5.6.3.2 Modelo Simplificado

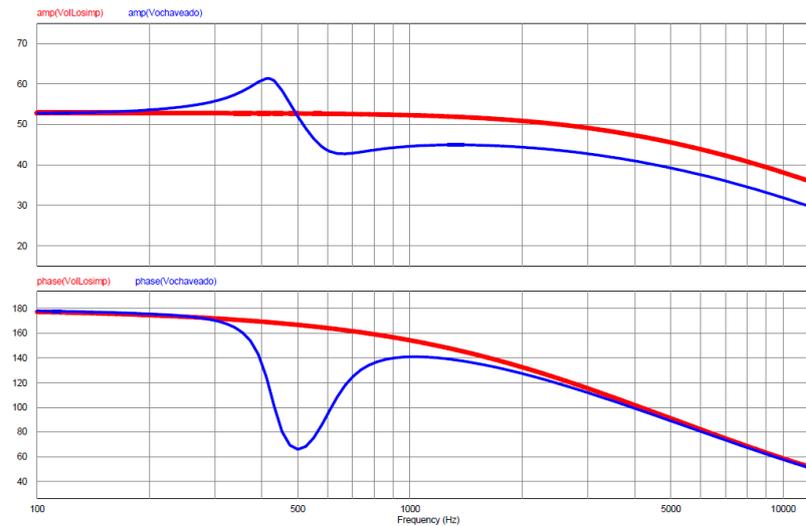
Por fim, traçando o diagrama de bode do modelo simplificado de tensão de saída por corrente no indutor (em vermelho) e de tensão de saída do conversor (Figura 23):

Figura 22 – Diagrama de Bode da tensão de saída por corrente no indutor do modelo completo para  $C_1 = C_2 = 25\mu F$



Fonte: Autoria Própria

Figura 23 – Diagrama de Bode da tensão de saída por corrente no indutor do modelo simplificado para  $C_1 = C_2 = 25\mu F$



Fonte: Autoria Própria

Assim, por meio dos diagramas de Bode, pode-se concluir que todos os modelos sofrem com o problema da adição dos polos e zeros do circuito ressonante. Cabe então ao projetista estar atento quanto a essas limitações e ponderar durante o dimensionamento dos componentes do circuito, levando em consideração a faixa de convergência dos modelos para ter uma maior confiabilidade durante o dimensionamento dos controladores.

## 6 CONTROLE DAS SAÍDAS DO CONVERSOR

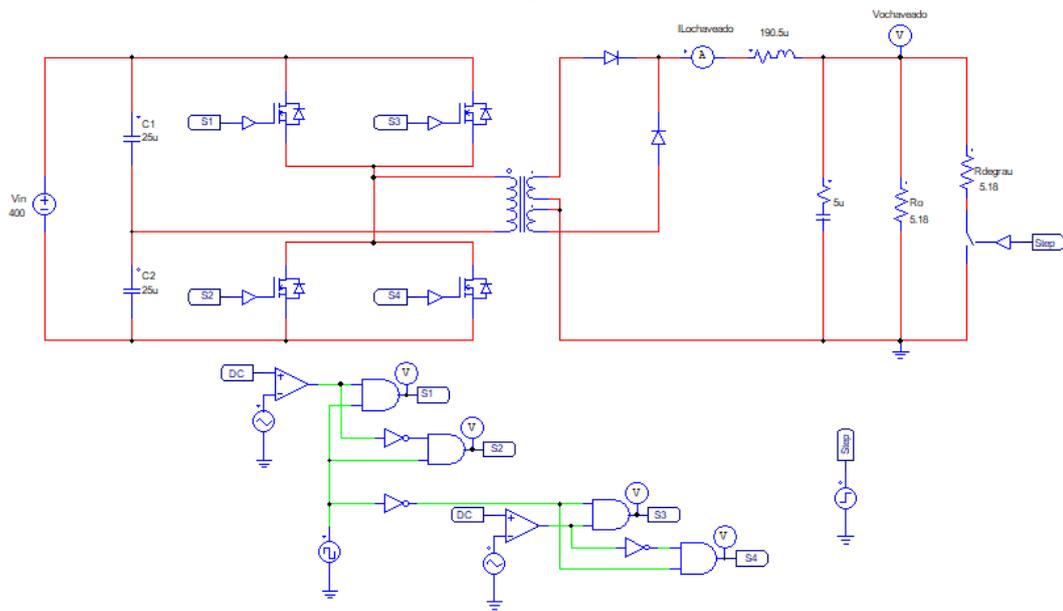
Ao operar qualquer tipo de sistema, é possível mantê-lo trabalhando tanto em malha aberta quanto em malha fechada. No primeiro, o sinal de saída não exerce nenhuma influência na ação de controle do sistema. Já no segundo, a saída é comparada com uma referência, gerando um erro, que realimentará um controlador, de modo que ele regule a saída por meio da ação de controle (OGATA, 2010). Os sistemas em malha aberta operam de forma simples e menos dispendiosa, porém estão sujeitos a erros de regime perante distúrbios e variações paramétricas. Devido a realimentação, os sistemas de malha fechada são mais robustos frente a perturbações e continuam operando segundo uma referência, mesmo perante a variações paramétricas. Porém, nem todo sistema de malha fechada é estável, o que exige um projeto de forma cautelosa do controlador, tornando assim os sistemas de malha fechada mais complexos que os de malha aberta.

Trazendo para a realidade do conversor em questão, os sinais de saída do sistema são a tensão de saída e a corrente no indutor, enquanto a ação de controle pode ser a razão cíclica e a corrente no indutor. Ao fechar a malha do conversor, adiciona-se um controlador em série, logo antes da planta, que deverá ser projetado de modo a receber o erro entre a saída do sistema e uma referência e regular a razão cíclica, levando o erro em regime permanente a zero. Nesta seção, a topologia do conversor montada no simulador PSIM passará por alguns testes de rejeição a distúrbios, tanto em malha aberta quanto em malha fechada, aplicando um degrau de carga de 50%, de modo que, o circuito que estava operando com metade da sua potência nominal, passará a trabalhar com sua potência nominal, de forma instantânea. Os parâmetros e os componentes adotados para o conversor serão os que foram definidos na Seção 4.6.

### 6.1 Conversor em Malha Aberta

O circuito do conversor operando em malha aberta adotado neste experimento se encontra na Figura 24, com a razão cíclica fixa, mais precisamente em 0,382.

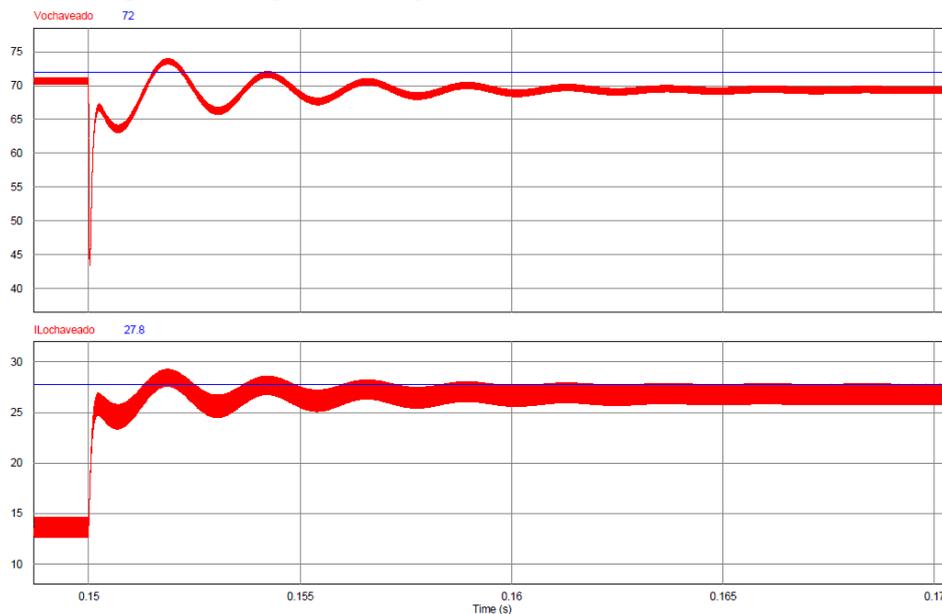
Figura 24 – Topologia do conversor operando em malha aberta



Fonte: Autoria Própria

Aplicando o degrau de carga, o conversor se comporta segundo a Figura 25

Figura 25 – Resposta ao degrau de carga do conversor em malha aberta



Fonte: Autoria Própria

Nota-se que, devido a presença das resistências série do indutor e do capacitor, a resposta do sistema possui um erro de regime, tanto antes do degrau quanto, de forma mais agravada, após o degrau. Este problema é característico de sistemas de malha aberta, que são sensíveis a variações paramétricas do sistema. Em um circuito real, é comum que os valores nominais dos componentes variem segundo algumas variáveis, como temperatura e tempo

de vida, levando ao aumento progressivo deste erro em regime, sendo necessário a constante medição da precisão dos valores dos componentes e a manutenção dos mesmos. Além disso, é importante mencionar que o tempo de acomodação da resposta apresentada foi segundo o critério de 2%;

Tabela 3 – Parâmetros de desempenho do sistema em malha aberta retirados da Figura 25

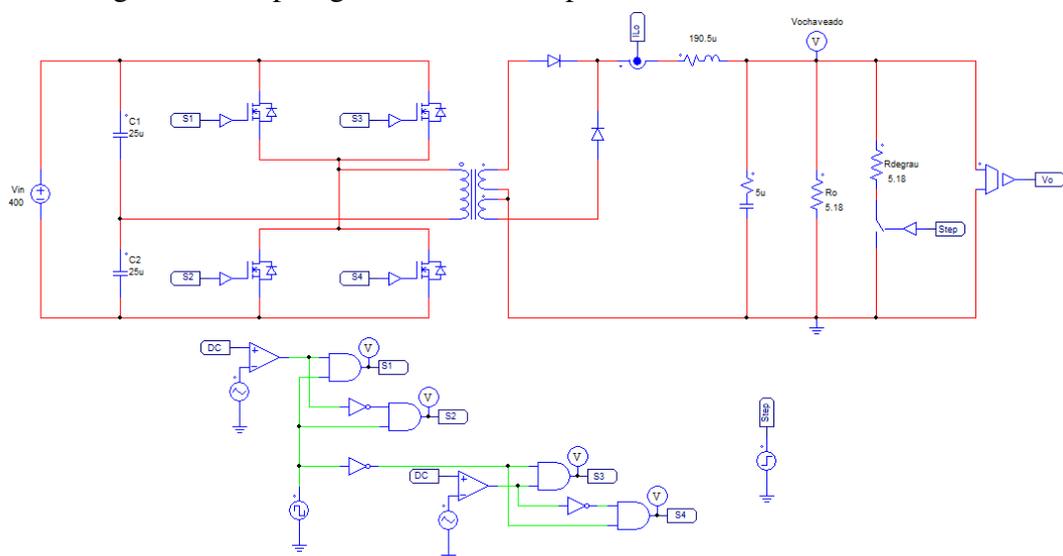
Parâmetros	$V_o$
Valor de regime $t(0)$	70,76V
Valor de regime $t(\infty)$	69,47V
Overshoot	74,64V
Undershoot	43,43V
$t_{acomodacao}$	2,00ms

Fonte: Autorial Própria

## 6.2 Conversor em Malha Fechada

Para o conversor operar em malha fechada de forma estável, é necessário dimensionar um controlador para o sistema. Neste processo de dimensionamento, deverão ser levados em consideração os ganhos dos sensores, o ganho da moduladora PWM e o ganho do conversor A/D. Todos esses tópicos serão abordados nesta seção, juntamente com o passo a passo realizado para o dimensionamento dos controladores analógicos e digitais, seguindo a técnica de alocação de polos e zeros.

Figura 26 – Topologia do conversor operando em malha fechada



Fonte: Autorial Própria

### 6.2.1 Ganho dos Sensores

Comumente, os sensores de tensão e de corrente produzem um ganho proporcional na grandeza lida, trazendo-a para o nível de tensão adequado dos amplificadores operacionais e dos microcontroladores que farão uso dessa leitura. Supondo picos de até 100V e 40A na tensão de saída e na corrente no indutor perante algumas perturbações, respectivamente, e, como os amplificadores operacionais e os microcontroladores adotados nesta experimentação trabalham de 0 a 5V, os ganhos dos sensores de corrente e de tensão serão:

$$K_v = \frac{5}{100} = 50m$$

$$K_i = \frac{5}{40} = 125m$$

Assim, quando houver 72V e 27,8A nas saídas do sistema, os sensores de tensão e de corrente irão acusar as leituras de 3,6V e 3,475V, respectivamente. Estes ganhos também deverão ser embutidos nos modelos e nas referências.

### 6.2.2 Ganho da Moduladora PWM

Para gerar o sinal com largura de pulso variável que irá gatilhar as interruptores do conversor, a ação de controle será modulada com uma onda dente de serra com frequência equivalente a frequência de chaveamento do circuito. Deste modo, é necessário que, quando a largura de pulso for máxima, a razão cíclica deverá cruzar a onda dente de serra em seu ponto de máximo. Já quando a largura do pulso for mínima, a razão cíclica deverá cruzar a dente de serrá em seu ponto mínimo. Esta lógica está representada na Figura 27

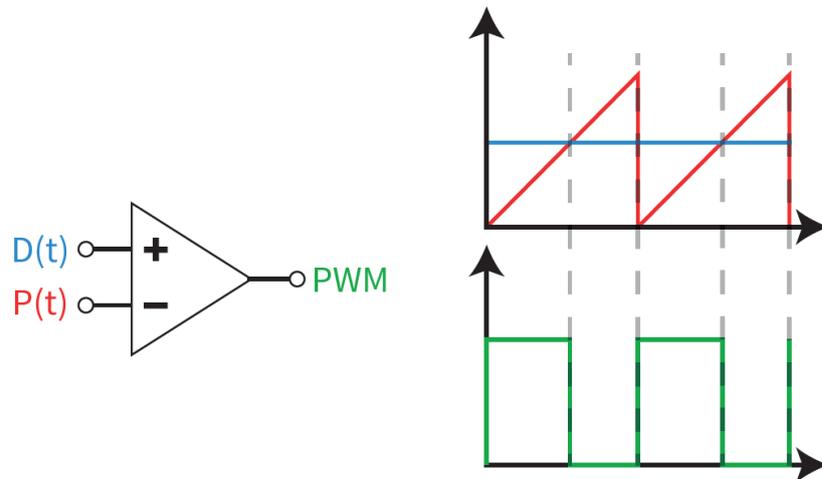
Para então sincronizar a variação da razão cíclica com a excursão da onda dente de serra, será necessário aplicar outro ganho a planta, o ganho da moduladora, que será dado por:

$$K_{pwm} = \frac{1}{V_{pk_{port}}}$$

Sendo  $V_{pk_{port}}$  o valor da tensão de pico da portadora. Para esta aplicação, o valor de pico da portada será de 1V, assim:

$$K_{pwm} = 1$$

Figura 27 – Modulação PWM



Fonte: Autoria Própria

### 6.2.3 Ganho do Conversor A/D

Para um microcontrolador trabalhar com grandezas análogicas, é necessário fazer primeiramente a sua digitalização, via conversor A/D. Por meio deste processo, uma grandeza que pode tomar infinitos valores em um determinado tempo passa a assumir valores discretos. Um dos principais parâmetros de um conversor A/D é o seu número de bits, que representa a precisão com que um sinal capturado pelo conversor terá em sua saída. Assim, um valor de entrada digitalizado por meio de um conversor A/D de  $N$  bits que trabalha na faixa de 0 a  $V_{in}$ , será equivalente ao valor de saída multiplicado pelo ganho  $K_{A/D}$ , sendo:

$$K_{A/D} = \frac{V_{in}}{2^{bits} - 1}$$

Para a presente aplicação, o conversor A/D utilizado será de 12 bits, e o sinal de entrada irá variar entre 0 de 5V, assim:

$$K_{A/D} = 1,22m$$

Este último ganho será adotado apenas no controle digital, de modo a compensar o valor digitalizado dentro do microcontrolador

### 6.2.4 Alocação de Polos

A técnica adotada para projetar os controladores será a de alocação de polos e zeros, que se baseia em anular os efeitos dos polos e dos zeros da planta com os zeros e polos do

controlador, respectivamente, posicionando os opostos nas mesmas frequências, de modo a tornar a resposta do sistema a mais próxima de um sistema de primeira ordem, que é estável em malha fechada, não possui oscilações e permite ajustar o tempo de acomodação única e exclusivamente por meio do ganho do controlador. Importante ter em mente as limitações do modelo que foram descritas na Seção 5.5 no momento de escolher a frequência de cruzamento por zero do sistema.

Para o dimensionamento do controlador, será utilizada a ferramenta "Sisotool" do Matlab, que auxilia no dimensionamento de controladores, permitindo a alocação dinâmica de polos e zeros no sistema, com um feedback em tempo real da resposta ao degrau, do mapa de polos e zeros e do diagrama de Bode do sistema. Serão projetados controladores tanto analógicos quanto digitais, levando a uma comparação entre as duas técnicas, elencando as vantagens e desvantagens de cada uma.

### **6.2.5 Controlador PI Analógico**

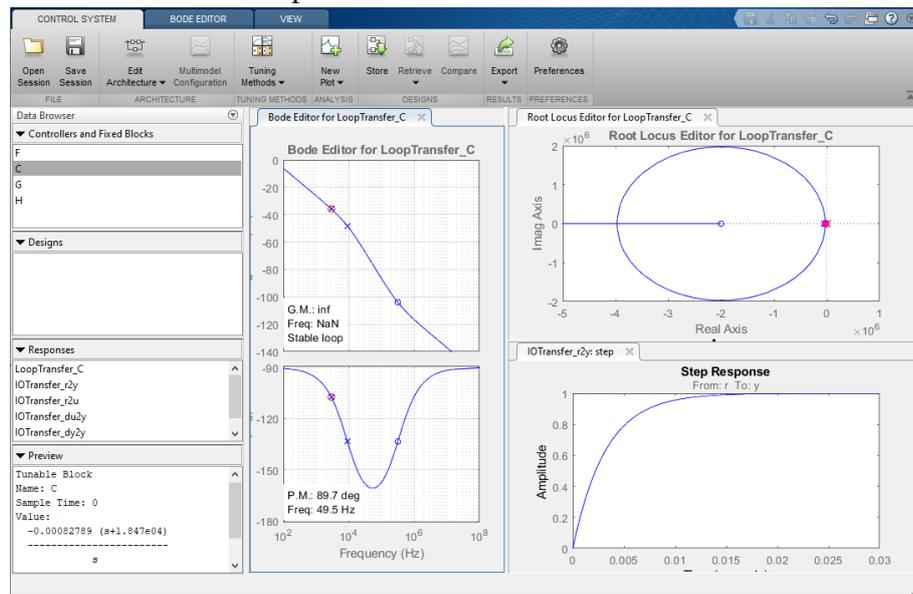
O controlador proporcional integral (PI) é o controlador mais utilizado na indústria, sendo um dos mais versáteis (SILVEIRA, 2016). Ele conta com um pólo, que será alocado na origem, para remover o erro de regime, e um zero, que será alocado sobre um dos pólos da planta, de preferência sobre o mais próximo da origem. Além disso, o PI confere um ganho proporcional, que será utilizado para ajustar a frequência de cruzamento por zero do sistema, uma vez que esta frequência está atrelada a velocidade da malha de controle.

#### **6.2.5.1 Controle da Tensão de Saída**

Fornecendo ao sisotool o modelo de tensão multiplicado pelos ganhos do sensor de tensão e da moduladora PWM, abre-se a janela da Figura 28.

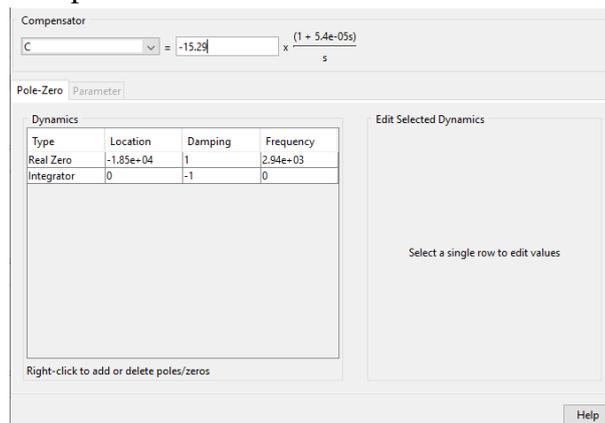
Como mencionado anteriormente, o polo será alocado na origem e o zero será alocado sobre o polo da planta mais próximo da origem. Para o ganho do controlador, normalmente opta-se por um ganho que forneça ao sistema uma frequência de cruzamento por zero mais alta possível, evitando duplos cruzamentos da resposta do sistema com o eixo das frequências e mirando em frequências abaixo de uma década da metade da frequência de chaveamento do circuito, devido a limitação do modelo de pequenos sinais. Porém, a partir dos resultados obtidos na Seção 5.6, para os parâmetros adotados, o modelo utilizado possui uma confiabilidade de até aproximadamente 200Hz. Após alguns testes, optou-se por adotar a frequência de cruzamento por zero de 49.5Hz. Com estes ajustes, obteve-se o controlador PI da figura 29.

Figura 28 – Modelo de tensão por razão cíclica no sisotool



Fonte: Autoria Própria

Figura 29 – Alocação de polos e zeros do controlador PI da malha de tensão



Fonte: Autoria Própria

O Sisotool permite exportar o controlador dimensionado para a área de trabalho do Matlab, e por meio da função "pid", é possível descobrir os ganhos  $K_p$  e  $K_i$  do controlador projetado.

Figura 30 – Ganhos  $K_p$  e  $K_i$  do PI analógico da malha de tensão

```
Command Window
>> pid(C)

ans =

      1
  Kp + Ki * ---
             s

with Kp = -0.000828, Ki = -15.3

Name: C
Continuous-time PI controller in parallel form.
```

Fonte: Autoria Própria

Tendo os ganhos integral e proporcional, resta dimensionar a topologia do controlador PI analógico da Figura 31, com as seguintes equações:

$$R_{1v} = \frac{R_{2v}}{K_p} \quad (6.1)$$

$$C_v = \frac{1}{K_i R_{1v}} \quad (6.2)$$

Definindo o valor de  $R_{2v}$  como  $1K\Omega$ , encontra-se que:

$$R_{1v} = 1,208M\Omega$$

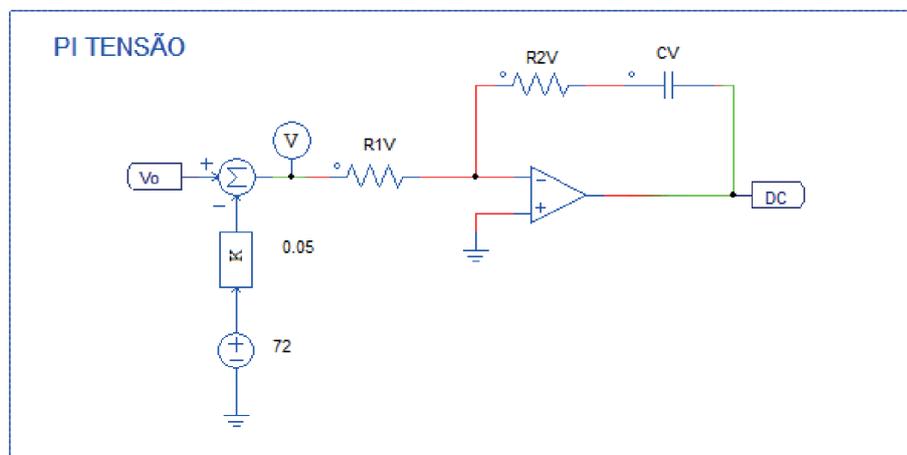
$$C_v = 54.12nF$$

Por fim, é necessário arredondar os valores de  $R_{1v}$  e  $C_v$  para seus valores comerciais mais próximos, que, segundo (PROESI, b) e (PROESI, a), são eles:

$$R_{1v} = 1M\Omega$$

$$C_v = 56nF$$

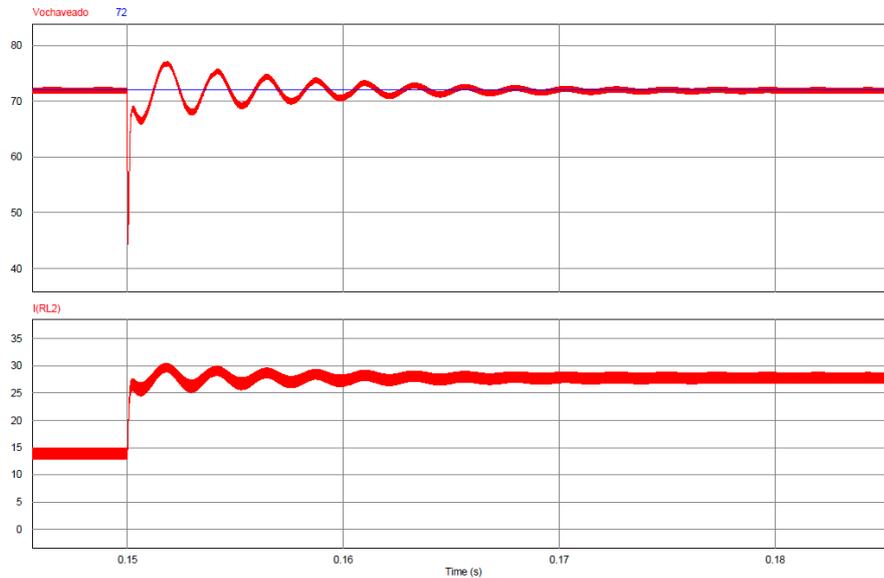
Figura 31 – Circuito PI analógico malha de tensão



Fonte: Autoria Própria

Com este controlador, obtém-se a resposta da Figura 32

Figura 32 – Resposta ao degrau do sistema em malha fechada com tensão controlada por PI analógico



Fonte: Autoria Própria

Tabela 4 – Parâmetros de desempenho do controle de tensão de saída por PI analógico retirados da Figura 32

Parâmetros	$V_o$
Overshoot	77.11V
Undershoot	44.43V
$t_{acomodacao}$	12.3ms

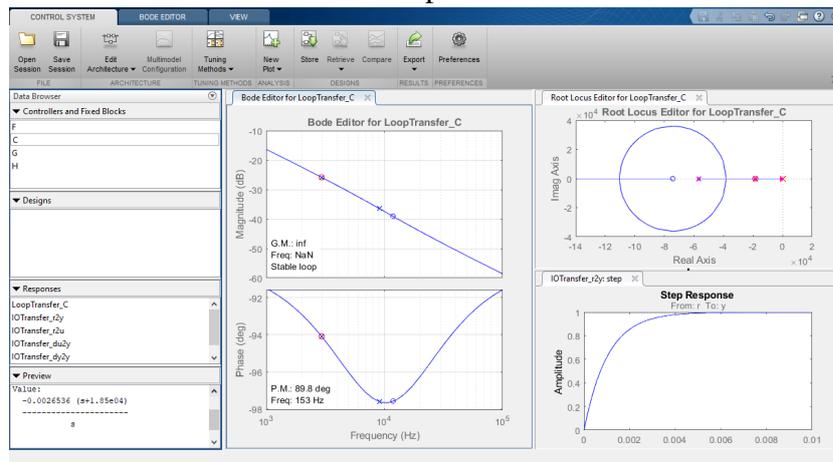
Fonte: Autoria Própria

Comparando os resultados da Tabela 4 com os da Tabela 3 e analisando a Figura 32, percebe-se que houve um aumento do tempo de acomodação, porém o overshoot e o undershoot praticamente se mantiveram, enquanto que o problema do erro em regime foi completamente eliminado.

#### 6.2.5.2 Controle da Corrente no Indutor

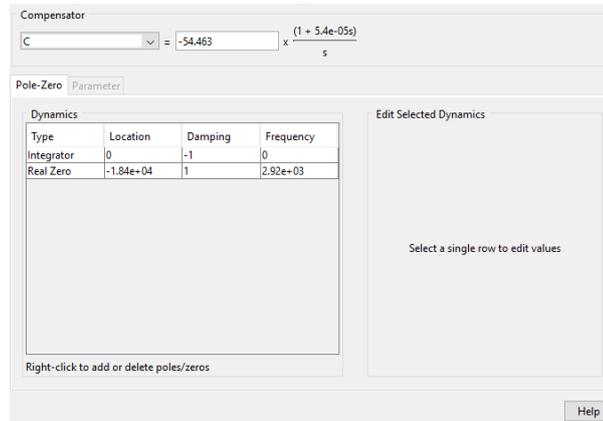
Para a corrente, após testes, foi possível alcançar uma frequência de cruzamento por zero de 153Hz. Projetando o controlador seguindo a mesma premissa, obtem-se o PI da Figura 34. Para controle de corrente, as cargas da Figura 26 foram reduzidas pela metade, para se obter metade da potência nominal antes do degrau e a potência nominal após o degrau.

Figura 33 – Sisotool do modelo de corrente por razão cíclica



Fonte: Autoria Própria

Figura 34 – Alocação de polos do PI analógico da malha de corrente



Fonte: Autoria Própria

Figura 35 – Ganhos Kp e Ki do PI analógico da malha de corrente

```

Command Window
>> pid(C)

ans =

      1
  Kp + Ki * ---
             s

with Kp = -0.00265, Ki = -49.1

Name: C
Continuous-time PI controller in parallel form.

```

Fonte: Autoria Própria

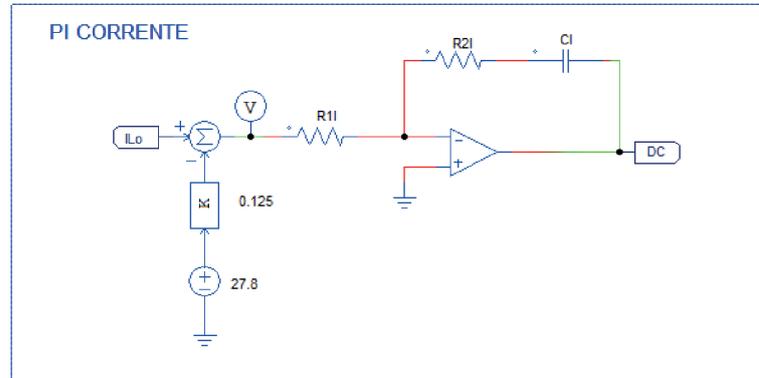
Fixando o valor de  $1K\Omega$  para  $R_2$ , substituindo os valores de  $K_p$  e  $K_i$  obtidos na Figura 35 nas equações 6.1 e 6.2 e arredondando para os valores comerciais mais próximos:

$$R_{1i} = 390K\Omega$$

$$C_i = 56nF$$

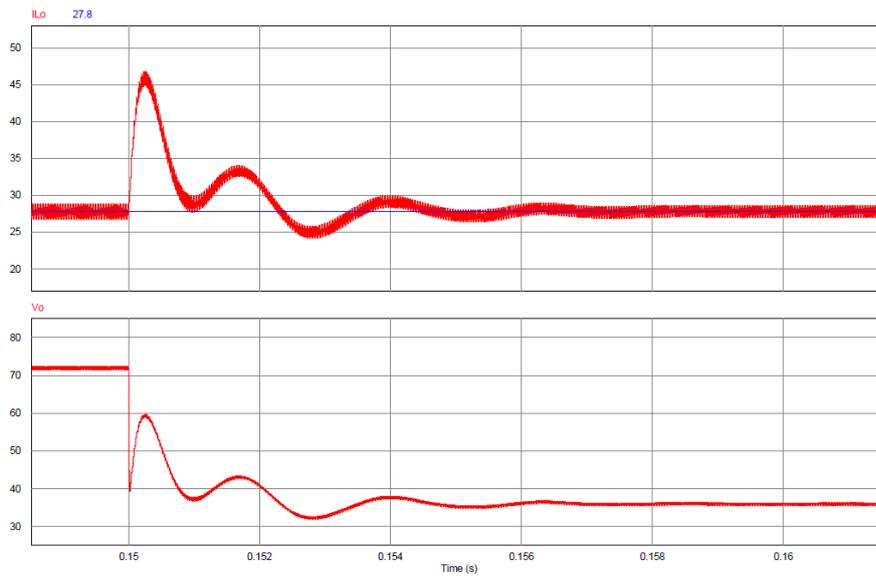
Para este controlador, obteve-se a resposta da Figura 37.

Figura 36 – Circuito PI analógico malha de corrente



Fonte: Autoria Própria

Figura 37 – Resposta ao degrau do sistema em malha fechada com corrente controlada por PI analógico



Fonte: Autoria Própria

Tabela 5 – Parâmetros de desempenho do controle de corrente no indutor por PI analógico retirados da Figura 37

Parâmetros	$i_{L_o}$
Overshoot	46.87A
Undershoot	24.16A
$t_{acomodacao}$	5.38ms

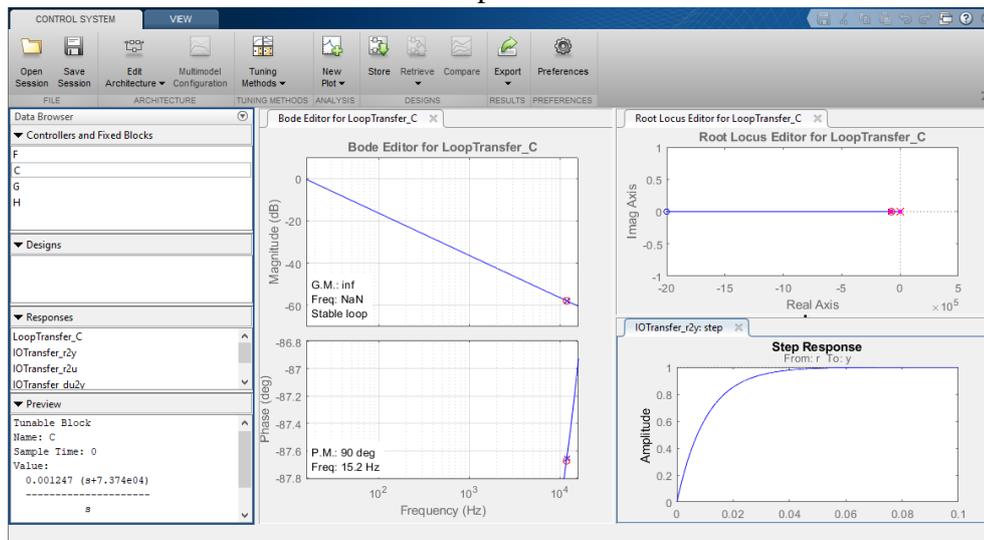
Fonte: Autoria Própria

Como a variação de corrente no indutor de saída do projeto é de aproximadamente 3,5% em torno de seu valor médio, o critério adotado para o tempo de acomodação foi de 5%.

### 6.2.5.3 Controle em Cascata

No controle em cascata, o erro de tensão alimenta o controlador da malha de tensão, que irá fornecer como ação de controle o referencial de corrente da malha de corrente. O erro gerado entre o valor lido de corrente e o referencial de corrente alimenta o controlador da malha de corrente, que irá por fim definir a razão cíclica de chaveamento. Assim, para o controle em cascata, é necessário projetar dois controladores, sendo o da malha de corrente pelo menos cinco vezes mais rápido que o da malha de tensão, para evitar briga de controladores. Para o PI da malha de corrente, mantevesse o controlador que foi dimensionado na Figura 34. O PI da malha de tensão será projetado por meio do modelo de tensão de saída por corrente no indutor, multiplicando o modelo pelo ganho do sensor de tensão e dividindo pelo ganho do sensor de corrente. Assim, alocando os polos e os zeros no sisotool, ajustou-se a frequência de cruzamento por zero para 15Hz, uma década abaixo da frequência de cruzamento da malha de corrente.

Figura 38 – Sisotool do modelo de tensão por corrente



Fonte: Autoria Própria

Exportando para a área de trabalho do Matlab e extraíndo os ganhos do controlador:

Figura 39 – Ganhos  $K_p$  e  $K_i$  do PI analógico da malha de tensão por corrente

```

Command Window
>> pid(C)

ans =

      Kp + Ki * ----
                s

with Kp = 0.00125, Ki = 92

Name: C
Continuous-time PI controller in parallel form.

```

Fonte: Autoria Própria

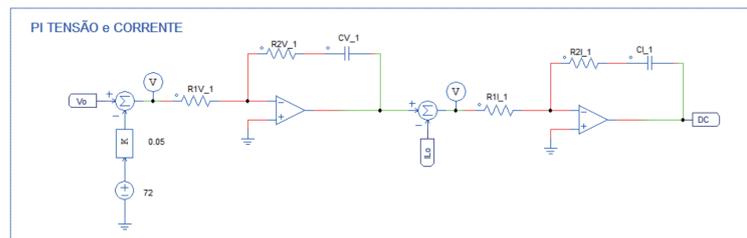
Dimensionando o controlador a partir dos ganhos  $K_p$  e  $K_i$  da figura 39, para  $R_{2v}$  fixo em  $1K\Omega$ , e finalmente arredondando para os valores comerciais:

$$R_{1v} = 820K\Omega$$

$$C_v = 15nF$$

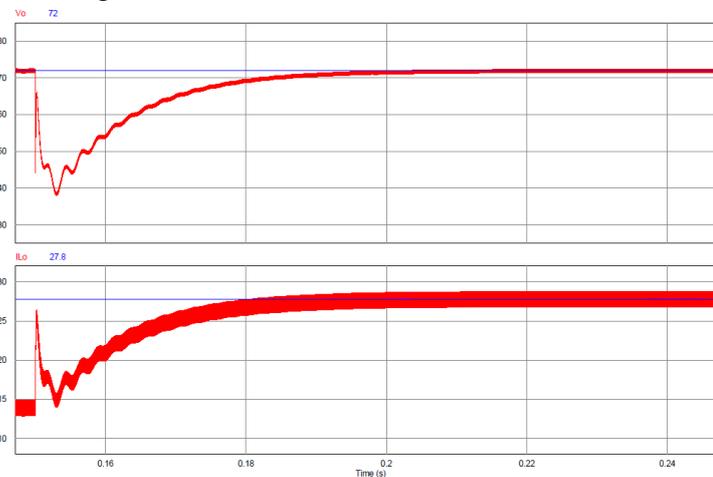
Com o controlador dimensionado, obteve-se a resposta da Figura 41:

Figura 40 – Circuito PI analógico malha em cascata



Fonte: Autoria Própria

Figura 41 – Resposta ao degrau do sistema em malha fechada com tensão e corrente controlada por PI analógico



Fonte: Autoria Própria

Tabela 6 – Parâmetros de desempenho do controle em cascata por PI analógico retirados da Figura 41

Parâmetros	$v_o$	$i_{L_o}$
Overshoot	-	-
Undershoot	37.97V	-
$t_{acomodacao}$	42.37ms	40.45ms

Fonte: Autoria Própria

### 6.2.6 Controlador PI Digital

O controlador PI pode ser implementado de forma digital utilizando um microcontrolador, que fará a leitura das saídas do sistema, digitalizá-las e aplicar as malhas de controle via firmware. Este processo de emulação de um microcontrolador será feito no PSIM por meio do C Block, que é um bloco funcional capaz de compilar códigos na linguagem de programação C. Antes de iniciar o processo de dimensionamento do PI digital, reitera-se que os polos, os zeros e a frequência de cruzamento dos controladores digitais serão os mesmos dos equivalentes controladores analógicos, para no fim ser possível realizar a comparação dos dois métodos de controle de forma justa. Além disso, é importante notar que os ganhos dos sensores, da moduladora PWM e do conversor A/D não serão aplicados diretamente ao modelo, pois estes ganhos serão compensados durante a programação.

#### 6.2.6.1 Controle da Tensão de Saída

O primeiro passo no dimensionamento de um controlador digital é a discretização da planta, que está no domínio de S e passará para o domínio Z. Para realizar este processo, existem alguns métodos, sendo o adotado neste trabalho o Zero-Order-Hold (ZOH), que é o método que a maior parte dos conversores A/D dos microcontroladores trabalham. A discretização da planta será feita utilizando a função "c2d" do Matlab, que converte uma função de transferência contínua para discreta segundo um período de amostragem e um dos métodos conversão. Para a escolha da frequência de amostragem, deve-se seguir o teorema de Nyquist, que atesta que, para a posterior reconstrução com fidelidade de um sinal que foi amostrado, é necessário que a frequência de amostragem  $f_{ams}$  seja de, no mínimo, o dobro da principal frequência contida no sinal amostrado  $f_a$  (LANDAU, 2006).

Assim:

$$f_{ams} \geq 2f_a \quad (6.3)$$

Como os sinais que serão lidos pelo conversor A/D variam segundo uma frequência de 50KHz, optou-se por adotar uma frequência de amostragem de:

$$f_{ams} = 125kHz$$

Convertendo então o modelo de tensão para o domínio Z, tem-se que:

Figura 42 – Discretização do modelo de tensão por razão cíclica

```

Command Window

>> c2d(Gcv,1/125000,'zoh')

ans =

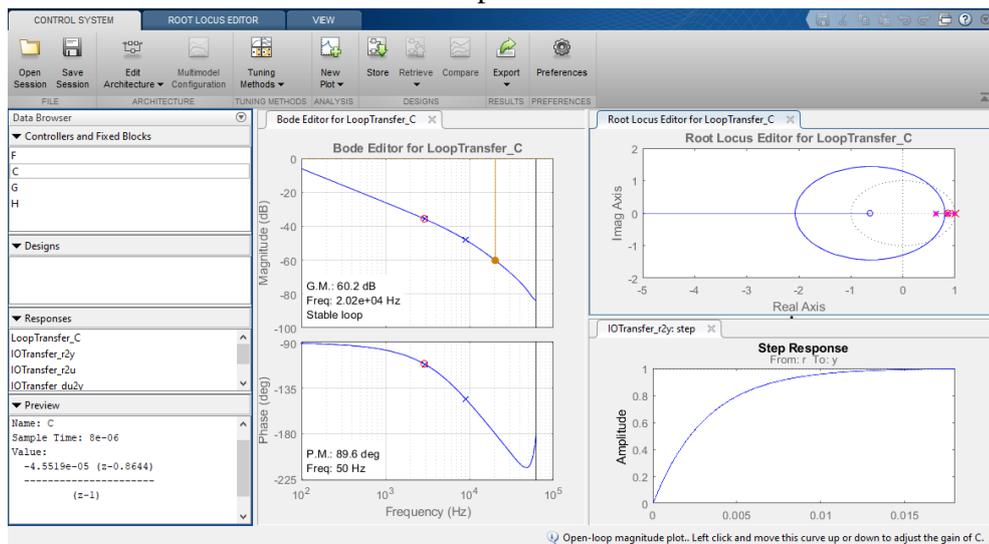
      -12.5 z - 7.916
      -----
      z^2 - 1.497 z + 0.5474

Sample time: 8e-06 seconds
Discrete-time transfer function.
  
```

Fonte: Autoria Própria

Leva-se então a função discretizada para o sisotool, para a alocação dos polos e zeros.

Figura 43 – Sisotool do modelo de tensão por razão cíclica discretizado



Fonte: Autoria Própria

Finalizado o dimensionamento do controlador, a ferramenta fornece a função de transferência em Z do controlador, que pode ser encontrada no canto inferior esquerdo da aba (Figura 43). Para a implementação da malha de controle segundo uma lógica de programação, é necessário passar a função de transferência do controlador para equações de diferenças. Partindo então do controlador que o programa forneceu (figura 43), para qualquer PI discretizado por ZOH, tem-se o seguinte formato:

$$\frac{Y(Z)}{X(Z)} = \frac{a(Z-b)}{(Z-1)} \quad (6.4)$$

Desenvolvendo:

$$ZY(Z) = Y(Z) + aZX(Z) - abX(Z) \quad (6.5)$$

Como a equação 6.5 possui termos dependentes de  $Z$ , que é um valor futuro, multiplica-se ambos os lados da equação pelo operador atraso  $Z^{-1}$ . Dessa forma:

$$Y(Z) = Y(Z)Z^{-1} + aX(Z) - abZ^{-1}X(Z) \quad (6.6)$$

Aplicando o operador atraso nas entradas e saídas e fazendo a conversão para equações de diferenças:

$$Y[K] = Y[K - 1] + aX[K] - abX[K - 1] \quad (6.7)$$

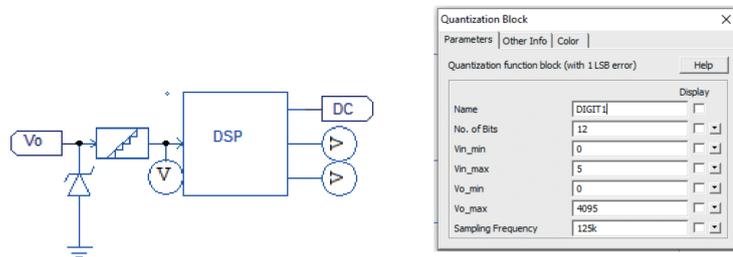
A Equação 6.7 representa um controlador PI discretizado por ZOH em equações de diferenças.

Substituindo então os valores das constantes  $a$  e  $b$  da Figura 43 na Equação 6.7, obtem-se a equação de diferenças do PI digital projetado:

$$Y[K] = Y[K - 1] - 45.519\mu X[K] + 39.35\mu X[K - 1]$$

Por fim, resta montar o circuito no PSIM e implementar a lógica de programação. Para isto, adotou-se o esquema da Figura 44, onde o C Block faz a leitura do sensor de tensão, que é digitalizada por um conversor A/D de 12 bits, operando de 0 a 5V com uma frequência de amostragem de 125KHz.

Figura 44 – Circuito PI digital controlando a tensão de saída

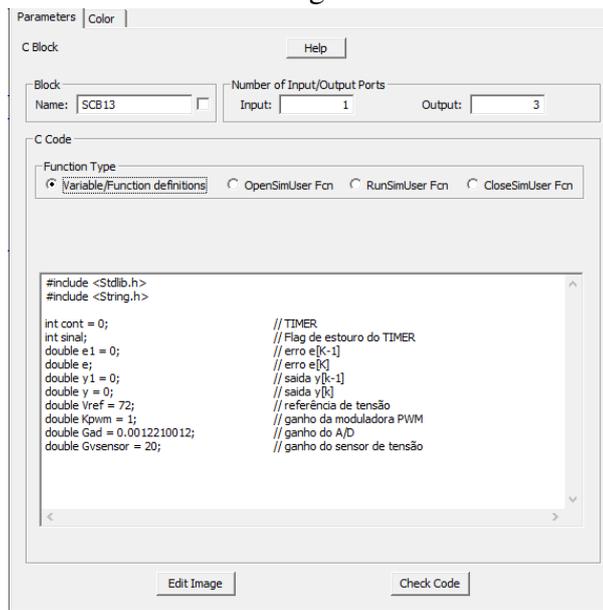


Fonte: Autoria Própria

O C Block contém uma zona de definição das variáveis e uma zona da função principal do código, que roda a cada time step do simulador, que foi definido em  $1 \cdot 10^{-7}$ . A lógica de programação da malha de controle se baseia em implementar uma emulação de estouro

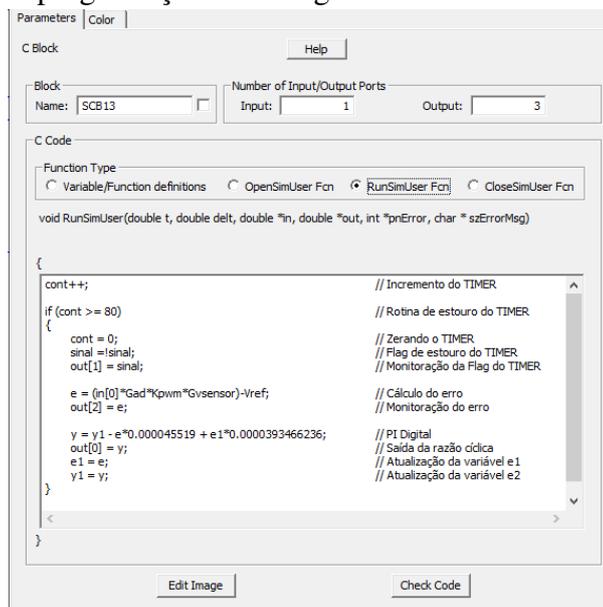
do timer de um microcontrolador a cada  $8\mu s$  (período de amostragem do conversor A/D), que, ao ser desviado para a rotina de tratamento de interrupção, irá fazer a leitura do conversor A/D, calcular o erro entre a medida lida e a referência e aplicar o erro no controlador, que irá sair com a ação de controle por um dos pinos do microcontrolador. As variáveis e a lógica de programação todas comentadas se encontram nas Figuras 45 e 46, estando também disponíveis no apêndice deste trabalho.

Figura 45 – Definição das variáveis do PI digital da malha de tensão



Fonte: Autoria Própria

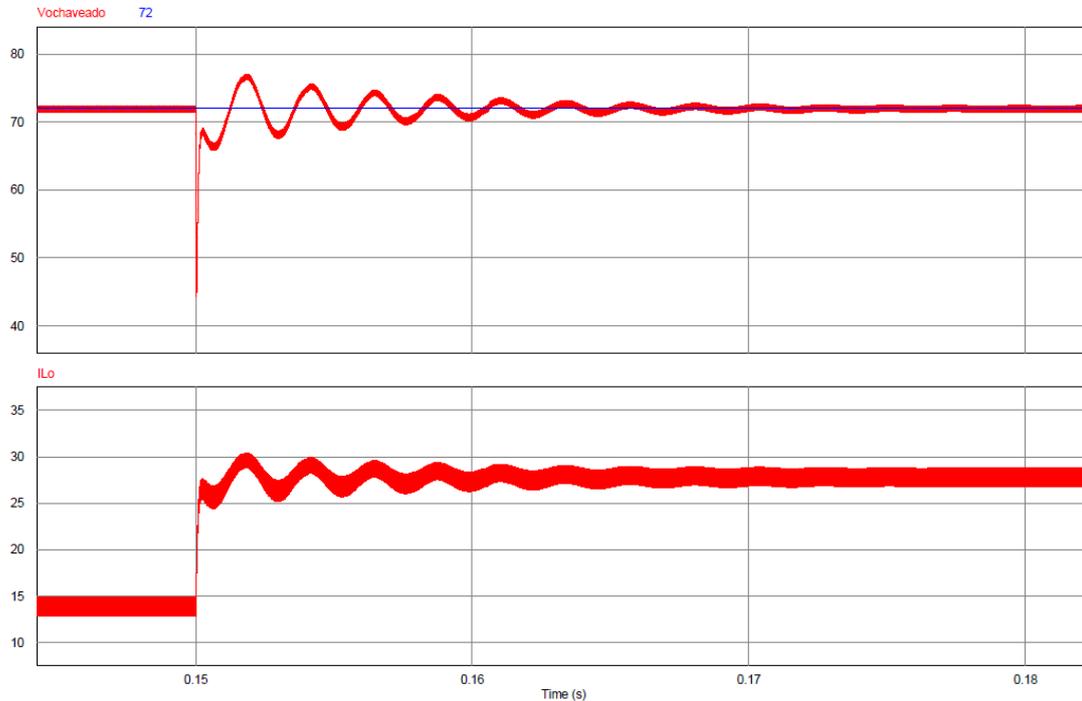
Figura 46 – Lógica de programação do PI digital da malha de tensão



Fonte: Autoria Própria

Com esse controlador, se obtém a resposta ao degrau da figura 47

Figura 47 – Resposta ao degrau do sistema em malha fechada com controle da tensão de saída por PI digital



Fonte: Autoria Própria

Tabela 7 – Parâmetros de desempenho do controle de tensão de saída por PI digital retirados da Figura 47

Parâmetros	$V_o$
Overshoot	76.65V
Undershoot	44.44V
$t_{acomodacao}$	11.83ms

Fonte: Autoria Própria

Analisando os resultados das Tabelas 4 e 7, percebe-se que os controladores são equivalentes, com um tempo de acomodação levemente menor do PI digital, devido a precisão maior obtida com essa técnica.

#### 6.2.6.2 Controle da Corrente no Indutor

Convertendo o modelo de corrente para o domínio Z, obtém-se a função de transferência da figura 48. Alocando os polos e zeros nas mesmas frequências do controlador de corrente analógico, juntamente com a mesma frequência cruzamento por zero, chega-se finalmente ao controlador da figura 49.

Figura 48 – Discretização do modelo de corrente por razão cíclica

```
>> c2d(Gci,1/125000,'zoh')

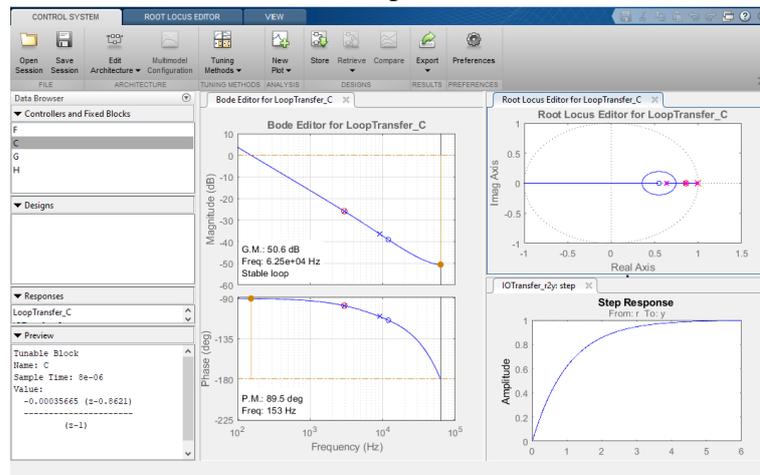
ans =

    -17.51 z + 9.632
    -----
    z^2 - 1.497 z + 0.5474

Sample time: 8e-06 seconds
Discrete-time transfer function.
```

Fonte: Autoria Própria

Figura 49 – Sisotool do modelo de corrente por razão cíclica discretizado

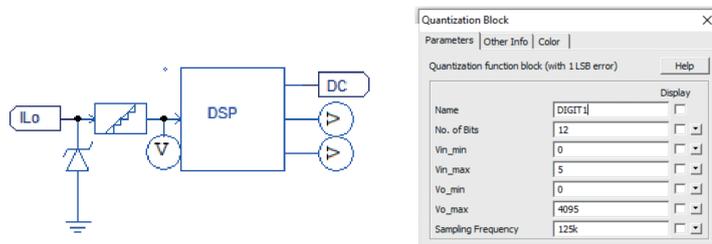


Fonte: Autoria Própria

Substituindo os valores de  $a$  e  $b$  obtidos na Figura 49 na Equação 6.7:

$$Y[K] = Y[K - 1] - 356.65\mu X[K] + 307.47\mu X[K - 1]$$

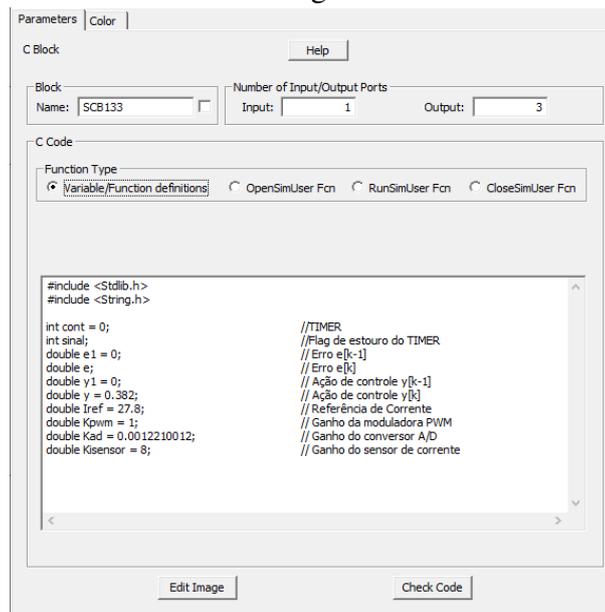
Figura 50 – Circuito PI digital controlando a corrente de saída



Fonte: Autoria Própria

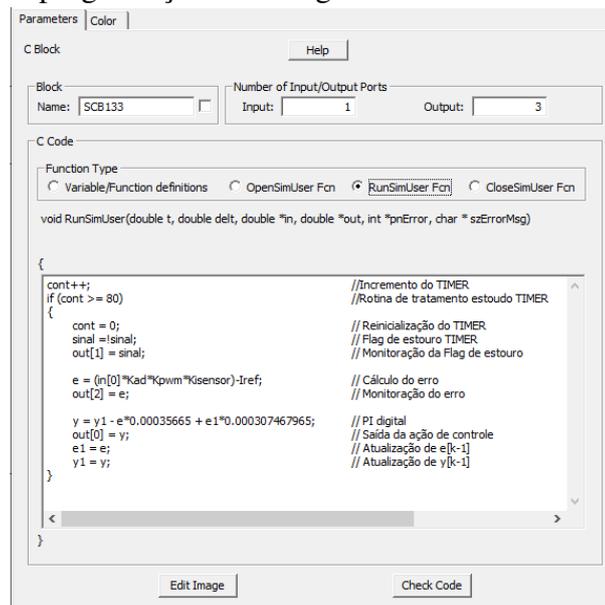
Definindo as variáveis e implementando a lógica de programação:

Figura 51 – Definição das variáveis do PI digital da malha de corrente



Fonte: Autoria Própria

Figura 52 – Lógica de programação do PI digital da malha de corrente



Fonte: Autoria Própria

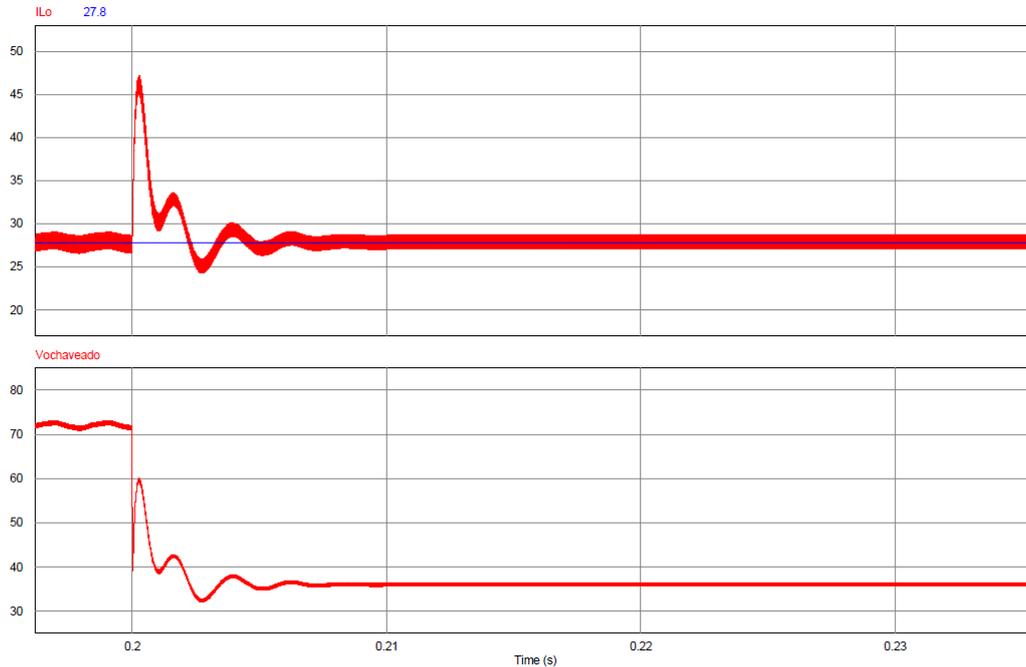
Com esse controlador, se obtém a resposta ao degrau a seguir:

Tabela 8 – Parâmetros de desempenho da figura 53

Parâmetros	$i_{L_o}$
Overshoot	47.21A
Undershoot	24.3A
$t_{acomodacao}$	5.3ms

Fonte: Autoria Própria

Figura 53 – Resposta ao degrau do sistema em malha fechada com controle de corrente no indutor por PI digital



Fonte: Autoria Própria

Comparando os resultados das Tabelas 5 e 8, conclui-se que os controladores são equivalentes.

### 6.2.6.3 Controle em Cascata

Convertendo o modelo de tensão por corrente para o domínio Z:

Figura 54 – Discretização do modelo de tensão de saída por corrente no indutor

```

Command Window
>> c2d(Gcvi,1/125000,'zoh')

ans =

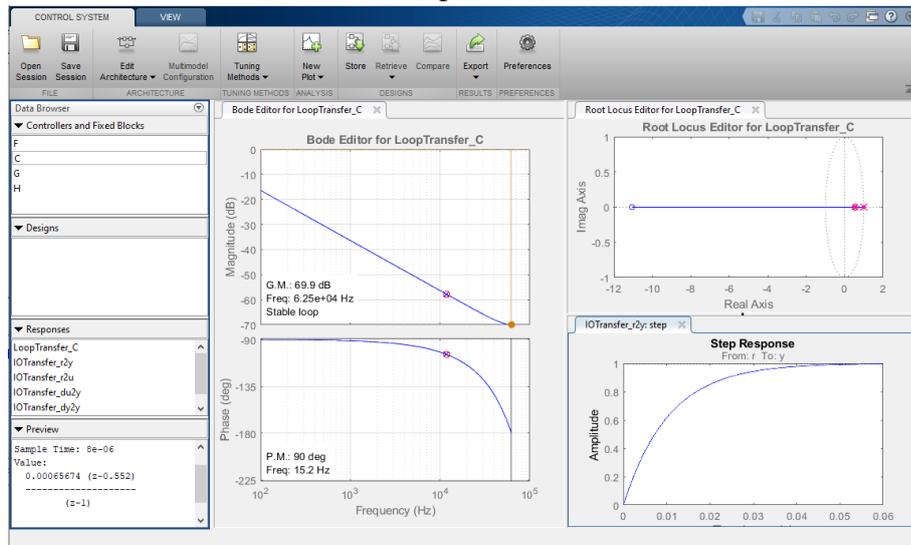
    0.09629 z + 1.065
    -----
           z - 0.5519

Sample time: 8e-06 seconds
Discrete-time transfer function.
  
```

Fonte: Autoria Própria

Alocando os polos e os zeros nas mesmas frequências e definindo a mesma frequência de cruzamento por zero do controlador de tensão por corrente analógico:

Figura 55 – Sisotool do modelo de tensão por corrente discretizado



Fonte: Autoria Própria

Substituindo os valores de  $a$  e  $b$  obtidos na figura 55 na equação do 6.7:

$$Y[K] = Y[K - 1] - 656.75\mu X[K] + 362.52\mu X[K - 1]$$

Definindo as variáveis e implementando a lógica de programação:

Figura 56 – Declaração das variáveis do PI digital do controle em cascata

The screenshot shows the 'Parameters' dialog box for a 'C Block'. The 'C Code' section is selected, and the following code is displayed:

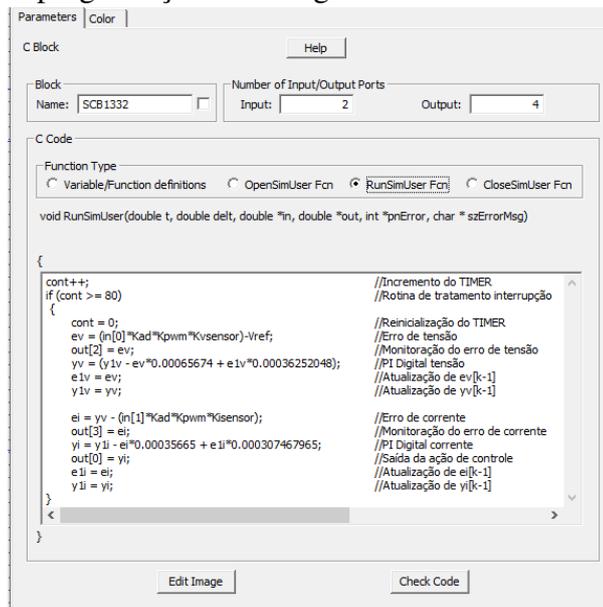
```

int cont = 0; //TIMER
int sinal; //Flag de estouro do TIME
double e1l = 0; //Erro e1[k-1]
double e1; //Erro e1[k]
double y1l = 0; //Ação de controle y1[k-1]
double y1; //Ação de controle y1[k]
double Iref = 27.8; //Corrente de referência
double Ksensor = 8; //Ganho do sensor de corrente
double e1v = 0; //Erro e1[k-1]
double ev; //Erro ev[k]
double y1v = 0; //Ação de controle y1[k-1]
double yv = 0.382; //Ação de controle yv[k]
double Vref = 72; //Tensão de referência
double Kvsensor = 20; //Ganho do sensor de tensão
double Kpwm = 1; //Ganho da moduladora PWM
double Kad = 0.0012210012; //Ganho do conversor AD
  
```

The 'Function Type' is set to 'Variable/Function definitions'. The 'Block Name' is 'SCB1332', and the 'Number of Input/Output Ports' is 'Input: 2' and 'Output: 4'.

Fonte: Autoria Própria

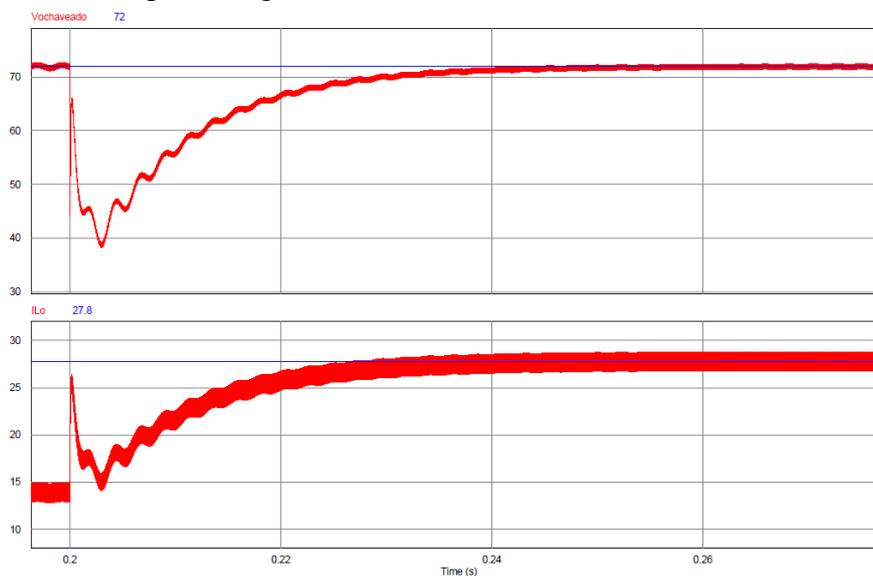
Figura 57 – Lógica de programação do PI digital do controle em cascata



Fonte: Autoria Própria

Com esse controlador, se obtém a seguinte resposta ao degrau:

Figura 58 – Resposta ao degrau do sistema em malha fechada com controle de tensão e corrente em cascata por PI digital



Fonte: Autoria Própria

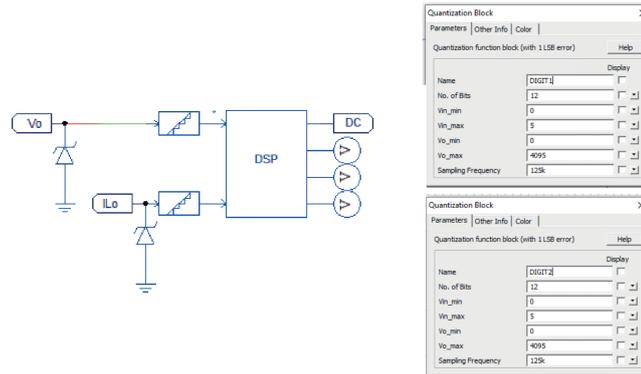
Novamente, ao comparar os resultados da Tabela 9 e da Tabela 6, percebe-se que o controlador digital possui a mesma resposta do controlador analógico, com uma pequena vantagem do digital em relação ao tempo de acomodação, devido a maior precisão deste.

Tabela 9 – Parâmetros de desempenho do controle em cascata por PI digital retirados da Figura 58

Parâmetros	$v_o$	$i_{L_o}$
Overshoot	-	-
Undershoot	38.37V	-
$t_{acomodacao}$	37.8ms	35.8ms

Fonte: Autoria Própria

Figura 59 – Circuito PI digital controle em cascata



Fonte: Autoria Própria

### 6.3 Controlador Digital com Pólos e Zeros Complexos

Uma das principais vantagens do controle digital é a possibilidade de alocar polos e zeros complexos, que são impossíveis de serem implementados por meio de um controlador analógico. Assim, com um controlador digital, é possível anular os efeitos dos pares de polos e zeros complexos do circuito ressonante de entrada, alocando pares de zeros e polos complexos nas mesmas frequências, respectivamente. Para isso, utiliza-se as Equações 5.49 e 5.52 para encontrar a posição dos polos e dos zeros do circuito LC:

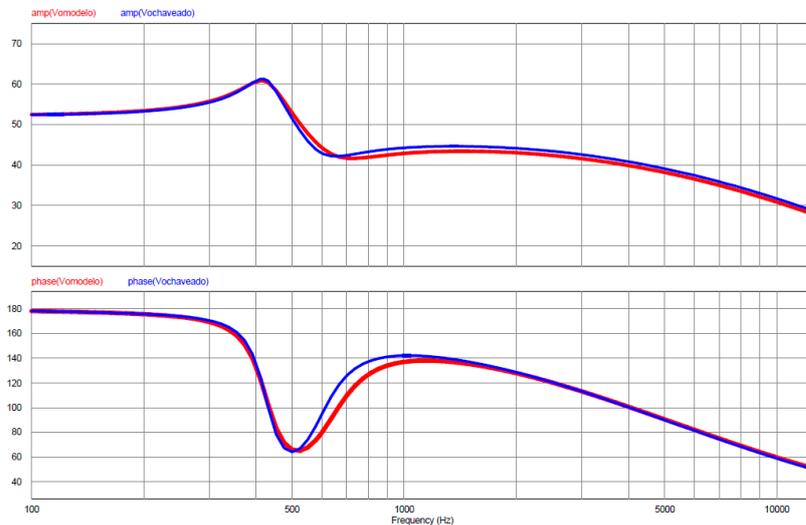
$$f_{zeros} = 419.41Hz \quad (6.8)$$

$$f_{polos} = 593.13Hz \quad (6.9)$$

Tendo essas frequências, faz-se a alocação de pares de polos e de zeros complexos no modelo de tensão por razão cíclica com o sisotool, ajustando de forma dinâmica os coeficientes de amortecimento dos polos e zeros, de modo a obter uma resposta próxima a da Figura 16. Para efeito de comparação, exportou-se os polos e zeros complexos do circuito LC para a área de trabalho do Matlab, e incorporou-os ao modelo de tensão de saída por razão cíclica. Com o

modelo resultante, tornou-se ao circuito da Figura 15, para comparar a resposta do novo modelo com a resposta do circuito chaveado. Os resultado obtido se encontram nas Figura 60.

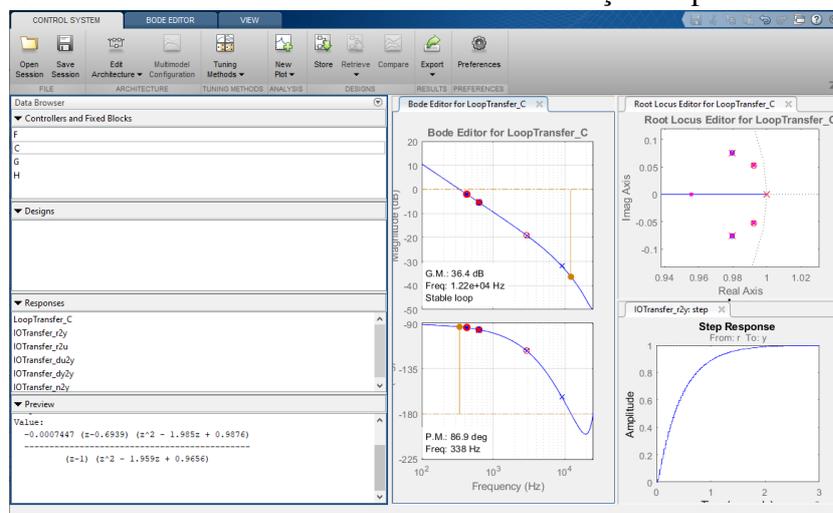
Figura 60 – Validação do novo modelo de tensão de saída por razão cíclica obtido



Fonte: Autoria Própria

Com a resposta obtida, pode-se concluir que o novo modelo é extremamente fidedigno ao circuito chaveado. Agora, resta projetar um controlador que anule os polos e os zeros complexos. Neste intuito, discretizou-se o novo modelo de tensão e o importou para o sisotool, alocando um par de zeros complexos sobre o par de polos complexos, um par de polos complexos sobre o par de zeros complexos, um zero sobre o polo dominante da planta e um polo na origem, para eliminar o erro de regime.

Figura 61 – Sisotool do novo modelo de tensão com alocação de polos e zeros complexos



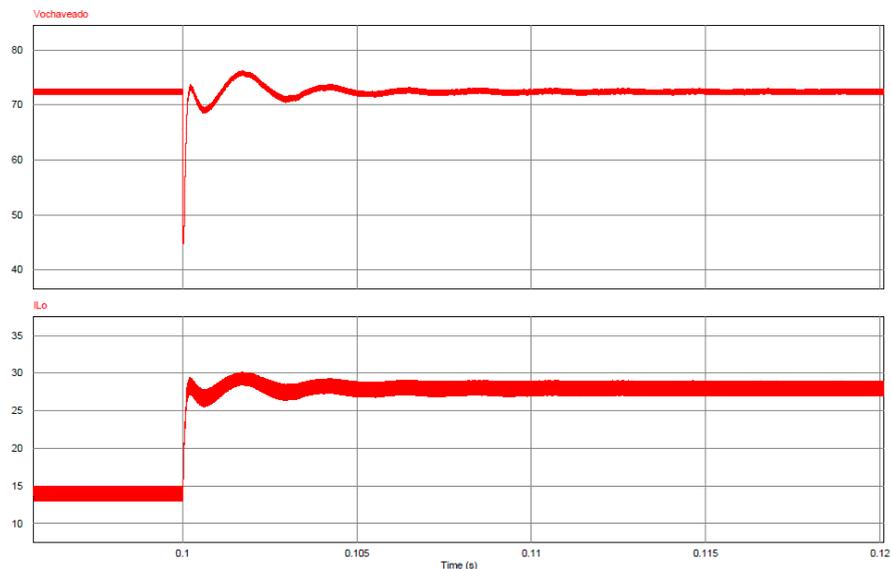
Fonte: Autoria Própria

Convertendo então a função de transferência da Figura 61 para equação de diferenças:

$$Y[K] = 2.959Y[K - 1] - 2.925Y[K - 2] + 0.966Y[K - 3] - 744.7\mu X[K] + 1.995mX[K - 1] \\ - 1.761mX[K - 2] + 510.3\mu X[K - 3]$$

Fazendo a substituição do código da figura 45, alterando para a nova equação de diferenças dimensionada e ajustando o tempo de estouro do timer para  $20\mu s$ , tem-se a seguinte resposta ao degrau:

Figura 62 – Resposta ao degrau do sistema em malha fechada com controle de corrente por controlador com polos e zeros complexos



Fonte: Autoria Própria

Tabela 10 – Parâmetros de desempenho do controle de tensão de saída por PI analógico retirados da Figura 62

Parâmetros	$V_o$
Overshoot	76.17V
Undershoot	44.72V
$t_{acomodacao}$	3.34ms

Fonte: Autoria Própria

Comparando os resultados obtidos com o controlador PI digital para controle de tensão de saída, disponíveis na Tabela 7, com os resultados do controlador com polos e zeros complexos, disponíveis na Tabela 10, percebe-se que a simples adição dos polos e zeros complexos fez o tempo de acomodação cair de 11.83ms para 3.34ms, o que atesta a eficácia do cancelamento dos polos e zeros complexos com o controlador digital.

#### 6.4 Comparação dos Controladores Analógicos e Digitais

Frente aos resultados obtidos, pode-se concluir que as duas técnicas levam a respostas semelhantes, porém cada uma possui suas particularidades. Os controladores analógicos, por serem compostos por resistores, capacitores e amplificadores operacionais, possuem baixo valor de custo e são altamente confiáveis, dada a sua simplicidade. Além disso, são capazes de operar em todo o espectro de frequência, limitados apenas pelo slew rate do amplificador operacional. Porém, a barreira dos valores comerciais dos componentes podem tornar os resultados imprecisos, além de ser pouco prático o redimensionamento de uma placa de circuito com um controlador analógico já montado. Os controladores digitais são extremamente precisos, capazes de alocar polos e zeros em qualquer local, sejam eles reais ou complexos. Além disso, são facilmente alteráveis após um redimensionamento, bastando alterar uma linha de código. Porém, os kits de DSP's capazes de operar em altas velocidades, com ponto flutuante e dotados de um conversor A/D de alta resolução possuem alto valor de custo, o que impõe uma grande barreira de aplicação. Além disso, a faixa de frequência de operação dos controladores digitais é limitada pelo teorema de Nyquist. Diante disso, é necessário levar todas essas variáveis em consideração no momento de escolher a técnica de controle a ser aplicada em um conversor.

## 7 CONCLUSÕES E TRABALHOS FUTUROS

Este trabalho então propôs a análise, modelagem e controle de um conversor CC-CC bidirecional. A partir do levantamento das curvas dos componentes do conversor, foi possível entender o comportamento instantâneo de cada grandeza ao longo de um período de chaveamento, onde se percebe a capacidade da topologia de fornecer elevadas correntes de saída, que, aliada a lógica de chaveamento a quatro interruptores, permite um menor esforço por interruptor para uma dada frequência de chaveamento.

Por meio da modelagem, obteve-se um modelo médio de pequenos sinais para a tensão de saída e para a corrente no indutor frente a pequenas perturbações na razão cíclica. Apesar das divergências apresentadas pelo modelo em casos específicos de funcionamento do conversor, os modelos dimensionados cumpriram seus papéis de representação com certa fidelidade do comportamento do circuito, o que permitiu posteriormente utilizá-los no dimensionamento dos controladores.

Com o controle, eliminou-se completamente o erro de regime, provocado pelas variações paramétricas do circuito, que são inatas a todo e qualquer sistema físico, sem comprometer outras características do sistema em malha aberta, como overshoot e tempo de acomodação. Além disso, foi possível ver na prática as vantagens e desvantagens na implementação de controladores analógicos e digitais.

Para os trabalhos futuros, lista-se algumas possíveis adições e alterações no que foi desenvolvido:

- Analisar o sentido reverso do fluxo de potência.
- Incrementar os modelos, introduzindo os polos e zeros complexos do circuito ressonante de entrada, que provocam as divergências do modelo.
- Projetar novos controladores com os novos modelos, buscando um tempo de acomodação menor.
- Implementar diferentes técnicas de controle digital, buscando aprimorar cada vez mais a resposta do sistema em malha fechada.
- Aplicar todos os conhecimentos obtidos no corrente trabalho na bancada, obtendo resultados experimentais com a topologia física do conversor.

## REFERÊNCIAS

- ABVE. **10 mil em novembro, e novo recorde a caminho.** 2023. Disponível em: <http://www.abve.org.br/em-novembro-eletrificados-superam-10-mil-previsao-de-novo-recorde-em-dezembro/>. Acesso em: 12 dez. 2023.
- BERGER, F.; SALVADOR, M. A.; PEREIRA, T. A.; LAZZARIN, T. B.; COELHO, R. F. Metodologia para modelagem de conversores utilizando o circuito equivalente de thévenin. **Eletrônica de Potência, Joinville**, v. 23, n. 2, p. 151–160, 2018.
- ERICKSON, R. W. **Fundamentals of power electronics.** [S. l.]: Kluwer Academic, 2000. v. 2. 883 p.
- GORJI, S. A.; SAHEBI, H. G.; EKTESABI, M. M.; RAD, A. B. Topologies and control schemes of bidirectional dc–dc power converters: An overview. **IEEE Access**, Institute of Electrical and Electronics Engineers Inc., v. 7, p. Article–number, 2019.
- GOV. **Brasil bate recorde de expansão da energia solar em 2023.** 2023. Disponível em: <https://www.gov.br/mme/pt-br/assuntos/noticias/brasil-bate-recorde-de-expansao-da-energia-solar-em-2023>. Acesso em: 12 dez. 2023.
- HART, D. W. **Eletrônica de potência: análise e projeto de circuitos.** [S. l.]: McGraw Hill, 2012. 480 p.
- LANDAU, I. D. **DIGITAL CONTROL SYSTEMS: Design, identification and implementation.** [S. l.]: Springer, 2006. 484 p.
- OGATA, K. **Engenharia de controle moderno.** [S. l.]: Pearson Prentice Hall, 2010. v. 5. 809 p.
- PROESI. **Tabela de capacitores.** Disponível em: <https://proesi.com.br/tabela-de-capacitores>. Acesso em: 01 dez. 2023.
- PROESI. **Tabela de resistores.** Disponível em: [https://proesi.com.br/tabela-de-resistores?gad\\_source=1&gclid=CjwKCAiApaarBhB7EiwAYiMwqpALiKIsI9\\_GCHIAT9hCwYys8pR-ozQS\\_IOD3fuqJHEdbOTLPhN8BoCJMEQAvD\\_BwE](https://proesi.com.br/tabela-de-resistores?gad_source=1&gclid=CjwKCAiApaarBhB7EiwAYiMwqpALiKIsI9_GCHIAT9hCwYys8pR-ozQS_IOD3fuqJHEdbOTLPhN8BoCJMEQAvD_BwE). Acesso em: 01 dez. 2023.
- RASHID, M. H. **Eletrônica de potência: Dispositivos, circuitos e aplicações.** [S. l.]: Pearson Education, 2014. v. 4. 853 p.
- SILVEIRA, C. B. **Controle PID de Forma Simples e Descomplicada.** 2016. Disponível em: <https://www.citisystems.com.br/controle-pid/>. Acesso em: 01 dez. 2023.

## APÊNDICE A – CÓDIGOS-FONTES UTILIZADOS NOS CONTROLADORES DIGITAIS

Código-fonte 1 – Definição das variáveis do PI digital para controle de tensão

```
1 #include <Stdlib.h>
2 #include <String.h>
3
4 int cont = 0;
5 int sinal;
6 double e1 = 0;
7 double e;
8 double y1 = 0;
9 double y = 0;
10 double Vref = 72;
11 double Kpwm = 1;
12 double Gad = 0.0012210012;
13 double Gvsensor = 20;
```

Código-fonte 2 – Lógica de programação do PI digital para controle de tensão

```
1 cont++;
2
3 if (cont >= 80)
4 {
5     cont = 0;
6     sinal = !sinal;
7     out[1] = sinal;
8
9     e = (in[0]*Gad*Kpwm*Gvsensor) - Vref;
10    out[2] = e;
11
12    y = y1 - e*0.000045519 + e1*0.0000393466236;
```

```

13 out[0] = y;
14 e1 = e;
15 y1 = y;
16 }

```

### Código-fonte 3 – Definição das variáveis do PI digital para controle de corrente

```

1 #include <Stdlib.h>
2 #include <String.h>
3
4 int cont = 0;
5 int sinal;
6 double e1 = 0;
7 double e;
8 double y1 = 0;
9 double y = 0.382;
10 double Iref = 27.8;
11 double Kpwm = 1;
12 double Kad = 0.0012210012;
13 double Kisensor = 8;

```

### Código-fonte 4 – Lógica de programação do PI digital para controle de corrente

```

1 cont++;
2 if (cont >= 80)
3 {
4     cont = 0;
5     sinal = !sinal;
6     out[1] = sinal;
7
8     e = (in[0]*Kad*Kpwm*Kisensor) - Iref;

```

```
9   out[2] = e;  
10  
11  y = y1 - e*0.00035665 + e1*0.000307467965;  
12  out[0] = y;  
13  e1 = e;  
14  y1 = y;  
15 }
```

Código-fonte 5 – Definição das variáveis do PI digital para controle em cascata

```
1  #include <Stdlib.h>  
2  #include <String.h>  
3  
4  int cont = 0;  
5  int sinal;  
6  double e1i = 0;  
7  double ei;  
8  double y1i = 0;  
9  double yi = 0;  
10 double Iref = 27.8;  
11 double Kisensor = 8;  
12 double e1v = 0;  
13 double ev;  
14 double y1v = 0;  
15 double yv = 0.382;  
16 double Vref = 72;  
17 double Kvsensor = 20;  
18 double Kpwm = 1;  
19 double Kad = 0.0012210012;
```

Código-fonte 6 – Lógica de programação do PI digital para controle em cascata

```

1  cont++;
2  if (cont >= 80)
3  {
4      cont = 0;
5      ev = (in[0]*Kad*Kpwm*Kvsensor)-Vref;
6      out[2] = ev;
7      yv = (y1v - ev*0.00065674 + e1v*0.00036252048);
8      e1v = ev;
9      y1v = yv;
10
11     ei = yv - (in[1]*Kad*Kpwm*Kisensor);
12     out[3] = ei;
13     yi = y1i - ei*0.00035665 + e1i*0.000307467965;
14     out[0] = yi;
15
16     e1i = ei;
17     y1i = yi;
18 }

```

Código-fonte 7 – Definição das variáveis do PI com polos e zeros completos para controle de tensão

```

1  #include <Stdlib.h>
2  #include <String.h>
3
4  int cont = 0;
5  int sinal;
6  double e1 = 0;
7  double e2 = 0;
8  double e3 = 0;
9  double e;
10 double y1 = 0;

```

```
11 double y2 = 0;
12 double y3 = 0;
13 double y;
14 double Vref = 72;
15 double Kpwm = 1;
16 double Gad = 0.0012210012;
17 double Gvsensor = 20;
```

Código-fonte 8 – Lógica de programação do PI com polos e zeros completos para controle de tensão

```
1 cont++;
2 if (cont >= 200) {
3     cont = 0;
4     sinal = !sinal;
5     e = (in[0]*Gad*Kpwm*Gvsensor) - Vref;
6     out[3] = in[0]*Gad*Kpwm*Gvsensor;
7     out[2] = e;
8
9     out[1] = sinal;
10
11     y = y1*2.959 - y2*2.925 + y3*0.966 - e*0.0007447 + e1
        *0.001995 - e2*0.001761 + e3*0.0005103;
12     out[0] = y;
13     e3 = e2;
14     e2 = e1;
15     e1 = e;
16     y3 = y2;
17     y2 = y1;
18     y1 = y;
19 }
```