

MODELO EQUIVALENTE E CONTROLE DIGITAL DE UM CONVERSOR CC-CC BOOST INTERCALADO COM ALTO GANHO DE TENSÃO.

BRENO BEZERRA CHAVES*, FRANCISCO J. B. DE BRITO JR.*, DEBORA PEREIRA DAMASCENO*,
BRUNO RICARDO DE ALMEIDA†, RENÉ PASTOR TORRICO BASCOPE*

**Universidade Federal do Ceará (UFC) - Campus do Pici. Fortaleza-CE, Brasil.*

†*Universidade de Fortaleza (UNIFOR). Fortaleza-CE, Brasil.*

Emails: brenochaves@live.com, britojr@dee.ufc.br, debora.damasceno@outlook.com,
almeida@unifor.br, rene@dee.ufc.br

Abstract— This work presents a methodology for modeling and designing the digital control of a DC-DC Boost converter with high voltage gain based on the three-state switching cell (TSSC). The control strategy adopted is the averaged current mode control with four internal current loops, one for each phase of the TMIFs (Multi-Interphase Transformer), which receive the same reference signal coming from an external voltage loop. The adopted strategy is able to guarantee equal current sharing between the phases of the transformers. The factor K method and Zero-Order Hold (ZOH) discretization are used for the design of the digital controllers. Simulation results for a 1 kW plant are presented to validate the proposed model.

Keywords— Interleaved Converter, High Voltage Gain, Averaged Current Mode Control, Digital Control, Current Sharing

Resumo— Este trabalho apresenta uma metodologia de modelagem e projeto do controle digital de um conversor CC-CC Boost intercalado com alto ganho de tensão e baseado na célula de comutação de três estados (CCTE). A estratégia de controle adotada trata-se de um controle por modo corrente média com quatro malhas internas de corrente, uma para cada fase dos TMIFs (Transformador de Multi-interfase), que recebem o mesmo sinal de referência vindo de uma malha externa de tensão. A estratégia adotada é capaz de garantir balanceamento de corrente entre as fases dos transformadores. Utiliza-se o método do fator K e discretização por segurador de ordem zero (ZOH) para o projeto dos controladores digitais. Resultados de simulação para uma planta de 1 kW são apresentados para validar o modelo proposto.

Palavras-chave— Conversor Intercalado, Alto Ganho de Tensão, Controle por Modo Corrente Média, Controle Digital, Balanceamento de Corrente

1 INTRODUÇÃO

A topologia apresentada na Figura 1 trata-se de um conversor intercalado com alto ganho de tensão baseado na célula de comutação de três estados (CCTE) (Bascope and Barbi, 2000). No total, o conversor apresenta 4 fases cujos interruptores são acionados com defasagem de 90° (na ordem S_{X1}, S_{Y1}, S_{X2} e S_{Y2}), o que torna complexa a implementação analógica do acionamento. A utilização de microprocessadores para o controle e acionamento se mostra mais adequada a aplicação.

Conforme apontado no trabalho de (Chaves et al., 2017), a perturbação da razão cíclica em qualquer interruptor pode levar a uma situação de desbalanceamento de corrente entre as fases dos TMIFs (Transformador de Multi-interfase). A situação de desbalanço também ocorre quando existe diferença entre as impedâncias nas fases de cada transformador.

Uma estratégia de controle deve ser adotada de modo a garantir a igual divisão de corrente entre as fases, evitando a saturação dos TMIFs e sobrecorrente nos semicondutores, além de manter a regulação de tensão na saída do conversor.

Com base nesse contexto, este trabalho propõe uma metodologia de modelagem e projeto do controle digital do conversor de alto ganho de tensão apresentado.

A estratégia de controle adotada consiste em utilizar quatro malhas de corrente independentes uma da outra, uma para cada fase, mas que recebem o mesmo sinal de referência de uma malha de tensão externa. Trata-se por tanto de uma técnica de controle por modo corrente média (Tang et al., 1993; Sun and Lehman, 2000) aplicada às fases dos TMIFs da planta.

Para a modelagem, recorreu-se ao processo de equivalência de topologias (Lafuente et al., 2010) até se chegar a um modelo simplificado Boost equivalente que descreve dinamicamente o comportamento das fases dos TMIFs da planta original. Para verificar e validar o modelo equivalente obtido, foi checada a sua resposta dinâmica ao degrau de carga e comparada com a resposta dinâmica do conversor original.

O projeto das malhas de controle é apresentado utilizando o método do fator K (Venable, 1983) adaptado ao controle digital e o método de discretização por segurador de ordem zero (*Zero-Order Hold* - ZOH).

Resultados de simulação para uma situação não ideal de desbalanço de corrente entre as fases dos transformadores são apresentados de modo a verificar a eficácia da estratégia de controle proposta. Os resultados de simulação obtidos são apresentados para uma planta com processamento de 1 kW de potência.

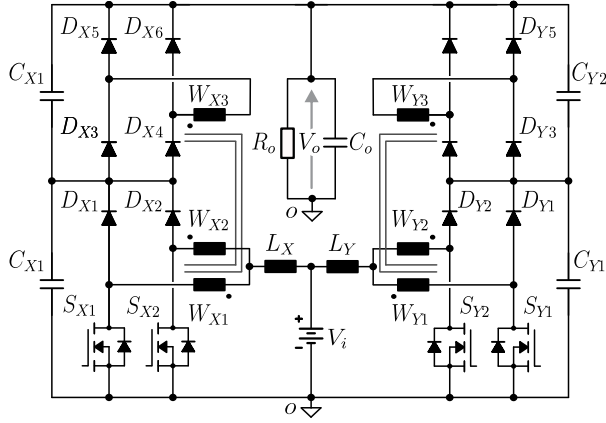


Figura 1: Boost Intercalado de Alto Ganho de Tensão Baseado na CCTE.

2 Obtenção de um Modelo Dinâmico Representativo

Neste tópic são apresentadas as simplificações e equivalências topológicas utilizadas para se chegar ao modelo equivalente por fase do conversor original.

2.1 Modelo Reduzido do Conversor Original

O conversor original apresentado na Figura 1 pode ser entendido como a composição de dois conversores, X e Y, idênticos em paralelo. Como a tensão de saída (valor médio e ondulação) é comum aos dois conversores e, idealmente, a corrente média em uma fase é a mesma das demais fases, pode-se analisar apenas um dos conversores e estender os resultados ao outro.

Conforme representado na Figura 2, qualquer dos conversores B em paralelo, com $B = \{X, Y\}$, enxerga o dobro da impedância de saída. Considerando que idealmente cada conversor paralelo

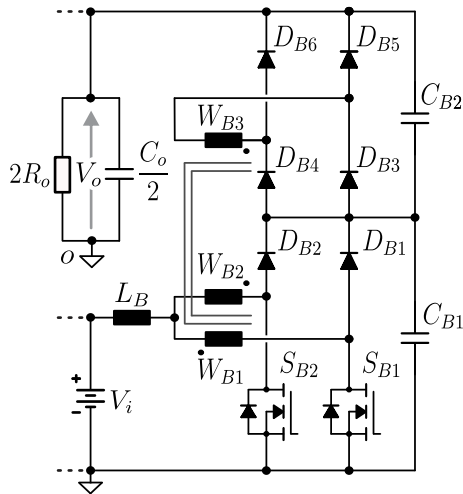


Figura 2: Representação de um único conversor B, onde $B = \{X, Y\}$.

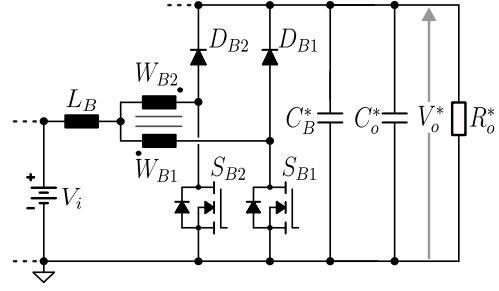


Figura 3: Circuito equivalente 1: Boost CCTE

processa metade da potência de saída:

$$P_o^* = \frac{P_o}{2} \quad (1)$$

O ganho estático M de um conversor B é o mesmo do conversor intercalado conforme mostrado em (Chaves et al., 2017) e expresso na equação (2) como uma função da razão cíclica D e da relação de transformação a .

$$M(D, a) = \frac{V_o}{V_i} = \frac{1}{2} \cdot \frac{(a + 2)}{(1 - D)}, \quad (2)$$

Deve-se salientar que este conversor deve operar com razão cíclica maior que 0,5, pois somente no modo de superposição de chaveamento (*overlapping mode*) ocorre indução no enrolamento auxiliar W_{B3} (Torrico-Bascope et al., 2006; Henn et al., 2010). Trata-se então de uma condição necessária para obtenção de ganho de tensão superior a um conversor Boost clássico.

2.2 Topologia Equivalente Intermediária 1

A primeira equivalência é mostrada na Figura 3. Trata-se de um conversor Boost baseado na CCTE, cujo ganho estático M^* é dado pela expressão (3) mantendo-se a tensão de entrada V_i do conversor original. Esse conversor operando com razão cíclica $D^* = D > 0,5$ possui ganho estático igual ao conversor Boost clássico conforme (Bascope and Barbi, 2000).

$$M^*(D) = \frac{V_o^*}{V_i} = \frac{1}{(1 - D)}, \quad (3)$$

onde V_o^* é a tensão de saída reduzida do Boost CCTE.

O fator de redução do ganho r_g , que representa a redução de tensão de saída com a retirada da estrutura de alto ganho de tensão, é expresso em (4) relacionando as expressões (2) e (3).

$$r_g = \frac{M(D, a)}{M^*(D)} = \frac{V_o}{V_o^*} = \frac{(a + 2)}{2}. \quad (4)$$

A tensão V_o^* então pode ser obtida por:

$$V_o^* = \frac{V_o}{r_g}. \quad (5)$$

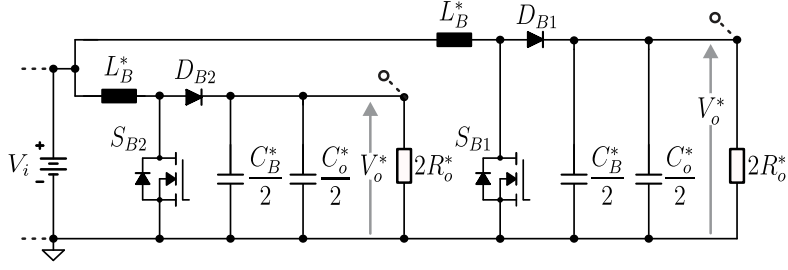


Figura 4: Circuito equivalente 2: Boost intercalado de duas fases.

A impedância de saída vista pela estrutura Boost CCTE é obtida refletindo os efeitos das resistências e capacitâncias através da relação de transformação r_g .

$$R_o^* = \frac{2R_o}{r_g^2} \quad (6)$$

$$C_o^* = r_g^2 \frac{C_o}{2} \quad (7)$$

Utilizando a mesma metodologia de análise apresentada no trabalho de (Bezerra, 2010), obtém-se o efeito da capacitância C_{B2} refletida ao lado de baixa tensão e somada ao efeito da capacitância C_{B1} .

$$C_B^* = C_{B1} + \frac{a^2}{4} C_{B2} \quad (8)$$

2.3 Topologia Intermediária Equivalente 2

Na Figura 4 apresenta-se então a topologia equivalente 2, que se trata de um conversor Boost intercalado de duas fases com os efeitos da indutância e impedância de saída distribuídos nas fases.

Conforme representado na Figura 5, o efeito da indutância L_B pode ser refletido e distribuído nas fases do TMIF, considerando um transformador ideal, obtendo-se um valor de indutância equivalente na fase expresso por (9).

$$L_B^* = 2L_B. \quad (9)$$

2.4 Conversor Boost Equivalente

Ainda da Figura 4, cada conversor Boost em paralelo representa uma fase do TMIF do conversor original. Deste modo, obtém-se o modelo equivalente por fase concentrando todos os parâmetros

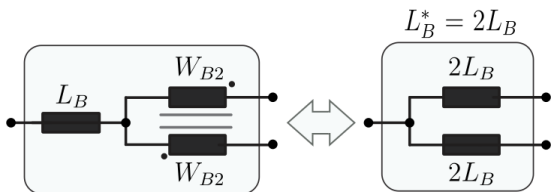


Figura 5: Equivalência dos elementos magnéticos.

em um conversor Boost clássico representado na Figura 6.

Cada fase idealmente processa 1/4 da potência de saída do conversor original, conforme expresso em (10).

$$P_{o_{eq}} = \frac{P_o^*}{2} = \frac{P_o}{4} \quad (10)$$

Finalmente, de acordo com as equivalências realizadas até então, a impedância de saída vista pelas fases dos TMIFs da planta original pode ser obtida referindo os parâmetros ao conversor Boost equivalente. Assim, seguem-se as relações de equivalência nas expressões (11) a (15).

$$R_{o_{eq}} = 2R_o^* = \frac{4}{r_g^2} R_o \quad (11)$$

$$C_{o_{eq}} = \frac{C_o^*}{2} + \frac{C_B^*}{2} = \frac{r_g^2}{4} C_o + \frac{C_{B1}}{2} + \frac{a^2}{8} C_{B2} \quad (12)$$

$$L_{eq} = L_B^* = 2L_B \quad (13)$$

$$V_{o_{eq}} = V_o^* = \frac{V_o}{r_g} \quad (14)$$

$$V_{i_{eq}} = V_i \quad (15)$$

A corrente média na fase do conversor original é igual a corrente média no indutor do conversor equivalente.

$$I_{L_{eq}} = I_{W_{B,n}}, \quad (16)$$

onde $B = \{X, Y\}$ e $n = \{1, 2\}$.

A razão cíclica permanece a mesma do conversor original conforme indicado em (17), e a razão cíclica complementar é definida em (18).

$$D_{eq} = D \quad (17)$$

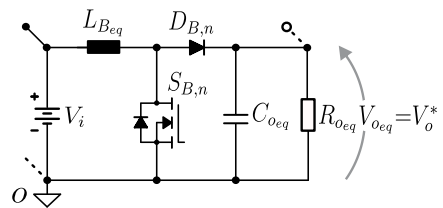


Figura 6: Conversor Boost Equivalente

$$D'_{eq} = 1 - D_{eq} = 1 - D \quad (18)$$

O conversor original transfere quatro parcelas de energia para a carga dentro de um período de comutação. Para preservar tal característica, o modelo Boost equivalente deve possuir quatro vezes a frequência de comutação do interruptor do conversor original, como representado em (19).

$$f_{eq} = 4f_s \quad (19)$$

Obtém-se uma resistência equivalente à resistência série (R_e) do capacitor na expressão (20).

$$R_{eq} = \frac{4}{r_g^2} R_e \quad (20)$$

3 Verificação do Modelo Dinâmico Equivalente

Nesta sessão, verifica-se a validade do modelo obtido pelas respostas de tensão e corrente ao degrau de carga.

Na Tabela 1, mostra-se os valores nominais adotados para os componentes do conversor Boost de Alto Ganho de Tensão e os parâmetros refletidos ao modelo equivalente final.

Tabela 1: Conversão das especificações do conversor original para o equivalente

Original	Equivalente	Eq.
$V_i = 60 \text{ V}$	$V_{ieq} = 60 \text{ V}$	(15)
$V_o = 400 \text{ V}$	$V_{o_{eq}} = 200 \text{ V}$	(14)
$P_o = 1000 \text{ W}$	$P_{o_{eq}} = 250 \text{ W}$	(10)
$R_o = 160 \Omega$	$R_{o_{eq}} = 160 \Omega$	(11)
$L_B = 190 \text{ mH}$	$L_{eq} = 380 \text{ mH}$	(13)
$C_o = 2,2 \mu\text{F}$	$C_{o_{eq}} = 2,35 \mu\text{F}$	(12)
$C_{B1} = 150 \text{ nF}$	-	*
$C_{B2} = 150 \text{ nF}$	-	*
$f_s = 25 \text{ kHz}$	$f_{eq} = 100 \text{ kHz}$	(19)
$D = 0,7$	$D_{eq} = 0,7$	(17)
$a = 2$	$r_g = 2$	(4)

*Efeitos de C_{B1} e C_{B2} já considerados em $C_{o_{eq}}$.

Através de simulação computacional, aplicou-se um degrau de carga de 50 a 100% da carga nominal (e vice-versa) tanto à planta original como ao modelo equivalente. O resultado é mostrado na Figura 7, onde se pode perceber que a resposta da planta original e do modelo equivalente possuem dinâmicas semelhantes tanto em corrente quanto em tensão.

A resposta em tensão do conversor Boost equivalente possui um ganho $r_g = 2$ vezes menor que o conversor original, conforme já era esperado pelo que está definido na expressão (14). Esta diferença é naturalmente compensada ao ajustar o ganho do sensor de tensão para a planta original, como é mostrado mais adiante no tópico 5.2.

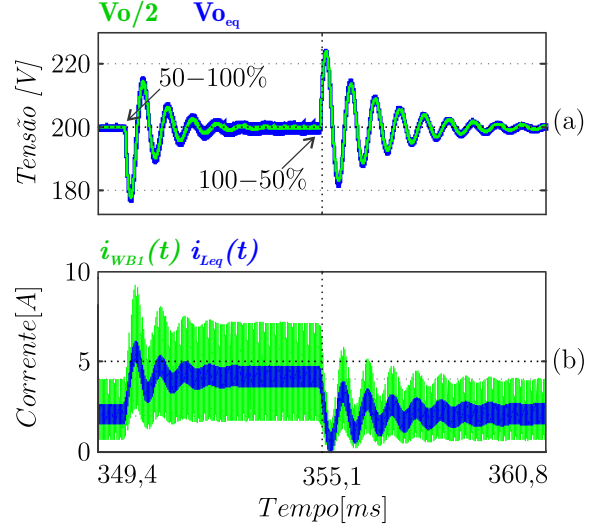


Figura 7: Resposta ao degrau de carga da planta original e do modelo equivalente proposto

4 Estratégia de Controle

Nesta seção apresenta-se a estratégia de controle adotada representada na Figura 9.

4.1 Malhas Internas (Corrente)

O diagrama de blocos de uma malha interna de corrente é mostrado na Figura 8, onde K_{PWM} é o ganho do modulador PWM digital, K_{si} é o ganho do sensor de corrente e $K_{A/D}$ é o ganho do conversor A/D. As funções $Ci(s)$ e $Gi(s)$ são as funções de transferência (FT) do compensador e da planta para controle de corrente.

A função $H(s)$ é incluída na realimentação para modelar o efeito da comutação na malha de corrente (Tofoli et al., 2014). Se trata de uma função matemática que aplica dois zeros no semiplano direito para testar a robustez do controle. Sua função de transferência é dada por:

$$H(s) = \frac{s^2}{(\pi f_{eq})^2} - \frac{s^2}{2f_{eq}} \quad (21)$$

A referência i_W^{ref} da malha de corrente advém da saída da malha de tensão. A saída $i_{WB,n}$ do diagrama é a corrente da fase WB,n , tal que $B = \{X, Y\}$ e $n = \{1, 2\}$. O sinal $i_{WB,n}^s$ é a amostra de corrente de cada fase.

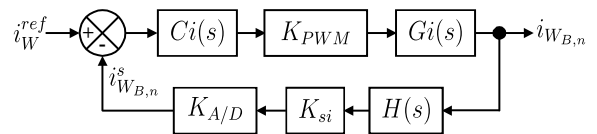


Figura 8: Diagrama de blocos de uma malha interna de corrente.

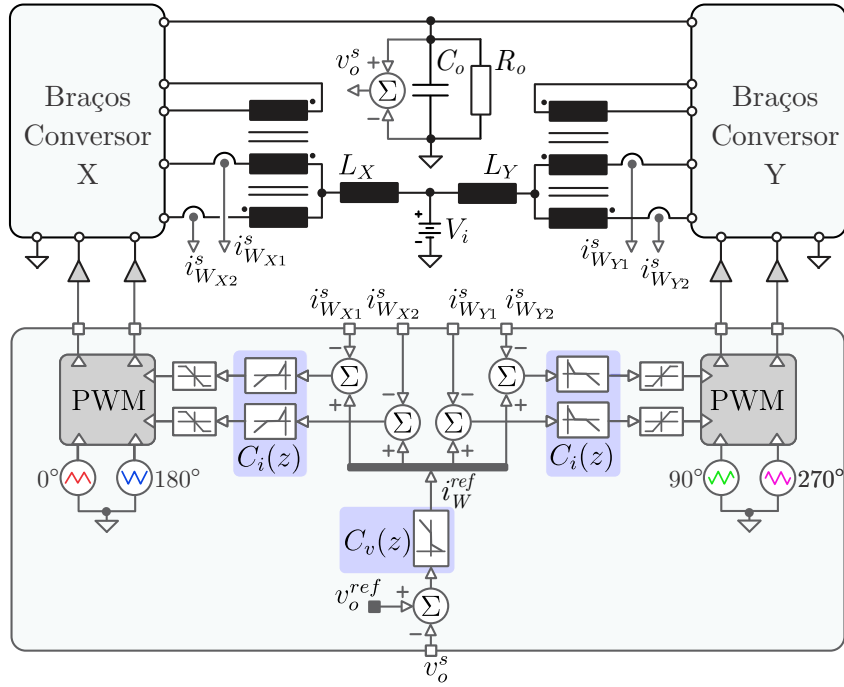


Figura 9: Estratégia de controle por modo corrente média nas fases do TMIF

4.2 Malha Externa (Tensão)

Fazendo a malha externa mais lenta (pelo menos 5 vezes) em relação a malha interna, pode-se considerar que a malha de corrente é vista como um ganho pela malha de tensão, expresso em (22).

$$FTLF_i(s) = \frac{1}{K_{si} \cdot K_{A/D}}. \quad (22)$$

O diagrama de blocos da malha externa de tensão é mostrado na Figura 10, onde K_{sv} é o ganho do sensor de tensão, $Cv(s)$ e $Gv(s)$ são, respectivamente, as FTs do compensador e da planta para controle de tensão.

5 Projeto das Malhas de Controle

Para o projeto das malhas de controle são feitas as considerações mostradas na Tabela 2.

5.1 Funções de Transferência

As funções de transferência para o Boost clássico são apresentadas nas expressões (23) e (24).

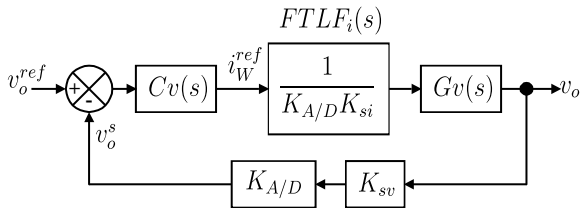


Figura 10: Diagrama de blocos da malha externa de tensão.

Tabela 2: Considerações de Projeto das Malhas

Parâmetro	Valor
Freq. Cruzamento Corrente	$f_{ci} = 5 \text{ kHz}$
Freq. Cruzamento Tensão	$f_{cv} = 500 \text{ Hz}$
Margem de Fase Corrente	$\phi_i = 30^\circ$
Margem de Fase Tensão	$\phi_v = 60^\circ$
Freq. de Discretização	$f_d = f_{eq} = 100 \text{ kHz}$
Ganho do PWM Digital	$K_{PWM} = 26,85 \times 10^{-6}$
Ganho do Conversor A/D	$K_{A/D} = 204$
Referência Malha Tensão	$v_o^{ref} = 2,5 \text{ V}$
Referência Malha Corrente	$i_W^{ref} = 2,5 \text{ A}$

5.2 Elementos de Medição de Tensão e Corrente

O ganho do sensor de tensão para o conversor Boost equivalente é obtido relacionando a tensão de saída com a tensão de referência substituindo os valores das tabelas 1 e 2 na expressão (25).

$$K_{sv} = \frac{v_o^{ref}}{V_{o_{eq}}} = r_g \frac{v_o^{ref}}{V_o} \quad (25)$$

De maneira análoga ao ganho do sensor de tensão, o ganho do sensor de corrente é obtido na expressão (26).

$$K_{si} = \frac{i_W^{ref}}{I_{L_{eq}}} \quad (26)$$

Através da expressão (25) conclui-se que o ganho $r_g = 2$ é naturalmente compensado ao escolher adequadamente o ganho do sensor para tensão de saída, já que a tensão de referência da malha de tensão v_o^{ref} é a mesma tanto para o conversor original quanto para o conversor equivalente.

$$Gi(s) = \frac{\hat{i}_{L_{eq}}(s)}{\hat{d}_{eq}(s)} = \frac{V_{ieq} D'_{eq} \left(1 + \frac{R_{o_{eq}} D'_{eq}}{R_{o_{eq}} D'_{eq} + R_{e_{eq}}} + s (R_{o_{eq}} + R_{e_{eq}}) C_{o_{eq}} \right)}{R_{o_{eq}} D'_{eq} \left(\frac{R_{o_{eq}} D'_{eq} + R_{e_{eq}}}{R_{o_{eq}} + R_{e_{eq}}} \right) + s (L_{eq} + R_{o_{eq}} R_{e_{eq}} C_{o_{eq}} D'_{eq}) + s^2 (R_{o_{eq}} + R_{e_{eq}}) L_{eq} C_{o_{eq}}} \quad (23)$$

$$Gv(s) = \frac{\hat{v}_{o_{eq}}(s)}{\hat{i}_{L_{eq}}(s)} = \frac{V_{ieq} (R_{o_{eq}} + R_{e_{eq}})}{(R_{o_{eq}} D'_{eq} + R_{e_{eq}}) D'_{eq}} \frac{(R_{o_{eq}} D'_{eq}^2 - s L_{eq} D_{eq}) (1 + s R_{e_{eq}} C_{o_{eq}})}{\frac{V_{ieq}}{D'_{eq}} \left(1 + \frac{R_{o_{eq}} D'_{eq}}{R_{o_{eq}} D'_{eq} + R_{e_{eq}}} + s (R_{o_{eq}} + R_{e_{eq}}) C_{o_{eq}} \right)} \quad (24)$$

5.3 Método do Fator K para o Controle Digital

Utiliza-se o método do fator K já incluindo o ganho do conversor A/D e o ganho do modulador PWM digital na função de transferência de malha aberta do sistema. Para aplicar o método do fator K, deve-se escolher um frequência de cruzamento f_c e margem de fase ϕ_p desejadas, onde $p = \{i, v\}$.

A margem de fase desejada é então comparada com a margem de fase ϕ_{sys} do sistema em laço aberto sem compensação na frequência de cruzamento f_c . Para o cálculo do avanço de fase ϕ_{up} que deve ser dado pelo compensador projetado, utiliza-se a expressão (27).

$$\phi_{up} = \phi_p - \phi_{sys} - 90^\circ \quad (27)$$

A FT de laço aberto das malhas de corrente sem compensador é dada por (28) e seu diagrama de Bode mostrado na Figura 11.

$$FTL_{ASC_i}(s) = Gi(s)H(s)K_{PWM}K_{si}K_{A/D} \quad (28)$$

Já a FT de laço aberto da malha de tensão sem compensador é dada por (29) e seu diagrama de Bode mostrado na Figura 12.

$$FTL_{SC_v}(s) = Gv(s)FTL_{F_i}(s)K_{sv}K_{A/D} \quad (29)$$

Dos diagramas de Bode, obtém-se as margens de fase para o sistema de controle de corrente e para o sistema de controle de tensão nas frequências de cruzamento f_{ci} e f_{cv} respectivamente. Estes valores e os cálculos dos avanços de fase estão dispostos na Tabela 3.

Tabela 3: Dados obtidos dos diagramas de Bode das FTLAs sem compensador

Malha de Corrente	Malha de Tensão
$\phi_{sys,i} = -103,2^\circ$	$\phi_{sys,v} = -38,1^\circ$
$\phi_{up,i} = 43,2^\circ$	$\phi_{up,v} = 8,1^\circ$
$ FTL_{ASC_i}(s) _{f_{ci}} = 11,33$	$ FTL_{SC_v}(s) _{f_{cv}} = 0,484$
Fator K = 2,31	Fator K = 1,15
$\omega_z = 13,59 \times 10^3 \text{ rad/s}$	$\omega_z = 2,72 \times 10^3 \text{ rad/s}$
$\omega_p = 72,62 \times 10^3 \text{ rad/s}$	$\omega_p = 3,62 \times 10^3 \text{ rad/s}$
$K_c = 1,19 \times 10^3$	$K_c = 5,63 \times 10^3$

Como ambas as malhas necessitam de um avanço de fase menor que 90° , um compensador do Tipo II é escolhido. Este compensador possui um zero e dois polos, sendo um deles na origem (devido ao integrador). A FT do compensador do Tipo II é expressa em (30).

$$C(s) = \frac{K_c}{s} \frac{\left(1 + \frac{s}{\omega_z} \right)}{\left(1 + \frac{s}{\omega_p} \right)} \quad (30)$$

Onde ω_z e ω_p são as frequências angulares do zero e do polo do compensador que são alocadas tal que:

$$\omega_z = \frac{2\pi f_c}{K} \quad (31)$$

$$\omega_p = K \cdot 2\pi f_c \quad (32)$$

O fator K para o compensador do Tipo II pode ser calculado conforme a expressão (33).

$$K = \tan \left(\frac{\phi_{up}}{2} + 45^\circ \right) \quad (33)$$

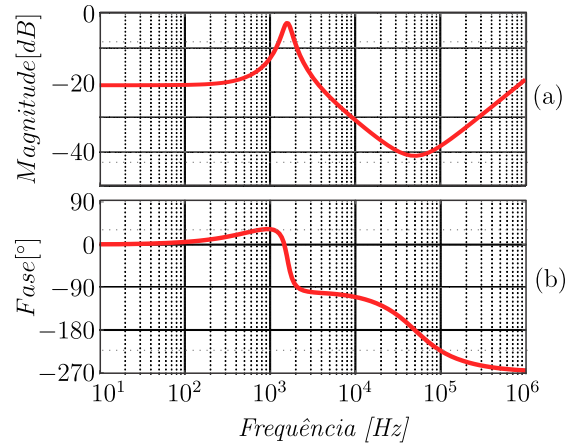


Figura 11: Diagrama de Bode para a FTLA de corrente sem compensador: (a)ganho; (b)fase.

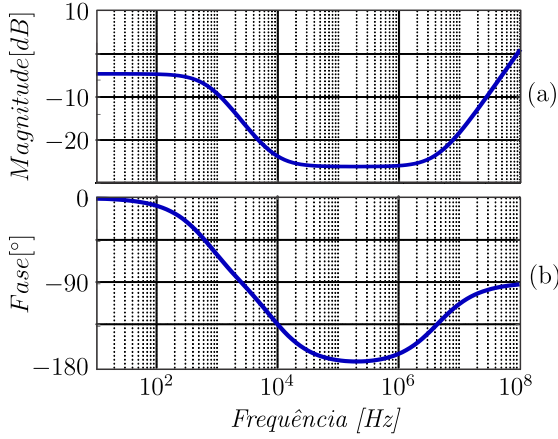


Figura 12: Diagrama de Bode para a FTLA de tensão sem compensador: (a)ganho; (b)fase.

O ganho K_c é obtido relacionando a frequência do zero do compensador ao inverso do valor absoluto do ganho da FTLA sem compensação na frequência de cruzamento, definido em (34).

$$K_c = \frac{\omega_z}{|FTLASC(s)|_{f_c}} \quad (34)$$

As FTs dos compensadores de tensão e corrente, que apresentam o formato da expressão (30), são então discretizadas na frequência de discretização $f_d = 100kHz$ utilizando o método ZOH. Obtêm-se a representação dessas funções no domínio discreto Z, conforme mostrado nas expressões (35) e (36).

$$Ci(z) = \frac{8,952z - 7,822}{z^2 - 1,484z + 0,484} \quad (35)$$

$$Cv(z) = \frac{0,075z - 0,073}{z^2 - 1,964z + 0,964} \quad (36)$$

Partindo de (35) e (36), obtêm-se as equações das diferenças nas expressões (37) e (38), onde $u_p[k]$ e $e_p[k]$ são, respectivamente, a ação de controle e o erro calculados na amostra k , com $p = \{i, v\}$.

$$u_i[k] = 8.952e_i[k-1] - 7.822e_i[k-2] + 1.484u_i[k-1] - 0.484u_i[k-2] \quad (37)$$

$$u_v[k] = 0.075e_v[k-1] - 0.073e_v[k-2] + 1.964u_v[k-1] - 0.964u_v[k-2] \quad (38)$$

6 RESULTADOS DE SIMULAÇÃO

Os resultados de simulação foram obtidos com o software PSIM. Utilizou-se o *Cblock* do PSIM para implementar o código com as equações de diferenças advindas das funções discretas dos controladores projetados.

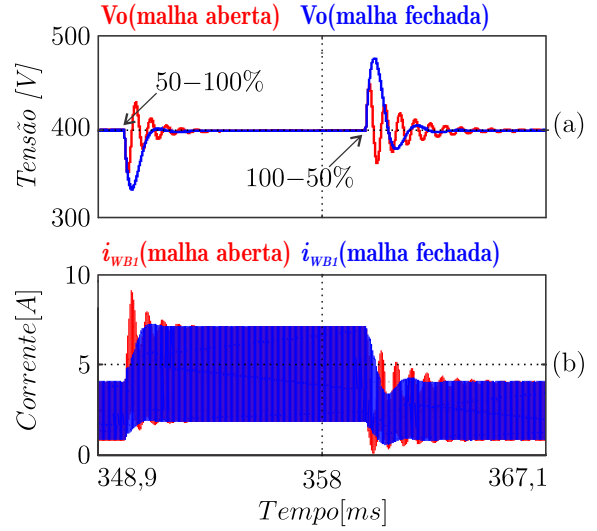


Figura 13: Degrau de carga em malha fechada comparada com resposta em malha aberta.

Na Figura 13 mostra-se o resultado de simulação para a planta original, comparando a resposta ao degrau do conversor em malha aberta com a resposta em malha fechada. O degrau de carga dado foi de 50 a 100% da carga nominal e depois de 100 a 50%.

Percebe-se que a dinâmica em malha fechada é menos oscilatória e possui tempo de assentamento menor, por tanto, chega em regime permanente mais rápido. Em malha fechada observa-se um maior sobressinal, o que está de acordo com a literatura do controle clássico de que existe um *trade-*

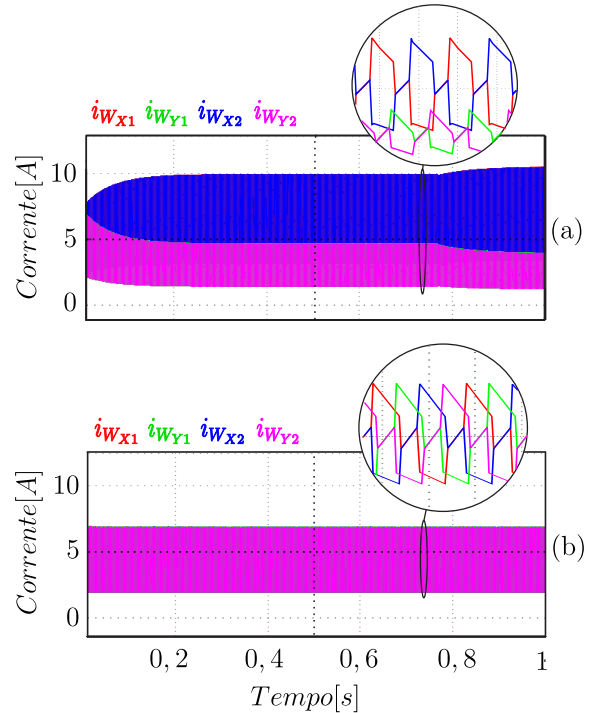


Figura 14: Situação de desbalanço: (a) em malha aberta; (b) em malha fechada.

off entre tempo de assentamento e *overshoot*.

Na Figura 14 mostra-se o conversor em situação de desbalanço de corrente, incrementando a impedância em uma das fases com uma resistência de $10m\Omega$ na fase W_{Y2} . Como mostrado na Figura 14(a), na situação de desbalanço em malha aberta, o conversor X passa a assumir a maior parte do processamento de potência, o que pode ser fatal para os componentes semicondutores nas fases W_{X1} e W_{X2} que foram projetados para esforços de corrente menores.

Já, em malha fechada, mesmo com a situação de desbalanço, o processamento de potência entre os conversores em paralelo foi mantido em equilíbrio, conforme mostrado na Figura 14(b). Por tanto, a estratégia de controle implementada foi capaz de equilibrar as correntes nas fases dos TMIFs evitando a saturação dos magnéticos e a sobrecorrente nos semicondutores.

7 CONCLUSÃO

O modelo equivalente obtido é válido, uma vez que descreve de maneira muito semelhante o comportamento dinâmico da planta original dado o grau de carga, como mostrado nos resultados da simulação. O modelo equivalente e a planta original são relacionados por um ganho que é naturalmente compensado pela adoção do mesmo sinal de referência do circuito de tensão ao dimensionar o sensor de tensão de saída.

O método do fator K adaptado ao controle digital seguido pelo método de discretização por segurador de ordem zero (ZOH) demonstrou ser uma metodologia de projeto efetiva, e o controle em malha fechada por modo corrente média mostrou performance satisfatória.

As diferenças entre as impedâncias de fase dos TMIFs podem levar à saturação do núcleo magnético e a uma divisão desigual de corrente entre os semicondutores em paralelo, o que pode ser destrutivo para os interruptores de potência. O controle de corrente por fase apresentado é capaz de obter igual divisão de corrente através das fases dos TMIFs, evitando a saturação do núcleo e garantindo a integridade dos semicondutores.

AGRADECIMENTOS

Os autores agradecem aos órgãos brasileiros CNPq e CAPES pelo fomento à pesquisa, e ao Programa de Pós-Graduação em Engenharia Elétrica da UFC pelo suporte e infraestrutura.

Referências

Bascope, G. V. T. and Barbi, I. (2000). Generation of A Family of Non-Isolated DC-DC PWM Converters Using New Three-State

Switching Cells, *Proc. IEEE Power Electron. Spec. Conf.*, Vol. 2, pp. 858–863.

Bezerra, L. D. S. (2010). Conversor CC-CA para aplicação em sistemas autônomos de energia elétrica, p. 233.

Chaves, B. B., Vieira, M. P., Jr, F. J. B. B., Almeida, B. R. and Bascope, R. P. T. (2017). High Voltage-Gain Interleaved Boost DC-DC Converter with Reduced Capacitance Requirement, *2017 Brazilian Power Electronics Conference (COBEP)* pp. 1–6.

Henn, G. A. L., Silva, R. N. A. L., Praça, P. P., Barreto, L. H. S. C. and Demercil, D. S. (2010). Interleaved-boost converter with high voltage gain, *IEEE Trans. Power Electron.* **25**(11): 2753–2761.

Lafuente, C. O., Bascope, R. P. T., Cesar, E. L. and Bezerra, L. D. (2010). Modelagem Simplificada e Controle do Conversor CC-CC Boost de Alto Ganho de Tensão, *XVIII Congresso Brasileiro de Automática* pp. 1561–1567.

Sun, C. and Lehman, B. (2000). Discussions on control loop design in average current mode control [pwm dc/dc power converters], *Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy (Cat. No.00CH37129)*, Vol. 4, pp. 2411–2417 vol.4.

Tang, W., Lee, F. C. and Ridley, R. B. (1993). Small-signal modeling of average current-mode control, *IEEE Transactions on Power Electronics* **8**(2): 112–119.

Tofoli, F. L., Pereira, D. d. C. and de Paula. Wesley Josias (2014). Proposta de aplicação da teoria de sistemas de controle no ensino de eletrônica de potência em cursos de graduação, *Congresso Brasileiro de Educação em Engenharia (COBENGE)* p. 12.

Torrico-Bascope, G. V., Torrico-Bascope, R. P., Oliveira, D. S., Antunes, F. L. M., Araujo, S. V. and Branco, C. G. C. (2006). A generalized high voltage gain boost converter based on three-state switching cell, *Proc. 32nd Annu. Conf. IEEE Ind. Electron.*, pp. 1927–1932.

Venable, H. (1983). The K factor: A new mathematical tool for stability analysis and synthesis, <http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.196.6850&rep=rep1&type=pdf>.