



UNIVERSIDADE FEDERAL DO CEARÁ
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

FRANCISCO EVERTON UCHÔA REIS

**ESTUDO DE CONVERSORES BIDIRECIONAIS TRIFÁSICOS PARA APLICAÇÃO
EM ESTAÇÕES DE RECARGA DE BATERIAS DE VEÍCULOS ELÉTRICOS**

FORTALEZA

2020

FRANCISCO EVERTON UCHÔA REIS

ESTUDO DE CONVERSORES BIDIRECIONAIS TRIFÁSICOS PARA APLICAÇÃO EM
ESTAÇÕES DE RECARGA DE BATERIAS DE VEÍCULOS ELÉTRICOS

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Doutor em Engenharia Elétrica. Área de concentração: Eletrônica de Potência.

Orientador: Prof. Dr. René Pastor Torrico Bascopé.

Coorientador: Prof. Dr. Luiz Daniel Santos Bezerra.

FORTALEZA

2020

Dados Internacionais de Catalogação na Publicação
Universidade Federal do Ceará
Biblioteca Universitária
Gerada automaticamente pelo módulo Catalog, mediante os dados fornecidos pelo(a) autor(a)

- R31e Reis, Francisco Everton Uchôa.
Estudo de conversores bidirecionais trifásicos para aplicação em estações de recarga de baterias de veículos elétricos / Francisco Everton Uchôa Reis. – 2020.
216 f. : il. color.
- Tese (doutorado) – Universidade Federal do Ceará, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2020.
Orientação: Prof. Dr. René Pastor Torrico Bascopé.
Coorientação: Prof. Dr. Luiz Daniel Santos Bezerra.
1. Controle ressonante. 2. Conversor bidirecional. 3. Estações de recarga de veículos elétricos. I. Título.
CDD 621.3
-

FRANCISCO EVERTON UCHÔA REIS

ESTUDO DE CONVERSORES BIDIRECIONAIS TRIFÁSICOS PARA APLICAÇÃO EM
ESTAÇÕES DE RECARGA DE BATERIAS DE VEÍCULOS ELÉTRICOS

Tese apresentada ao Curso de Doutorado em Engenharia Elétrica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará, como parte dos requisitos para obtenção do título de Doutor em Engenharia Elétrica. Área de concentração: Eletrônica de Potência e Acionamentos.

Aprovada em: 11/05/2020.

BANCA EXAMINADORA

Prof. Dr. René Pastor Torrico Bascopé (Orientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. Luiz Daniel Santos Bezerra (Coorientador)
Universidade Federal do Ceará (IFCE)

Prof. Dr. João Aberides Ferreira Neto
Universidade Federal do Pará (UFPA)

Prof. Dr. Bismark Claire Torrico
Universidade Federal do Ceará (UFC)

Prof. Dr. Fabrício Gonzalez Nogueira
Universidade Federal do Ceará (UFC)

A Deus.

Aos meus pais,

e a todos os familiares e amigos,

eu dedico essa tese de doutorado.

AGRADECIMENTOS

Primeiramente a Deus, pelo dom da vida e pela força que me foi concedida para vencer esse desafio.

Ao professor Dr. René Pastor Torrico Bascopé, pela sua orientação e amizade e ao professor Dr. Luiz Daniel Santos Bezerra pela sua orientação, principalmente na solução de problemas operacionais do protótipo.

Ao professor Dr. Fernando Lessa Tofoli, pela orientação, sobretudo na parte técnica e escrita do trabalho.

Aos professores do Departamento de Engenharia Elétrica da UFC, Luiz Henrique, Fernando Antunes, Sérgio Daher, Ruth Saraiva, Tomas Nunes e Paulo Praça.

À minha família, a todos os meus amigos por todo o suporte e pela ajuda em todos os momentos da minha vida, bons e ruins; e em particular, aos meus pais, que compreenderam minha ausência durante os períodos de dedicação aos estudos. Todos são muito importantes para mim.

A todas as pessoas que por motivo de esquecimento não foram citadas, desde já peço minhas sinceras desculpas.

“Porque Deus amou ao mundo de tal maneira que deu o Seu filho unigênito, para que todo aquele que nEle crê não pereça, mas tenha a vida eterna”. (João 3.16)

“O choro pode durar uma noite, mas a alegria vem pela manhã”. (Salmos 30.5)

RESUMO

Esta tese consiste no estudo de dois conversores bidirecionais em corrente capazes de controlar o fluxo de potência entre a rede elétrica e o barramento CC de uma possível estação de recarga de baterias de veículos elétricos (VEs). Assim, é importante que as topologias escolhidas operem como conversores CA-CC e CC-CA. O objetivo principal é descobrir qual topologia apresenta uma melhor adequação para este tipo de aplicação visando o nível de potência requerido em uma estação de recarga. Nesse contexto, este trabalho apresenta o estudo de um conversor bidirecional trifásico de três níveis 3L-SNPC (*three-level stacked neutral point clamped* – conversor empilhado grampeado pelo ponto neutro), o qual é derivado de um conversor NPC (*neutral point clamped* – grampeado pelo ponto neutro) clássico, para aplicações em estações de recarga de VEs. O conversor 3L-SNPC apresenta melhor distribuição uniforme de perdas entre os seus semicondutores e maior grau de liberdade de acionamento dos interruptores. O conversor NPC clássico também é estudado para a mesma aplicação e para fins de comparação com a topologia 3L-SNPC. Os conversores analisados são capazes de operar no modo CA-CC ou CC-CA com alto fator de potência, empregando ainda a mesma estratégia de controle e modulação. As principais vantagens incluem a existência de uma forma de onda de tensão de três níveis entre cada braço e o neutro, as tensões em todos os semicondutores são iguais à metade da tensão total do barramento CC e as tensões nos capacitores de barramento CC são balanceadas por imposição da ação de controle. O projeto das malhas de controle da corrente e da tensão é apresentado adequadamente para garantir um alto fator de potência, baixa distorção harmônica da corrente e regulação da tensão de saída CC. Como forma de validar o estudo, resultados de simulação são apresentados para as duas estruturas supracitadas para uma potência nominal de 2 kW para uma tensão de entrada de 127 V, enquadrando esses conversores no nível 1 da norma SAE J1772. Resultados de simulação para a versão trifásica na potência total de 6 kW também são discutidos em detalhes. Por fim, resultados experimentais são apresentados para o conversor 3L-SNPC em termos de uma versão monofásica para validar toda a análise teórica.

Palavras-chave: Controle ressonante. Conversor bidirecional. Estações de recarga de veículos elétricos. Modulação PWM.

ABSTRACT

This thesis consists of the study of two bidirectional current converters capable of controlling the power flow between ac power grid to the dc link of a possible electric vehicle battery charging station (EVs). Thus, it is important that the chosen topologies have the ability to operate either as ac-dc or dc-ac converters. The main goal is to determine which structure is best suitable for this type of application considering the power levels required by charging stations of electric vehicles (EVs). In this context, this work shows the study of a three-phase, three-level stack neutral point clamped (3L-SNPC) bidirectional converter, which is derived from a neutral point clamped (NPC) converter, for applications in EV charging stations. The 3L-SNPC converter has a better uniform distribution of losses among the semiconductors and higher degree of freedom regarding the operation of active switches. The classic NPC converter is also studied for the same application and for comparison with the 3L-SNPC topology. The analyzed converters are capable of operating in either ac-dc or dc-ac mode with high power factor, also employing the same control and modulation strategy. The main advantages include the existence of a three-level voltage waveform across each arm and the neutral, the voltages across all semiconductors are equal to half the total dc-link voltage, and the voltages across the dc-link capacitors are balanced as imposed by a control action. The design of current and voltage control loops is properly presented to ensure high power factor, low harmonic distortion of the current, and regulation of the dc output voltage. In order to validate the study, simulation results are presented for the two aforementioned structures for a rated power of 2 kW. Simulation results for the three-phase version at a total power of 6 kW are also discussed in detail. Finally, experimental results are presented for the 3L-SNPC converter in terms of a single-phase version to validate the whole theoretical analysis.

Keywords: Resonant control. Bidirectional converters. Electric vehicle charging stations. Pulse width modulation (PWM).

SUMÁRIO

1	INTRODUÇÃO GERAL	15
2	REVISÃO BIBLIOGRÁFICA E PROPOSTA DE TESE	18
2.1	Introdução	18
2.2	Fabricantes de VEs	18
2.3	Normas relacionadas a VEs	21
2.3.1	<i>Níveis de potência adotados</i>	23
2.4	Tipos de baterias usados em VEs na atualidade	25
2.4.1	<i>Baterias de lítio-íon</i>	25
2.4.2	<i>Baterias de lítio-íon polímero</i>	26
2.5	Tipos de barramentos adotados para as baterias de VEs	27
2.6	Topologias de carregadores de baterias <i>off-board</i>	30
2.7	Classificação dos VEs	43
2.7.1	<i>VEBs</i>	43
2.7.2	<i>VEHs</i>	44
2.7.3	<i>VEHPs</i>	44
2.8	Arquiteturas de estações de recarga <i>off-board</i>	45
2.9	Projetos de instalações de estações de recarga no Brasil	48
2.9.1	<i>Estado de São Paulo</i>	48
2.9.2	<i>Estado do Paraná</i>	49
2.9.3	<i>Estado de Santa Catarina</i>	50
2.10	Proposta da tese	50
2.10.1	<i>Topologia bidirecional baseada na célula NPC</i>	52
2.10.2	<i>Topologia bidirecional baseada na célula SNPC</i>	53
2.11	Conclusão	54
3	ESTUDO DO CONVERSOR BIDIRECIONAL TRIFÁSICO NPC DE TRÊS NÍVEIS	56
3.1	Introdução	56
3.2	Topologia do conversor sob análise	56
3.3	Técnicas de modulação PWM e de controle para a operação bidirecional	58
3.4	Análise qualitativa no modo retificador	61

3.4.1	<i>Semiciclo positivo</i>	62
3.4.2	<i>Semiciclo negativo</i>	63
3.5	Análise quantitativa no modo retificador	64
3.5.1	<i>Equações preliminares no domínio do tempo</i>	64
3.5.2	<i>Determinação dos esforços de tensão e corrente</i>	67
3.5.2.1	<i>Corrente média em S_3</i>	68
3.5.2.2	<i>Corrente eficaz em S_3</i>	69
3.5.2.3	<i>Corrente média em D_1 e D_2</i>	69
3.5.2.4	<i>Corrente eficaz em D_1 e D_2</i>	71
3.5.2.5	<i>Corrente de pico em todos os semicondutores</i>	71
3.5.2.6	<i>Esforços de tensão em todos os semicondutores</i>	71
3.5.2.7	<i>Análise das equações dos esforços de corrente</i>	71
3.5.3	<i>Determinação da indutância do indutor de filtro L_a</i>	74
3.5.4	<i>Determinação da capacitância do capacitor de filtro C_1 e C_2</i>	74
3.6	Análise qualitativa no modo inversor	76
3.6.1	<i>Semiciclo positivo</i>	77
3.6.2	<i>Semiciclo negativo</i>	78
3.7	Análise quantitativa no modo inversor	79
3.7.1	<i>Equações preliminares no domínio do tempo</i>	79
3.7.2	<i>Determinação dos esforços de tensão e corrente</i>	81
3.7.2.1	<i>Corrente média em S_1</i>	81
3.7.2.2	<i>Corrente eficaz em S_1</i>	83
3.7.2.3	<i>Corrente média em D_{c1} e D_{c2}</i>	83
3.7.2.4	<i>Corrente eficaz em D_{c1} e D_{c2}</i>	84
3.7.2.5	<i>Corrente de pico em todos os semicondutores</i>	85
3.7.2.6	<i>Corrente média em S_2</i>	85
3.7.2.7	<i>Corrente eficaz em S_2</i>	85
3.7.2.8	<i>Análise das equações de esforços de corrente</i>	86
3.7.3	<i>Determinação da indutância do indutor de filtro L_a</i>	87
3.7.4	<i>Determinação da capacitância do capacitor de filtro C_1 e C_2</i>	87
3.8	Exemplo de projeto	88
3.8.1	<i>Especificações</i>	88
3.8.2	<i>Considerações de projeto</i>	89

3.8.3	<i>Cálculo dos esforços de tensão e corrente nos componentes</i>	89
3.8.4	<i>Cálculo da indutância do indutor de filtro L_a</i>	90
3.8.5	<i>Cálculo da capacitância do capacitor de filtro C_1 e C_2</i>	91
3.8.6	<i>Modelo equivalente ao conversor boost clássico</i>	91
3.8.7	<i>Dimensionamento das malhas de controle</i>	93
3.8.7.1	<i>Projeto da malha interna de controle de corrente</i>	94
3.8.7.2	<i>Projeto da malha de tensão do barramento total</i>	98
3.8.7.3	<i>Projeto da malha de tensão diferencial</i>	101
3.9	Conclusão	108
4	ESTUDO DO CONVERSOR BIDIRECIONAL TRIFÁSICO SNPC DE TRÊS NÍVEIS	110
4.1	Introdução	110
4.2	Topologia do conversor sob análise	111
4.3	Técnicas de modulação PWM e de controle para a operação bidirecional	112
4.4	Análise qualitativa no modo retificador	115
4.4.1	<i>Semiciclo positivo</i>	115
4.4.2	<i>Semiciclo negativo</i>	116
4.5	Análise quantitativa no modo retificador	118
4.5.1	<i>Equações preliminares no domínio do tempo</i>	118
4.5.2	<i>Determinação de esforços de tensão e corrente</i>	119
4.5.2.1	<i>Corrente média em S_{3b}</i>	119
4.5.2.2	<i>Corrente eficaz em S_{3b}</i>	120
4.5.2.3	<i>Corrente média em D_1</i>	120
4.5.2.4	<i>Corrente eficaz em D_1</i>	120
4.5.2.5	<i>Corrente de pico em todos os semicondutores</i>	121
4.5.2.6	<i>Esforços de tensão em todos os semicondutores</i>	121
4.5.2.7	<i>Análise das equações de esforços de corrente</i>	121
4.5.3	<i>Determinação da indutância do indutor de filtro L_a</i>	122
4.5.4	<i>Determinação da capacitância do capacitor de filtro L_a</i>	123
4.6	Análise qualitativa no modo inversor	124
4.6.1	<i>Semiciclo positivo</i>	124
4.6.2	<i>Semiciclo negativo</i>	124

4.7	Análise quantitativa em modo inversor	126
4.7.1	<i>Equações preliminares no domínio do tempo</i>	126
4.7.2	<i>Determinação de esforços de tensão e corrente</i>	127
4.7.2.1	<i>Corrente média em S_{2b}</i>	127
4.7.2.2	<i>Corrente eficaz em S_{2b}</i>	128
4.7.2.3	<i>Corrente média em S_1</i>	128
4.7.2.4	<i>Corrente eficaz em S_1</i>	129
4.7.2.5	<i>Corrente de pico em todos os semicondutores</i>	129
4.7.2.6	<i>Corrente média em S_2</i>	129
4.7.2.7	<i>Corrente eficaz em S_2</i>	130
4.7.2.8	<i>Análise das equações dos esforços de corrente</i>	130
4.7.3	<i>Determinação da indutância do indutor de filtro L_a</i>	132
4.7.4	<i>Determinação da capacitância do capacitor de filtro C_1</i>	132
4.8	Conclusão	133
5	ANÁLISE COMPARATIVA DOS CONVERSORES	
	BIDIRECIONAIS	134
5.1	Introdução	134
5.2	Cálculo das perdas nos semicondutores	134
5.2.1	<i>Conversor NPC no modo retificador</i>	135
5.2.2	<i>Conversor NPC no modo inversor</i>	135
5.2.3	<i>Conversor SNPC no modo retificador</i>	135
5.2.4	<i>Conversor SNPC no modo inversor</i>	136
5.3	Perdas totais e rendimento	136
5.3.1	<i>Perdas nos elementos de filtro</i>	136
5.3.2	<i>Perdas totais e rendimento teórico dos conversores</i>	137
5.4	Gráficos comparativos das perdas nos conversores	138
5.5	Tabela comparativa entre os conversores bidirecionais	141
5.6	Conclusão	142
6	RESULTADOS DE SIMULAÇÃO DE AMBOS OS CONVERSORES	144
6.1	Introdução	144
6.2	Conversor NPC clássico no modo retificador	146
6.2.1	<i>Formas de onda de entrada e saída em regime permanente e transitória</i>	146

6.2.2	<i>Esforços de tensão e corrente nos semicondutores</i>	151
6.2.3	<i>Esforços de tensão e corrente nos armazenadores de energia</i>	153
6.3	Conversor NPC clássico no modo inversor	154
6.3.1	<i>Formas de onda de entrada e saída em regime permanente e transitória</i>	154
6.3.2	<i>Esforços de tensão e corrente nos semicondutores</i>	157
6.3.3	<i>Esforços de tensão e corrente nos armazenadores de energia</i>	158
6.4	Conversor SNPC no modo retificador	160
6.4.1	<i>Formas de onda de entrada e saída em regime permanente e transitória</i>	160
6.4.2	<i>Esforços de tensão e corrente nos semicondutores</i>	163
6.4.3	<i>Esforços de tensão e corrente nos armazenadores de energia</i>	164
6.5	Conversor SNPC no modo inversor	166
6.5.1	<i>Formas de onda de entrada e saída em regime permanente e transitória</i>	166
6.5.2	<i>Esforços de tensão e corrente nos semicondutores</i>	168
6.5.3	<i>Esforços de tensão e corrente nos armazenadores de energia</i>	169
6.6	Transitório do modo retificador para o modo inversor do SNPC trifásico	170
6.7	Transitório do modo inversor para o modo retificador do SNPC Trifásico	171
6.8	Conclusão	172
7	RESULTADOS EXPERIMENTAIS DO CONVERTOR SNPC MONOFÁSICO	174
7.1	Descrição do protótipo experimental	174
7.2	Operação no modo retificador	177
7.2.1	<i>Resultados em regime permanente</i>	177
7.2.2	<i>Resultados em regime transitório</i>	178
7.2.3	<i>Análises de desempenho</i>	179
7.3	Operação no modo inversor	181
7.3.1	<i>Resultados em regime permanente</i>	181
7.3.2	<i>Resultados em regime transitório</i>	182
7.3.3	<i>Análises de desempenho</i>	183

7.4	Transição do modo inversor para o modo retificador	185
7.5	Transição do modo retificador para o modo inversor	186
7.6	Conclusão	187
8	CONCLUSÃO GERAL	188
9	SUGESTÕES PARA TRABALHOS FUTUROS	190
10	PUBLICAÇÕES RESULTANTES	192
	REFERÊNCIAS	193
	ANEXO – ESQUEMÁTICOS E CÓDIGO DO DSP	202

1 INTRODUÇÃO GERAL

Os veículos elétricos (VEs) vêm sendo desenvolvidos desde o século XIX e podem apresentar diversos benefícios ao meio ambiente e à sociedade. Considerando a necessidade iminente de reduzir as emissões de gases de efeito estufa, bem como o eventual esgotamento dos combustíveis fósseis, espera-se que os veículos com motores de combustão interna sejam substituídos por VEs em um futuro próximo. O uso generalizado de VEs também está inserido em um cenário mais complexo envolvendo microrredes e redes inteligentes, trazendo grandes desafios para muitos campos de pesquisa (CHEN *et al.*, 2019; SHI *et al.*, 2019).

VEs são vantajosos em relação aos veículos de combustão interna sob os seguintes aspectos: diminuição de poluição ambiental, diminuição da poluição sonora e alta eficiência energética. Entretanto, para o seu funcionamento, esses veículos necessitam de um grande sistema de armazenamento de energia, sendo geralmente empregadas baterias do tipo lítio-íon para essa finalidade (RODRIGUES *et al.*, 2014).

Normalmente, essas baterias precisam ser recarregadas rapidamente sem que isso comprometa a respectiva vida útil, necessitando de carregadores de baterias com alta eficiência e baixa ondulação de corrente durante o processo de recarga.

O desenvolvimento de carregadores de baterias envolve diversas questões que precisam ser analisadas como: o tempo de carga, a distribuição das instalações, políticas de demanda e padronização. Na literatura técnica, são encontrados diversos tipos de carregadores de acordo com o nível de potência exigido, sendo basicamente classificados em carregadores *on-board* ou *off-board*.

Diversos arranjos topológicos são encontrados para os carregadores *on-board*, mas esses carregadores sofrem restrições mais severas de potência, volume e peso pelo fato de estarem embarcados dentro do próprio veículo. Entretanto, isso não acontece com os carregadores *off-board*, os quais apresentam níveis de potência geralmente bem superiores. O carregador *on-board*, montado no interior do veículo, é geralmente um sistema de carregamento conectado à rede elétrica CA. Por outro lado, um carregador *off-board* montado em local fixo é um sistema de carregamento capaz de fornecer diretamente potência CC para as baterias dentro do veículo (WILLIAMSON; RATHORE; MUSAVI, 2015).

Com o surgimento de VEs de grande porte, é necessário ainda um sistema de recarga de alta potência, necessitando-se para isso de um carregador *off-board* de alta capacidade de processamento de energia. Porém, níveis de potência ainda maiores acarretam

restrições mais severas impostas pelas normas internacionais, principalmente no tocante aos harmônicos de corrente que possam ser gerados. Logo, a construção de um sistema de recarga de alta potência constitui um grande desafio.

Estações de recarga *off-board* empregando mais de uma fonte de energia, inclusive fontes de energia renováveis, têm sido apresentadas como alternativas de solução para esses problemas. Com a utilização de outras fontes de energia, é possível reduzir a quantidade de energia extraída da rede elétrica para o carregamento em alta potência, ou ainda, realizar o processo inverso: fornecer energia para a rede elétrica. Essas estações apresentam arquiteturas distintas no que tange ao barramento comum entre os conversores, sendo que aquela que apresenta o barramento CC comum oferece mais flexibilidade para a estação de recarga. Assim, a integração de sistemas distribuídos pode ser obtida de forma simples e sem problemas de sincronização com a rede (IUNNISSI, 2016).

De forma específica, a ideia principal desta tese é que uma fonte de energia renovável opere de forma paralela com a rede elétrica visando fornecer energia para uma estação de recarga de baterias de VEs. Neste sentido, há dois cenários possíveis:

- a) quando uma grande quantidade de energia for requerida pela recarga, a fonte de energia renovável pode entregar toda a energia gerada para essa finalidade no intuito de atender parte da demanda, ao passo que somente uma parcela da energia necessária será fornecida pela rede elétrica, reduzindo o impacto de tais estações no sistema elétrico de potência;
- b) quando a energia requerida pela recarga for menor que a quantidade gerada pela fonte de energia renovável, o excedente é injetado na rede elétrica, aproveitando isso como um crédito energético para reduzir a tarifação da concessionária.

Nesse sentido, é imprescindível a utilização de conversores estáticos de potência bidirecionais que possibilitem o fluxo de potência da rede elétrica para o barramento CC e vice-versa. Além disso, é necessária uma estrutura capaz de operar com alto fator de potência e alta capacidade de processamento de energia para desempenhar a função do conversor central dessa estação de recarga de baterias de VEs.

Alguns conversores têm sido propostos para desempenhar essa função, incluindo topologias multiníveis. Nesse sentido, esta tese propõe a aplicação de um conversor multinível 3L-SNPC para estações de recarga de VEs, buscando a aplicação de uma estratégia de controle para garantir a operação bidirecional. Além disso, busca-se a operação com alto fator de potência e baixa distorção da corrente absorvida ou injetada da rede elétrica, visando

atender as normas vigentes. Para uma avaliação melhor do desempenho do conversor, é feita uma comparação com outra topologia também de três níveis: o conversor NPC clássico. Como essas topologias apresentam três braços a quatro fios, é possível operar cada braço para cada fase da rede elétrica de forma independente. Assim, é possível que os conversores operem com apenas uma fase da rede, seja como retificador ou inversor mesmo com a falta de uma ou até duas fases, desde que respeitado o limite de potência para cada conversor.

Este trabalho está organizado na forma de seis capítulos, segundo a descrição apresentada na sequência.

No Capítulo 2, tem-se uma revisão bibliográfica no intuito de analisar o estado da arte. Também são mostradas as topologias sob estudo.

No Capítulo 3, apresenta-se o princípio de funcionamento do conversor NPC clássico com a modulação proposta, bem como equações que expressam os esforços de corrente nos semicondutores nos dois modos de funcionamento do conversor. Em seguida, tem-se o projeto das malhas de controle que são utilizadas para a operação bidirecional dos conversores NPC e 3L-SNPC.

No Capítulo 4, apresenta-se o princípio de funcionamento do conversor SNPC, bem como as equações dos esforços nos semicondutores nos dois modos de funcionamento desse conversor.

No Capítulo 5, estabelece-se uma comparação entre as topologias analisadas, na qual são mostrados tabelas, equações e gráficos com base nos valores teóricos calculados.

No Capítulo 6, são apresentadas todas as simulações relacionadas aos conversores, destacando-se a bidirecionalidade em corrente dos conversores.

No Capítulo 7, são discutidos resultados experimentais em termos de curvas e formas de ondas pertinentes, obtidas a partir do conversor SNPC no intuito de validar a operação como retificador e inversor e sua capacidade de inversão de fluxo de potência.

2 REVISÃO BIBLIOGRÁFICA E PROPOSTA DE TESE

2.1 Introdução

Este capítulo apresenta os principais trabalhos relacionados ao desenvolvimento desta pesquisa. Inicialmente, tem-se uma breve revisão atualizada sobre fabricantes de VEs e de normas internacionais aplicadas aos VEs, destacando principalmente aquelas relacionadas aos carregadores dos VEs e, sobretudo, níveis de potência adotados no carregamento de suas baterias.

Essas baterias são indispensáveis para o funcionamento desses veículos, sendo que o aprimoramento das tecnologias empregadas nessas baterias constitui um desafio constante dos pesquisadores. Desta maneira, são abordados brevemente os principais tipos de acumuladores de energia empregados em VEs, comumente denominados baterias, destacando eventuais vantagens, desvantagens e características principais.

Visando estabelecer as especificações e, sobretudo, o nível de tensão de saída do carregador proposto, são abordados os tipos de barramentos adotados para o carregamento das baterias dos VEs. Além disso, o aperfeiçoamento dos carregadores de bateria se faz necessário para obter ciclos de carga completo sem reduzir a vida útil dos elementos armazenadores. Dessa forma, tem-se uma revisão bibliográfica sobre as topologias de carregadores de baterias existentes na literatura.

Esse capítulo apresenta também a classificação de VEs e suas principais características. Finalmente, é apresentada a topologia do sistema proposto, visando realizar o estudo teórico da topologia escolhida e sua implementação experimental em laboratório.

2.2 Fabricantes de VEs

Até o presente momento, existem três grandes fabricantes de VEs do mundo, a saber: as companhias japonesa Nissan, alemã BMW, e norte-americana Tesla Motors. Estas correspondem juntas a cerca de 80% das vendas de veículos movidos a bateria. O restante das vendas está associado a fabricantes como Ford, Volkswagen, Renault, Peugeot, entre outros (BRAZILIENSE, *s. d.*).

A fabricante de carros elétricos Tesla Motors Inc. ocupou sozinha o centro do palco dos carros elétricos, defendendo os veículos que não emitem poluição. Esta empresa tornou-se uma referência para carros movidos a bateria (BOSTON, 2016). A Figura 2.1 mostra o modelo Tesla Model S.

Figura 2.1 – Modelo Model S da Tesla.



© izmacars

Fonte: 2016 Tesla (s. d.).

A Nissan Motors, sediada em Tóquio do Japão, lançou os modelos Pivot 2, *Leaf*, E-NV200 e E-NV200 Evalia. A BMW, fundada em 6 de março de 1916, lançou no mercado os modelos BMW i3 e BMW X5, bem como o modelo superesportivo BMW i8. A Figura 2.2 mostra os modelos *Leaf* e BMW i8.

Figura 2.2 – Modelos Leaf e BMW i8.



© EVOK IMAGES

Fontes: 2017 Nissan (s. d.) e BMW i8 (s. d.)

Lucid Motors é uma empresa recente com uma missão ousada de fabricar carros elétricos de luxo competitivos com os modelos da Tesla. A companhia foi fundada no ano de 2017 e já tem um modelo de carro em desenvolvimento, denominado Lucid Air, como mostra a Figura 2.3 (CAR, 2017).

Figura 2.3 – Veículo totalmente elétrico Lucid Air da montadora Lucid Motors.



Fonte: Car (2017).

A Faraday Future, empresa que está apostando nos veículos elétricos, está desenvolvendo o seu primeiro veículo chamado de FF91. A expectativa é que o carro entre em produção e comercialização em 2018. A Figura 2.4 mostra uma foto do modelo em questão.

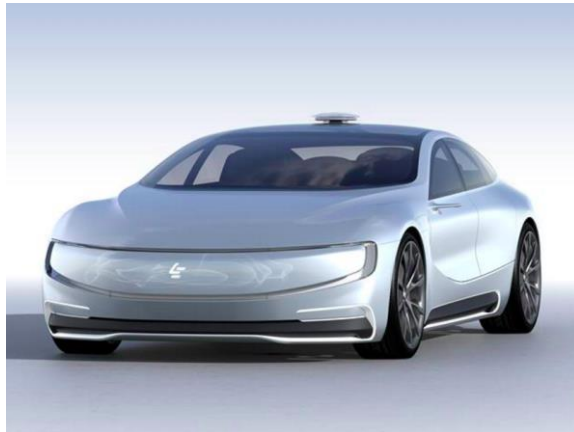
Figura 2.4 – Modelo FF91 da montadora Faraday Future.



Fonte: Holmes (s. d.).

A montadora chinesa LeEco investiu US\$ 1,8 bilhão para construir uma fábrica no leste da China com capacidade de produção de 400 mil carros elétricos. O seu objetivo, como as demais concorrentes, é superar os índices da companhia Tesla. O modelo do carro elétrico da montadora se chama LeSee, por sua vez mostrado na Figura 2.5.

Figura 2.5 – Modelo LeSee da montadora chinesa LeEco.



Fonte: Muoio (s. d.).

Outra concorrente chinesa é a NextEV. O carro elétrico mais rápido do mundo, chamado de NIO EP9, está sendo desenvolvido na China. O veículo é capaz de atingir a velocidade de 312 km/h e foi apresentado ao mercado no fim do ano de 2016. A Figura 2.6 mostra uma foto do modelo deste carro.

Figura 2.6 – Modelo NIO EP9 esportivo recordista de velocidade.



Fonte: NextEV (2017).

2.3 Normas relacionadas a VEs

Organizações internacionais como *International Organization for Standardization (ISO)*, *Institute of Electrical and Electronics Engineers (IEEE)*, *International Electrotechnical Commission (IEC)*, *Society of Automotive Engineers (SAE)* e *Infrastructure Working Council (IWC)* têm se dedicado à elaboração de normas e padrões referentes aos VEs, interfaces para usuários e a conexão com a rede elétrica (BRITO JÚNIOR, 2013; WILLIAMSON; RATHORE; MUSAVI, 2015).

Dessa forma, há muitas considerações e normas regulamentadoras relacionadas a VEs que devem ser conhecidas. Esta seção lista essas normas, descrevendo as mais importantes e relacionadas ao trabalho proposto. Descrevem-se também os níveis de potência padronizados dos carregadores.

A Tabela 2.1 lista e organiza, em quatro categorias, os códigos e padrões normalmente utilizados para projetos de infraestrutura dos veículos elétricos.

Tabela 2.1 – Normas e padrões adotados e relacionados aos VEs.

	Norma ou código	Descrição
Sistemas dos VEs	SAE J-1634	Procedimento de teste de energização e consumo de energia elétrica da bateria.
	SAE J-1711	Prática recomendada para medir as emissões de gases do escapamento e da economia de combustível de veículos elétricos híbridos, incluindo veículos híbridos <i>plug-in</i> .
	SAE J-1715	Terminologia do veículo elétrico híbrido (VEH) e do veículo elétrico (VE).
	SAE J-2344	Diretrizes para segurança de veículos elétricos.
	SAE J-2464	Teste de segurança do sistema de armazenamento de energia recarregável do VE e do VEH.
	SAE J-2711	Prática recomendada para medir a economia de combustível e

		emissões de VEHs e convencionais de uso pesado.
	SAE J-2758	Determinação da potência máxima disponível de um sistema de armazenamento de energia recarregável em um VEH.
	SAE J-2889	Medida do ruído mínimo emitido por VEs.
	SAE J-2894	Procedimentos de teste de qualidade de energia para carregadores de VEs <i>plug-in</i> .
	SAE J-2907	Caracterização de desempenho do sistema de propulsão do motor elétrico.
	SAE J-2908	Teste de potência do veículo para grupos motopropulsores elétricos.
	ISO/FDIS 6469-1:2009(E)	Veículos rodoviários de propulsão elétrica – Especificações de segurança – Parte 1: sistema de armazenamento de energia recarregável <i>on-board</i> .
	ISO/CD 6469-3.3	Veículos rodoviários de propulsão elétrica – Especificação de segurança – Parte 3: proteção de pessoas contra choque elétrico.
	ISO/WD 23274-2	Veículos rodoviários híbridos elétricos – Emissões de gases de escape e medidas de consumo de combustível – Parte 2: veículos com carga externa.
Baterias	SAE J-1766	Prática recomendada para testes da integridade das células a combustível e VEHs em casos de colisão.
	SAE J-1797	Prática recomendada para a embalagem dos módulos de bateria de VEs.
	SAE J-1798	Prática recomendada para classificação de desempenho dos módulos de bateria de VEs.
	SAE J-2288	Teste de ciclo de vida dos módulos de bateria de VEs.
	SAE J-2289	Sistema do invólucro da bateria: diretrizes funcionais.
	SAE J-2380	Teste de vibração das baterias de VEs.
	ISO/CD 12405-1	Veículos rodoviários de propulsão elétrica – Especificação de teste para baterias e sistemas de bateria de tração de íons de lítio - Parte 1 Aplicações de alta potência.
Interface	SAE J-1772	Acoplador condutivo de carregamento de VE e de VEH <i>plug-in</i> .
	SAE J-1773	Carregamento do VE por acoplamento indutivo.
	SAE J-1850	Interface de rede de comunicação de dados classe B.
	SAE J-2293 Parte 2	Sistema de transferência de energia para VEs – Parte 2: requisitos de comunicação e arquitetura de rede.
	SAE J-2836 Parte 1	Casos de uso para comunicação entre os veículos <i>plug-in</i> e a rede elétrica.
	SAE J-2836 Parte 2	Casos de uso para comunicação entre os veículos <i>plug-in</i> e o equipamento de fornecimento.
	SAE J-2836 Parte 3	Casos de uso para comunicação entre os veículos <i>plug-in</i> e a rede elétrica para o fluxo de energia reversa.
	SAE J-2847 Parte 1	Comunicação entre os veículos elétricos <i>plug-in</i> e a rede elétrica.
	SAE J-2847 Parte 2	Comunicação entre os veículos elétricos <i>plug-in</i> e o equipamento de fornecimento.
	SAE J-2847 Parte 3	Comunicação entre os veículos elétricos <i>plug-in</i> e a rede elétrica para fluxo reverso de energia.
Infra-estru-	SAE J-2293 Parte 1	Sistema de transferência de energia para veículos elétricos – Parte 1: requisitos funcionais e arquiteturas de sistemas.

SAE J-2841	Definições de fator de utilidade para VEHS <i>plug-in</i> usando dados de pesquisa de viagem.
NFPA Article 625	Sistemas de equipamento de fornecimento e carregamento de VEs.
NFPA Article 626	Espaços para estacionamento de veículos eletrificados.

Fonte: Próprio Autor.

Entre as normas que estão relacionadas aos carregadores de VEs, destacam-se (WILLIAMSON; RATHORE; MUSAVI, 2015):

- UL 2202: Equipamento de sistema de carregamento de VE;
- IEC 60950: Segurança do equipamento de tecnologia da informação;
- IEC 61851-21: Sistema de carregamento elétrico do veículo elétrico – Parte 21: requisitos do VE para conexão condutora a uma fonte de corrente alternada;
- IEC 61000: Compatibilidade eletromagnética (EMC);
- IEC62196-1: Conectores, tomadas, acopladores e entradas dos veículos – Carregamento condutivo de VEs;
- ECE R100: Proteção contra choque elétrico;
- ISO 6469-3: Veículos rodoviários elétricos – Especificações de segurança – Parte 3: Proteção de pessoas contra riscos elétricos;
- ISO 26262: Veículos rodoviários – Segurança funcional;
- SAE J2929: Padrão de segurança do sistema de bateria de propulsão elétrica e híbrida do veículo;
- SAE J1772: Norma norte-americana para conectores elétricos de VEs.

2.3.1 Níveis de potência adotados

Os níveis de potência do carregador do VE têm impacto direto no tempo de carga, localização, custo, tipo de equipamento e efeito na rede elétrica. O desenvolvimento de sistemas de recarga envolve diversas questões que precisam ser analisadas, como tempo de carga, distribuição, políticas de demanda, padronização de estações de recarga e procedimentos regulamentados.

Um sistema de carregamento pode ser dividido em dois grandes tipos: CA ou CC. O sistema de carregamento CA é comumente um carregador *on-board* montado dentro do veículo, por sua vez conectado à rede elétrica. Por sua vez, o sistema de carregamento CC é

geralmente uma estrutura *off-board* montada em locais fixos fornecendo diretamente potência CC para as baterias dentro do veículo (WILLIAMSON; RATHORE; MUSAVI, 2015).

Esses carregadores são classificados de acordo com o nível de potência que podem fornecer à bateria. A Tabela 2.2 ilustra o nível de potência dos carregadores CA de acordo com a classificação da *Society of Automotive Engineers* (SAE) (HAGHBIN *et al.*, 2013; RODRIGUES *et al.*, 2014; WILLIAMSON; RATHORE; MUSAVI, 2015; YILMAZ; KREIN, 2013).

Tabela 2.2 – Níveis de potência de carregamento estabelecidos pela SAE.

Tipos de níveis de potência	Localização do carregador	Uso típico	Interface de fornecimento de energia	Nível de potência de saída (kW)	Tempo de carga	Tecnologia do veículo
Nível 1 120 Vca (Estados Unidos) 230 Vca (União Européia)	<i>On-board</i> monofásico	Carregamento em casa ou no escritório	Tomada comum	1,4 (12 A)	4 a 11 horas	VEHPs (5 a 15 kWh)
				1,9 (20 A)	11 a 36 horas	VEs (16 a 50 kWh)
Nível 2 240 Vca (Estados Unidos) 400 Vca (União Européia)	<i>On-board</i> monofásico ou trifásico	Carregamento em locais privados ou públicos	Estação de recarga dedicada	4 (17 A)	1 a 4 horas	VEHPs (5 a 15 kWh)
				8 (32 A)	2 a 6 horas	VEs (16 a 30 kWh)
				19,2 kW (80 A)	2 a 3 horas	VEs (3 a 50 kWh)
Nível 3 (rápido) 208 a 600 Vca ou Vcc	<i>Off-board</i> trifásico	Comercial, análogo a uma estação de recarga	Estação de recarga dedicada	50 kW 100 kW	0,4 a 1 hora	VEs (20 a 50 kWh)
					0,2 a 0,5 hora	

Fonte: Adaptado de Yilmaz e Krein (2013).

Embora haja três níveis estabelecidos pela SAE, há uma tendência para o nível 4 (150 kW até 400 kW), em virtude de especificações de carga rápida e alta potência para realizar carga de VEs de grande porte. Estações de recarga de 400 kW irão realizar o carregamento com tensão de saída de até 800 Vcc. Isso resulta em altos custos em componentes e alta demanda de energia (BU, *s. d.*).

2.4 Tipos de baterias usados em VEs na atualidade

Os acumuladores de energia são indispensáveis para fornecer energia elétrica a um VE quando necessário. Sua principal função é alimentar o motor elétrico responsável pela locomoção do veículo. Sendo um dos principais e mais caros componentes do sistema do veículo, pesquisas têm sido realizadas para a redução do custo dos acumuladores e tempo de carga, bem como aumento de sua respectiva vida útil.

Os acumuladores de energia estão sujeitos às mais diversas condições operacionais, como temperatura, cargas abruptas e descargas elétricas. Em VEs, são comumente empregadas baterias como acumuladores de energia. Os principais tipos de tecnologia de baterias mais utilizados para veículos elétricos são: níquel-hidreto metálico, chumbo-ácido e lítio-íon (CASTRO; FERREIRA, 2010). Os tipos de baterias recarregáveis de lítio-íon e lítio-íon polímero serão explicados com detalhes adiante em termos das suas principais características, vantagens e desvantagens.

2.4.1 Baterias de lítio-íon

Essas baterias têm o potencial de se tornar a tecnologia dominante no mercado dos VEs. Essa tecnologia foi desenvolvida rapidamente nos últimos anos para equipamentos de pequeno porte como *notebooks*, telefones e celulares. São baterias de alto desempenho devido às características principais do metal lítio, pois têm maior potencial de energia específica (Wh/kg), bem como maior densidade de energia (Wh/l). Todos os materiais que a compõem são muito leves. Esse tipo de bateria pode ser recarregado rapidamente e tem um ciclo de vida maior do que outras contrapartes. Suas especificações podem variar dependendo dos materiais que são usados no anodo e no catodo. Atualmente, existe uma série de baterias comercialmente disponíveis que utiliza carbono litiado como anodo, sendo que as mais comuns tem um catodo constituído de óxido de cobalto e lítio (GARCIA OSORIO, 2013).

As baterias de lítio-íon são atualmente a tecnologia com melhor potencial e maior êxito no mercado. Sendo o metal lítio o mais leve dentre todos os metais, ele apresenta um elevado potencial eletroquímico e a mais alta densidade de energia em comparação às suas contrapartes contemporâneas de níquel-metal hidreto ou chumbo ácido (LAFUENTE, 2011).

As baterias de lítio-íon possuem picos de potência específica maior que 1000 W/kg e densidade de energia maior que 10 Wh/kg. Possuem maior eficiência energética que as baterias à base de chumbo ou níquel, mas sua vida útil é menor. São muito empregadas

em celulares e *notebooks*, nos quais o volume e a autonomia são mais importantes que a vida útil (MAMMANO, *s. d.*).

As suas principais vantagens são: alta densidade de energia e elevado potencial energético; baixo índice de autodescarga sem “efeito memória”; e capacidade de suportar elevadas correntes de descarga. Em contrapartida, apresentam as seguintes desvantagens: precisam de proteção contra sobretensões e sobrecorrentes, além de agregar elevado custo de fabricação, sendo maior 40% em relação a uma bateria de níquel-cádmio (PACHECO, 2014).

2.4.2 Baterias de lítio-íon polímero

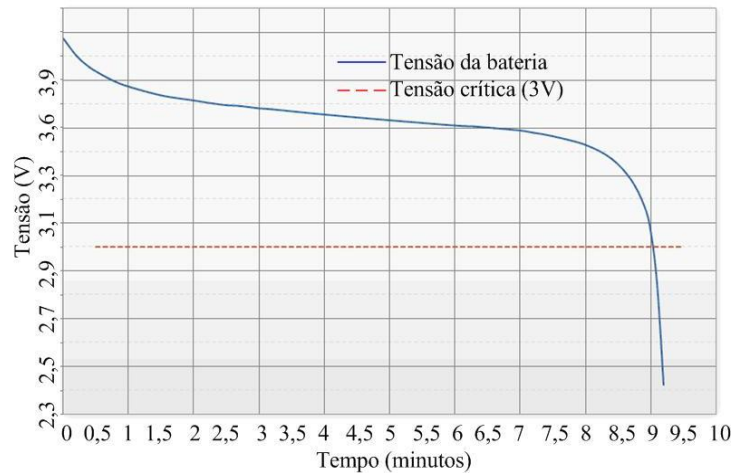
As baterias de polímero de lítio (Li-Po) são semelhantes a outras baterias de íons de lítio. Porém, utilizam um eletrólito de plástico sólido (polímero) em vez de um eletrolítico líquido como no caso do lítio-íon sendo, portanto, consideradas baterias “secas”. Este eletrólito não conduz eletricidade, mas permite a troca de íons (BRINGIT, 2016).

Isto simplifica o projeto da bateria, o que permite produzir células ultrafinas. A grande vantagem nesse caso é que elas oferecem uma grande flexibilidade no formato, permitindo que o fabricante aproveite melhor o espaço disponível (criando uma bateria retangular longa e fina, por exemplo), sem ficar preso ao formato cilíndrico das células Li-íon convencionais. Isto significa inclusive que a forma da célula pode ser alterada para se adequar a espaços específicos dentro de um veículo buscando uma melhor utilização do espaço.

Suas vantagens incluem uma maior densidade de energia, bem como peso, volume e espessura menores. As baterias de polímero de lítio podem ser fabricadas em qualquer formato e capacidade e podem ser muito finas, com espessuras da ordem de 0,5 mm. Elas oferecem o dobro da capacidade de energia de uma bateria de íons de lítio do mesmo tamanho. De acordo com Revotics (*s. d.*), as baterias de polímero de lítio têm uma densidade de energia 20% superior àquela das baterias de íons de lítio. Por sua vez, ambos os tipos de baterias são bastante semelhantes nos demais aspectos.

As baterias Li-Po já estão sendo usadas em alguns veículos híbridos, de acordo com CAA (*s. d.*), possuindo uma curva de descarga única e quase plana como mostra a Figura 2.7.

Figura 2.7 – Curva de descarga típica de uma célula LiPo.



Fonte: Adaptado de Revotics (s. d.).

A tensão da célula permanece bastante linear até começar a atingir o valor crítico. Por essa característica, é possível detectar quando a carga da bateria está baixa. Quando a tensão da célula cair aproximadamente 3,0 volts por célula, a carga deve ser removida das baterias para evitar danos. Ao descarregar a bateria além do limite recomendado, a vida útil pode ser drasticamente reduzida.

Assim, as baterias Li-Po possuem uma densidade maior, ou seja, consegue oferecer mais carga do que uma bateria Li-íon do mesmo tamanho, resultando em uma quantidade de carga maior. Contudo, as baterias Li-Po possuem uma importante desvantagem em termos de um custo maior (BRINGIT, 2016).

2.5 Tipos de barramentos adotados para as baterias de VEs

Atualmente, é de notório conhecimento que as baterias são de fato o principal obstáculo para evolução dos EVs. Normalmente, um banco de baterias de VEs consiste em um arranjo em série de células (geralmente 100 células, fornecendo uma total de cerca de 360 V), sendo que uma célula Li-íon produz aproximadamente 3,60 V de tensão nominal (WILLIAMSON; RATHORE; MUSAVI, 2015).

Esta seção traz uma análise dos tipos de barramentos adotados para as baterias dos VEs. Em tal estudo, observou-se que não existe ainda um padrão de barramento, de sorte que boa parte dos fabricantes escolhe livremente o arranjo ou a configuração de suas baterias para compor o barramento CC do sistema de acionamento.

As baterias dos VEs são arranjadas em série e em paralelo no intuito de se obter um nível de tensão e corrente suficientes para o circuito de acionamento do motor,

respectivamente. Geralmente, quanto maior a potência do circuito de acionamento do motor, maior é o nível de tensão requerido na tentativa de reduzir o nível de corrente demandado pelo sistema.

Atualmente, no mercado de VEs, é possível encontrar diversos níveis de tensão do barramento CC de acordo com a escolha do fabricante de um tipo de veículo em particular. Veículos de pequeno porte têm sido empregados níveis de tensão mais baixos, geralmente abaixo de 100 V.

Na pesquisa realizada, constata-se que diversos níveis de tensão são adotados pelos fabricantes, tipicamente variando de 48 V até 365 V, mas podendo alcançar níveis ainda maiores. Todavia, há alguns fabricantes de VEs que visam uma tendência de padronização da tensão total fornecido pelo banco de baterias como, por exemplo, as companhias Nissan e GM.

Em particular, nos modelos Nissan Leaf e GM Chevy VOLT, embora se utilizem diferentes arranjos de associação de células em cada módulo, ambos têm uma tensão total do banco de baterias entre 345 V a 365 V em circuito aberto. No barramento CC do modelo Nissan LEAF, são utilizados 48 módulos conectados em série, sendo que cada módulo contém dois arranjos em paralelo compostos por duas células de Li-íon ligadas em série, perfazendo uma tensão total do módulo entre 6,4 V e 7,6 V (LENZ, 2012).

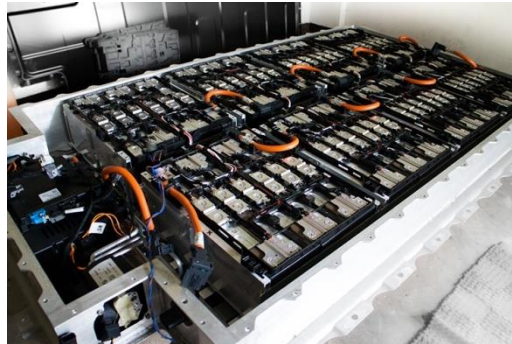
A Figura 2.8 mostra o interior do compartimento do banco das baterias do VE Nissan Leaf, composto por células de Li-íon, enquanto que a Figura 2.9 mostra o *lay-out* do banco de baterias do VE BMW i3.

Figura 2.8 – Vista do interior do compartimento de baterias do modelo Nissan Leaf.



Fonte: Lenz (2012).

Figura 2.9 – Vista do *lay-out* do compartimento de baterias do modelo BMW i3.



Fonte: Buyobeng (2018).

No barramento CC do modelo Chevy VOLT, utilizam-se 48 módulos conectados em série, sendo que cada módulo contém três células de Li-íon em paralelo. Esse grupo é conectado em série com mais três células em paralelo, perfazendo também uma tensão total do módulo entre 6,4 V e 7,6 V.

A conexão em paralelo implica o aumento da confiabilidade do módulo e permite ampliar a capacidade de corrente de fornecimento. Observa-se ainda que há uma tendência de os fabricantes adotarem maiores níveis de tensão para o barramento CC. Na Tabela 2.3, são apresentados alguns modelos e seus respectivos níveis de tensão adotados para o barramento CC.

Tabela 2.3 – Níveis de tensão adotados para o barramento CC de alguns VEs.

Fabricante	Modelo VE	Barramento CC (V)
Baoy-eV	BY02-10kW-1	96
Ford	Fusion	275
GM	VOLT	365
GreenWheel EV	GW28-A07P22-01	72
Itaipu Binacional e parceiros	VE Itaipu	253
Mahindra	REVA E2o	48
Nissan	Leaf	365
Toyota	Prius Hybrid	202
VEZ do Brasil	Seed – Green City Cars	96

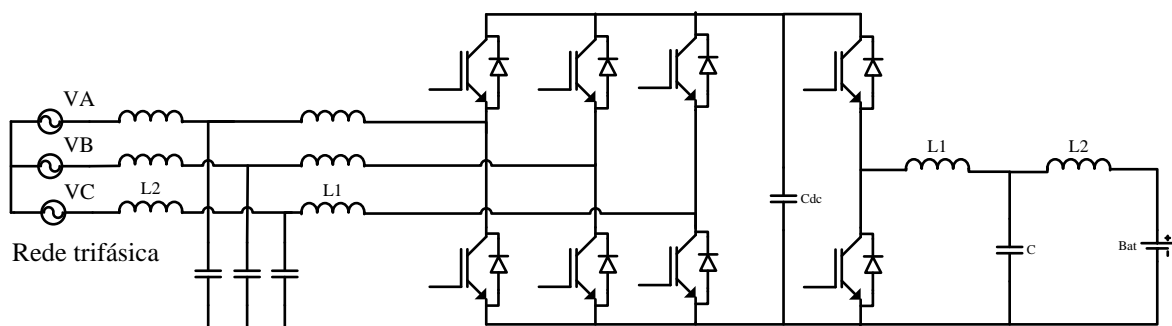
Fonte: Próprio Autor.

2.6 Topologias de carregadores de baterias *off-board*

Os carregadores do tipo *off-board* são circuitos que realizam o carregamento das baterias, sendo situados e instalados no exterior do VE. Assim, tais carregadores não se sujeitam a muitas restrições de peso ou de volume e nem de potência. Esses tipos de carregadores possibilitam carga mais rápida da bateria, uma vez que geralmente seus níveis de potência padronizados são bem superiores àqueles dos carregadores *on-board*, a exemplo do carregador *off-board* nível 3 com potência máxima de 240 kW (DUSMEZ; COOK; KHALIGH, 2011).

No trabalho de Bojrup *et al.* (1998), os autores propuseram um carregador trifásico de baterias para VEs com propósito duplo, o qual é representado na Figura 2.10. Em outras palavras, o carregador pode ser utilizado tanto para carregar as baterias, como para extrair energia dessas baterias e fornecê-la para a concessionária local de energia. O sistema consiste de conversores PWM (*pulse width modulation* – modulação por largura de pulso) baseado em IGBTs (*insulated gate bipolar transistors* – transistores bipolares de porta isolada) de alto desempenho e filtros passivos LCL para a atenuação necessária de harmônicas de corrente provocadas pelo conversor PWM. O conversor pode ser dividido em duas partes principais, a saber: o estágio bidirecional, que pode operar como retificador ou como inversor; e um conversor *buck-boost* de dois quadrantes, localizado ao lado do banco de baterias.

Figura 2.10 – Carregador *off-board* trifásico não isolado.



Fonte: Adaptada de Bojrup *et al.* (1998).

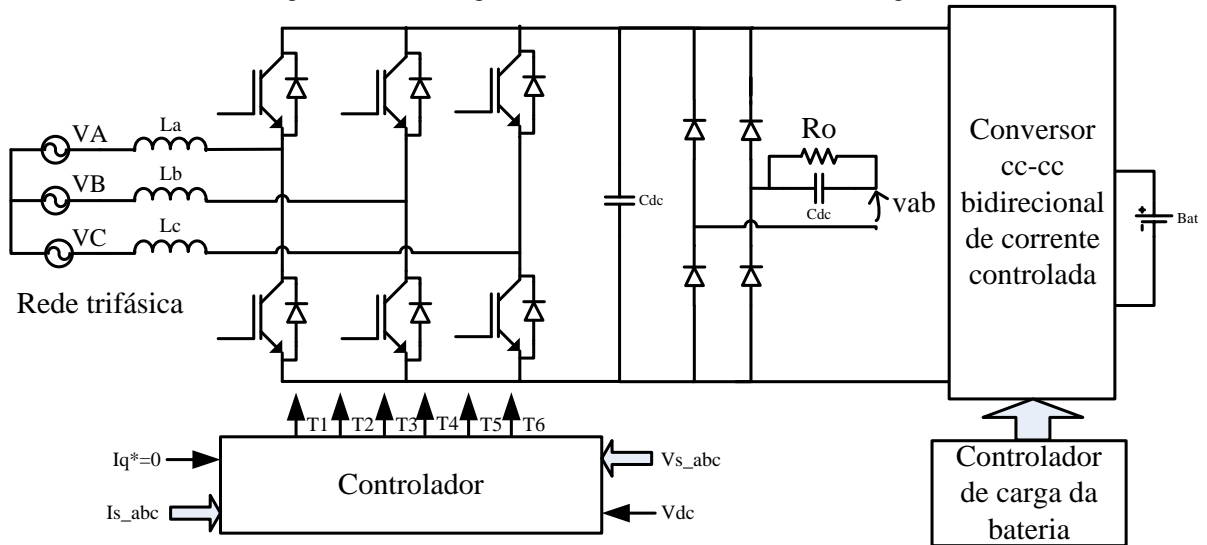
Esse carregador apresenta as seguintes vantagens: número reduzido de semicondutores; simplicidade de acionamento e controle dos interruptores; balanceamento de corrente nas três fases; bem como a possibilidade de filtragem das harmônicas de corrente. As principais desvantagens são: o carregador não apresenta isolamento galvânico entre a rede e o

banco de baterias; e os esforços de corrente e de tensão nos interruptores do conversor *buck-boost* são elevados. Para validar o estudo, os autores projetaram o sistema sob as seguintes especificações: potência nominal de 75 kVA, tensão da rede CA de 400 V, frequência da rede CA de 50 Hz, tensão de saída CC entre 96 e 600 V, corrente de saída em até 200 A em 72 kW. Nos resultados experimentais, obtiveram correntes de entrada aproximadamente senoidais, mas nenhum parâmetro de avaliação da qualidade da energia foi apresentado, como o THD (*total harmonic distortion* – distorção harmônica total) e o fator de potência.

Em Lu *et al.* (2012), os autores propuseram uma topologia bidirecional trifásica para carregamento de baterias de VEs, representada na Figura 2.11. A topologia do carregador apresenta alto desempenho e emprega dois estágios, consistindo de um conversor fonte de tensão de dois níveis baseado em IGBT na entrada e um conversor CC-CC *buck-boost* com corrente controlada na saída, por sua vez conectado ao banco de baterias. O conversor do lado da rede é controlado por uma técnica muito similar ao controle vetorial ou de campo orientado aplicado em máquinas elétricas de corrente alternada. Além disso, foram empregados conceitos de redes neurais para a implementação das proteções. O conversor CC-CC é empregado para controlar a recarga da bateria visando a um ótimo desempenho. Além disso, o conversor de dois níveis é empregado para assegurar o fator de potência aproximadamente unitário, mantendo ainda a tensão do barramento CC com nível controlado em 500 V.

Os autores projetaram a topologia para uma potência de 10 kW, conectado a uma rede trifásica de 208 V de linha e frequência de 60 Hz. Foram obtidos resultados experimentais para dois diferentes casos de estado de carga da bateria, sendo o THD da corrente de linha da rede igual a 5,2% e 9,1% com presença de harmônicas ímpares até a nona ordem.

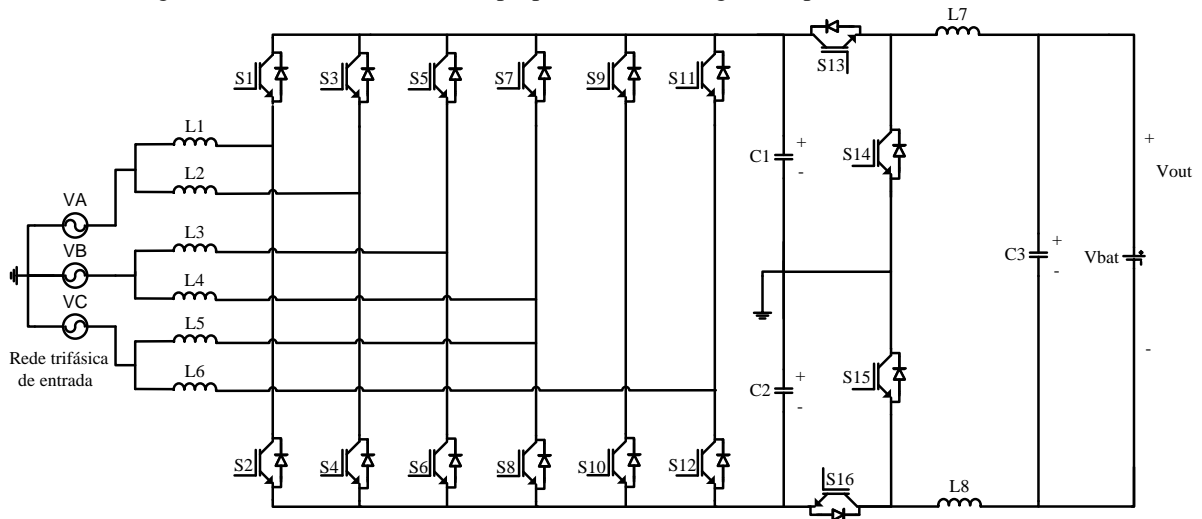
Figura 2.11 – Carregador bidirecional trifásico de dois estágios.



Fonte: Adaptada de Lu *et al.* (2012).

No trabalho desenvolvido em Monteiro *et al.* (2018), é proposto uma configuração de dois estágios para ser aplicada a uma estação de recarga de VEs, representada na Figura 2.12.

Figura 2.12 – Conversor trifásico proposto como carregador rápido de baterias de VEs.



Fonte: Adaptada de Monteiro *et al.* (2018).

O conversor é composto por um retificador trifásico do tipo *boost* intercalado e por um conversor CC-CC bidirecional assimétrico de três níveis. Neste caso, as dimensões de todos os indutores de filtro são reduzidas devido à operação intercalada além de permitir reduzir a distorção harmônica da corrente quando comparado com as topologias clássicas para essa mesma aplicação. O primeiro estágio permite controlar a corrente da rede, sendo possível a operação do conversor com alto fator de potência, enquanto que o segundo estágio é usado para controlar a corrente de carga das baterias do VE. Para o controle digital dos dois

estágios, os autores utilizaram o DSP TMS320F28335, empregando controle preditivo de corrente para ambos os estágios. Os autores ainda realizaram a comparação dos estágios com as topologias clássicas.

No caso do primeiro estágio, a corrente eficaz nos IGBTs do conversor intercalado é pelo menos cerca de 60% menor quando comparado ao conversor NPC (embora os esforços de tensão nesta topologia seja apenas metade da tensão total do barramento CC).

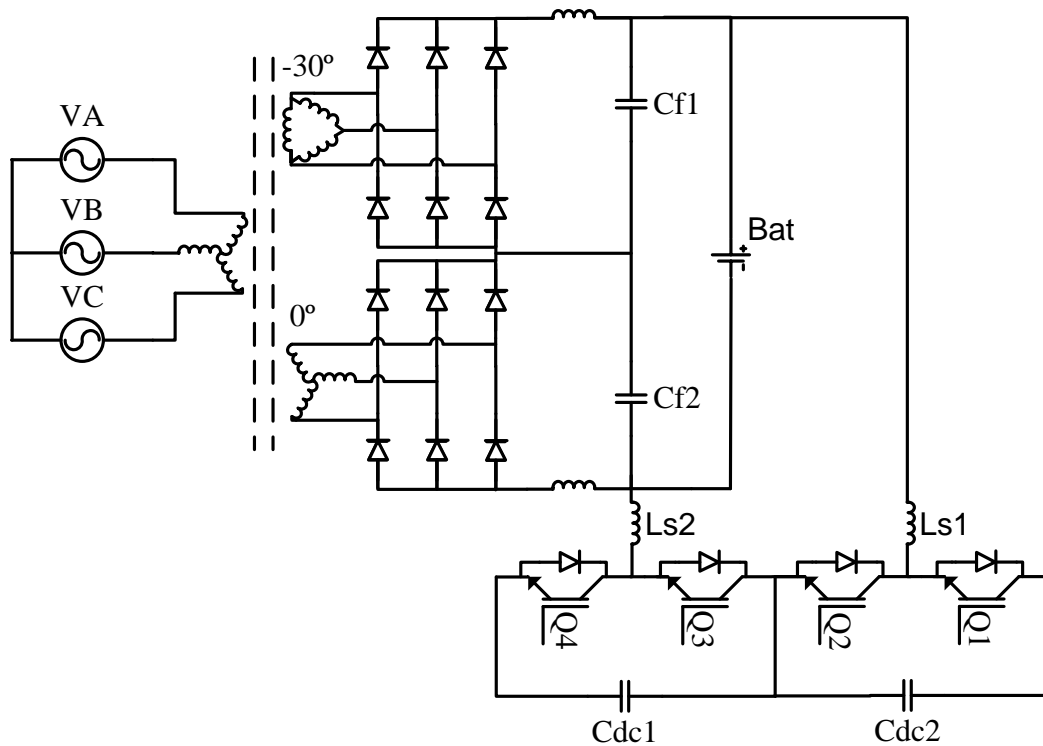
Para as mesmas condições de funcionamento e na potência de 40 kW, a corrente da rede tem menor ondulação quando comparado ao NPC (NABAE; TAKAHASHI; AKAGI, 1981) e o retificador PWM *boost* estudados em Bojrup *et al.* (1998) e Kesler; Kisacikoglu; Tolbert (2014). Além disso, a ondulação da corrente tem o dobro de frequência em relação àquelas topologias comparadas.

No caso do segundo estágio, é feita uma comparação com a topologia de meia-ponte do trabalho de Kisacikoglu; Kesler; Tolbert (2015) para a mesma potência de 40 kW. Novamente, esse estágio apresenta menor ondulação de corrente e a frequência dessa ondulação é o dobro em relação ao outro conversor. Esse conversor apresenta as seguintes vantagens: alto fator de potência em ampla faixa de operação, baixo THD, é bidirecional e ainda pode compensar reativos na rede elétrica. As principais desvantagens são: o carregador não apresenta isolamento galvânico entre a rede e o banco de baterias; os esforços de tensão nos interruptores do primeiro estágio são elevados; e um grande número de semicondutores e de indutores são necessários.

Resultados experimentais foram realizados e THD de 2,0% foi obtido para as correntes da rede trifásica, enquanto que o fator de potência foi praticamente unitário em ampla faixa de potência. A eficiência do conversor proposto não foi informada pelos autores.

Em Bai; Lukic (2013), é proposto um retificador a diodos de 12 pulsos com dois conversores *buck-boost*. O baixo custo desse conversor é a sua principal vantagem. A tensão do barramento CC é controlada por meio das estruturas *buck-boost*, que são responsáveis pela filtragem ativa e cancelamento das harmônicas de corrente geradas pelo estágio inicial do retificador não controlado. Como principal desvantagem, esta topologia é unidirecional e, dessa forma não há possibilidade de fornecimento de energia para a rede. O arranjo supracitado é apresentado na Figura 2.13.

Figura 2.13 – Conversor CA-CC com fontes de corrente formado por duas estruturas *buck-boost*.

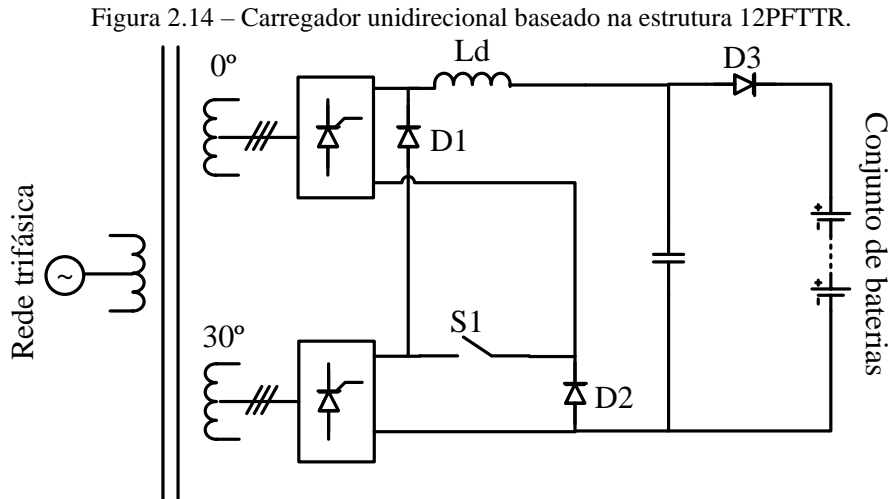


Fonte: Adaptada de Bai e Lukic (2013).

Resultados experimentais de baixa potência foram obtidos para verificar as funcionalidades do conversor proposto sob as seguintes especificações: potência de saída de 390 W; tensão de linha eficaz de 60 V e 25 V nos lados primário e secundário, respectivamente; e tensão de saída CC de 130 V. O THD da corrente da rede resultante em torno de 2,18%, mas, o fator de potência obtido não foi informado.

Uma topologia variante do retificador de 12 pulsos é proposta em Zhang *et al.* (2016), introduzindo-se uma nova arquitetura de carregador *off-board* unidirecional como mostra a Figura 2.14. A estrutura é baseada em retificadores flexíveis multipulsos a tiristores (mPFTTR), os quais foram inicialmente propostos em Damin *et al.* (2013), operando em série ou em paralelo de acordo com a tensão da bateria.

O conversor consiste de dois retificadores tradicionais a tiristores de seis pulsos conectados por meio de um interruptor, resultando em um arranjo denominado 12PFTTR. Como há 12 pulsos na forma de onda da corrente no indutor de filtro, o indutor pode ter seu tamanho reduzido.

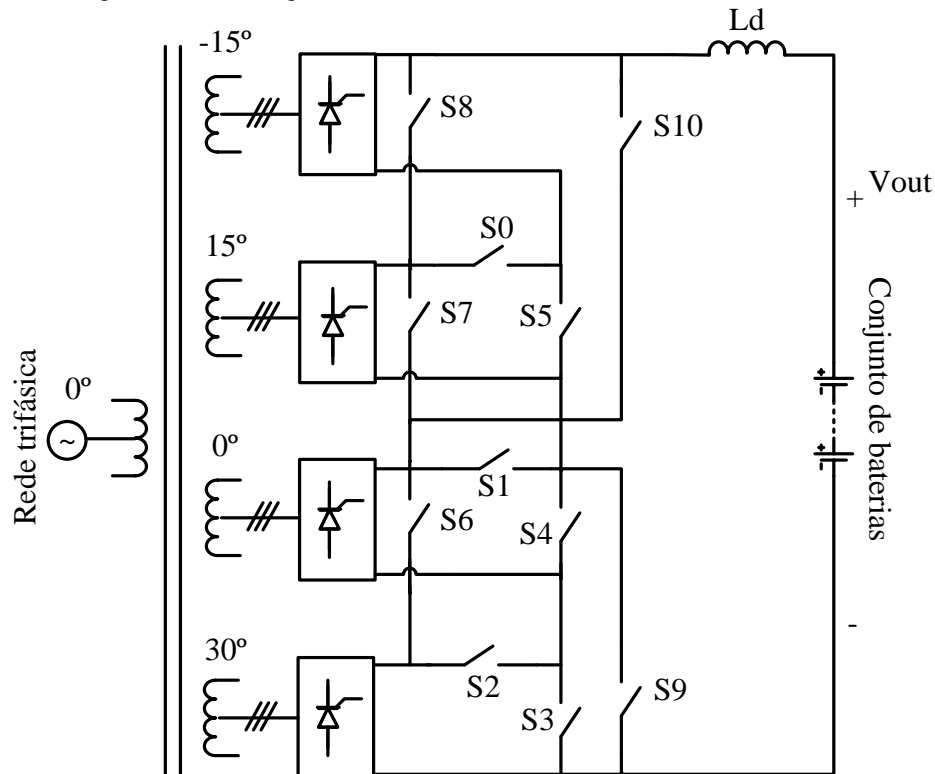


Fonte: Adaptada de Zhang *et al.* (2016).

De acordo com o estado do interruptor S_1 , o conversor 12PFTTR tem dois modos de operação: modo paralelo, quando o referido interruptor se encontra desligado; e em série, quando estiver ligada. O modo paralelo é ativado quando a tensão da bateria está baixa e o modo série quando tensões mais altas são requeridas para a bateria. Como vantagens dessa topologia, cita-se: a alta flexibilidade do ajuste da tensão de saída, o isolamento necessário entre a rede e a bateria por meio do transformador em baixa frequência e o baixo custo do circuito pelo fato do mesmo utilizar pontes a tiristores. Como desvantagens, citam-se as perdas no circuito, principalmente nos tiristores dos retificadores e nos diodos. Devido à flexibilidade de operação, o carregador é desenvolvido para se adaptar a diferentes condições de tensão e de potência requerida pelo banco de baterias. Os autores utilizaram controle preditivo para uma rápida resposta da malha de corrente no intuito de conseguir um rápido carregamento. Os autores simularam o sistema e realizaram os ensaios experimentais com as seguintes especificações: tensão da rede em $220 \text{ V}_{\text{rms}}$, transformador de 5 kVA com deslocamento de fase de 0° e 30° , banco de baterias de chumbo-ácido de 48 V com 12 Ah de capacidade, indutor de filtro de saída de 20 mH e potência de saída de 600 W. Nos testes experimentais, observou-se a corrente gerada do 12PFTTR com 12 pulsos para a bateria, como esperado. O fator de potência, o THD da corrente da rede e o rendimento da estrutura não foram analisados pelos autores.

Mais tarde, para aplicações de carregamento rápido de baterias de VEs, (ZHANG *et al.*, 2019) sugeriu um estágio único empregando um retificador a tiristor de 24 pulsos, dobrando a quantidade de pulsos em relação ao 12PFTTR. O conversor é representado na Figura 2.15 e foi concebido para minimizar a complexidade na implementação do controle.

Figura 2.15 – Carregador unidirecional baseado na estrutura 24PFTTR.



Fonte: Adaptada de Zhang *et al.* (2019).

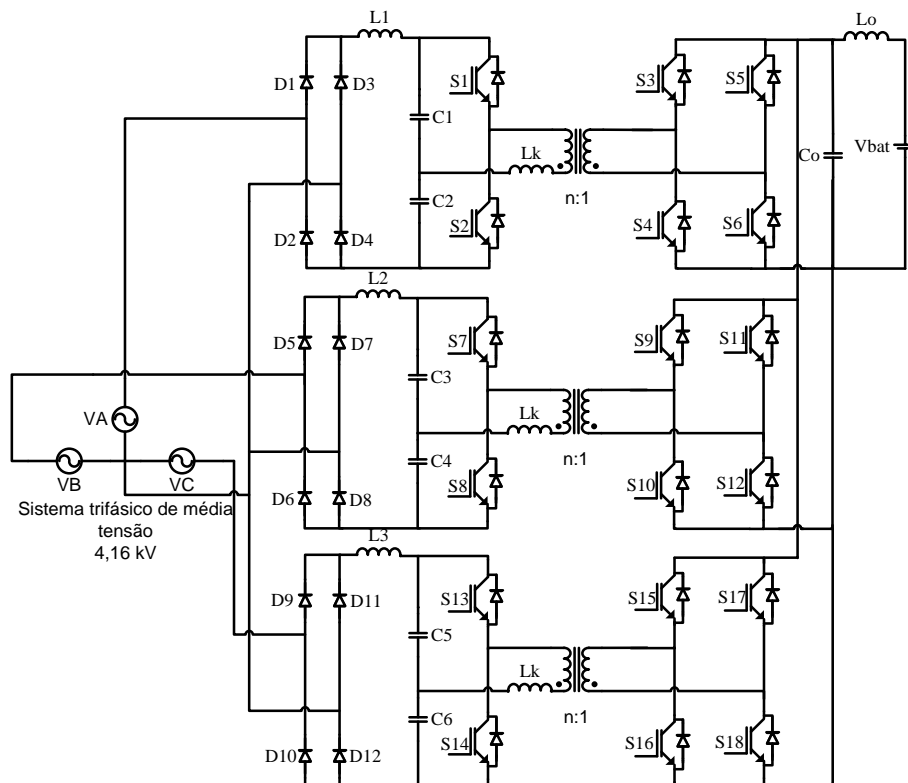
Esse conversor foi proposto como uma possível solução para minimizar o conteúdo harmônico da corrente de entrada CA, embora seja necessário um grande transformador de baixa frequência com deslocamento de fase necessária de -15° , $+15^\circ$, 0° e 30° . Possui cinco modos de operação: série (SM24P), paralelo (PM24P), híbrido (HM24P), todos com 24 pulsos, série com 12 pulsos (SM12P) e paralelo com 12 pulsos (PM12P).

Os autores realizaram experimentos para uma rede trifásica de $100 V_{\text{rms}}$ de linha e potência de processamento de 5 kVA. Foi observado que os valores de THD para os modos PM24P, HM24P and SM24P são respectivamente iguais a 1,3%, 2,44% e 7,04%. O THD nos outros dois modos não foi informado pelos autores e nem o fator de potência para qualquer um dos cinco modos de operação. De acordo com os autores, as harmônicas de corrente da rede são reduzidas em aproximadamente 65,34% quando comparadas com o retificador convencional de 24 pulsos a tiristor. A eficiência de apenas 73% foi informada para o modo HM24P.

Como vantagens cita-se: a alta flexibilidade do ajuste da tensão de saída, o isolamento entre a rede e a bateria por meio do transformador em baixa frequência. Como principais desvantagens cita-se: o grande volume do conversor principalmente por conta do transformador de baixa frequência, a topologia é unidirecional e é de baixa eficiência.

No trabalho de Sen *et al.* (2018), é apresentada uma topologia isolada de 350 kW, conectada a uma rede trifásica de média tensão de 4,16 kV, que pode ser usada como um carregador rápido de baterias de VEs com baterias de 800 V. O conversor utiliza frequência de comutação variável e modulação por deslocamento de fase para alcançar o controle tanto do fator de potência quanto atingir a comutação ZVS (*zero voltage switching* – comutação sob tensão nula) nos interruptores ao longo de toda a faixa de operação, minimizando os esforços de corrente e mantendo a corrente de carga constante. O conversor proposto é composto por três módulos de potência idênticos, um para cada fase, com suas saídas conectadas em paralelo. Cada módulo de potência é composto por um retificador em ponte completa a diodos, um inversor meia ponte, um transformador isolado de alta frequência e uma ponte completa de interruptores com filtro capacitivo na saída. Cada módulo processa um terço da potência requerida pelo banco de baterias do veículo. O conversor é apresentado na Figura 2.16.

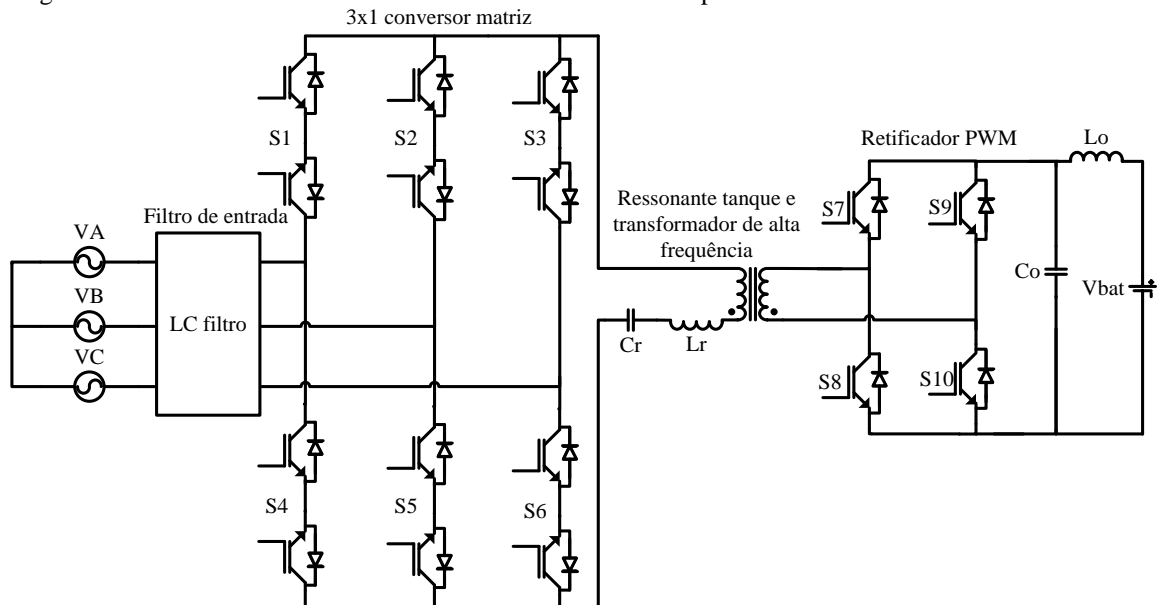
Figura 2.16 – Conversor trifásico unidirecional para aplicações em alta potência de recarga de baterias de VEs.



Fonte: Adaptada de Sen *et al.* (2018).

Apesar das vantagens de se obter ZVS e alto fator de potência, o conversor utiliza no total 30 semicondutores, sendo 12 diodos retificadores de baixa frequência e 18 interruptores, além de apresentar complexidade no acionamento dos elementos controlados. Além disso, a estrutura é unidirecional, isto é, o fluxo de potência ocorre sempre da rede elétrica para o banco de baterias. Os autores simularam o conversor sob as seguintes especificações: tensão de linha de 4,16 kV; tensão da bateria entre 300 V e 800 V; e potência total de 350 kW. Entretanto, valores avaliativos do fator de potência e da taxa de distorção das correntes em cada fase da rede não foram informados. Em Sandoval; Essakiappan; Enjeti (2015), uma topologia série ressonante baseada no conversor matricial (CM) para alta potência é apresentado, como mostra a Figura 2.17. O sistema é capaz de realizar a carga rápida e ainda é possível injetar energia na rede elétrica. O sistema é composto por um conversor matricial 3×1, um circuito ressonante tanque série, um transformador de alta frequência e um retificador monofásico PWM. O CM converte as três tensões de linha em tensões de alta frequência. Por sua vez, o circuito ressonante ajuda a atingir comutação ZVS na entrada e saída de condução dos interruptores. O lado secundário do transformador é então interfaceado com o banco de baterias por meio do retificador PWM. As vantagens do conversor incluem alta eficiência devido à comutação suave, baixa potência aparente requerida pelo transformador devido à operação ressonante e alta densidade de potência em virtude da ausência de capacitores eletrolíticos. Como desvantagem, citam-se a necessidade 16 interruptores envolvidos no processo de conversão de energia e a complexidade no projeto do circuito ressonante para alcançar comutação ZVS.

Figura 2.17 – Conversor trifásico bidirecional com alto fator de potência baseado no conversor matricial.

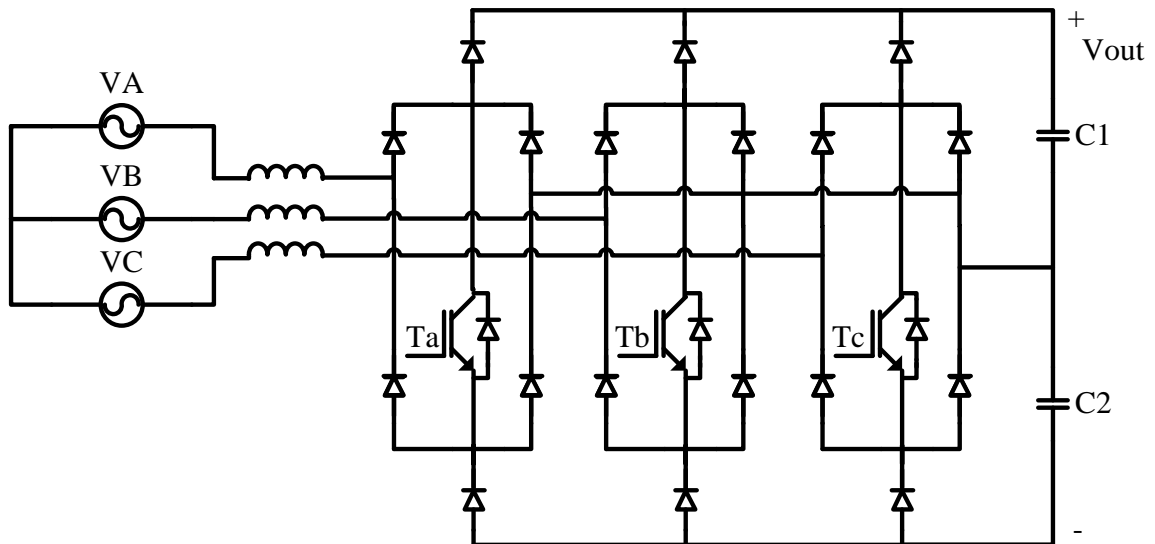


Fonte: Adaptada de Sandoval, Essakiappan e Enjeti (2015).

Um exemplo de projeto para uma potência nominal de 30 kW foi apresentado para o carregamento de um sistema de baterias com 500 V. Porém, resultados experimentais foram apresentados para um protótipo de pequena escala com potência de apenas 500 W, utilizando um transformador ferrite em 15 kHz, sendo que os sinais de comando foram gerados utilizando o microcontrolador TMS320F28335. Nos resultados de simulação, o THD das correntes foi menor que 5% e o fator de potência foi de 0,99. Porém, nos resultados experimentais do protótipo de baixa escala, não foram apresentados os valores de THD e fator de potência da topologia proposta.

Outra topologia de retificador interessante é o retificador trifásico VIENNA proposto por Kolar, Ertl; Zach (1996) e ilustrado na Figura 2.18.

Figura 2.18 – Carregador trifásico baseado no retificador VIENNA.



Fonte: Adaptada de Kolar, Ertl e Zach (1996).

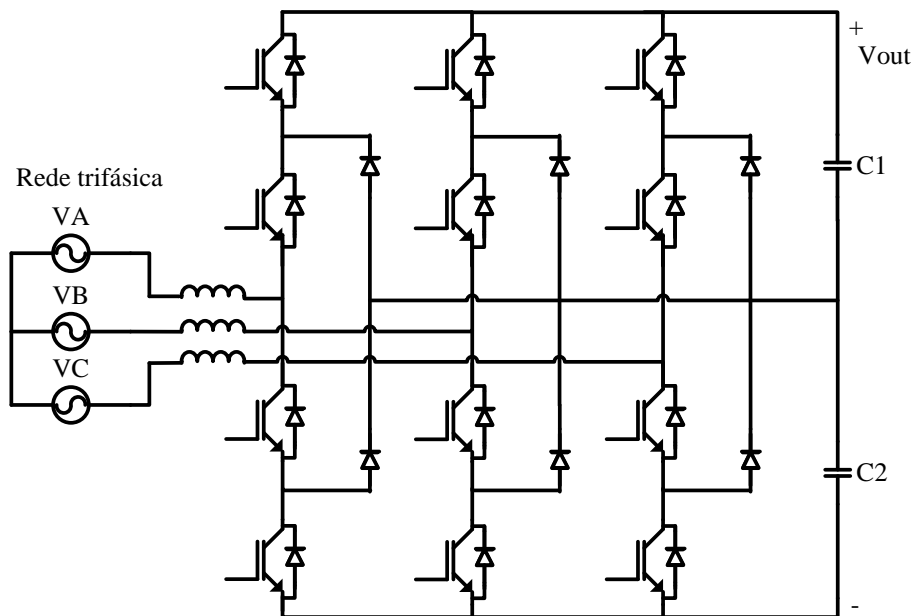
Este retificador tem como vantagem utilizar apenas três interruptores. A estratégia de controle é baseada na magnetização do indutor *boost* empregando a clássica modulação PWM. Basicamente, o indutor *boost* armazena energia através dos diodos de entrada quando o interruptor conduz. Durante o bloqueio, a energia do indutor é transferida por meio de todos os diodos em direção à carga, permitindo obter correção de fator de potência em cada fase. A corrente nos diodos conectados em série com os interruptores é pulsada com frequência igual à frequência de comutação.

Uma importante vantagem que esta topologia agrega é a operação sem a conexão com o neutro da rede e sem problemas de desbalanceamento de tensão nos capacitores do barramento CC. Além disso, a comutação dos diodos acontece imediatamente após o bloqueio

dos interruptores, eliminando qualquer problema de tempo morto. Como desvantagens, têm-se a grande quantidade de semicondutores envolvidos, as perdas nos diodos retificadores e fluxo de potência unidirecional.

Um carregador trifásico de três níveis bidirecional que utiliza muitos semicondutores é discutido em Carlton; Dunford (2001), Singh *et al.* (2004) e Yilmaz; Krein (2013) e ilustrado na Figura 2.19. Trata-se de uma topologia originalmente proposta por Nabae; Takahashi; Akagi (1981), denominada inversor NPC PWM.

Figura 2.19 – Carregador baseado no retificador trifásico de três níveis com diodo grampeado.



Fonte: Adaptada de Carlton e Dunford (2001), Singh *et al.* (2004), e Yilmaz e Krein (2013).

Esse conversor possui configuração muito semelhante ao retificador VIENNA, mas boa parte dos diodos do retificador VIENNA é agora substituída por interruptores bidirecionais. Essa substituição permite o aumento do rendimento da estrutura, além de permitir o fluxo de potência bidirecional. Outra vantagem apresentada é a possibilidade de ajustar o fator de potência em qualquer valor matematicamente possível. Assim, esta estrutura pode ser utilizada para injetar ou absorver potência reativa na rede, podendo ser empregada também como filtro ativo, conforme é analisada em Acuña *et al.* (2011).

Porém, o conversor apresenta algumas desvantagens tais como: problemas de desbalanceamento de tensão nos capacitores que compõem o barramento CC, sendo necessária a inclusão de mais uma malha de controle, além de ser necessário o acionamento de 12 interruptores independentes, tornando o circuito de controle mais complexo. A

distribuição desigual de perdas entre esses semicondutores é uma grande desvantagem dessa topologia. O trabalho de Bruckner; Bernet; Guldner (2005) analisa a questão das perdas em detalhes.

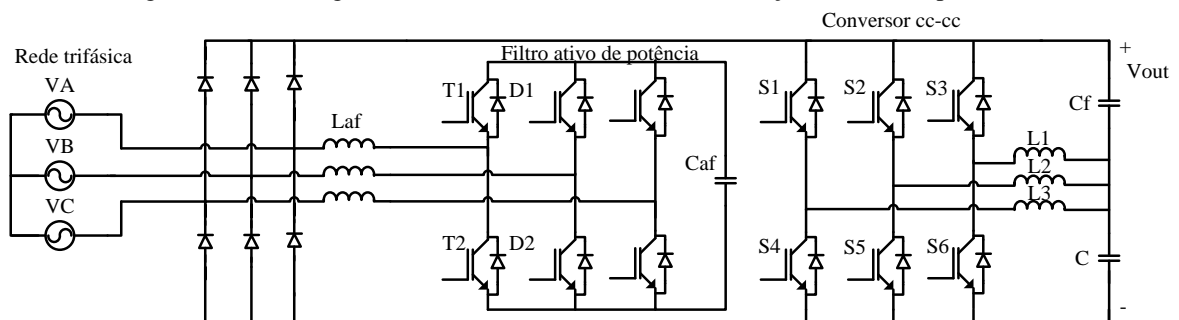
Diante do problema de desbalanceamento, o trabalho de Drennan; Mouton (2002) apresentou um estudo experimental de uma teoria de balanceamento natural para o inversor NPC, mas nenhuma análise foi realizada para a sua operação como retificador.

Em Iunnissi (2016), Rivera *et al.* (2013) e Rivera *et al.* (2015), esse mesmo conversor foi proposto para aplicação em estação de recarga proporcionando um barramento simétrico de tensão com a opção de balanceamento dessas tensões, adicionando-se um quarto braço na topologia para atuar como um estágio CC-CC bidirecional. Dessa forma, o sistema continua conectado na rede por meio de três fios, sem acesso ao neutro da rede, mas sem problemas de desbalanceamento das tensões e de componente CC na corrente da rede.

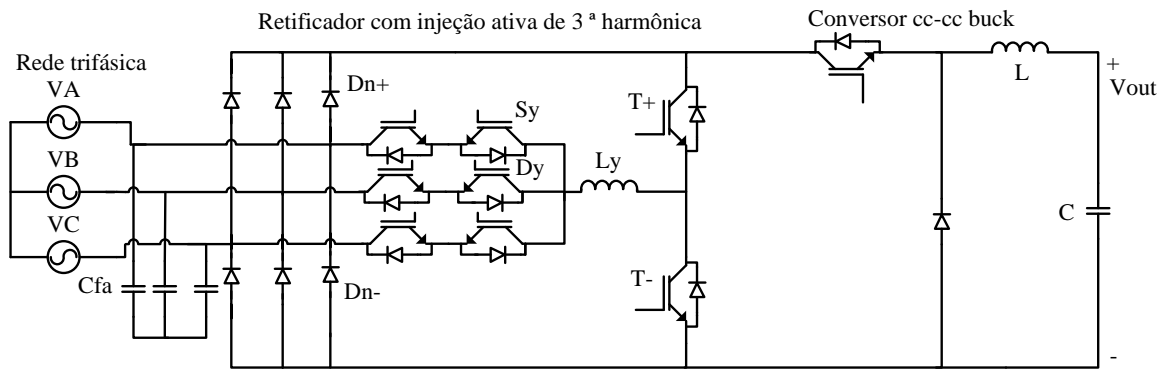
No trabalho de Soeiro; Friedli; Kolar (2012), foram apresentadas algumas topologias trifásicas que podem ser utilizadas como carregadores de VEs, bem como para fontes de alimentação para telecomunicações com altos níveis de potência (>2 kW). O primeiro circuito apresentado é ilustrado na Figura 2.20 a). O sistema consiste de um retificador trifásico em ponte completa conectado a um filtro ativo paralelo de dois níveis e de um grupo de conversores *buck* intercalados. Uma vantagem dessa configuração é que o filtro paralelo possui potência nominal pequena, isto é, aproximadamente 40% da potência demandada pela bateria. Adicionalmente, o sistema é altamente confiável uma vez que, mesmo com a falha do filtro ativo, o carregador continua em funcionamento, mas obviamente sem a capacidade de correção do fator de potência.

Já na Figura 2.20 b), é ilustrada uma configuração básica de um retificador trifásico com correção do fator de potência para injeção de terceira harmônica e em série com um conversor CC-CC *buck* apropriado para carregamento de baterias de VEs.

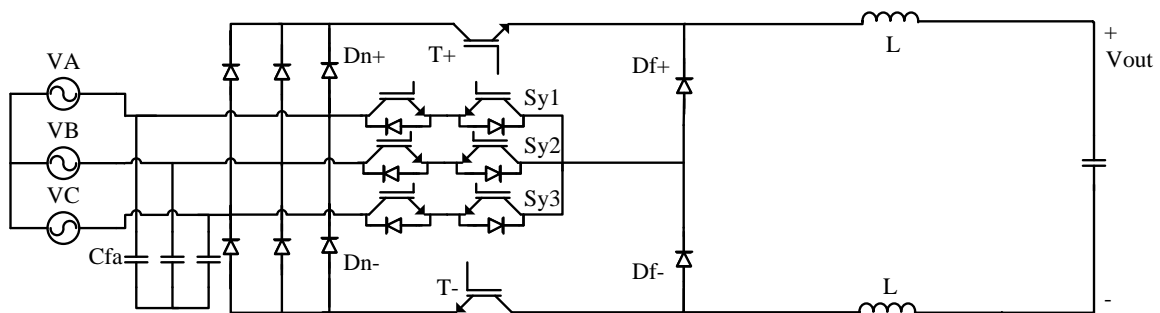
Figura 2.20 – Carregadores trifásicos não isolados com correção de fator de potência.



(a) Carregador de baterias empregando um conversor trifásico de dois níveis com filtro ativo e conversores CC-CC *buck* intercalados



(b) Retificador com injeção ativa de 3ª harmônica e um único conversor CC-CC *buck* como carregador de dois estágios



(c) Topologia do retificador tipo *buck* SWISS

Fonte: Adaptadas de Soeiro, Friedli e Kolar (2012).

A injeção da corrente é feita somente por um braço em meia ponte, um único indutor e três interruptores bidirecionais em baixa frequência. Como vantagem, o terminal negativo da saída é sempre conectado à rede por meio de um diodo retificador interno do interruptor inferior da meia ponte. Como desvantagem, tem-se o elevado esforço de tensão e de corrente sobre o único transistor de passagem do conversor *buck*.

Um retificador trifásico com correção de fator de potência combinando conversores *buck* com injeção ativa da terceira harmônica é ilustrado na Figura 2.20 c), referido abreviadamente na literatura como retificador SWISS. Esta topologia apresenta seu estágio de controle relativamente simples, com possibilidade do controle da tensão de saída e com operação com alto fator de potência. De acordo com os autores, as principais vantagens do retificador SWISS são: melhoria da qualidade de energia e possibilidade de controle do sistema como um conversor CC-CC.

Os autores do mesmo trabalho supracitado estabeleceram uma comparação dos três conversores da Figura 2.20 para uma potência de saída de 12 kW, constatando-se que o retificador SWISS é a solução que combina as melhores características para um carregador de um veículo elétrico. Essa estrutura apresenta um bom compromisso entre confiabilidade, simplicidade e custo relativamente baixo, com volume e peso reduzidos.

2.7 Classificação dos VEs

Os VEs são automóveis de passageiros que incluem carros de passeio, ônibus, caminhões e veículos de baixa velocidade alimentados por um motor elétrico cuja energia é fornecida por uma bateria recarregável armazenada, por um painel fotovoltaico ou qualquer outra fonte de energia elétrica (SELVAKUMAR *et al.*, 2016).

VEs receberam grande atenção recentemente, especialmente no contexto do crescimento de preocupações sobre os aspectos do aquecimento e consumo de energia globais associados com o transporte rodoviário. A principal característica dos VEs é que o conjugado aplicado às rodas do veículo é fornecido pelo motor elétrico, que pode ser alimentado unicamente por uma bateria. De outro modo, o conjugado pode surgir em combinação com um motor de combustão interna convencional. Isso abrange os veículos elétricos híbridos VEHs, veículos elétricos a baterias (VEBs), e veículos elétricos híbridos *plug-in* (VEHPs) (NEMRY; LEDUC; MUÑOZ, 2009). Diferenciados entre si pelas características, esses tipos de veículos são abordados nos tópicos seguintes.

2.7.1 VEBs

Os VEBs são tracionados exclusivamente por motores elétricos, os quais podem ser do tipo rotativo, linear ou inercial. A fonte de potência provém da energia química armazenada em baterias instaladas no próprio veículo, podendo ser recarregadas na rede elétrica. O futuro de tais veículos depende fortemente dos desenvolvimentos de baterias associado ao desempenho e custo.

Segundo Lafuente (2011), também são considerados VEBs quaisquer outros tipos de meios de transporte e de trabalho que utilizam a energia elétrica para seu funcionamento ou locomoção, como bicicletas elétricas, motocicletas elétricas, veículos de entrega, veículos para funcionários de companhias, ônibus elétricos urbanos, empilhadeiras entre outros.

Os VEBs agregam diversas vantagens quanto à eficiência energética, emissões de CO₂, dentre outros aspectos. Os VEs utilizam geralmente entre 0,1 a 0,23 kWh por quilômetro percorrido. Aproximadamente metade desse consumo é derivada da ineficiência do processo de carga das baterias. A média de consumo equivalente para um veículo a gasolina é de 0,98 kWh por quilômetro, sendo assim bem menos eficientes que um VE.

O VE é a única solução com 100% zero-emissões em utilização. Esse termo inclui zero ruídos, zero emissões de gases efeito de estufa e zero emissões de poluentes. Além disso,

esses veículos se deslocam de forma mais silenciosa e suave e os custos de manutenção são menores, já que não precisam de trocas de óleo frequentes e outras operações de manutenção. Porém, apresentam algumas desvantagens, como peso de seu banco de baterias, bem como autonomia média entre 100 km e 200 km dependendo do tipo de veículo (ENERGIA, 2015).

Como exemplos de veículos totalmente elétricos, citam-se os modelos Partner Tepee Electric (Peugeot), Master Z.E (Renault), Nissan e-NV200 e E-CRAFTER (Volkswagen) (MOURA, 2016).

2.7.2 VEHs

Os VEHs incorporam uma combinação de mais de uma fonte de energia além da alimentação por um banco de baterias. Neste caso, a energia é fornecida por um motor de combustão interna por ciclo de ar Otto a gasolina ou álcool, sendo este acoplado a um gerador elétrico. Há ainda outras possibilidades de a fonte de energia citada ser hidrogênio obtido com a utilização de células combustíveis. Neste tipo de veículo, o motor a combustão é a última opção a ser utilizada, sendo que um sistema eletrônico decide em que instante se deve utilizar cada fonte (GARCIA OSORIO, 2013).

Suas baterias de armazenamento são geralmente de baixa capacidade, o que limita muito a velocidade máxima no modo elétrico. Diferentemente dos VEHPs, as baterias não podem ser recarregadas da rede conforme Electric (2015). Exemplos de carros comerciais híbridos são Toyota Prius, Ford Fusion Hybrid e Honda CR-Z.

Uma das maiores vantagens dos veículos híbridos é o maior reaproveitamento de 30% da energia em comparação às contrapartes convencionais de combustão interna à gasolina com mesma capacidade, que recuperam somente 19% dessa energia. Essa diferença entre a eficiência dos veículos supracitados, deve-se principalmente à melhor capacidade de armazenamento das baterias e ao reaproveitamento da energia cinética, que é transformada novamente em energia elétrica devido ao sistema de frenagem regenerativa que normalmente esta tecnologia agrega conforme Lafuente (2011).

2.7.3 VEHPs

Os VEHPs referem-se aos veículos que podem utilizar, independentemente ou não, combustível e eletricidade oriundas de fontes externas, podendo ser vistos como uma tecnologia intermediária entre VEBs e VEHs. O veículo pode ser de fato considerado um

VEB suplementado por um motor de combustão interna para aumentar a autonomia, ou como um VEH convencional, adicionado à capacidade de recarga das baterias pela rede elétrica, seja por meio de tomadas convencionais ou postos de recarga (NEMRY; LEDUC; MUÑOZ, 2009). Pode-se ainda utilizar sistemas de recarga que realizem o aproveitamento de energias renováveis, tais como a energia solar fotovoltaica.

Segundo Lafuente (2011), os VEHPs aumentam a capacidade da bateria e do motor elétrico em comparação com o veículo puramente híbrido, diminuindo a capacidade e o tamanho do motor de combustão a gasolina. Sendo uma escolha ecológica e amigável para o transporte, VEHPs equipados com baterias podem ser empregados como dispositivos de armazenamento de energia móveis capazes de suprir a demanda de energia de casas caso seja necessário (YAN; ZHANG; KEZUNOVIC, 2019).

Os VEHPs agregam vantagens de desempenho dos VEHPs e VEBs, pois têm a habilidade de se locomoverem a partir da energia provida das baterias (como os VEBs) ou a partir do motor de combustão interna (como os VEHPs), bem como possibilidade de carga das baterias a partir da rede elétrica. Como desvantagens, destaca-se o peso adicional, o fato de que a penetração no mercado depende do desenvolvimento das baterias, além de os impactos na rede elétrica deverem ser cuidadosamente avaliados (NEMRY; LEDUC; MUÑOZ, 2009). Como exemplos de veículos comerciais *plug-in* híbridos, citam-se: Toyota Prius, BMW i8 e Mitsubishi Outlander.

2.8 Arquiteturas de estações de recarga *off-board*

O carregamento rápido e confiável é uma característica essencial que deve ser considerada para a utilização bem sucedida em larga escala de VEs (UCER *et al.*, 2019). Este processo também depende de aspectos distintos como, por exemplo, custo de aquisição e evolução tecnológica dos dispositivos de armazenamento de energia, algoritmos de recarga, infraestrutura em termos de estações de recarga existentes, entre outros (DOMÍNGUEZ-NAVARRO *et al.*, 2019).

O carregamento rápido de veículos *plug-in* pode não ser viável com carregadores *on-board*, devido às restrições de peso e de volume às quais esses carregadores estão submetidos. Entretanto, tais restrições geralmente não ocorrem com os carregadores *off-board*, os quais podem fazer parte de uma estação de recarga de alta potência para permitir a carga rápida dos veículos elétricos.

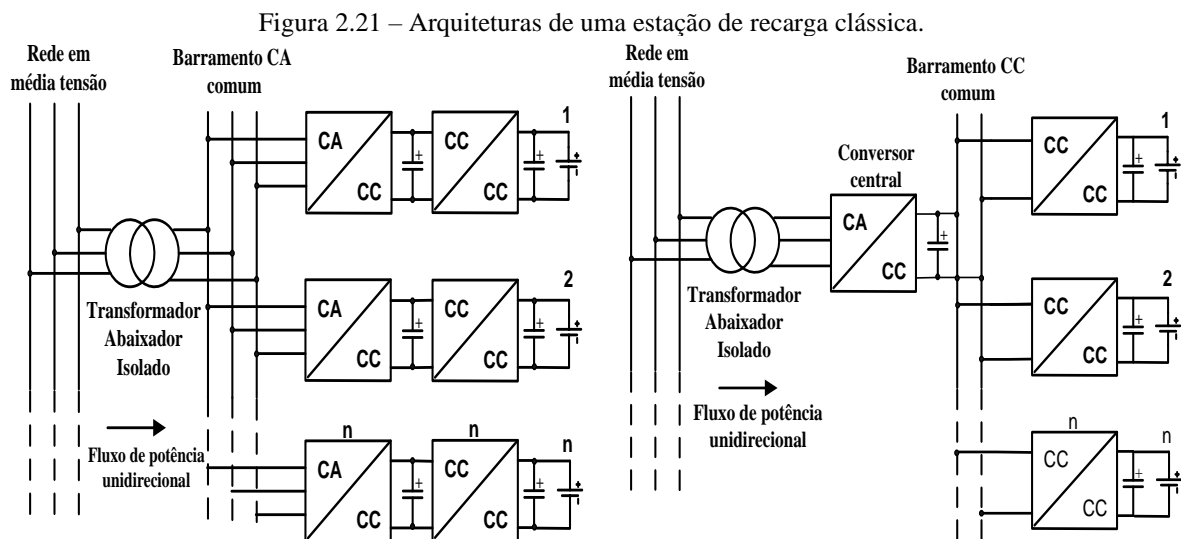
É claramente evidenciado que a ampla disponibilidade de estações de recarga

pode levar a requisitos reduzidos de armazenamento de energia e custos associados aos carregadores *on-board*. Assim, o desenvolvimento de estações de recarga que empregam várias fontes de energia é de grande interesse, visto que baterias podem ser carregadas mais rapidamente (CUI; WENG; TAN, 2019).

A implementação de arquiteturas de estações de recarga depende muito da tecnologia de conversores de potência considerando que carregadores de bateria podem ser alimentados diretamente por um barramento CC comum de uma microrrede, ou ainda indiretamente por meio de conversores CA-CC conectados à rede elétrica (SHAABAN *et al.*, 2019).

Dessa forma, é relevante o estudo de arquiteturas de estação de recarga *off-board* para permitir melhor compreensão do seu funcionamento e dos possíveis problemas existentes. A partir disso, é de sumo interesse a proposta de novas soluções visando possibilitar o carregamento rápido das baterias dos VEs considerando alta potência e aspectos de eficiência energética.

Dois possibilidades podem ser identificadas na literatura para a arquitetura da estação de recarga *off-board* de alta potência, como mostra na Figura 2.21 (HE *et al.*, 2017; IUNNISSI, 2016).



Fonte: Adaptadas de Iunnissi (2016).

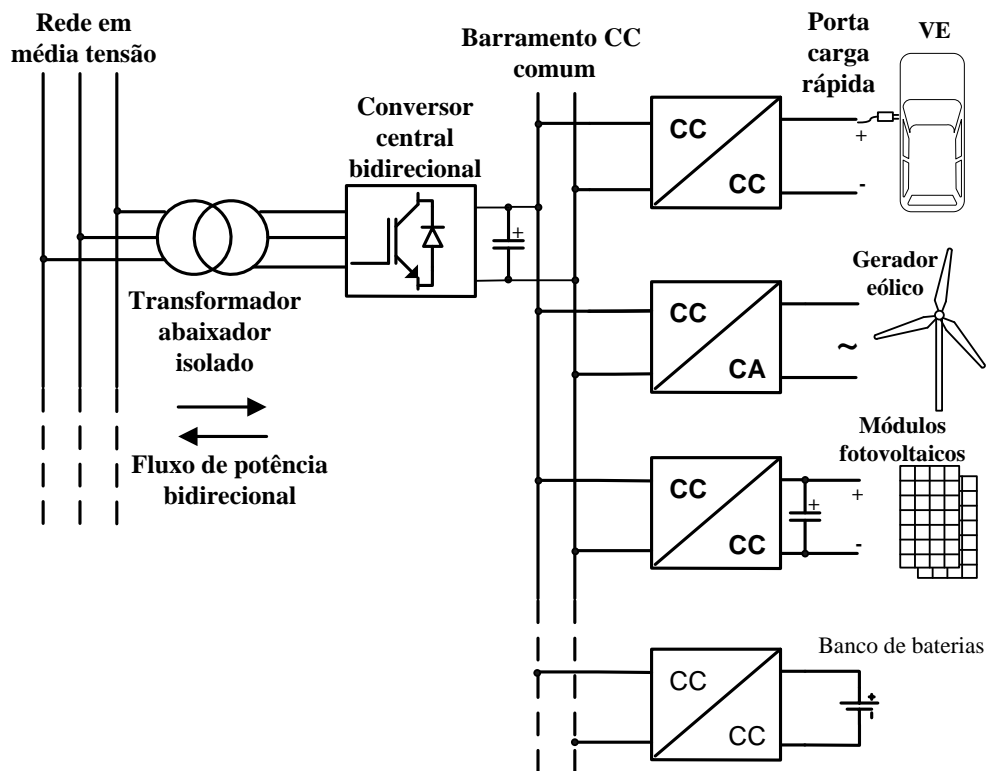
O primeiro arranjo com barramento CA comum utiliza um transformador abaixador com isolamento galvânico entre os lados primário e o secundário, proporcionando um barramento isolado da rede para conexão de conversores CA-CC independentes. Cada um destes conversores é responsável em permitir a carga rápida de um banco de baterias de um

VE em particular.

O segundo sistema utiliza também um transformador abaixador com isolamento galvânico, alimentando um único conversor CA-CC. A saída deste conversor proporcionará à estação um barramento CC isolado da rede CA para ligação de conversores CC-CC independentes, os quais serão responsáveis por permitir individualmente a carga rápida de um banco de baterias de um dado VE. Esse barramento CC oferece suporte a um sistema mais flexível, ao qual se pode facilmente integrar sistemas distribuídos de conversão de energia renovável ou dispositivos armazenadores de energia, já que esses sistemas são essencialmente CC. Além disso, não existem problemas de sincronização com a rede ou de fluxo de potência reativa.

Estas características permitem que a estação de recarga atue com um sistema inteligente que pode mitigar os efeitos negativos e mais profundos na penetração de VE em uma rede CA convencional, que pode ser também parte de uma futura rede inteligente. Isso leva à concepção de uma terceira arquitetura segundo a Figura 2.22. Esse arranjo implica a redução de custos e do número de dispositivos quando comparado com a arquitetura com barramento CA, mas ao custo do aumento da potência do conversor central.

Figura 2.22 – Terceira arquitetura promissora com sistemas distribuídos de conversão de energia.



Fonte: Adaptada de Iunnissi (2016).

O menor número de estágios de conversão de energia também melhora a eficiência geral da estação de carga. Entretanto, o alto nível de potência do único estágio retificador leva a requisitos mais rigorosos impostos pelas normas vigentes em termos das amplitudes das componentes harmônicas e da distorção harmônica total da corrente absorvida da rede. Além disso, são impostos limites à frequência de comutação nos dispositivos porque as perdas de comutação tornam-se relevantes quando a potência processada encontra-se na faixa de megawatts (IUNNISSI, 2016).

2.9 Projetos de instalações de estações de recarga no Brasil

2.9.1 Estado de São Paulo

A companhia EDP (Eletricidade de Portugal) em parceria com a BMW Group Brasil inaugurou recentemente, em julho de 2018, um corredor elétrico de 430 km na Via Dutra no valor de R\$ 1 milhão. Esse corredor conta com seis postos de recarga, sendo a distância máxima entre os postos de 122 km. Dessa forma, esses postos permitem realizar uma viagem completa a bordo de um VE entre as duas cidades mais populosas do Brasil, isto é, as capitais dos Estados de São Paulo e do Rio de Janeiro, sendo que há postos para cada sentido da rodovia Via Dutra. Porém, nesses postos apenas dois carros podem ser recarregados ao mesmo tempo, o que ainda é um número ínfimo em relação à quantidade de bombas de combustível existentes nos postos convencionais (EDP, 2019). A Tabela 2.4 apresenta a localização desses seis postos, sendo que uma dessas unidades é mostrada na Figura 2.23.

Tabela 2.4 – Localização dos postos de recarga do corredor elétrico na Via Dutra.

Nome do posto	Endereço	Cidade
São Jorge do Parateí	Rod. Pre.s Dutra S/N km 179	Guararema (SP)
Autoposto GAP	Av. Pres. Juscelino Kubitschek, 9500	São José dos Campos (SP)
Clube dos 500	Rod. Presidente Dutra, km 60, S/N	Guaratinguetá (SP)
Estrela da Dutra	Rod. Pres. Dutra, km 06, S/N	Queluz (SP)
Karl Allers (Mamao)	Rod. Presidente Dutra, km 74, S/N	Piraí (RJ)
Allers	Rod. Pres. Dutra, km 237	Piraí (RJ)

Fonte: EDP (2019).

Figura 2.23 – Estação de recarga da EDP e da BMW para dois veículos elétricos.



Fonte: Adaptado de BMW (2018).

2.9.2 Estado do Paraná

A Companhia Paranaense de Energia (COPEL), em parceria com a Itaipu Binacional, inaugurou um corredor elétrico nos 700 km na rodovia BR-277, cortando o Estado do Paraná de leste a oeste entre as cidades Paranaguá e Foz do Iguaçu, com um investimento de mais de R\$5 milhões. Gerenciada pela COPEL, a rede de postos ou eletropostos possui oito unidades distribuídas pela rodovia para abastecimento de VEs ou VEHs *plug-in*.

Esses eletropostos são de carga rápida e ficam situados nas cidades de Paranaguá, Curitiba, Irati, Guarapuava, Laranjeiras do Sul, Cascavel, Medianeira e Foz do Iguaçu. Cada eletroposto tem potência de 50 kVA e possui três conectores para recarga (BRASIL, 2018). A Figura 2.24 mostra um eletroposto desse corredor, instalado na cidade de Irati no Estado do Paraná.

Figura 2.24 – Eletroposto em Irati-PR.



Fonte: Adaptada de Energia (s. d.).

2.9.3 Estado de Santa Catarina

A companhia de energia de Santa Catarina (CELESC) implementou recentemente um projeto de pesquisa e desenvolvimento (P&D) de um corredor elétrico com a instalação de sete postos de recarga em Santa Catarina. A iniciativa faz parte de um projeto executado pela Fundação Certi com recursos do Programa P&D Celesc/Aneel. O trecho coberto para abastecimento da CELESC está entre os maiores existentes em operação no Brasil atualmente.

O corredor elétrico é formado por três postos de abastecimento rápido instalados em Araquari, Florianópolis e Porto Belo. O corredor conta também com mais quatro estações quase rápidas, localizadas nas cidades de Florianópolis, Balneário, Blumenau e Joinville na BR-101, rodovia próxima à região litorânea de Santa Catarina, contemplando mais de 300 km de autopistas (SANTA CATARINA, 2018). A primeira estação foi instalada ao lado do posto Sinuelo na BR-101 (sentido Sul), em Araquari, no Norte de Santa Catarina, sendo apresentado na Figura 2.25. A Celesc quer se unir às distribuidoras COPEL e EDP na implementação do corredor sul-sudeste de estações de recarga (SILVA, 2018).

Figura 2.25 – Estação de recarga do Posto Sinuelo em Araquari-SC.



Fonte: Adaptada de Akato (2016).

2.10 Proposta da tese

Conversores convencionais de dois níveis eram muito utilizados para aplicações de baixa tensão. Entretanto, o trabalho de Teichmann; Bernet (2005) mostrou que conversores de três níveis são bastante atrativos para aplicações em baixa tensão, principalmente em médias a altas frequências de comutação.

Algumas das vantagens dos conversores de três níveis em aplicações de baixa

tensão são (TEICHMANN; BERNET, 2005):

- apresentam perdas reduzidas para frequências de comutação acima de 5 kHz;
- são capazes de operar com frequência de comutação substancialmente superior (aproximadamente quatro vezes maior), com a utilização de semicondutores da mesma tecnologia e classe de corrente em ambos os conversores quando comparados ao conversor de dois níveis convencional;
- redução significativa do tamanho, peso e custo dos filtros utilizados, da ordem de aproximadamente 30%, devido ao menor conteúdo harmônico da tensão de saída;
- redução das perdas nos semicondutores, o que resulta também em redução na temperatura média desses componentes e, como resultado, obtém-se uma minimização do índice proporcional de defeitos nos mesmos;
- são economicamente viáveis em mercados nos quais o custo de energia gerada é elevado, mesmo em baixas frequências de comutação.

Assim, as topologias de conversores de três níveis se apresentam como uma solução tecnológica atrativa para aplicações em baixa tensão. Nesse contexto, a principal proposta desta tese consiste em apresentar a análise teórica de conversores trifásicos bidirecionais de três níveis baseados na célula NPC, que proporcionem baixa taxa de distorção harmônica da corrente injetada ou extraída da rede, bem como a verificação experimental das suas versões monofásicas. O trabalho tem como principal objetivo apresentar uma análise individual e comparativa de dois conversores NPC trifásicos bidirecionais de três níveis que possam ser utilizados como estágio central bidirecional de uma estação de recarga *off-board*, proporcionando um barramento simétrico de tensão CC. Esse barramento apresenta três níveis de tensão CC, facilitando mais ainda a sua conexão a inversores ou retificadores que possam ser agregados na estação de recarga no intuito de aumentar a potência instalada da estação.

Esta tese também analisa a uma estratégia de controle utilizada para tornar a topologia bidirecional. Para cada topologia, é feita a análise teórica do seu funcionamento, sendo que um exemplo de projeto é realizado como base para simulação e montagem de um protótipo. Para validar o estudo, resultados de simulação e resultados experimentais são apresentados. Finalmente, após o estudo detalhado de cada conversor, tem-se uma avaliação comparativa entre as duas topologias. Também vale a pena mencionar que a norma SAE J1772 define dois níveis de carga de CA: Nível 1 (120 VCA com correntes que vão desde 12

A a 16 A) e AC Nível 2 (208-240 Vac para correntes de até 80 A). Neste contexto, os conversores analisados se classificam como Nível 1 em CA.

As especificações das duas topologias monofásicas são:

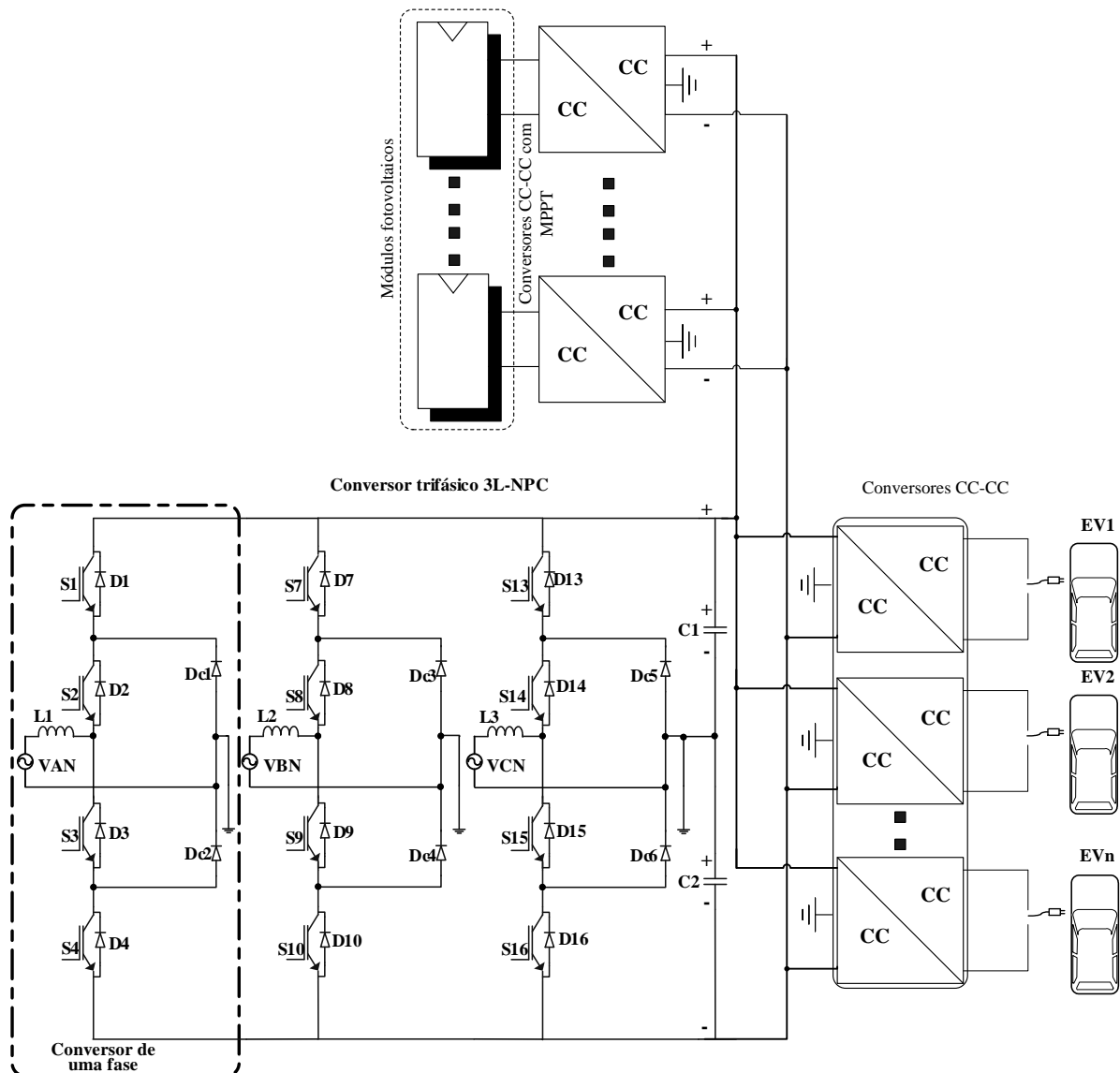
- tensão de entrada fase-neutro de 127 V;
- frequência da rede de 60 Hz;
- tensão nominal total do barramento CC de 460 V;
- potência de saída 2 kW por fase.

2.10.1 Topologia bidirecional baseada na célula NPC

Na Figura 2.26, o conversor NPC trifásico bidirecional de três níveis é utilizado em uma possível configuração de uma estação de recarga *off-board* com módulos fotovoltaicos, atuando como o conversor central da estação. Toda a potência absorvida ou extraída da rede pela estação é processada pelo conversor NPC. Em sua saída e no barramento CC, são conectados dois conversores baseados também na estrutura NPC para aproveitar os três níveis de tensão disponíveis. Assim, tem-se um estágio para interfaceamento com os módulos fotovoltaicos e outro para definitivamente gerenciar a carga de um conjunto de baterias de um veículo elétrico.

No estudo desta topologia NPC, pretende-se acionar adequadamente os interruptores para permitir um fluxo de potência bidirecional com baixa distorção da corrente de entrada. Para isso, a frequência de comutação é mantida constante, mas a largura de pulso é manipulada de forma assimétrica para que a corrente de entrada apresente formato senoidal com baixo THD da corrente absorvida ou fornecida para a rede.

Figura 2.26 – Conversor NPC sob análise empregado como estágio central de uma estação de recarga *off-board*.



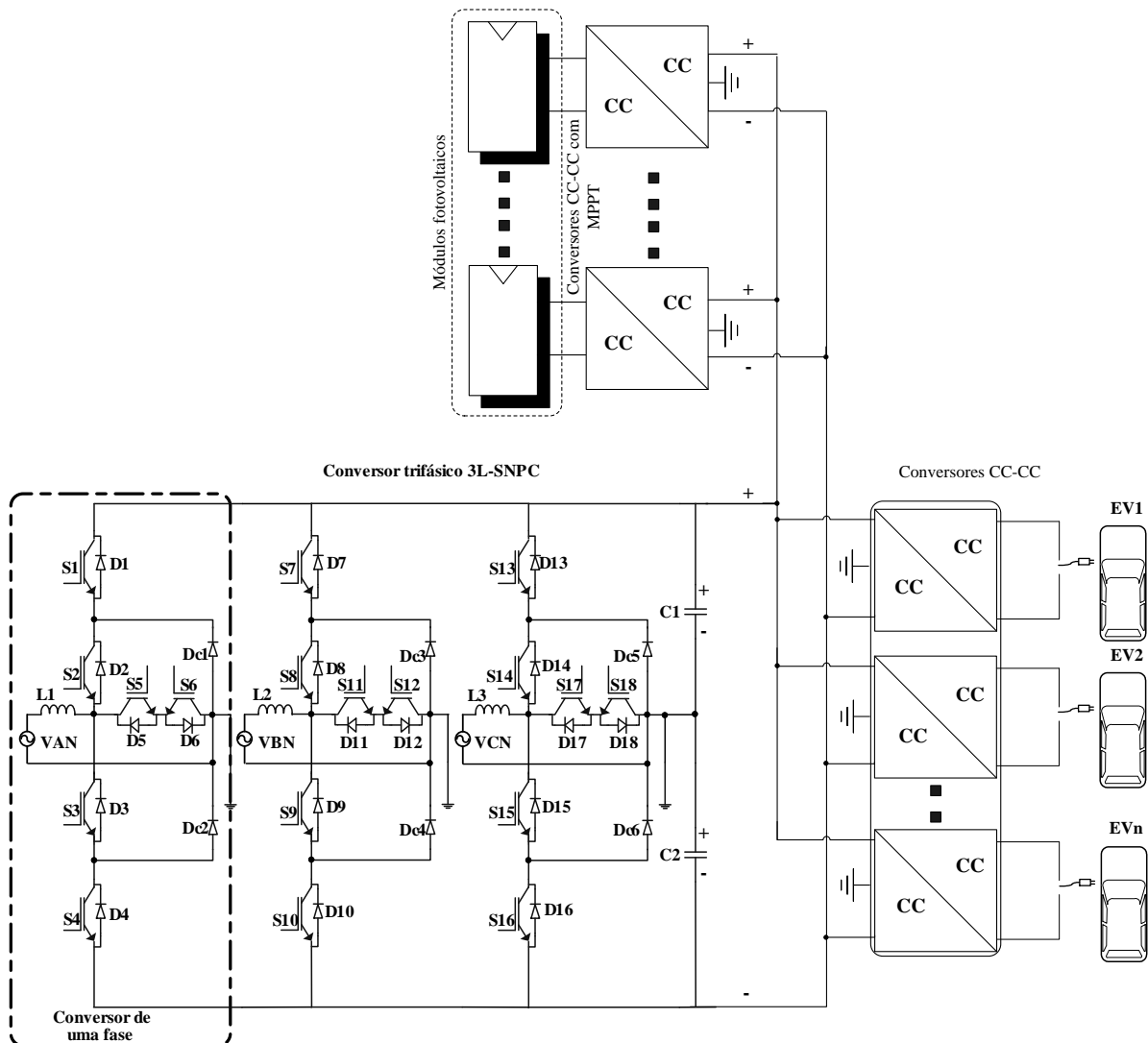
Fonte: Próprio Autor.

2.10.2 Topologia bidirecional baseada na célula SNPC

Na Figura 2.27, o conversor NPC bidirecional trifásico baseado na célula SNPC de três níveis é utilizada na mesma configuração da estação de recarga *off-board* da Figura 2.26, sendo o estágio central da estação. Assim como no caso anterior, toda a potência absorvida ou extraída da rede pela estação é processada por esse conversor baseado na célula SNPC.

No estudo em questão, pretende-se acionar adequadamente os interruptores para que haja fluxo de potência bidirecional, com baixa distorção da corrente de entrada e ainda visando reduzir os esforços de corrente nos diodos de grameamento.

Figura 2.27 – Conversor SNPC baseado na célula NPC sob análise empregado como estágio central de uma estação de recarga *off-board*.



Fonte: Próprio Autor.

2.11 Conclusão

Neste capítulo, foi apresentada uma revisão bibliográfica abrangente sobre o tema desta pesquisa. Em relação aos VEs, foram mencionados aspectos pertinentes aos atuais fabricantes, normas relacionadas e tipos de baterias utilizadas. Observando o equipamento de carregamento a ser desenvolvido com base nas especificações dadas, tem-se que o sistema deve se enquadrar na norma IEC 61851-1, que se aplica a recarga de veículos elétricos rodoviários com tensões alternadas normalizadas até 1000 V. Por sua vez, a norma IEC 61000-3-2 regulamenta os limites para o fator de potência e distorção harmônica da corrente dos conversores CA-CC com correntes menores que 16 A por fase (IEC, *s. d.*). No caso de

correntes superiores a 16 A por fase, deve-se utilizar como referência a norma IEC 61000-3-4 para a mesma finalidade.

As principais tecnologias de VEs também foram introduzidas, apresentando-se exemplos de veículos modernos em destaque, sendo os tipos híbrido *plug-in* capazes de possibilitar a carga das baterias a partir da rede elétrica. Além disso, possuem a habilidade de se locomoverem a partir da energia provida das baterias ou a partir do motor de combustão interna.

As principais topologias de carregadores de VEs foram caracterizadas e classificadas. Verifica-se que cada classe de carregador possui aplicação específica, especificações, vantagens e desvantagens.

Neste capítulo, também foram sugeridas duas topologias alternativas de conversores multiníveis com possibilidade de operação com fluxo de potência bidirecional para aplicação em uma estação de recarga *off-board* com configuração trifásica. Diante do exposto, pretende-se utilizar essas topologias como elementos centrais da estação. Verifica-se que, por meio de técnicas de modulação e controle adequados, é possível a operação desses conversores tanto como retificadores quanto inversores.

Finalmente, foram definidos a motivação e os principais objetivos deste trabalho, que visa à análise individual e comparativa de duas topologias bidirecionais com correção ativa do fator de potência, mostrando que a potência pode ser absorvida ou injetada na rede. Especificamente para esse propósito, propõem-se as topologias bidirecionais trifásicas NPC e SNPC, ambas de três níveis a quatro fios (com neutro) para aplicação em estações de recarga de baterias de VEs. Para uma comparação justa, uma mesma estratégia de controle será aplicada ao conversor NPC e SNPC. Devido à bidirecionalidade desses conversores, pode-se também utilizá-los em redes inteligentes (*smart grids*).

3 ESTUDO DO CONVERSOR BIDIRECIONAL TRIFÁSICO NPC DE TRÊS NÍVEIS

3.1 Introdução

Neste capítulo, é apresentado o estudo do conversor trifásico bidirecional de três níveis com grameamento do ponto neutro (NPC), que pode disponibilizar três valores de tensão de acordo com as combinações possíveis dos estados dos dispositivos de comutação. O conversor NPC é bastante conhecido na literatura como inversor trifásico de tensão, utilizando três braços e conectado à rede por meio de três condutores correspondentes às três fases sem que o neutro seja ligado no ponto central.

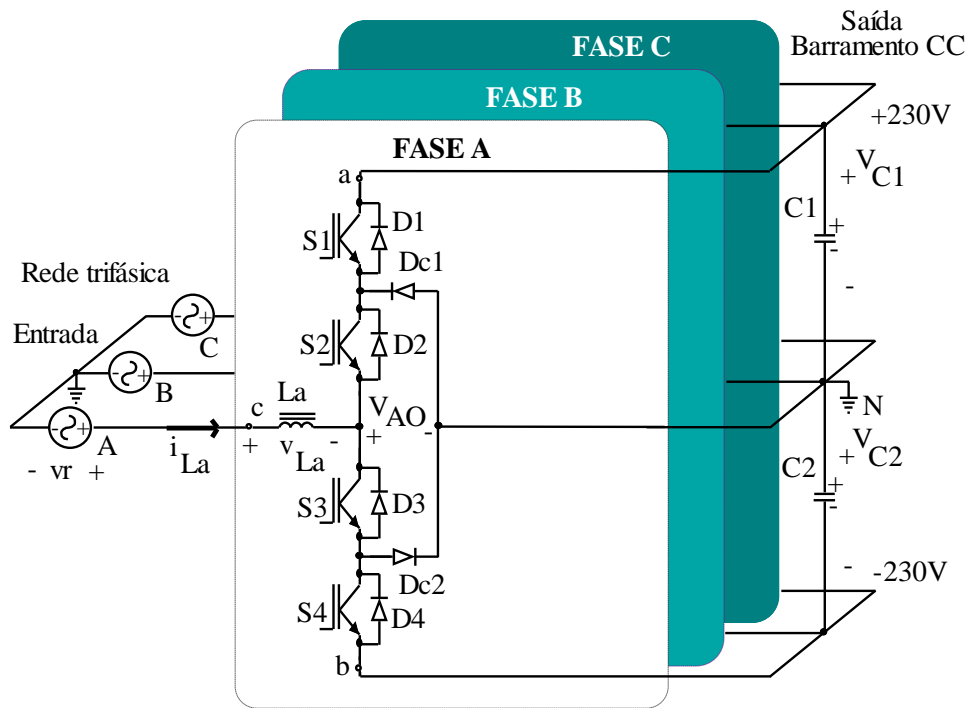
Entretanto, propõe-se o conversor NPC clássico com conexão do neutro da rede ao ponto central dos capacitores filtro de saída, tornando-o uma estrutura com quatro fios. Propõe-se ainda sua aplicação em estações de recarga de baterias de VEs, pois essa topologia pode operar tanto no modo inversor quanto no modo retificador. A análise deste capítulo mostra ainda que, empregando a mesma técnica de modulação, é possível a operação do conversor em qualquer um dos dois modos supracitados. Além do mais, a técnica de controle empregada para a correção do fator de potência é empregada nos dois casos sem alteração de qualquer parâmetro de controle.

3.2 Topologia do conversor sob análise

A topologia do conversor NPC trifásico de três níveis a quatro fios é composto por três braços monofásicos. Cada braço opera de maneira equivalente, processando cerca de um terço da potência total. Diante disso e, em virtude da complexidade das etapas de operação de conversores trifásicos, dadas as diversas possíveis combinações de estados de condução, realiza-se a análise detalhada do princípio de funcionamento da versão monofásica da topologia proposta.

A topologia é apresentada na Figura 3.1, na qual é destacado o braço referente à fase A, sendo que as demais fases operam de forma semelhante. As equações diferenciais para cada etapa serão apresentadas na seção 3.4 e 3.6 com base na polaridade das seguintes variáveis que se encontram na Figura 3.1, a saber: v_r , i_{La} , v_{La} , V_{C1} e V_{C2} . Observa-se a ligação do condutor neutro ao ponto central e um barramento simétrico de tensão de +230 V e -230 V.

Figura 3.1 – Topologia do conversor trifásico NPC de três níveis a quatro fios.



Fonte: Adaptada de Nabae, Takahashi e Akagi (1981).

O conversor monofásico da fase A é composto por dois diodos D_{c1} e D_{c2} , chamados diodos de grampeamento, quatro interruptores controlados $S_1...S_4$, com seus respectivos diodos em antiparalelo, um indutor de filtro de rede L_a e, por fim, dois capacitores de filtro C_1 e C_2 do barramento CC. O indutor L_a reduz as componentes de alta frequência na corrente de entrada.

A versão monofásica dessa estrutura apresenta as seguintes características:

- a) a tensão de bloqueio em todos os interruptores e diodos é igual à metade da tensão do barramento CC;
- b) a frequência de operação dos elementos reativos, bem como de todos os interruptores e diodos, é igual à frequência de comutação;
- c) os diodos em antiparalelo com as chaves só conduzem a corrente da rede quando o conversor opera no modo retificador;
- d) o conversor apresenta maior confiabilidade de operação quando opera no modo retificador uma vez que, mesmo com a eventual falha na condução de S_1 e S_4 , os seus respectivos diodos em paralelo permitem um caminho alternativo para a corrente do indutor em direção aos capacitores do barramento CC;

- e) mesmo com o circuito de controle desligado, a topologia permite o processo de conversão CA-CC, mas sem regulação na tensão do barramento e sem correção do fator de potência;
- f) a topologia tem característica de dobradora na saída em termos do valor de pico da tensão CA de entrada.

O conversor apresenta as seguintes vantagens:

- a) o indutor na entrada minimiza o impacto de variações bruscas na tensão da rede, de modo a não afetar o restante do circuito;
- b) o conversor NPC consegue processar uma potência duas vezes maior que aquela do conversor convencional de dois níveis de acordo com (NABAE; TAKAHASHI; AKAGI, 1981);
- c) a tensão em cada interruptor é igual à metade da tensão do barramento CC e, portanto, semicondutores com menores quedas de tensão podem ser utilizados.

Como desvantagens, têm-se que:

- a) cada diodo de grameamento conduz a corrente da rede em um semiciclo, sendo que os mesmos devem ser sobredimensionados;
- b) a corrente de saída é pulsada assim como em um conversor *boost* clássico;
- c) no modo retificador, a corrente de saída pulsada circula por meio de dois diodos em série (D_1 e D_2 no semiciclo positivo, por exemplo);
- d) no modo inversor e na etapa de armazenamento, a corrente injetada na rede circula por dois interruptores em série.

3.3 Técnicas de modulação PWM e de controle para a operação bidirecional

A técnica de modulação a ser adotada deve ser adequada para garantir a operação bidirecional do conversor, de preferência mantendo os mesmos parâmetros de controle e utilizando a mesma lógica de acionamento dos interruptores. Para isso, deve-se analisar as principais técnicas de modulação que podem ser empregadas.

Entre outras estratégias que podem ser escolhidas, a técnica de modulação aplicada ao conversor NPC é a tradicional modulação por largura de pulso senoidal (*sinusoidal pulse width modulation* – SPWM). A lógica de comando dos interruptores é baseada na comparação de um sinal modulador juntamente com dois sinais portadores em disposição de fase.

Entre as alternativas de estratégias PWM com disposição de fase, têm-se: a

modulação por disposição de fase (*phase disposition* – PD); a modulação por disposição de fase oposta (*phase opposition disposition* – POD); e a modulação por disposição de fase oposta e alternada (*alternative phase opposition disposition* – APOD).

A modulação PD apresenta um melhor desempenho em termos do conteúdo harmônico de acordo com Holmes; Lipo (2003), sendo esta escolhida para o acionamento do conversor. Essa estratégia pode ser facilmente implementada em sistemas microprocessados, além de que o acionamento dos interruptores segue em sincronismo com a rede elétrica, como será visto posteriormente. Essa modulação funciona comparando-se a moduladora senoidal de baixa frequência (no caso, na frequência da rede elétrica), com duas portadoras em alta frequência (frequência de comutação). O detalhamento dessa modulação adotada é apresentado na sequência.

A lógica de acionamento dos interruptores consiste em comparar o sinal da moduladora com duas portadoras do tipo dente-de-serra deslocadas em nível para gerar os pulsos de comando. A primeira portadora V_{saw1} assume somente valores positivos, enquanto a segunda portadora V_{saw2} assume sempre valores negativos. O acionamento de S_1 – S_3 e S_2 – S_4 é feito de forma complementar de modo que, por exemplo, quando S_1 é acionado, S_3 recebe o sinal de bloqueio e vice-versa.

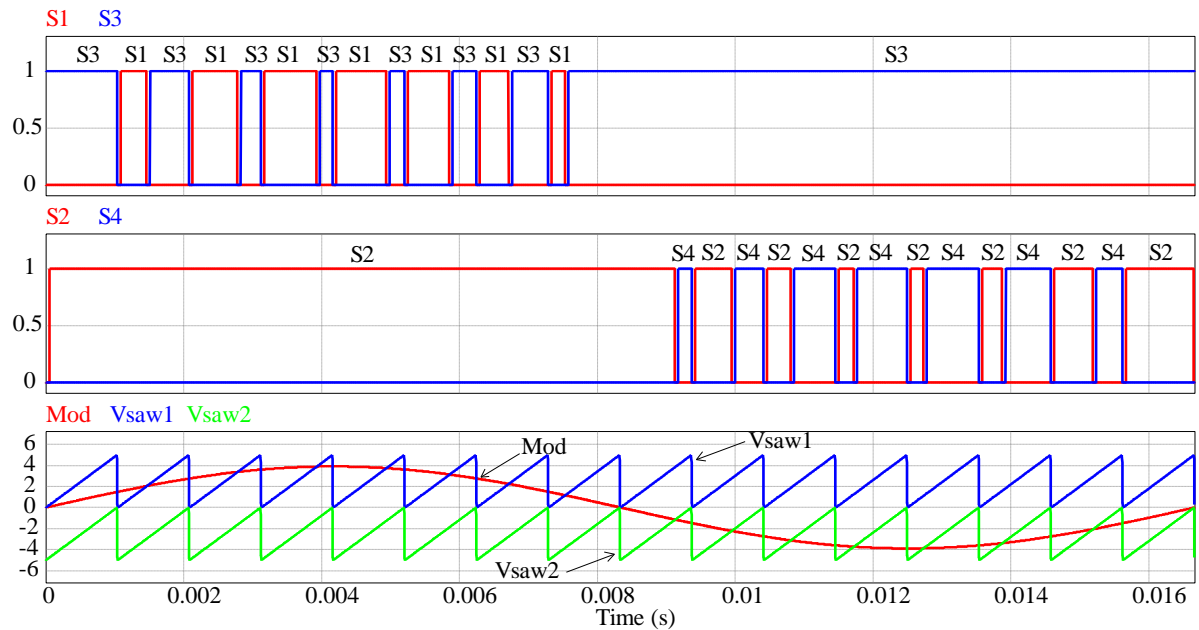
No semiciclo positivo da rede, se o sinal da moduladora (Mod) é superior a V_{saw1} , S_1 recebe o sinal de comando e S_3 recebe o sinal de bloqueio. Caso contrário, S_3 recebe o sinal de comando e S_1 recebe o sinal de bloqueio. Durante esse semiciclo, S_2 permanece acionado e a S_4 é bloqueada.

No semiciclo negativo da rede, se o sinal da moduladora (Mod) é superior a V_{saw2} , S_2 recebe o sinal de comando e S_4 recebe o sinal de bloqueio. Caso contrário, S_4 recebe o sinal de comando e S_2 recebe o sinal de bloqueio. Durante esse semiciclo, S_3 permanece acionado e S_1 é bloqueado.

Dessa forma, o fluxo de potência do barramento CC poderá circular por meio desses interruptores em direção à rede elétrica em cada semiciclo, ou da rede para o barramento CC da estação de recarga, empregando a mesma modulação.

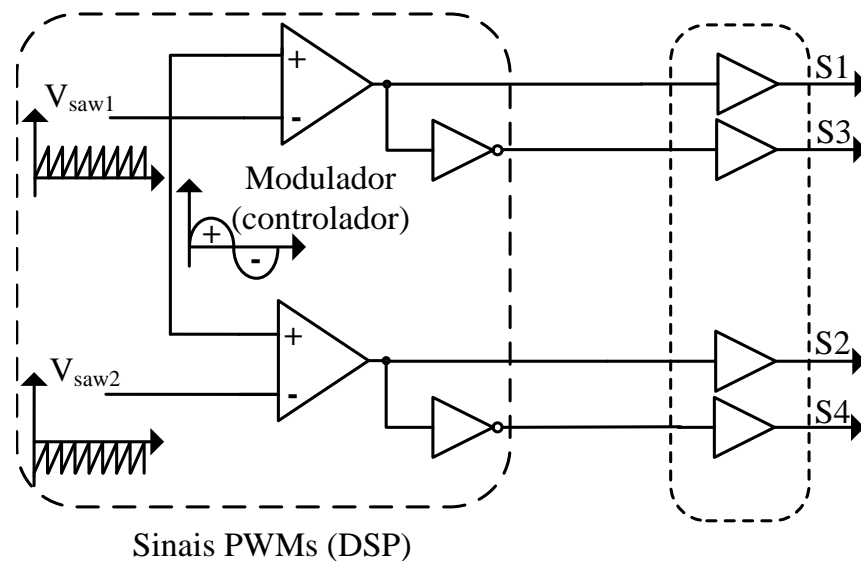
A Figura 3.2 ilustra o funcionamento dessa modulação, destacando-se os momentos em que são acionados os interruptores. Por sua vez, a Figura 3.3 mostra o esquema que pode ser utilizado para obtenção dos sinais de comando.

Figura 3.2 – Modulação PD-PWM para acionamento do conversor NPC monofásico.



Fonte: Próprio Autor.

Figura 3.3 – Esquema da lógica de acionamento para os interruptores do conversor NPC monofásico bidirecional.



Fonte: Próprio Autor.

O controle por corrente média tem sido amplamente utilizado em conversores CC-CC e CA-CC com correção de fator de potência, apresentando desempenho satisfatório mesmo em sistemas de fase não mínima. Essa estratégia emprega uma malha de corrente interna para controlar a corrente no indutor e uma malha de tensão externa para regular a tensão CC do barramento, adotando controladores do tipo proporcional-integral (PI) com filtro. Entretanto, esse tipo de controlador não é capaz de rastrear referências senoidais de

corrente, o que pode prejudicar a obtenção de alto fator de potência e THD reduzido no conversor.

A fim de preservar aspectos relacionados à qualidade de energia da rede elétrica quanto ao fator de potência e o THD da corrente absorvida ou injetada, o controlador proporcional mais ressonante (PR) é adotado nesse trabalho, o qual possui a facilidade de seguir referências senoidais de corrente com erro de fase nulo (ELKAYAM *et al.*, 2019). Em virtude do seu ótimo desempenho, o controlador PR será utilizado no controle da corrente da rede, mantendo-se os seus parâmetros inalterados para garantir a operação bidirecional do conversor e utilizando a lógica de acionamento apresentada. O método do fator K proposto em Dean Venable (1983) será utilizado para a sintonia dos controladores da malha de tensão total e da malha de tensão diferencial. O projeto detalhado desses controladores será apresentado posteriormente.

3.4 Análise qualitativa no modo retificador

Este é o modo de operação mais importante dentro do sistema e uma das principais contribuições desse trabalho quanto a esta aplicação. Esse modo permite que a carga das baterias do VE seja realizada a partir da rede da concessionária, que representa uma fonte com alta capacidade de potência e em boa parte do tempo se encontra disponível para utilização.

Esta seção analisa o princípio de funcionamento do conversor NPC monofásico bidirecional no modo retificador empregando a modulação proposta da seção anterior. Nessa aplicação, o conversor NPC com indutor na entrada pertence à família de conversores do tipo *boost* com característica de fonte de corrente na entrada. Essa topologia é acionada com razão cíclica variável entre 0,0 e valores próximos de 1,0.

Para simplificar a análise do funcionamento deste conversor, são feitas as seguintes considerações:

- a) o conversor opera no modo de condução contínua;
- b) todos os semicondutores controlados e não controlados são ideais;
- c) a tensão de entrada é sempre menor do que a tensão de saída;
- d) a tensão nos capacitores C_1 e C_2 é constante, cujo valor é a metade da tensão total do barramento CC;
- e) o conversor opera sempre em regime permanente e com frequência constante.

Esse modo é analisado em dois momentos: nos semiciclos positivo e negativo da

tensão da rede elétrica. Em qualquer semiciclo, sempre há duas etapas de operação, por sua vez descritas a seguir.

3.4.1 Semiciclo positivo

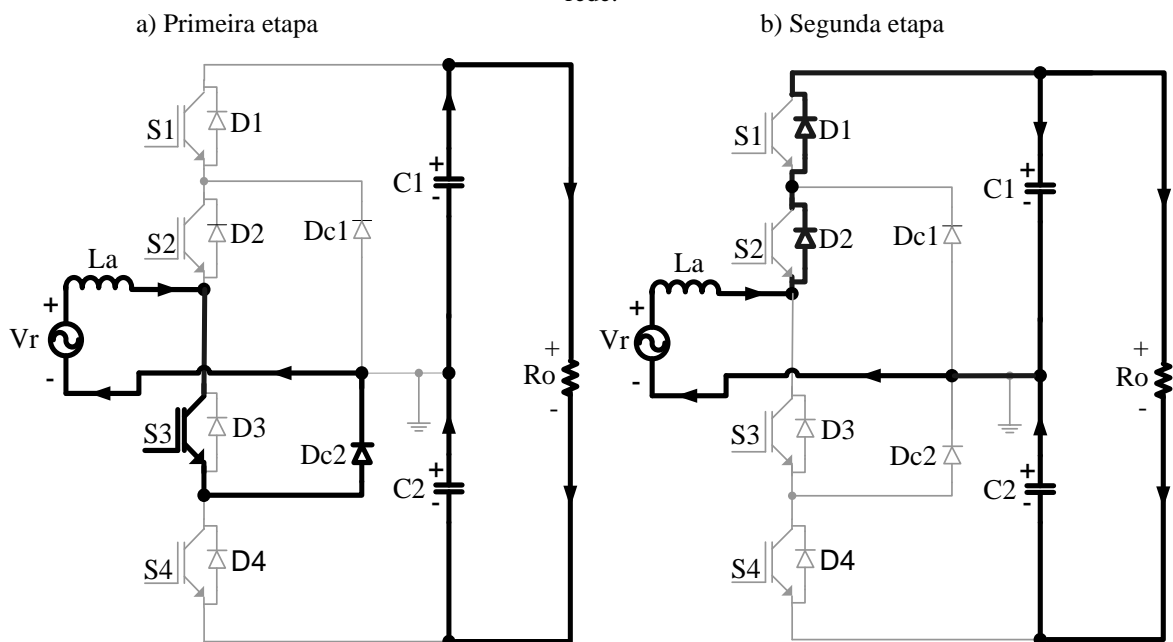
Primeira etapa: o interruptor S_3 entra em condução juntamente com o diodo de grameamento D_{c2} . Durante essa etapa, a corrente no indutor I_{La} cresce linearmente, armazenando energia no campo magnético do indutor L_a . Enquanto isso, os capacitores C_1 e C_2 fornecem energia para o barramento CC onde é conectada a carga R_o . Os diodos D_1 a D_4 e D_{c1} estão reversamente polarizados. A expressão da corrente no indutor é dada por (3.1):

$$L_a \frac{di_{La}}{dt} = v_r. \quad (3.1)$$

A etapa é ilustrada na Figura 3.4 a), e finalizada quando S_3 recebe o sinal de bloqueio e S_1 recebe o sinal de comando. Nessa etapa, ocorre armazenamento de energia.

Segunda etapa: Os interruptores S_1 e S_2 são acionados e S_3 é bloqueado, interrompendo o armazenamento de energia do indutor L_a . A energia armazenada em L_a na etapa anterior é transferida para o capacitor filtro C_1 e a carga através dos diodos D_1 e D_2 em paralelo com os interruptores S_1 e S_2 . Esse capacitor é então carregado, enquanto C_2 é descarregado.

Figura 3.4 – Etapas de operação do conversor NPC monofásico no modo retificador no semiciclo positivo da rede.



Fonte: Próprio Autor.

A etapa ilustrada na Figura 3.4 b) é finalizada quando S_3 recebe o sinal de comando e S_1 recebe o sinal de bloqueio, retornando à primeira etapa. Nessa etapa, ocorre transferência de energia.

Diante disso, a corrente no indutor L_a é dada pela expressão (3.2):

$$v_r - V_{C1} = L_a \frac{di_{L_a}}{dt}. \quad (3.2)$$

em que V_{C1} consiste na a tensão média no capacitor C_1 .

3.4.2 Semiciclo negativo

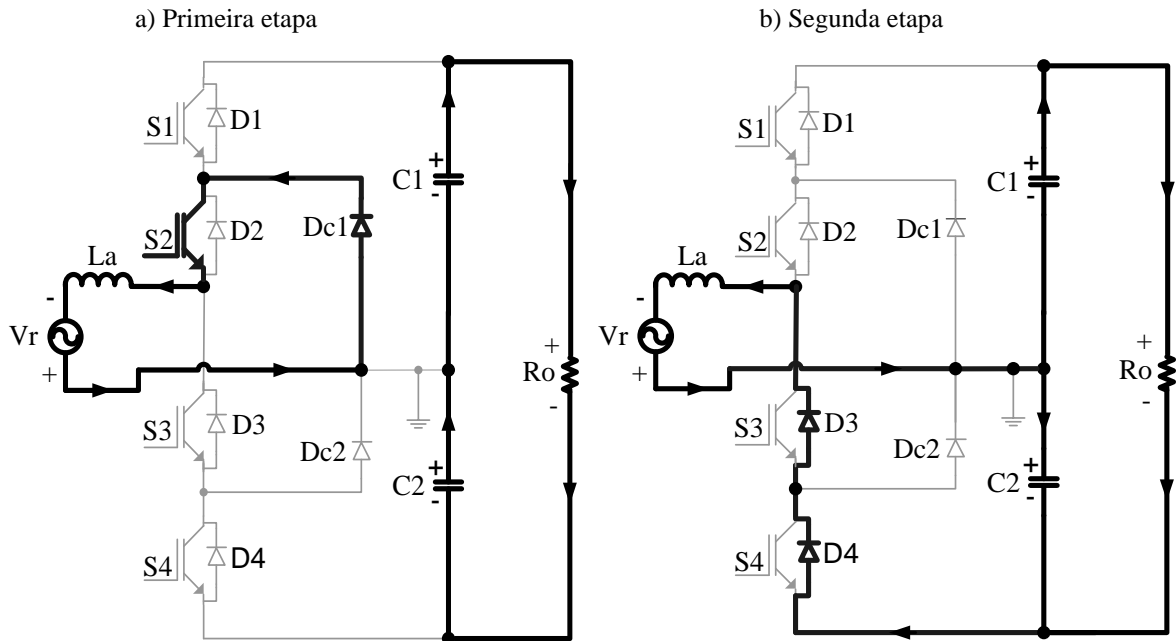
Primeira etapa: o interruptor S_2 entra em condução juntamente com o diodo de grampeamento D_{c1} . Durante essa etapa, a corrente I_{L_a} cresce linearmente, armazenando energia elétrica no indutor L_a . Enquanto isso, os capacitores C_1 e C_2 fornecem energia para o barramento CC. Os diodos D_1 a D_4 e D_{c2} estão reversamente polarizados. A expressão da corrente no indutor é dada por (3.3):

$$L_a \frac{di_{L_a}}{dt} = v_r. \quad (3.3)$$

A etapa finalizada quando S_2 recebe o sinal de bloqueio e S_4 recebe o sinal de comando. Nessa etapa, ilustrada na Figura 3.5 a), ocorre armazenamento de energia.

Segunda etapa: Os interruptores S_3 e S_4 são acionados e S_2 é bloqueado, interrompendo o armazenamento de energia no indutor L_a . A energia armazenada em L_a na etapa anterior é transferida para o capacitor filtro C_2 e a carga R_o através dos diodos D_3 e D_4 em paralelo com os interruptores S_3 e S_4 . Esse capacitor é então carregado, enquanto C_1 é descarregado. Com isso, a corrente no indutor decresce linearmente.

Figura 3.5 – Etapas de operação do conversor NPC monofásico no modo retificador no semiciclo negativo da rede.



Fonte: Próprio Autor.

Esse processo é finalizado quando S_2 recebe o sinal de comando e S_4 recebe o sinal de bloqueio, retornando à primeira etapa. Nessa etapa, ilustrada na Figura 3.5 b), ocorre transferência de energia. Diante disso, a corrente em L_a é dada pela expressão (3.4), sendo V_{C2} a tensão média em C_2 :

$$v_r + V_{C2} = L_a \frac{di_{L_a}}{dt}. \quad (3.4)$$

3.5 Análise quantitativa no modo retificador

As expressões matemáticas referentes às etapas da Figura 3.4 são apresentadas nesta seção. Pretende-se determinar as equações necessárias para quantificar os esforços de tensão e de corrente nos principais componentes, sobretudo os dispositivos semicondutores e elementos armazenadores de energia, permitindo assim o correto dimensionamento desses dispositivos. Tais equações são também utilizadas para a determinação das perdas teóricas, e a partir disso, estimar o rendimento teórico do conversor.

3.5.1 Equações preliminares no domínio do tempo

O circuito equivalente médio do conversor NPC no modo retificador é

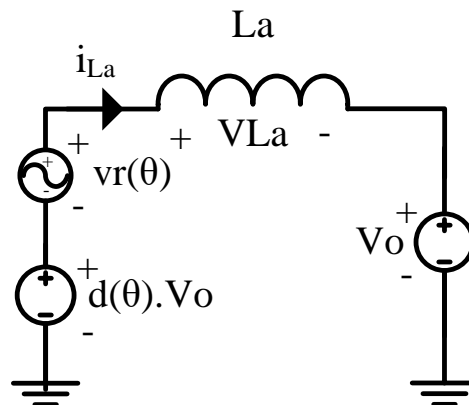
representado na Figura 3.6.

Considerando o conversor no modo retificador e no modo de condução contínua e, utilizando a equação (3.1), obtém-se a ondulação de corrente no indutor:

$$\Delta i_{La} = \frac{v_r(\theta)d(\theta)T}{L_a}. \quad (3.5)$$

em que $v_r(\theta)$ e $d(\theta)$ são a tensão da rede e a razão cíclica respectivamente em função do ângulo da rede e T é o período de comutação.

Figura 3.6 – Circuito equivalente médio de entrada do conversor NPC.



Fonte: Próprio Autor.

Ou então, pode-se utilizar a equação (3.2), obtendo:

$$\Delta i_{La} = \frac{-(v_r(\theta) - V_o)[1 - d(\theta)]T}{L_a}. \quad (3.6)$$

em que V_o é a tensão média sobre o capacitor C_1 e C_2 .

Igualando essas duas equações e simplificando, tem-se:

$$v_r(\theta)d(\theta) = -[v_r(\theta) - V_o][1 - d(\theta)]. \quad (3.7)$$

Manipulando convenientemente a equação (3.7), encontra-se o ganho estático do conversor dado por:

$$\frac{V_o}{v_r(\theta)} = \frac{1}{1 - d(\theta)}. \quad (3.8)$$

A equação (3.8) permite afirmar que o conversor NPC no modo retificador funciona como um conversor *boost* clássico. Resolvendo-a para $d(\theta)$, obtém-se:

$$d(\theta) = 1 - \frac{v_r(\theta)}{V_o} = 1 - \frac{V_{rp} \text{sen}(\theta)}{V_o}. \quad (3.9)$$

sendo $v_r(\theta) = V_{rp} \text{sen}(\theta)$.

Substituindo (3.9) em (3.6), tem-se:

$$\Delta i_{L_a} = \frac{v_r(\theta) \cdot \left(1 - \frac{V_{rp} \sin(\theta)}{V_o}\right) T}{L_a} = \frac{V_{rp} \left(\sin(\theta) - \frac{V_{rp} \sin^2(\theta)}{V_o}\right) T}{L_a}. \quad (3.10)$$

Definindo α como sendo o índice de modulação e reescrevendo para a ondulação de corrente parametrizada através do indutor L_a ($\Delta i_{L_a}^*$), tem-se:

$$\Delta i_{L_a}^* = \left[\sin(\theta) - \alpha \sin^2(\theta) \right], \quad (3.11)$$

sendo α calculado por:

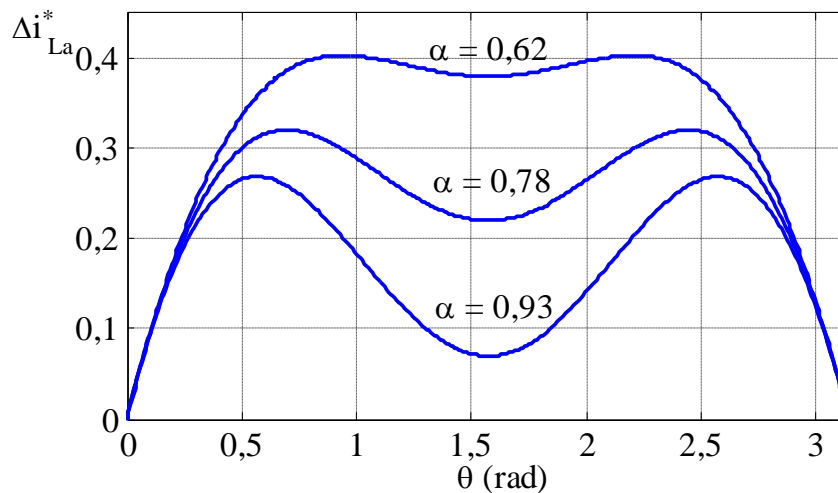
$$\alpha = \frac{V_{rp}}{V_o}, \quad (3.12)$$

e $\Delta i_{L_a}^*$ por:

$$\Delta i_{L_a}^* = \frac{\Delta i_{L_a} L_a}{V_{rp} T}. \quad (3.13)$$

A Figura 3.7 mostra a variação da ondulação da corrente parametrizada para três valores de α . Observa-se que, quanto menor o valor de α , maior é a ondulação de corrente no indutor.

Figura 3.7 – Ondulação de corrente parametrizada no indutor em função do ângulo de fase da rede θ no modo retificador.



Fonte: Próprio Autor.

Deseja-se determinar em que situação ocorre a máxima ondulação de corrente. Para isso, deriva-se a equação (3.11) em relação ao ângulo θ :

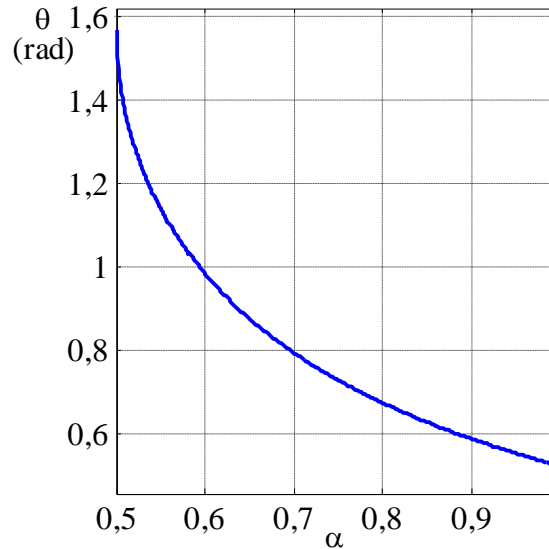
$$\frac{d\Delta i_{L_a}^*}{d\theta} = \frac{d\left[\sin(\theta) - \alpha \sin^2(\theta)\right]}{d\theta} = \cos(\theta_{\max}) - 2\alpha \cos(\theta_{\max}) \sin(\theta_{\max}) = 0. \quad (3.14)$$

Simplificando e resolvendo (3.14) para θ , tem-se:

$$1 - 2\alpha \operatorname{sen}(\theta_{\max}) = 0 \rightarrow \theta_{\max} = \operatorname{sen}^{-1}\left(\frac{1}{2\alpha}\right). \quad (3.15)$$

A Figura 3.8 mostra o valor do ângulo da rede θ no qual ocorre a máxima ondulação em função de α .

Figura 3.8 – Valor do ângulo θ em que ocorre a máxima ondulação de corrente no indutor.



Fonte: Próprio Autor.

Substituindo (3.15) em (3.11), obtém-se:

$$\Delta i \max_{L_a}^* = \operatorname{sen}\left[\operatorname{arcsen}\left(\frac{1}{2\alpha}\right)\right] - \alpha \operatorname{sen}^2\left[\operatorname{arcsen}\left(\frac{1}{2\alpha}\right)\right] = \frac{1}{4\alpha}. \quad (3.16)$$

3.5.2 Determinação dos esforços de tensão e corrente

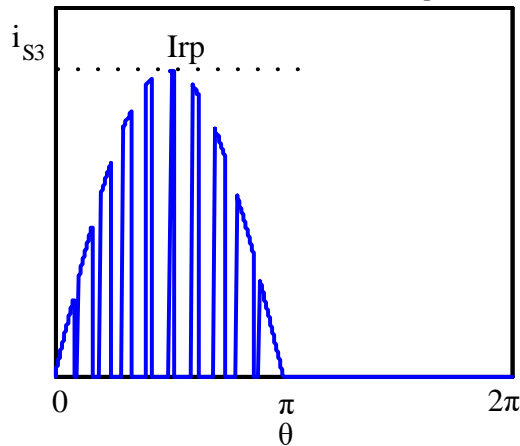
Os esforços em S_2 e S_3 são iguais, bem como são iguais os esforços em todos os diodos em paralelo com os interruptores. Por sua vez, S_1 e S_4 não entram em condução durante o modo retificador. Os esforços de tensão sobre todos os semicondutores correspondem à metade da tensão total do barramento CC ($2.V_0$).

O diodo de grampeamento D_{c2} entra em condução durante o semiciclo positivo da rede juntamente com S_3 . O mesmo raciocínio pode ser estendido a D_{c1} com S_2 . Com isso, o esforço de corrente em S_3 é o mesmo do diodo D_{c2} . Analogamente, o esforço de corrente em S_2 é o mesmo de D_{c1} . Portanto, basta determinar os valores da corrente média e eficaz para S_3 e D_1 na análise que se segue.

3.5.2.1 Corrente média em S_3

Durante o semiciclo positivo, a corrente em S_3 , quando comandada a conduzir, é igual à corrente de entrada e, durante o semiciclo negativo, encontra-se sempre bloqueada. Desprezando-se a ondulação de alta frequência no indutor L_a , a forma de onda instantânea da corrente em S_3 pode ser representada na Figura 3.9.

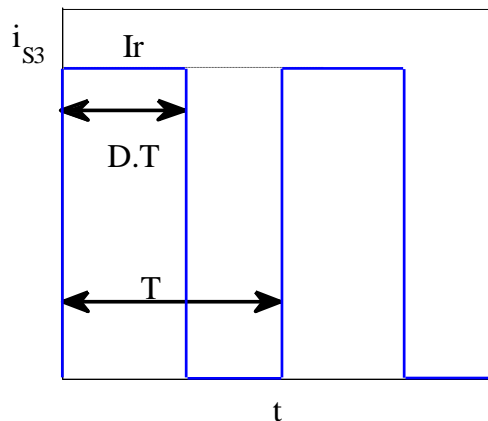
Figura 3.9 – Forma de onda de corrente no interruptor S_3 ou no diodo D_{e2} .



Fonte: Próprio Autor.

Durante um ciclo de comutação, a amplitude dessa corrente pode ser considerada constante, conforme é representada na Figura 3.10.

Figura 3.10 – Detalhe da forma de onda de corrente no interruptor S_3 em um intervalo de tempo muito pequeno.



Fonte: Próprio Autor.

A corrente média instantânea em S_3 pode ser obtida por:

$$i_{S3med} = \frac{1}{T} \int_0^T i_{S3}(t) \cdot dt = \frac{1}{T} \int_0^{DT} I_r \cdot dt = DI_r. \quad (3.17)$$

Observando a Figura 3.9, nota-se que durante um ciclo da tensão de saída, a razão cíclica D e a amplitude da corrente I_r variam de forma senoidal, de acordo com as equações

(3.18) e (3.19):

$$d(\theta) = 1 - \frac{V_{rp} \sin(\theta)}{V_o} = 1 - \alpha \sin(\theta). \quad (3.18)$$

$$I_r(\theta) = I_{rp} \sin(\theta). \quad (3.19)$$

Para o cálculo da corrente média total em S_3 considerando um ciclo da tensão de entrada, deve-se integrar a equação (3.17) em θ , resultando na equação (3.20):

$$I_{S3med} = \frac{1}{2\pi} \int_0^{2\pi} i_{S3med}(\theta) d(\theta) = \frac{1}{2\pi} \int_0^{\pi} [1 - \alpha \sin(\theta)] [I_{rp} \sin(\theta)] d\theta = \left(\frac{1}{\pi} - \frac{\alpha}{4} \right) I_{rp}. \quad (3.20)$$

sendo I_{rp} a corrente de entrada de pico do conversor.

3.5.2.2 Corrente eficaz em S_3

Pela definição de valor eficaz e, observando os limites de integração da Figura 3.10, tem-se a equação (3.21).

$$i_{S3ef}^2 = \frac{1}{T} \int_0^T [I_{S3}(t)]^2 dt = \frac{1}{T} \int_0^{DT} I_r^2 dt = D I_r^2. \quad (3.21)$$

Agora, integrando no ciclo da rede elétrica, e substituindo as equações (3.18) e (3.19) em (3.21), tem-se a equação (3.22).

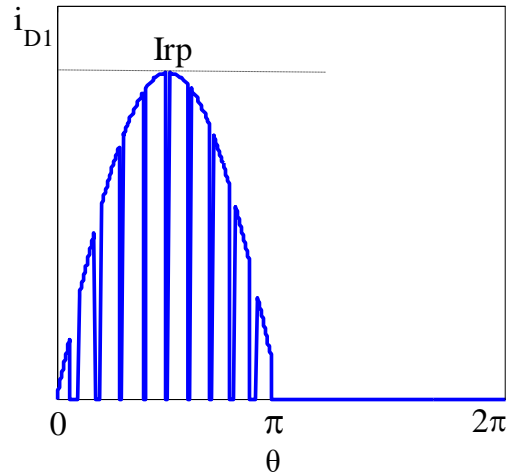
$$I_{S3ef}^2 = \frac{1}{2\pi} \int_0^{2\pi} [i_{S3ef}(\theta)]^2 d\theta = \frac{1}{2\pi} \int_0^{\pi} [(1 - \alpha \sin(\theta))(I_{rp} \sin(\theta))]^2 d\theta. \quad (2.22)$$

Resolvendo a integral, resulta na equação (3.23):

$$I_{S3ef} = \sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi} \right)} I_{rp}. \quad (3.23)$$

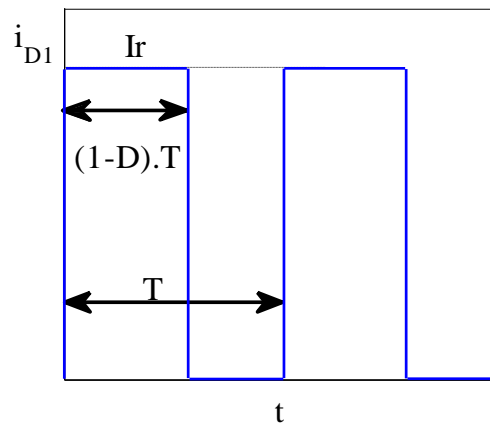
3.5.2.3 Corrente média em D_1 e D_2

Durante o semiciclo positivo, a corrente flui através pelos diodos D_1 ou D_2 quando o interruptor S_3 é bloqueado. Durante o semiciclo negativo, estes diodos encontram-se sempre reversamente polarizados. Desprezando-se a ondulação de alta frequência na corrente no indutor L_a , a forma de onda teórica da corrente em tais diodos pode ser representada na Figura 3.11.

Figura 3.11 – Forma de onda de corrente nos diodos D_1 e D_2 .

Fonte: Próprio Autor.

Durante um ciclo de comutação, a amplitude da corrente pode ser considerada constante, conforme está representada na Figura 3.12.

Figura 3.12 – Detalhe da forma de onda de corrente nos diodos D_1 e D_2 .

Fonte: Próprio Autor.

A corrente média instantânea no diodo D_1 pode ser obtida por:

$$i_{D1med} = \frac{1}{T} \int_0^T I_{D1}(t) dt = \frac{1}{T} \int_0^{(1-D)T} I_r dt = (1-D)I_r. \quad (3.24)$$

A corrente média no diodo D_1 , considerando um ciclo da tensão de entrada, é obtida integrando a equação (3.24) em termos de θ , utilizando para isso as equações (3.18) e (3.19).

$$I_{D1med} = \frac{1}{2\pi} \int_0^{2\pi} i_{D1med}(\theta) d\theta = \frac{1}{2\pi} \int_0^{\pi} [1 - (1 - \alpha \sin(\theta))] \cdot (I_{rp} \sin(\theta)) d\theta. \quad (3.25)$$

Resolvendo esta integral, obtém-se a equação (3.26).

$$I_{D1med} = \frac{\alpha}{4} I_{rp}. \quad (3.26)$$

3.5.2.4 Corrente eficaz em D_1 e D_2

Pela definição de corrente eficaz e, observando os limites de integração da Figura 3.12, tem-se a equação (3.27).

$$i_{D1ef}^2 = \frac{1}{T} \int_0^T (I_{D1}(t))^2 dt = \frac{1}{T} \int_0^{(1-D)T} I_r^2 dt = (1-D)I_r^2. \quad (3.27)$$

Substituindo as equações (3.18) e (3.19) em (3.27), resulta na equação (3.28).

$$I_{D1ef}^2 = \frac{1}{2\pi} \int_0^{2\pi} (i_{D1ef}(\theta))^2 d\theta = \frac{1}{2\pi} \int_0^\pi [1 - (1 - \alpha \sin(\theta))] (I_{rp} \sin(\theta))^2 d\theta. \quad (3.28)$$

Resolvendo a integral, resulta na equação (3.29).

$$I_{D1ef} = \sqrt{\frac{2\alpha}{3\pi}} I_{rp}. \quad (3.29)$$

3.5.2.5 Corrente de pico em todos os semicondutores

O valor de pico de corrente em todos os interruptores e diodos é igual à corrente de pico de entrada do conversor, dado pela equação (3.30).

$$I_{S2p} = I_{S3p} = I_{Dc1p} = I_{Dc2p} = I_{Dip} = I_{rp}. \quad (3.30)$$

3.5.2.6 Esforços de tensão em todos os semicondutores

Os esforços de tensão em todos os semicondutores correspondem a:

$$V_{S_i} = V_{Dci} = V_o. \quad (3.31)$$

3.5.2.7 Análise das equações dos esforços de corrente

As correntes média e eficaz nos semicondutores foram obtidas em função da corrente de pico de entrada do conversor e do parâmetro α . Tais esforços são independentes da razão cíclica D dos sinais PWM aplicados ao conversor.

A corrente média ou eficaz em cada semicondutor é então dada por um fator que multiplica a corrente de pico de entrada do conversor (I_{rp}). Esses parâmetros podem ser melhor visualizados na Tabela 3.1. Constata-se que é possível determinar facilmente a corrente média ou eficaz em qualquer semicondutor, bastando multiplicar cada termo da tabela por I_{rp} , dimensionando assim o componente corretamente.

Tabela 3.1 – Correntes média, eficaz e de pico parametrizadas em cada semicondutor.

	Média	Eficaz	Pico
$I_{S2}^*, I_{S3}^*, I_{Dc1}^*, I_{Dc2}^*$	$\left(\frac{1}{\pi} - \frac{\alpha}{4}\right)$	$\sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi}\right)}$	1
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	$\frac{\alpha}{4}$	$\sqrt{\frac{2\alpha}{3\pi}}$	1
I_{S1}^*, I_{S4}^*	0	0	0

Fonte: Próprio Autor.

Convém destacar que as expressões da Tabela 3.1 são válidas quando α atende simultaneamente as seguintes relações:

$$\left\{ \begin{array}{l} \alpha < \frac{4}{\pi}, \\ \alpha < \frac{3\pi}{8}, \\ \alpha > 0. \end{array} \right. \quad (3.32)$$

Isso resulta na seguinte faixa de variação para α :

$$0 < \alpha < \frac{3\pi}{8}. \quad (3.33)$$

Para melhor entender esses esforços, é interessante eliminar I_{rp} do cálculo, uma vez que esse parâmetro também muda com o valor de α , podendo ser calculado pela equação (3.34).

$$P_o = \frac{V_{rp} \cdot I_{rp}}{2}. \quad (3.34)$$

sendo P_o a potência de saída total do conversor NPC.

Isolando I_{rp} em (3.34) e utilizando a relação de α , obtém-se a equação (3.35).

$$I_{rp} = \frac{2P_o}{V_o} \frac{1}{\alpha}. \quad (3.35)$$

O conversor com controle em malha fechada manterá V_o constante e, na maioria dos casos, P_o também pode ser considerado constante. Assim, a equação parametrizada para I_{rp} pode ser reescrita como (3.36).

$$I_{rp}^* = \frac{1}{\alpha}. \quad (3.36)$$

sendo $I_{rp} = I_{rp}^* \frac{2P_o}{V_o}$.

Com isso, basta então considerar cada elemento da Tabela 3.1 e multiplicá-lo por I_{rp}^* , obtendo expressões apenas em função de α segundo a Tabela 3.2.

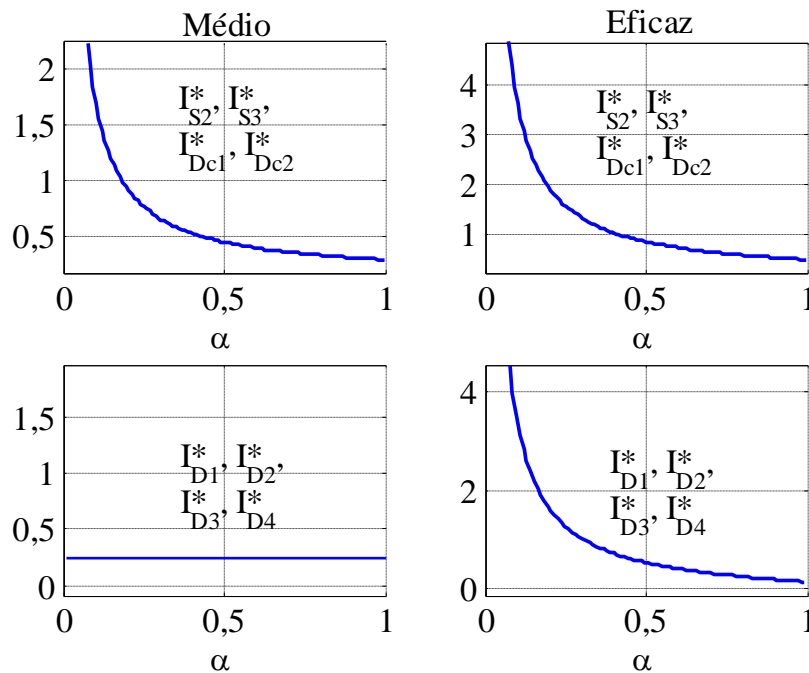
Tabela 3.2 – Correntes média, eficaz e de pico em cada semiconductor apenas em função de α .

	Média	Eficaz	Pico
$I_{S2}^*, I_{S3}^*, I_{Dc1}^*, I_{Dc2}^*$	$\left(\frac{1}{\pi \cdot \alpha} - \frac{1}{4}\right)$	$\sqrt{\left(\frac{1}{4 \cdot \alpha^2} - \frac{2}{3 \cdot \pi \cdot \alpha}\right)}$	$1/\alpha$
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	$\frac{1}{4}$	$\sqrt{\frac{2}{3 \cdot \pi \cdot \alpha}}$	$1/\alpha$
I_{S1}^*, I_{S4}^*	0	0	0

Fonte: Próprio Autor.

Os valores médio e eficaz são representados graficamente na Figura 3.13, considerando a potência de saída e a tensão no barramento constantes.

Figura 3.13 – Correntes médio e eficaz apenas em função de α .



Fonte: Próprio Autor.

Nesse sentido, pode ser visto facilmente, por exemplo, que a corrente média nos diodos é independente do valor de α (constante e igual a 1/4 da corrente do barramento). Além disso, os maiores valores de corrente média e eficaz estão associados a S_2, S_3 e aos diodos de grameamento. Excetuando-se os diodos em paralelo com os interruptores, todos os demais

semicondutores têm seus esforços de corrente intensificados na medida em que α é reduzido. Logo, para que a topologia opere com máximo de rendimento nesse modo retificador, é interessante que sua operação ocorra com maior valor possível de α , ou seja, com maior valor da tensão eficaz da rede.

3.5.3 Determinação da indutância do indutor de filtro L_a

A partir da equação (3.13), uma expressão para o valor da indutância pode ser obtida por:

$$L_a = \frac{\Delta i_{La\max}^* V_{rp} T}{\Delta i_{\max}} = \frac{V_{rp} T}{4\Delta i_{\max} \alpha}. \quad (3.37)$$

Ou simplesmente, pode-se escrever ainda (CRUZ MARTINS; DEMONTI; BARBI, 1999):

$$L_a = \frac{V_o T}{4\Delta i_{\max}}. \quad (3.38)$$

O valor máximo recomendado para a ondulação de corrente Δi_{\max} é de aproximadamente 20% do valor de pico da corrente.

Convém dizer que existem metodologias alternativas para dimensionamento de L_a , como por exemplo, relacionar o $THDi$ com o L_a . Entretanto, de forma a simplificar o projeto, optou-se por utilizar (3.38) que contempla a maior variação de corrente admissível para L_a .

3.5.4 Determinação da capacitância do capacitor de filtro C_1 e C_2

Os fatores envolvidos na seleção da capacitância do capacitor de filtro são a frequência da ondulação da corrente, a tensão de saída CC, a ondulação de tensão de saída e o tempo de manutenção (*hold-up time*). Geralmente esse tempo prevalece sobre qualquer outra consideração na seleção do capacitor de saída, sendo definido como o período de tempo em que a tensão de saída permanece dentro de um intervalo especificado após o desligamento da energia de entrada. Tempos de manutenção de 15 a 50 milissegundos são comumente empregados (TODD, 1999).

Assim, a equação (3.39) é utilizada para a determinação da capacitância de C_1 e de C_2 pelo critério supracitado, considerando que cada capacitor processa cerca da metade da potência total de saída:

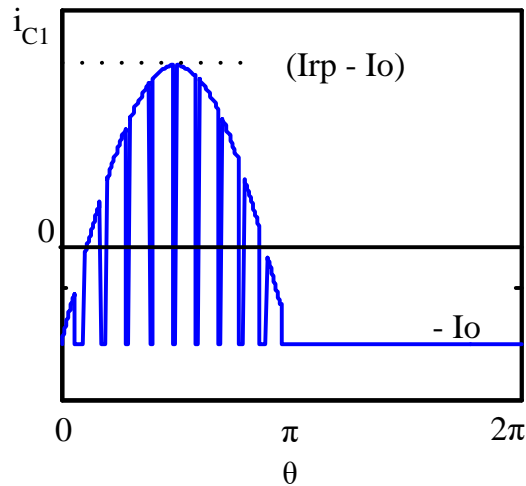
$$C_1 = C_2 = \frac{0,5P_o\Delta t}{2(V_{o\max}^2 - V_{o\min}^2)}. \quad (3.39)$$

A Figura 3.14 mostra a forma de onda teórica da corrente nos capacitores C_1 , sendo que uma forma de onda análoga pode ser obtida para C_2 . Durante um ciclo de comutação e no semiciclo positivo, a amplitude desta corrente pode ser considerada constante, conforme está representada na Figura 3.15.

Pela definição de valor eficaz e, observando os limites de integração da Figura 3.15, tem-se:

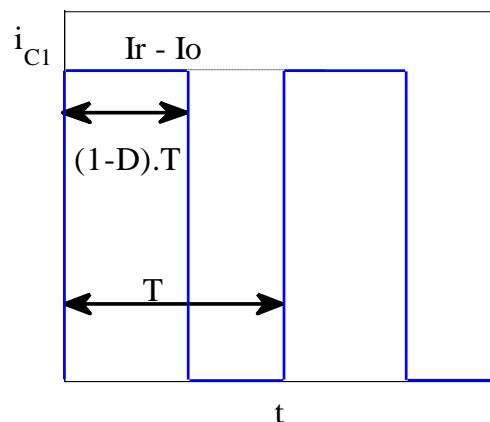
$$i_{C1_ef}^2 = \frac{1}{2\pi} \left(\int_0^\pi (I_{C1}(t))^2 d\theta + \int_\pi^{2\pi} (-I_o)^2 d\theta \right) = \frac{1}{2\pi} \int_0^\pi (1-D)(I_{rp} \text{sen}(\theta) - I_o)^2 d\theta + \frac{I_o^2}{2}. \quad (3.40)$$

Figura 3.14 – Forma de onda de corrente no capacitor C_1 .



Fonte: Próprio Autor.

Figura 3.15 – Detalhe da forma de onda de corrente no capacitor em um intervalo de tempo muito pequeno.



Fonte: Próprio Autor.

A partir da definição de D para o modo retificador e resolvendo a integral, obtém-se a equação (3.41).

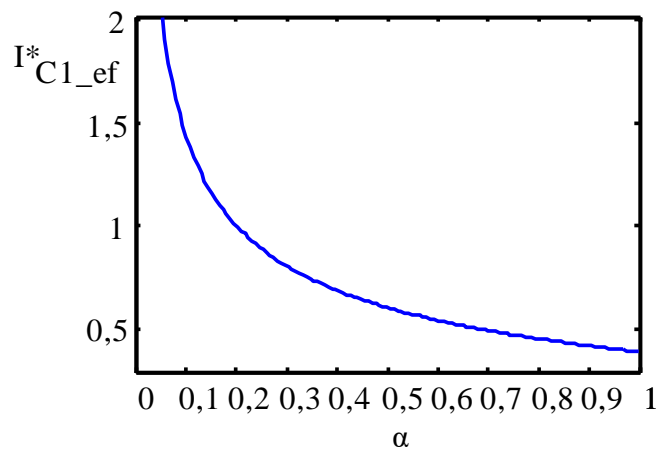
$$I_{C1_ef} = I_{rp} \sqrt{\frac{\alpha(32-3\pi\alpha)}{48\pi}} . \quad (3.41)$$

Ou ainda, reescrevendo para a corrente no capacitor parametrizada, obtém-se:

$$I_{C1_ef}^* = \frac{1}{4} \sqrt{\frac{32-3\pi\alpha}{3\pi\alpha}} . \quad (3.42)$$

Um gráfico da corrente expressa pela equação (3.42) é apresentado na Figura 3.16.

Figura 3.16 – Corrente eficaz parametrizada no capacitor C_1 no modo retificador.



Fonte: Próprio Autor.

3.6 Análise qualitativa no modo inversor

Esse modo permite que a energia proveniente de fontes renováveis como módulos fotovoltaicos, por exemplo, seja injetada na rede da concessionária, tornando a aplicação desse conversor ainda mais abrangente no âmbito da estação de recarga. Dessa forma e, ao contrário do modo retificador, a rede da concessionária local agora poderá absorver energia ao invés de fornecê-la. Logo, esse modo contribui para a produção de energia renovável para a concessionária local.

Nesse modo de funcionamento, é conveniente substituir a resistência R_o do modo anterior por uma fonte de energia, seja de tensão ou de corrente. Optou-se por utilizar uma fonte de tensão (V_{bus}) para simplificar ainda mais a análise. A fonte V_{bus} representa a tensão de saída do primeiro estágio com energia fotovoltaica no sistema proposto, ou demais fontes de energia renovável que porventura possam ser conectadas a esse barramento CC.

Esse modo interessante será analisado em dois momentos: nos semiciclos positivo e negativo da tensão da rede elétrica. Assim como no modo retificador, em qualquer semiciclo sempre ocorrem duas etapas de operação descritas a seguir.

3.6.1 Semiciclo positivo

Primeira etapa: Os interruptores S_1 e S_2 são acionados, enquanto S_3 é bloqueado. O capacitor C_1 , previamente carregado, fornece energia para o armazenamento no indutor L_a . A corrente elétrica flui do capacitor C_1 e passa por L_a em direção à rede elétrica, enquanto esta se encontra com polaridade positiva (rede absorvendo energia). O capacitor C_1 é então descarregado, enquanto C_2 é carregado pela fonte CC V_{bus} . Com isso, a corrente em L_a cresce linearmente e a energia de C_1 é transferida para L_a e para a rede.

Esse processo de transferência é finalizado quando os interruptores S_1 e S_2 são bloqueados, mas S_3 recebe um sinal de comando. Nessa etapa, ilustrada na Figura 3.17 a), ocorre armazenamento de energia no indutor L_a .

Diante disso, a corrente no indutor L_a é dada pela expressão (3.43):

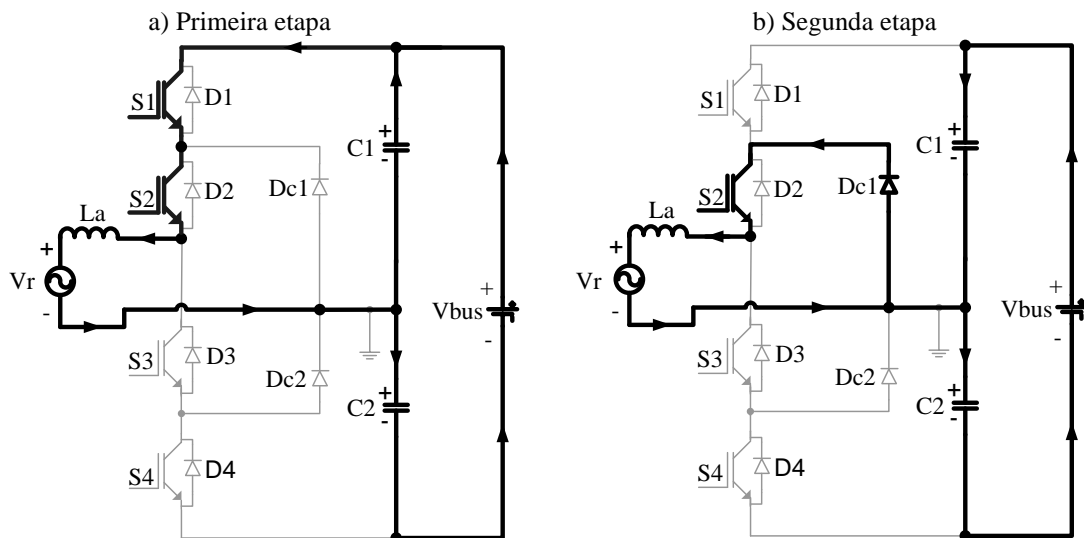
$$v_a - V_{C1} = L \frac{di_{L_a}}{dt}. \quad (3.43)$$

Segunda etapa: o interruptor S_3 recebe o sinal de comando, enquanto S_1 é bloqueado. A corrente no indutor circula na rede por meio de S_2 e D_{c1} . Nesse momento, o indutor começa a se descarregar, enviando parte de sua energia para a rede. Durante essa etapa, a corrente I_{L_a} decresce linearmente, enquanto os capacitores C_1 e C_2 são carregados.

A expressão da corrente no indutor é dada por:

$$L_a \frac{di_{L_a}}{dt} = v_r. \quad (3.44)$$

Figura 3.17 – Etapas de operação do conversor NPC monofásico no modo inversor no semiciclo positivo da rede.



Fonte: Próprio Autor.

Esse processo é finalizado quando S_3 recebe o sinal de bloqueio, juntamente com o acionamento de S_1 e S_2 , retornando à primeira etapa. Nessa etapa, representada na Figura 3.17 b), ocorre transferência de energia do indutor para a rede elétrica.

3.6.2 Semiciclo negativo

Primeira etapa: Os interruptores S_3 e S_4 são acionados e S_2 é bloqueado. O capacitor C_2 , previamente carregado, fornece energia para o armazenamento de L_a . A corrente elétrica flui do capacitor C_2 e pelo indutor L_a em direção à rede elétrica, enquanto esta se encontra com polaridade negativa (rede absorvendo energia). O capacitor C_2 é então descarregado, enquanto capacitor C_1 é carregado pela fonte CC V_{bus} . Com isso, a corrente I_{La} cresce e a energia de C_2 é transferida para L_a e para a rede.

Esse processo é finalizado quando S_3 e S_4 são bloqueados e S_2 recebe o sinal de comando, porém não circula corrente por S_2 . Nessa etapa, ilustrada na Figura 3.18 a), ocorre armazenamento de energia.

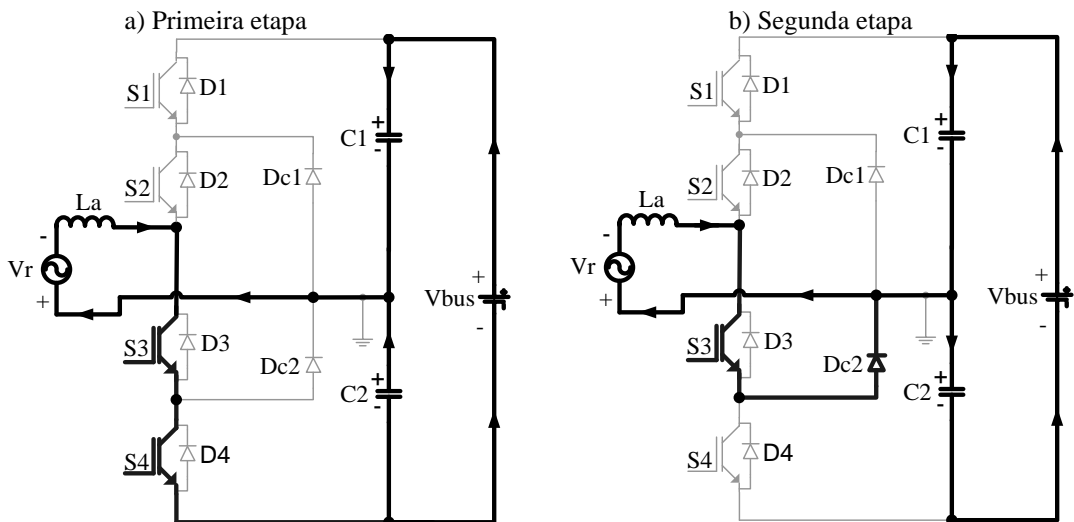
Diante disso, a corrente em L_a é dada pela expressão:

$$v_r + V_{C_2} = L \frac{di_{L_a}}{dt} . \quad (3.45)$$

em que V_{C_2} denota a tensão média no capacitor C_2 .

Segunda etapa: esta etapa se inicia quando o interruptor S_4 recebe o sinal de bloqueio. A corrente do indutor circula por meio do interruptor S_3 e pelo diodo de grameamento D_{c2} . Nesse momento, o indutor começa a se descarregar, enviando parte de sua energia para a rede, enquanto que os capacitores C_1 e C_2 são carregados.

Figura 3.18 – Etapas de operação do conversor NPC monofásico no modo inversor no semiciclo negativo da rede.



Fonte: Próprio Autor.

A expressão da corrente no indutor nessa etapa é dada por:

$$v_r = L \frac{di_{La}}{dt}. \quad (3.46)$$

Esse processo é finalizado quando S_2 recebe o sinal de bloqueio, juntamente com o acionamento de S_3 e S_4 , retornando à primeira etapa do semiciclo negativo. Nessa etapa, ilustrada na Figura 3.18 b), ocorre transferência de energia do indutor L_a para a rede elétrica.

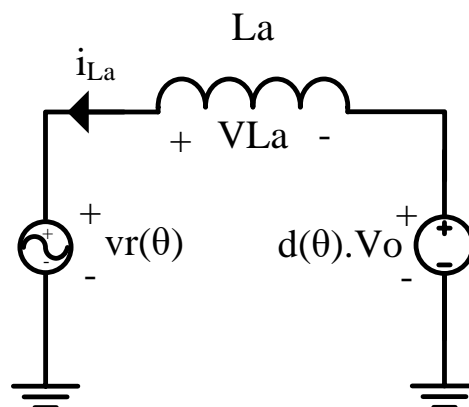
3.7 Análise quantitativa no modo inversor

Nesse estudo, procura-se obter todas as equações relacionadas aos esforços de corrente e de tensão em todos os componentes do conversor no modo inversor. Isso é importante para o dimensionamento dos elementos e determinação do rendimento da topologia.

3.7.1 Equações preliminares no domínio do tempo

O circuito equivalente médio do conversor NPC no modo inversor está representado na Figura 3.19. O modelo médio é obtido a partir das equações diferenciais (3.43) e (3.44), considerando que as tensões nos capacitores C_1 e C_2 são iguais a $V_o = V_{bus}/2$.

Figura 3.19 – Circuito equivalente médio de entrada do conversor NPC no modo inversor.



Fonte: Próprio Autor.

Considerando o conversor operando como inversor e no modo de condução contínua e, utilizando (3.43), escreve-se a equação para a ondulação da corrente em L_a :

$$\Delta i_{La} = \frac{-(v_r(\theta) - V_o)(d(\theta))T}{L_a}. \quad (3.47)$$

Ou ainda, pode-se utilizar a equação (3.44):

$$\Delta i_{L_a} = \frac{v_r(\theta)(1-d(\theta))T}{L_a} \quad (3.48)$$

Igualando essas duas últimas equações e simplificando o resultado, tem-se

$$\frac{-(v_r(\theta) - V_o)d(\theta)T}{L_a} = \frac{v_r(\theta)(1-d(\theta))T}{L_a} \longrightarrow V_o \cdot d(\theta) = v_r(\theta). \quad (3.49)$$

Resolvendo essa equação para $d(\theta)$, obtém-se:

$$d(\theta) = \frac{V_{rp} \text{sen}(\theta)}{V_o} \longrightarrow d(\theta) = \alpha \text{sen}(\theta). \quad (3.50)$$

A equação (3.50) permite afirmar que o conversor NPC no modo inversor funciona como um conversor *buck*, sendo V_o igual a V_{CI} ou a metade da tensão total do barramento CC. A tensão de saída, porém, não pode ser controlada, uma vez que essa é a tensão da rede da concessionária. No lugar da tensão de saída, a corrente na rede é que deve ser controlada, mantendo sob controle também a tensão de entrada (V_o).

A partir da definição de α , substituindo (3.49) em (3.47), reescreve-se o resultado para obter a ondulação de corrente parametrizada no indutor L_a ($\Delta i_{L_a}^*$):

$$\Delta i_{L_a}^* = (\text{sen}(\theta) - \alpha \text{sen}^2(\theta)). \quad (3.51)$$

Derivando (3.51) em relação a θ , determina-se o ângulo em que ocorre a maior ondulação de corrente no indutor:

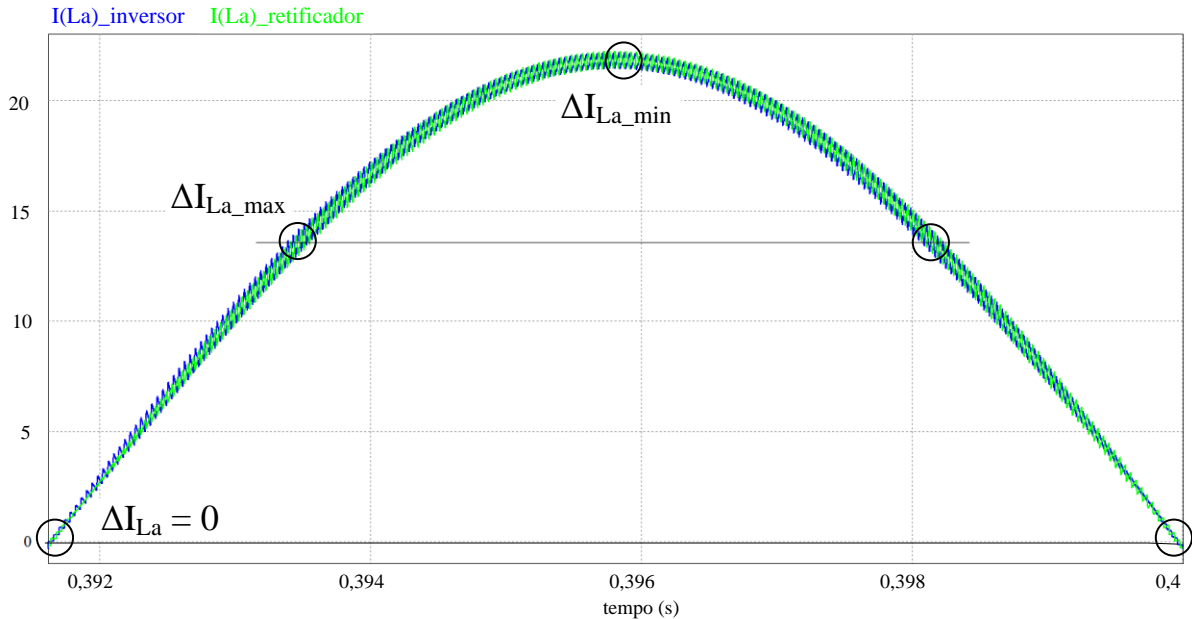
$$\theta_{\max} = \text{sen}^{-1}\left(\frac{1}{2\alpha}\right). \quad (3.52)$$

Observa-se por essas duas últimas equações que a ondulação de corrente no modo inversor e o ângulo em que ocorre a máxima ondulação são exatamente os mesmos para o conversor no modo retificador.

A Figura 3.20 mostra a corrente no indutor nos dois modos de operação para $\alpha=0,78$, sendo que a curva foi obtida por meio de simulação.

Observa-se que, em ambos os casos, a corrente é máxima em $39,86^\circ$ da rede, mas mínima no pico da senoide em 90° . A ondulação de corrente no indutor é nula na passagem desta por zero em 0° ou 180° .

Figura 3.20 – Ângulo em que ocorre a máxima e a mínima ondulação nos dois modos de operação.



Fonte: Próprio Autor.

3.7.2 Determinação dos esforços de tensão e corrente

Os esforços de tensão em todos os semicondutores correspondem à metade da tensão total do barramento CC, assim como também ocorre no modo retificador.

Os esforços de corrente nos interruptores S_1 – S_4 e S_2 – S_3 são iguais. Entretanto, não há circulação de corrente nos diodos dos interruptores S_1 a S_4 .

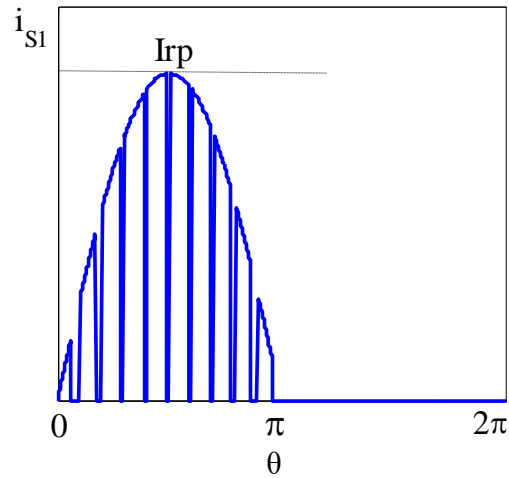
Os diodos D_{c1} e D_{c2} conduzem corrente no intuito de grampear a tensão nos interruptores na metade da tensão total do barramento CC.

Portanto, basta determinar as correntes média e eficaz para S_1 , S_2 , D_{c1} ou D_{c2} com auxílio de (3.19) e (3.49). Ao final dos cálculos, uma tabela com os esforços de corrente em todos os semicondutores do conversor no modo inversor será apresentada.

3.7.2.1 Corrente média em S_1

Durante o semiciclo positivo da rede, a corrente que flui em S_1 , quando comandado a conduzir, é igual à corrente fornecida para a rede. Durante o semiciclo negativo, esse interruptor encontra-se sempre bloqueado. Desprezando-se a ondulação de alta frequência na corrente do indutor L_a , a forma de onda teórica da corrente em S_1 pode ser representada na Figura 3.21.

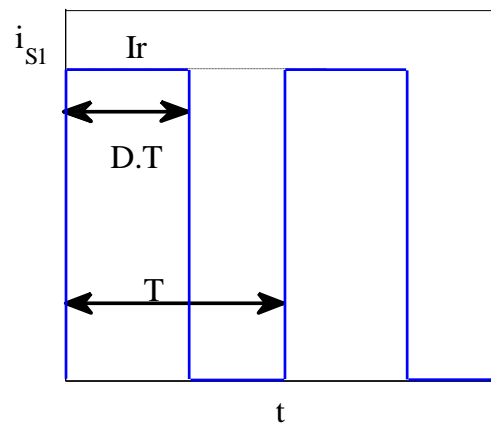
Figura 3.21 – Forma de onda da corrente em S_1 .



Fonte: Próprio Autor.

Durante um ciclo de comutação, a amplitude desta corrente pode ser considerada constante, conforme representa na Figura 3.22.

Figura 3.22 – Detalhe da forma de onda de corrente em S_1 em um intervalo de tempo muito pequeno.



Fonte: Próprio Autor.

A corrente média instantânea em S_1 pode ser obtida por:

$$i_{S1med} = \frac{1}{T} \int_0^T I_{S1}(t) dt = \frac{1}{T} \int_0^{DT} I_r dt = DI_r. \quad (3.53)$$

Logo, para o cálculo da corrente média total em S_1 considerando um ciclo da tensão de entrada na frequência de 60 Hz, deve-se agora integrar a equação (3.53) em relação à θ , resultando na equação (3.54).

$$I_{S1med} = \frac{1}{2\pi} \int_0^{2\pi} i_{S1med}(\theta) d\theta = \frac{1}{2\pi} \int_0^{\pi} (\alpha \sin(\theta)) \cdot (I_{rp} \sin(\theta)) d\theta = \frac{\alpha}{4} I_{rp}. \quad (3.54)$$

3.7.2.2 Corrente eficaz em S_1

Pela definição de valor eficaz e, observando os limites de integração da Figura 3.22, a corrente eficaz em S_1 é dada por (3.55).

$$i_{S1ef}^2 = \frac{1}{T} \int_0^T (I_{S1}(t))^2 dt = \frac{1}{T} \int_0^{DT} I_r^2 dt = DI_r^2. \quad (3.55)$$

Para a determinação da corrente eficaz para um ciclo completo da tensão da rede, obtém-se (3.56).

$$I_{S1ef}^2 = \frac{1}{2\pi} \int_0^{2\pi} (i_{S1ef}(\theta))^2 d\theta = \frac{1}{2\pi} \int_0^{\pi} \alpha \sin(\theta) (I_{rp} \sin(\theta))^2 d\theta. \quad (3.56)$$

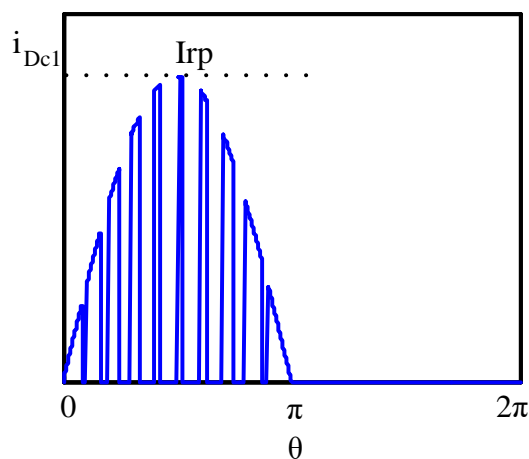
Resolvendo a integral, obtém-se (3.57).

$$I_{S1ef} = \sqrt{\frac{2\alpha}{3\pi}} I_{rp}. \quad (3.57)$$

3.7.2.3 Corrente média em D_{c1} e D_{c2}

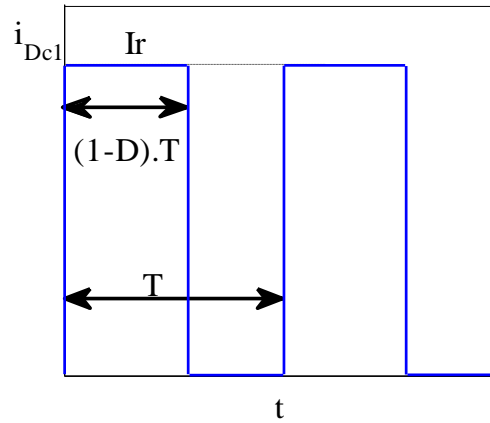
Durante o semiciclo positivo, a corrente em D_{c1} e S_2 quando S_1 é bloqueado. Desprezando-se a ondulação de alta frequência na corrente do indutor L_a , a forma de onda teórica dessa corrente pode ser representada na Figura 3.23.

Figura 3.23 – Forma de onda de corrente em D_{c1} .



Fonte: Próprio Autor.

Durante um ciclo de comutação, a amplitude dessa corrente pode ser considerada constante, conforme está representada na Figura 3.24.

Figura 3.24 – Detalhe da forma de onda de corrente em D_{c1} .

Fonte: Próprio Autor.

A corrente média em D_{c1} na frequência de comutação pode ser obtida por:

$$i_{D_{c1med}} = \frac{1}{T} \int_0^T I_{D_{c1}}(t) dt = \frac{1}{T} \int_0^{(1-D)T} I_r dt = (1-D)I_r. \quad (3.58)$$

A corrente média total no diodo D_{c1} , considerando um ciclo da tensão de entrada, é obtida integrando a equação (3.58) em θ , resultando em (3.59).

$$I_{D_{c1med}} = \frac{1}{2\pi} \int_0^{2\pi} i_{D_{c1med}}(\theta) d\theta = \frac{1}{2\pi} \int_0^{\pi} (1 - \alpha \sin(\theta))(I_{rp} \sin(\theta)) d\theta. \quad (3.59)$$

Resolvendo esta integral, obtém-se a equação (3.60).

$$I_{D_{c1med}} = \left(\frac{1}{\pi} - \frac{\alpha}{4} \right) I_{rp}. \quad (3.60)$$

3.7.2.4 Corrente eficaz em D_{c1} e D_{c2}

Pela definição de valor eficaz e, observando os limites de integração da Figura 3.24, tem-se a equação (3.61).

$$i_{D_{c1ef}}^2 = \frac{1}{T} \int_0^T (I_{D_{c1}}(t))^2 dt = \frac{1}{T} \int_0^{(1-D)T} I_r^2 dt = (1-D)I_r^2. \quad (3.61)$$

Resolvendo (3.61) e calculando-se para um ciclo completo da tensão de entrada, isso resulta na equação (3.62).

$$I_{D_{c1ef}}^2 = \frac{1}{2\pi} \int_0^{2\pi} (i_{D_{c1ef}}(\theta))^2 d\theta = \frac{1}{2\pi} \int_0^{\pi} (1 - \alpha \sin(\theta))(I_{rp} \sin(\theta))^2 d\theta. \quad (3.62)$$

Resolvendo a integral, resulta na equação (3.63).

$$I_{D_{c1ef}} = \sqrt{\frac{1}{4} - \frac{2\alpha}{3\pi}} I_{rp}. \quad (3.63)$$

3.7.2.5 Corrente de pico em todos os semicondutores

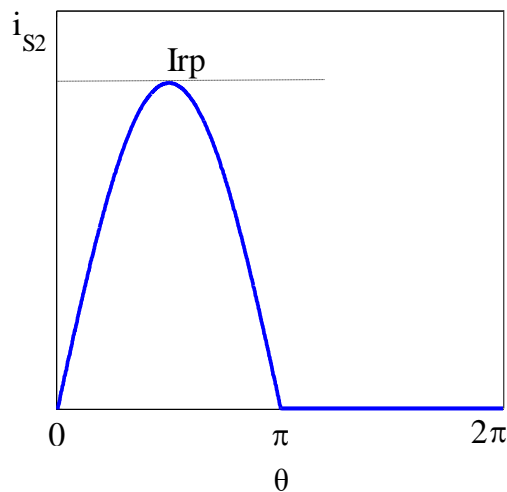
O valor de pico de corrente nos diodos em paralelo com os interruptores é igual à corrente de pico da rede enquanto que nos diodos D_{c1} e D_{c2} é nula, dados respectivamente por (3.63) e (3.64).

$$I_{Sip} = I_{Dip} = I_{Dc1p} = I_{Dc2p} = I_{rp} \quad (3.64)$$

3.7.2.6 Corrente média em S_2

No semiciclo positivo, a corrente em S_2 pode ser representada na Figura 3.25.

Figura 3.25 – Forma de onda de corrente em S_2 .



Fonte: Próprio Autor.

Assim, a corrente média em S_2 pode ser obtida por:

$$I_{S2med} = \frac{1}{2\pi} \int_0^\pi I_{S2}(t) dt = \frac{1}{2\pi} \int_0^\pi I_{rp} \text{sen}(\theta) dt = \frac{1}{\pi} I_{rp} . \quad (3.65)$$

3.7.2.7 Corrente eficaz em S_2

Pela definição de valor eficaz e, observando os limites de integração da Figura 3.25. Logo, a corrente eficaz em S_2 é dada por (3.66).

$$I_{S2ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi (i_{S2ef}(\theta))^2 d\theta} = \sqrt{\frac{1}{2\pi} \int_0^\pi (I_{rp} \text{sen}(\theta))^2 d\theta} = \frac{1}{2} I_{rp} . \quad (3.66)$$

3.7.2.8 Análise das equações de esforços de corrente

Utilizando a mesma metodologia para o modo retificador, a corrente média ou eficaz em cada semicondutor é então dada por um fator que multiplica a corrente de pico de entrada do conversor. Esses valores podem ser melhor visualizados na Tabela 3.3, a partir da qual se pode facilmente determinar os esforços de corrente em qualquer semicondutor, bastando multiplicar cada termo por I_{rp} e com isso dimensionar o componente semicondutor corretamente.

Tabela 3.3 – Correntes média, eficaz e de pico parametrizadas em cada semicondutor.

	Média	Eficaz	Pico
I^*_{S1}, I^*_{S4}	$\frac{\alpha}{4}$	$\sqrt{\left(\frac{2\alpha}{3\pi}\right)}$	1
I^*_{S2}, I^*_{S3}	$\frac{1}{\pi}$	$\frac{1}{2}$	1
$I^*_{D1}, I^*_{D2}, I^*_{D3}, I^*_{D4}$	0	0	0
I^*_{Dc1}, I^*_{Dc2}	$\left(\frac{1}{\pi} - \frac{\alpha}{4}\right)$	$\sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi}\right)}$	1

Fonte: Próprio Autor.

Nota-se que no modo inversor os esforços de corrente são totalmente diferentes quando comparados ao modo retificador. Convém destacar que as expressões da Tabela 3.1 são válidas quando α atende a seguinte relação:

$$0 < \alpha < \frac{3\pi}{8}. \quad (3.67)$$

Pelo fato de que α deve satisfazer simultaneamente as seguintes relações:

$$\left\{ \begin{array}{l} \alpha < \frac{4}{\pi}, \\ \alpha < \frac{3\pi}{8}, \\ \alpha > 0. \end{array} \right. \quad (3.68)$$

A partir da equação (3.36) e multiplicando cada elemento da Tabela 3.3 por I_{rp}^* , obtêm-se expressões apenas em função de α conforme a Tabela 3.4.

Tabela 3.4 – Correntes média, eficaz e de pico em cada semicondutor em função apenas de α .

	Média	Eficaz	Pico
I_{S1}^*, I_{S4}^*	$\frac{1}{4}$	$\sqrt{\left(\frac{2}{3\pi\alpha}\right)}$	$\frac{1}{\alpha}$
I_{S2}^*, I_{S3}^*	$\frac{1}{\pi\alpha}$	$\frac{1}{2\alpha}$	$\frac{1}{\alpha}$
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	0	0	0
I_{Dc1}^*, I_{Dc2}^*	$\left(\frac{1}{\pi\alpha} - \frac{1}{4}\right)$	$\sqrt{\left(\frac{1}{4\alpha^2} - \frac{2}{3\pi\alpha}\right)}$	$\frac{1}{\alpha}$

Fonte: Próprio Autor.

Então, considerando que a potência de saída e a tensão no barramento sejam constantes no modo inversor, excetuando-se os diodos em paralelo com os interruptores, todos os demais semicondutores têm seus esforços de corrente intensificados à medida que α é reduzido. Em outras palavras, à medida que o valor eficaz da tensão de entrada do conversor é reduzido, os esforços de corrente nos semicondutores aumentam, exceto pelo valor médio de corrente das em S_1 e S_4 . Para qualquer valor de α , os maiores valores de corrente média e eficaz se concentram em S_2 e S_3 . Logo, para que a topologia opere com máximo rendimento possível, é interessante a sua operação com maior valor de tensão eficaz da rede, desde que α não supere a unidade.

3.7.3 Determinação da indutância do indutor de filtro L_a

Como a ondulação de corrente no modo inversor é a mesma no modo retificador, tem-se:

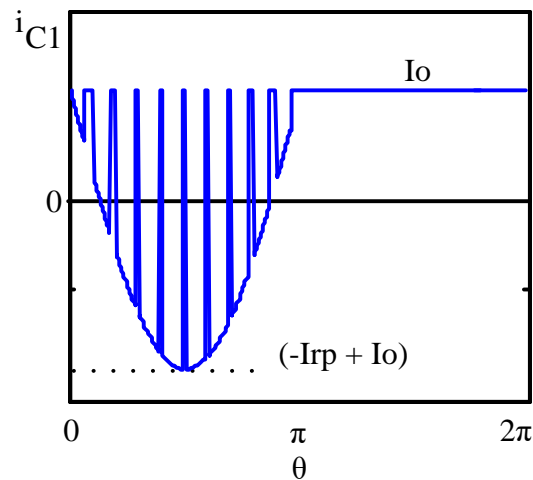
$$L_a = \frac{\Delta i_{\max La}^* V_{rp} T}{\Delta i_{\max}} = \frac{V_{rp} T}{4\Delta i_{\max} \alpha}. \quad (3.69)$$

Na seção 3.53 desta tese fez menção a metodologias alternativas de projeto para o cálculo de L_a e conforme visto na Figura 3.20, a ondulação de corrente é a mesma nos dois modos de operação. Logo, essas metodologias também podem ser empregadas para o conversor operando no modo inversor.

3.7.4 Determinação da capacitância do capacitor de filtro C_1 e C_2

A Figura 3.26 mostra a forma de onda teórica da corrente em C_1 .

Figura 3.26 – Forma de onda de corrente no capacitor C_f no modo inversor.



Fonte: Próprio Autor.

O valor da capacitância é determinado também como no modo retificador pelo critério de *hold-up time*. É importante agora determinar o valor da corrente eficaz do capacitor de filtro no modo inversor. Essa forma de corrente apresenta o mesmo aspecto para o conversor operando no modo retificador. Portanto, a corrente eficaz é a mesma nos dois casos.

3.8 Exemplo de Projeto

Com o objetivo de especificar alguns componentes do circuito de potência do conversor, um exemplo de projeto é realizado para o conversor NPC monofásico no modo retificador.

3.8.1 Especificações

As especificações do projeto para o dimensionamento dos componentes do conversor são apresentadas a seguir.

- Potência de saída: $P_o=2$ kW
- Valor da metade da tensão total do barramento CC: $V_o=230$ V
- Tensão de entrada nominal eficaz: $V_r=127$ V
- Frequência da tensão de entrada: $f_i=60$ Hz

3.8.2 Considerações de projeto

Com base nas especificações, as considerações são:

- Frequência de comutação: 25 kHz
- Rendimento: 97%.
- Variação percentual da tensão de entrada: $\pm 20\%$.
- Máxima ondulação da tensão de saída: $\pm 2,5\%$.
- Máxima ondulação da corrente no indutor L_a : 5%.

Cálculo do fator α

De acordo com a definição de α , obtido de (3.12), seu valor nominal é então dado por:

$$\alpha = \frac{127 \cdot \sqrt{2}}{230} = 0,78.$$

Cálculo da corrente eficaz de entrada

A corrente eficaz em plena potência é obtida por:

$$I_{r_rms} = \frac{P_o}{\eta V_{r_rms}} = \frac{2000}{0,97 \cdot 127} = 16,23 \text{ A} . \quad (3.70)$$

3.8.3 Cálculo dos esforços de tensão e corrente nos componentes

- Esforço de tensão em cada semicondutor

Os esforços de tensão em todos os semicondutores correspondem à metade da tensão total do barramento CC, isto é:

$$V_{S1} = V_o = \frac{V_{bus}}{2} = \frac{460}{2} = 230 \text{ V} . \quad (3.71)$$

- Corrente média e eficaz em S_1

No modo retificador, a corrente que circula em S_1 é nula, bem como as respectivas correntes média e eficaz.

- Correntes média e eficaz em S_2

A corrente média é determinada pela expressão (3.20):

$$I_{S2_med} = 22,95 \left(\frac{1}{\pi} - \frac{0,78}{4} \right) = 2,84 \text{ A} .$$

A corrente eficaz é dada pela expressão (3.23):

$$I_{S2_ef} = 22,95 \sqrt{\left(\frac{1}{4} - \frac{2 \cdot 0,78}{3 \cdot \pi}\right)} = 6,69 \text{ A}.$$

- Correntes médias e eficaz nos diodos em paralelo dos interruptores

A corrente média é determinada pela expressão (3.26):

$$I_{D1_med} = 22,95 \left(\frac{0,78}{4}\right) = 4,46 \text{ A}.$$

A corrente eficaz é calculada a partir da expressão (3.29):

$$I_{D1_ef} = 22,95 \sqrt{\left(\frac{2\alpha}{3\pi}\right)} = 22,95 \sqrt{\left(\frac{2 \cdot 0,78}{3 \cdot \pi}\right)} = 9,33 \text{ A}.$$

A Tabela 3.5 sumariza os esforços de corrente nos semicondutores da topologia para o modo retificador.

Tabela 3.5 – Correntes média, eficaz e de pico em cada semicondutor.

	Média	Eficaz	Pico
$I_{S2}, I_{S3}, I_{Dc1}, I_{Dc2}$	2,84 A	6,69 A	22,95 A
$I_{D1}, I_{D2}, I_{D3}, I_{D4}$	4,46 A	9,33 A	22,95 A
I_{S1}, I_{S4}	0 A	0 A	0 A

Fonte: Próprio Autor.

Com base nos esforços calculados, foi escolhido como interruptor o IGBT STGW80V60DF da *ST Microelectronics*. Para os diodos de grampeamento D_{c1} e D_{c2} , adotou-se o diodo 30EPH06 da *International Rectifier*.

3.8.4 Cálculo da indutância do indutor de filtro L_a

O dimensionamento do indutor de filtro é realizado com base no critério da máxima ondulação de corrente (BARBI, 2002). Assim, por meio da equação (3.38) e, a partir das especificações e considerações de projeto, determina-se o valor de L_a :

$$L_a = \frac{Vo \cdot T}{4 \cdot \Delta i_{max}} = \frac{(230) \cdot 40 \cdot 10^{-6}}{4 \cdot 4.59} = 501 \mu\text{H}.$$

Adota-se então $L_a=500 \mu\text{H}$.

3.8.5 Cálculo da capacitância do capacitor de filtro C_1 e C_2

Os capacitores C_1 e C_2 , responsáveis por manter a tensão do barramento constante com base no critério de *hold-up time*, podem ser determinados por meio da equação (3.39):

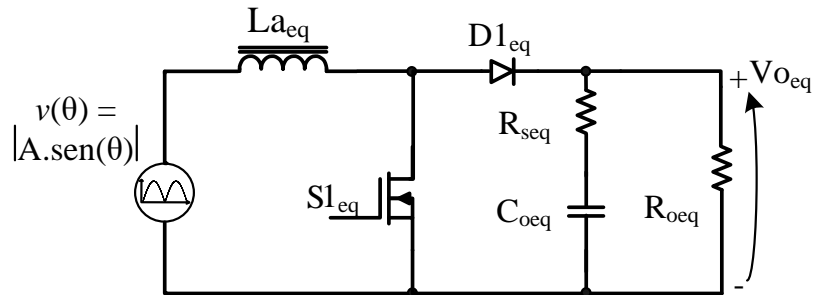
$$C_1 = C_2 = \frac{0,5P_o\Delta t}{2(V_o^2 - V_{o_min}^2)} = \frac{0,5 \cdot 2000 \cdot 16,66 \cdot 10^{-3}}{2 \cdot (230^2 - 225,4^2)} = 3,98 \text{ mF}.$$

Adota-se um banco de sete capacitores de 560 μF conectados em paralelo para C_1 e C_2 . A resistência série equivalente da associação é $R_{se}=22,85 \text{ m}\Omega$.

3.8.6 Modelo equivalente ao conversor boost clássico

Como em Lafuente (2011) e Silveira *et al.* (2015), no intuito de facilitar a modelagem do conversor NPC, todos os seus componentes envolvidos são representados em termos do circuito equivalente mostrado na Figura 3.27.

Figura 3.27 – Conversor *boost* clássico equivalente com PFC.



Fonte: Próprio Autor.

Para diferenciar os componentes do conversor original e daqueles do circuito equivalente, é acrescentado o subíndice “eq”. Assim, tem-se o diodo de transferência D_{1eq} , o interruptor S_{1eq} , o capacitor de filtro C_{oeq} , a resistência série equivalente do capacitor de filtro R_{seq} e o resistor de carga R_{oeq} .

Pelo fato de a entrada ser mantida fixa, a tensão V_r e a indutância do indutor L_a apresentam o mesmo valor em ambos os conversores, visto que a quantidade de energia armazenada no indutor de filtro de entrada de ambos os conversores é a mesma. A frequência de comutação do interruptor do modelo equivalente é igual em relação ao mesmo valor do conversor original. Por sua vez, a largura do pulso do conversor equivalente é igual à largura do sinal PWM dos interruptores S_2 e S_3 do conversor original.

A partir dos parâmetros da Tabela 3.6 do conversor original, foram obtidos os

parâmetros do conversor equivalente, sendo estes listados na Tabela 3.7 com os seus respectivos valores.

Tabela 3.6 – Especificações do conversor NPC original.

Parâmetros	Valores
Tensão de entrada CA	127 V _{rms}
Indutor de entrada	$L_a=0,5$ mH
Resistência série equivalente de C_1 e C_2	$R_{se}=22,85$ m Ω
Capacitâncias C_1 e C_2	$C_o=C_1=C_2=3,98$ mF
Resistência de carga	$R_o=105,8$ Ω
Tensão de saída total	$V_{bus}=2.V_o=460$ V
Razão cíclica nominal	$D=0,5$
Frequência de comutação	$f_s=25$ kHz
Período de comutação	$T_s=40$ μ s
Faixa de tensão de entrada	$V_i=101,6-152,4$ V
Potência de saída	$P_o=2$ kW

Fonte: Próprio Autor.

Tabela 3.7 – Valores dos parâmetros do conversor equivalente.

Parâmetros	Valores
Tensão de entrada CA	$V_i=127$ V _{rms}
Indutor de entrada	$L_{aeq}=0,5$ mH
Resistência série do capacitor equivalente	$R_{seeq}=R_{se}/r_v^2=5,71$ m Ω
Capacitor de saída	$C_{oeq}=(C_o/2).r_v^2=7,96$ mF
Resistência de carga	$R_{oeq}=R_o/r_v^2=26,45$ Ω
Tensão de saída	$V_{oeq}=2.V_o/r_v=230$ V
Razão cíclica nominal média	$D_{oeq}=D=0,5$
Frequência de comutação	$f_{seq}=f_s=25$ kHz
Período de comutação	$T_{seq}=T_s=40$ μ s
Faixa de tensão de entrada	$V_i=101,6-152,4$ V
Potência de saída	$P_o=2$ kW
Razão entre a tensão de saída dos conversores original e equivalente	$r_v=V_o/V_{oeq}=2$

Fonte: Próprio Autor.

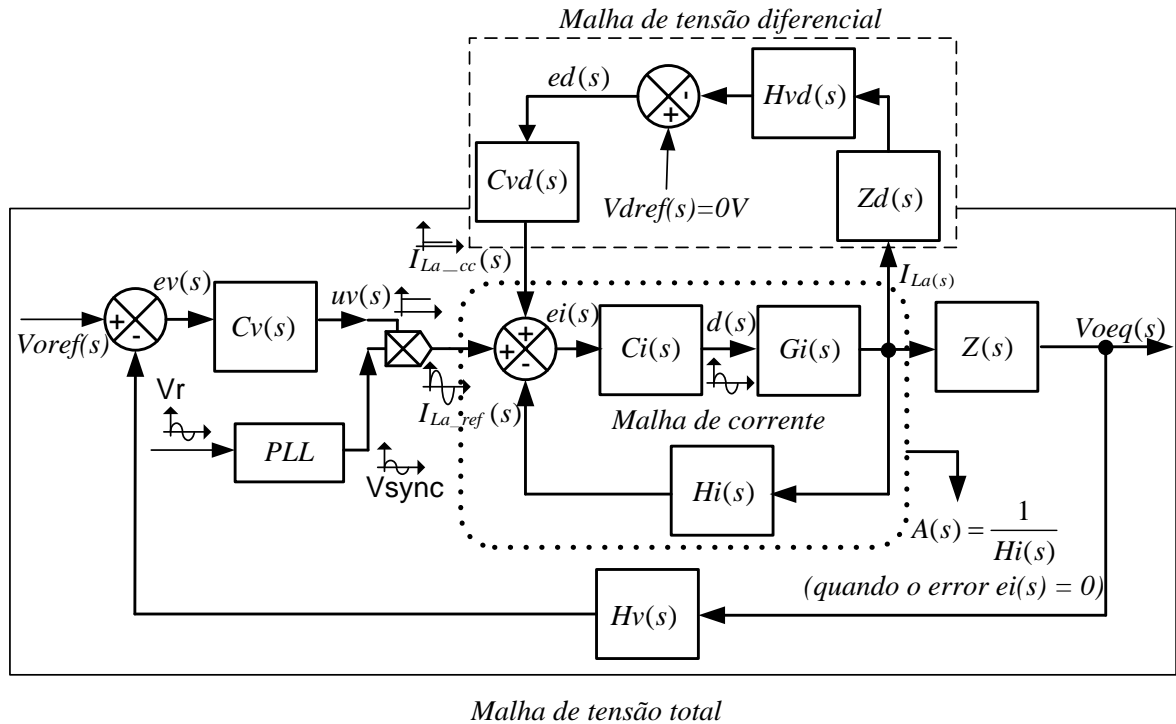
3.8.7 Dimensionamento das malhas de controle

A fim de obter a correção do fator de potência, existem algumas técnicas consolidadas e disponíveis na literatura, como por exemplo, o controle ciclo a ciclo (BROWN; SOLDANO, 2005), controle em modo corrente média (TANG; LEE; RIDLEY, 1992), controle por histerese (BUSO *et al.*, 2000; MALESANI; TENTI, 1990; YAO; HOLMES, 1993), controle preditivo (JINGQUAN *et al.*, 2003; LAI; YEH, 2009) e controle por corrente de pico (JOHANSSON, 2003).

Por sua vez, o controle ressonante tem como principal característica a facilidade de seguir referências senoidais, resultando em erro estático nulo (ELKAYAM *et al.*, 2019; HUSEV *et al.*, 2020). Esse tipo de estratégia proporciona resultados satisfatórios, com alto fator de potência e baixa distorção harmônica para a corrente de entrada em uma larga faixa de potência, sendo então adotado para a malha de corrente do conversor.

São necessárias três malhas de controle para que o conversor opere com alto fator de potência, baixa distorção da corrente, regulação da tensão total do barramento e equalização de tensão nos capacitores que formam o barramento CC. As malhas em questão são dispostas numa configuração em cascata, sendo a malha interna de corrente associada a um controlador PR (Proporcional Ressonante) e as demais malhas compostas por controladores do tipo PI com filtro. A Figura 3.28 mostra o diagrama de blocos do sistema de controle para o conversor NPC para qualquer modo de operação.

Figura 3.28 – Diagrama de blocos do sistema de controle.



Malha de tensão total

Fonte: Próprio Autor.

A malha interna de corrente com o compensador $C_i(s)$ controla os interruptores para que a corrente de entrada do conversor tenha o formato senoidal. A malha externa define a referência da malha interna necessária para que a tensão total do barramento seja mantida no valor desejado. Por outro lado, a malha diferencial, associada ao controlador $C_{vd}(s)$, é responsável por manter a tensão nos capacitores C_1 e C_2 iguais. A diferença de tensão nos capacitores C_1 e C_2 reflete na corrente no indutor de armazenamento L_a . A função do controlador $C_{vd}(s)$ é basicamente adicionar uma pequena componente CC na referência da malha de corrente no intuito de corrigir possíveis desequilíbrios de tensão nos capacitores C_1 e C_2 (REINERT *et al.*, 2011). O projeto das três malhas será apresentado nas seções seguintes.

3.8.7.1 Projeto da malha interna de controle de corrente

Para o projeto da malha de corrente, inicialmente é necessário obter a função de transferência que relaciona a corrente no indutor com a razão cíclica, dada por $I_{La}(s)/d(s)$. Para determinar essa expressão, pequenas perturbações são introduzidas na razão cíclica $d(t)$ e na corrente do indutor $\hat{i}_L(t)$, ou seja:

$$\langle \hat{i}_{La}(t) \rangle = I_{La} + \hat{i}_L(t), \quad (3.72)$$

$$d(t) = D + \hat{d}(t). \quad (3.73)$$

Essas relações são substituídas na equação do modelo médio do sistema da Figura 3.6 e, desprezando os termos CC, obtém-se então a função de transferência necessária (NODARI, 2011; NODARI *et al.*, 2010):

$$G_i(s) = \frac{I_{La}(s)}{d(s)} = \frac{V_o}{L_a s + R_w}. \quad (3.74)$$

em que R_w é a resistência série do indutor.

Em sistemas de controle digital, o atraso de tempo associado aos cálculos realizados dado por T_d deve ser considerado. Esse efeito pode ser representado em termos de uma simples aproximação de Padé de primeira ordem na forma:

$$G_d(s) = \frac{1}{T_d s + 1}. \quad (3.75)$$

A seguir, são estabelecidos os ganhos considerados constantes no projeto da malha de corrente:

$$F_m(s) = \frac{1}{V_d}, \quad (3.76)$$

$$H_i(s) = k_{hall} R_{shunt}. \quad (3.77)$$

A função de transferência de laço aberto para a malha de corrente pode então ser obtida como:

$$FTLA_{iu}(s) = F_m(s) G_i(s) G_d(s) H_i(s). \quad (3.78)$$

A Tabela 3.8 define cada termo dessas funções de transferência com seus valores calculados.

Tabela 3.8 - Parâmetros da malha de corrente.

Parâmetro	Descrição	Valor
V_d	Valor pico a pico do sinal dente de serra do modulador PWM	5 V
$F_m(s)$	Ganho do modulador PWM	0,2/V
k_{hall}	Ganho do sensor de corrente do tipo efeito Hall	0,001
R_{shunt}	Resistência em paralelo na saída do sensor de corrente	100 Ω
$H_i(s)$	Ganho do elemento de medição da corrente no indutor	0,1 V/A

Fonte: Próprio Autor.

O controlador PR é representado pela seguinte expressão:

$$C_i(s) = k_p + \frac{2k_i\omega_c s}{s^2 + 2\omega_c s + \omega_0^2}. \quad (3.79)$$

em que k_p e k_i são os ganhos proporcional e integral, respectivamente; e ω_c , ω_0 são as frequências angulares de cruzamento e de ressonância, respectivamente.

Utilizando o procedimento apresentado em Teodorescu *et al.* (2006), o parâmetro k_p pode ser sintonizado de modo semelhante a um controlador PI, definindo assim o comportamento dinâmico do sistema, a largura de banda, a margem de fase, e margem de ganho. Por outro lado, o parâmetro k_i tem pouca influência na largura de banda da malha e representa o ganho do controlador. Assim, é possível determinar k_p e k_i a partir de um controlador PI convencional. Considerando-se que há nesse caso um polo na origem do plano complexo e adotando a abordagem de cancelamento de polos e zeros, a função de transferência de malha aberta do sistema compensado pode ser simplesmente dada por:

$$FTLA_{ic}(s) = \frac{K_{PI}B}{s(s+a)}. \quad (3.80)$$

em que K_{PI} é o ganho do controlador PI a ser determinado. Além disso, parâmetros B e a são dados por:

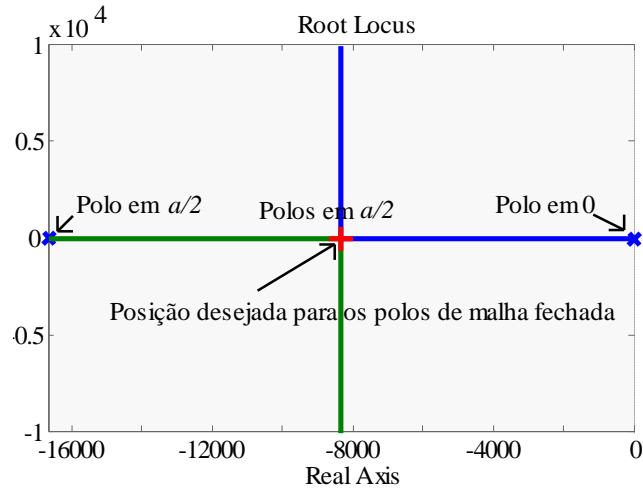
$$B = \frac{F_m H_i V_o}{T_d}, \quad (3.81)$$

$$a = \frac{1}{T_d}. \quad (3.82)$$

O parâmetro T_d foi considerado como sendo 1,5 vezes o valor do período de chaveamento, e portanto sendo igual a 60 μ s.

A fim de obter uma resposta rápida e sem sobressinal para a malha de corrente, o controlador PI deve ser ajustado de modo que os polos de malha fechada estejam situados no eixo real e posicionados exatamente no meio do lugar das raízes (LR), como mostra a Figura 3.29.

Figura 3.29 – Lugar das raízes da malha de corrente associada ao controlador PI.



Fonte: Próprio Autor.

O valor de K_{PI} que leva os polos para a mesma posição definida como $a/2$ é dado por Ogata (2007):

$$K_{PI} = \frac{a^2}{4B} = \frac{(1.667 \cdot 10^4)^2}{4 \cdot 76666,7} = 905,73. \quad (3.83)$$

De acordo com o procedimento adotado, a função de transferência que representa o controlador PI pode ser escrita na forma:

$$C_{PI}(s) = K_{PI} \left(\frac{sL_a + R_w}{s} \right). \quad (3.84)$$

Assim, é possível calcular k_p e k_i como se segue:

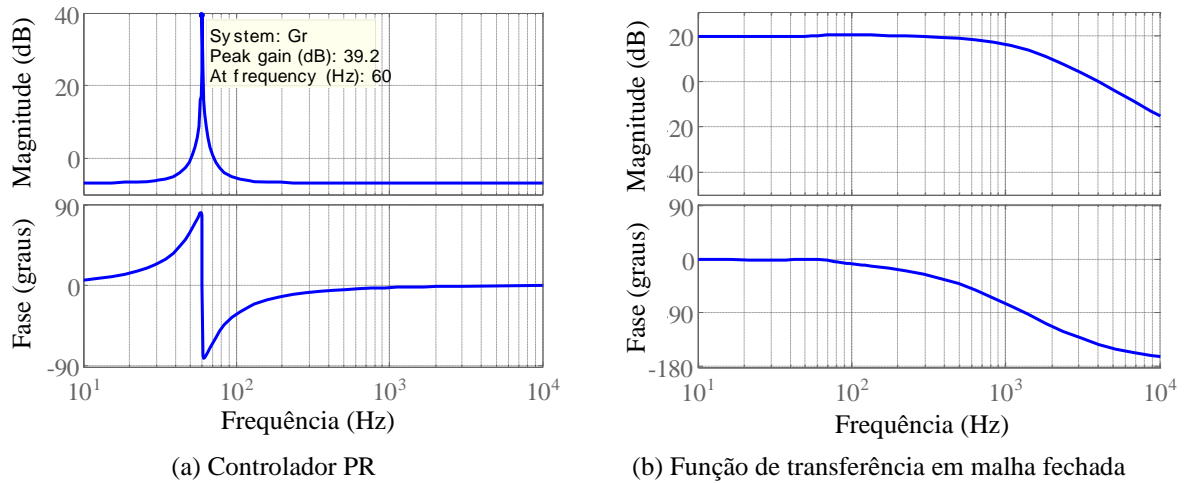
$$k_p = K_{PI} L_a = 0,45, \quad (3.85)$$

$$k_i = K_{PI} R_w = 90,57. \quad (3.86)$$

Devido à grande quantidade de harmônicos na tensão da rede elétrica e para evitar que esses harmônicos prejudiquem o formato da corrente, a frequência de corte ω_c do controlador PR foi escolhida em 0,628 rad/s. Deste modo, as harmônicas de ordem elevadas são drasticamente atenuadas, resultando em um baixo THD para a corrente do conversor. Assim, considerando $\omega_c = 0,628$ rad/s e $\omega_0 = 2 \cdot \pi \cdot f = 377$ rad/s, os diagramas de Bode resultantes do controlador PR e a função de transferência em malha fechada do sistema compensado são representados na Figura 3.30.

A Figura 3.30 (a) mostra que o ganho do controlador é elevado em $f_r = 60$ Hz, enquanto o ângulo de fase é nulo. Em outras palavras, o controlador é capaz de assegurar que a corrente esteja em fase com a tensão de rede e, conseqüentemente, o fator de potência é elevado.

Figura 3.30 – Diagramas de Bode para a malha de corrente.



Fonte: Próprio Autor.

Além disso, a Figura 3.30 (b) indica que a corrente no indutor está em fase com o sinal de referência senoidal, considerando que o ângulo de fase é nulo neste caso. Além disso, o ganho permanece constante em 20 dB para frequências até 1 kHz. A resposta em malha fechada é suficientemente rápida de modo a que a corrente segue uma referência senoidal de 60 Hz.

3.8.7.2 Projeto da malha de tensão do barramento total

A seguir, são definidos alguns parâmetros necessários para a obtenção da função de transferência em laço aberto da malha de tensão. A função de transferência em malha fechada da corrente é obtida por Ogata (2007):

$$A(s) = \frac{C_i(s).G_i(s)}{1 + C_i(s).G_i(s).H_i(s)}. \quad (3.87)$$

O ganho do sensor de tensão de efeito Hall da LEM é adotado em:

$$H_v(s) = \frac{5}{400} = 12,50 \cdot 10^{-3}. \quad (3.88)$$

Finalmente, a função de transferência do sistema em malha aberta sem compensador necessária para o projeto do controle do conversor NPC no modo retificador é definida por (3.89):

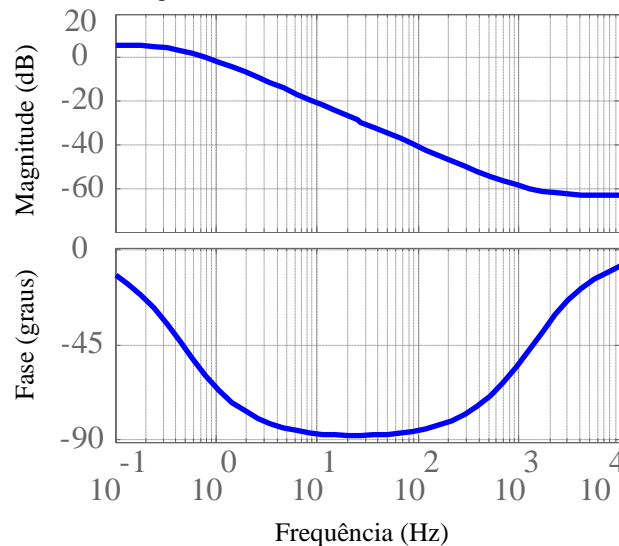
$$FTLA_{vsc}(s) = A(s)Z(s)H_v(s). \quad (3.89)$$

sendo a impedância $Z(s)$ dada por:

$$Z(s) = \left[(1-D) \frac{R_{oeq} R_{seq}}{R_{oeq} + R_{seq}} \right] \cdot \left(\frac{s + \frac{1}{R_{seq} C_{oeq}}}{s + \frac{1}{C_{oeq} (R_{oeq} + R_{seq})}} \right). \quad (3.90)$$

A partir da função de transferência em malha aberta do sistema sem compensação obtida por (3.89), é traçado então o diagrama de Bode do sistema ilustrado na Figura 3.31. Nesse diagrama, observa-se que o gráfico do módulo em função da frequência possui taxa de decrescimento de aproximadamente -20 dB/década após a frequência de cruzamento. Verifica-se ainda que, próximo da frequência de cruzamento em malha aberta, o sistema possui uma defasagem entre 0° e 90° , logo, o projeto de um compensador será obtido com facilidade.

Figura 3.31 – Diagrama de Bode da malha de tensão sem compensador.



Fonte: Próprio Autor.

Segundo a teoria de controle, a frequência de cruzamento f_{cv} da função de transferência de laço aberto $FTLA_{scv}(s)$ deve ser menor ou igual que $f_{cv}=f_r/2$. Além disso, normalmente a largura de banda dessa malha de tensão é significativamente menor que a frequência da rede (geralmente menor que 10 Hz) devido à ondulação de tensão nos capacitores do barramento CC (JIAN, 2003; SRINIVASAN; ORUGANTI, 1998). Dessa forma, adotou-se por uma frequência de cruzamento de 10 Hz.

Para o projeto do controlador de tensão, algumas técnicas de sintonia de controladores consolidadas na literatura podem ser utilizadas. O método do fator K proposto por Dean Venable (1983) tem mostrado ser uma excelente ferramenta para tal finalidade, sendo então utilizado no projeto do controlador $C_v(s)$.

Diante do exposto e observando o diagrama de Bode na frequência de cruzamento de 10 Hz, o sistema apresenta uma atenuação de -20,72 dB e defasagem de -86,94°. Assim, o

compensador deve possuir um ganho de 20,72 dB em 10 Hz.

Escolhendo agora uma margem de fase $MF=60^\circ$ para a malha de tensão com o compensador, calcula-se o avanço de fase requerido para o compensador:

$$fase_{C_v(s)} = MF - P - 90 = 30 - (-120,5) - 30 = 56,94^\circ. \quad (3.91)$$

Como o valor do avanço de fase é menor que 90° , deve ser utilizado o compensador do tipo 2. Para a alocação de zeros e de polos, utiliza-se também o método do fator K para este controlador. O valor do fator k para o compensador tipo 2 é dado por:

$$k = tg\left(\frac{\alpha}{2} + \frac{\pi}{4}\right) = 3,37. \quad (3.92)$$

A localização do zero é determinada por:

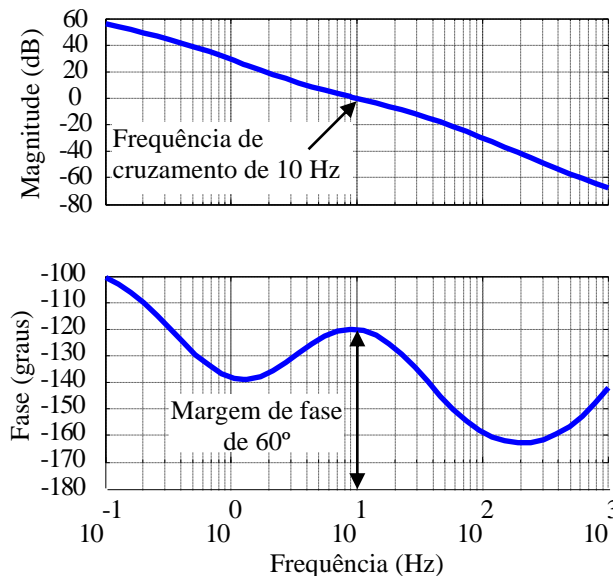
$$f_{zv} = \frac{f_{cv}}{k} = 2,97 \text{ Hz}. \quad (3.93)$$

A localização do polo é determinada por:

$$f_{pv} = kf_{cv} = 33,70 \text{ Hz}. \quad (3.94)$$

O segundo polo do compensador é alocado na origem para eliminar o erro estático. O zero e os polos de $C_v(s)$ são alocados em baixa frequência, pelo fato de a malha de tensão ser lenta. Uma malha de tensão rápida ocasiona distorções na corrente de entrada do retificador, aumentando o THD da corrente da rede e prejudicando a qualidade da energia. Como forma de verificar o projeto, traça-se agora o diagrama de Bode para o sistema com o compensador na Figura 3.32.

Figura 3.32 – Diagrama de Bode de laço aberto do sistema com o compensador.

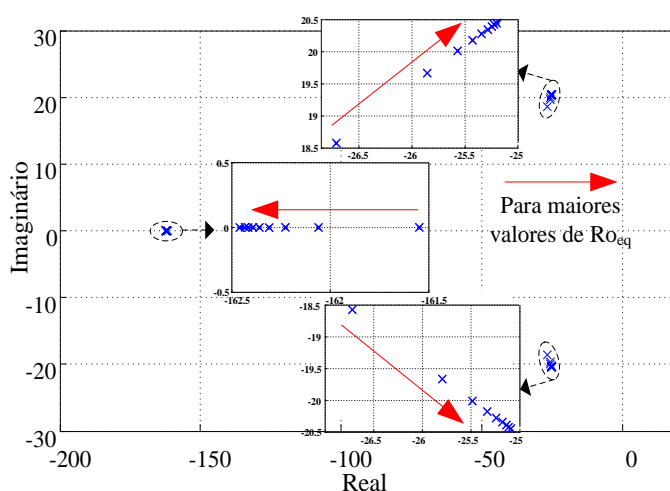


Fonte: Próprio Autor.

Observa-se que na frequência de cruzamento escolhida o sistema com o compensador possui ganho unitário ou 0 dB e margem de fase de 60°. Logo, o projeto do compensador de tensão atende as especificações corretamente.

Os polos de malha fechada da tensão total são determinados para 10 valores de $R_{o\text{eq}}$ variando de 26,45 a 264,50 Ω (com passos de 26,45 Ω). Esses polos são apresentados na Figura 3.33. Pode-se afirmar que o sistema é estável com a mudança de carga ($R_{o\text{eq}}$), porque os polos permanecem sempre no semiplano esquerdo do plano s .

Figura 3.33 – Polos de malha fechada da malha de tensão total para 10 valores de $R_{o(\text{eq})}$.



Fonte: Próprio Autor.

3.8.7.3 Projeto da malha de tensão diferencial

Da mesma forma que na malha de controle da tensão total do barramento CC, o controle da tensão diferencial também ocorre indiretamente pela manipulação do sinal de corrente $I_{La}(s)$. O compensador da malha de tensão diferencial $C_d(s)$ deve manter as tensões nos capacitores do barramento CC iguais, mesmo com a utilização de cargas desequilibradas na saída do retificador.

Para isso, esta malha adiciona um nível CC no sinal de referência da malha de corrente, permitindo maior carga ou descarga de um capacitor em relação ao outro no intuito de corrigir eventuais desequilíbrios de tensão. É necessário então obter a função de transferência que descreve esse comportamento para, em seguida, projetar o compensador.

A partir de Nodari (2011) e agora considerando a resistência série equivalente do capacitor, a função de transferência de impedância $Z_d(s)$, que expressa a relação entre a tensão diferencial do barramento CC ($V_{dif}(s)$) e a corrente de entrada ($I_{La}(s)$), é definida por (3.95):

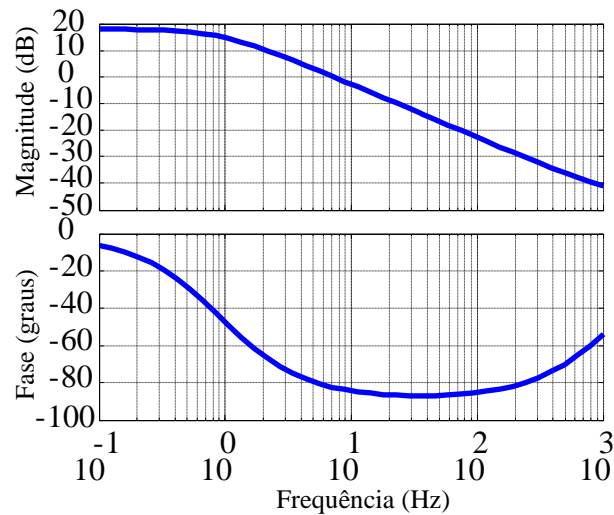
$$Z_d(s) = \frac{V_{dif}(s)}{I_{La}(s)} = \frac{0,5R_o(R_{se}C_o s + 1)}{(0,5R_o + R_{se})C_o s + 1}. \quad (3.95)$$

A função de transferência de laço aberto sem compensador é dada pela seguinte expressão:

$$FTLA_{vdsc}(s) = A(s)Z_d(s)H_v(s). \quad (3.96)$$

A partir da expressão (3.96), é traçado então o diagrama de Bode do sistema ilustrado na Figura 3.34.

Figura 3.34 – Diagrama de Bode da malha de tensão diferencial sem o compensador.



Fonte: Próprio Autor.

Como no diagrama de Bode de laço aberto da malha de tensão total, observa-se que o módulo tem também uma taxa de decrescimento de aproximadamente de -20 dB/década após a frequência de cruzamento. Verifica-se ainda que, próximo da frequência de cruzamento em malha aberta, o sistema possui uma defasagem entre 0° e 90°, o que implica que a margem de fase do sistema é bastante elevada, tornando-o estável. Logo, o projeto de um compensador para malha diferencial também será obtido com facilidade.

Segundo a teoria de controle, a frequência de cruzamento f_c da função de transferência de laço aberto $FTLA_{ccvd}(s)$ deve ser menor ou igual que $f_c = f_r/2$. Assim como no controle da tensão total, a banda passante da malha de tensão diferencial deve ser significativamente menor que a menor frequência de ondulação de tensão sobre os capacitores do barramento CC para não distorcer o sinal de referência da malha de corrente. Dessa forma, adotou-se uma frequência de cruzamento $f_{cvd} = 5$ Hz).

Observando o diagrama de Bode para esta frequência, o sistema apresenta um ganho de 3,22 dB e defasagem de $-79,36^\circ$. Assim o compensador deve ter uma atenuação de -3,22 dB em 5 Hz.

Escolhendo agora uma margem de fase $MF=60^\circ$ para a malha de tensão diferencial com o compensador, calcula-se o avanço de fase requerido para este compensador:

$$fase_{C_{vd}(s)} = MF - P - 90 = 30 - (-120,5) - 30 = 49,36^\circ. \quad (3.97)$$

Como o valor do avanço de fase é menor que 90° , deve ser utilizado o compensador do tipo 2. Para a alocação de zeros e de polos, utiliza-se também o método do fator k para este controlador. O valor do fator k para o compensador tipo 2 é dado por:

$$k = \tan \left(\frac{\left(\frac{fase_{C_{vd}(s)} \frac{\pi}{180} \right) + \frac{\pi}{2}}{2} \right) = 2,70. \quad (3.98)$$

A localização do zero é determinada por:

$$f_{zvd} = \frac{f_{cvd}}{k} = 1,85 \text{ Hz}. \quad (3.99)$$

A localização do polo é determinada por:

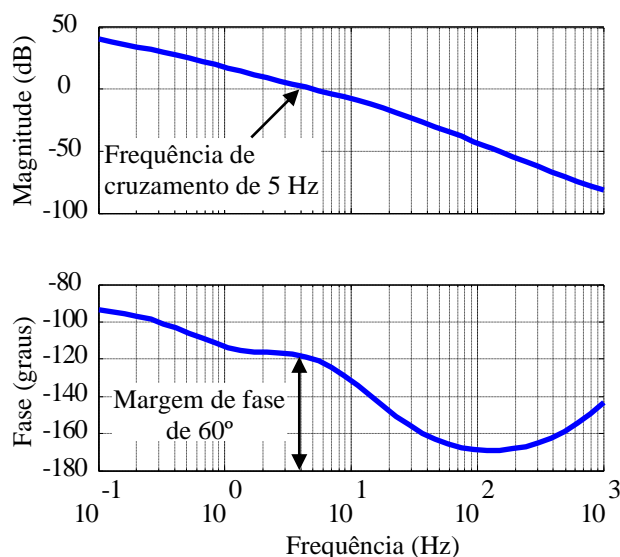
$$f_{pvd} = kf_{cvd} = 13,50 \text{ Hz}. \quad (3.100)$$

O segundo polo do compensador é alocado na origem para eliminar o erro estático. A função de transferência do compensador é então determinada por:

$$C_{vd}(s) = \frac{G(2\pi f_{zvd})}{s} \frac{\left(\frac{s}{2\pi f_{zvd}} + 1 \right)}{\left(\frac{s}{2\pi f_{pi}} + 1 \right)}. \quad (3.101)$$

Como forma de verificar o projeto, traça-se agora o diagrama de bode para a malha de tensão diferencial com o compensador como apresentado na Figura 3.35.

Figura 3.35 – Diagrama de Bode da malha de tensão diferencial com o compensador.

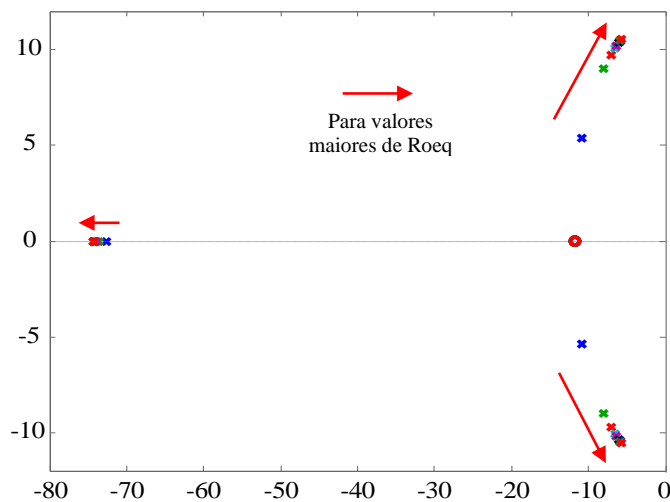


Fonte: Próprio Autor.

Observa-se que, na frequência de cruzamento escolhida, o sistema com o compensador possui ganho unitário ou 0 dB e margem de fase de 60°. Logo, o projeto do compensador de tensão diferencial está concluído.

Os polos de malha fechada da malha de tensão diferencial são determinados para 10 valores de R_{oeq} variando de 26,45 a 264,50 Ω (com passos de 26,45 Ω), como no caso para a malha de tensão total. Esses polos são apresentados na Figura 3.36. Pode-se afirmar que a malha diferencial é estável, mesmo com a mudança de carga (R_{oeq}), porque os seus polos de malha fechada permanecem no semiplano esquerdo do plano s .

Figura 3.36 – Polos de malha fechada da malha de tensão diferencial para 10 valores de R_{oeq} .



Fonte: Próprio Autor.

Os três controladores analógicos projetados são discretizados usando a transformação Tustin ou bilinear (OGATA, 1995), considerando que a frequência de amostragem é igual à frequência de comutação. Utilizou-se esse método porque ele sempre proporciona um controlador discreto estável desde que o controlador analógico correspondente também o seja (NEWMAN; HOLMES, 2003). O método ZOH não foi utilizado, pois apresenta certa instabilidade na prática (BATISTA, 2006).

O uso de controladores discretos traz algumas vantagens como: maior flexibilidade para ajustes dos controladores e redução do volume do circuito, pois elimina a necessidade de muito amplificadores operacionais, resistores e capacitores, os quais com o envelhecimento e variação de temperatura podem ter seus valores alterados (ALMEIDA; BATISTA; PETRY, 2010). Assim, a Tabela 3.9 mostra a equivalência entre os controladores analógicos e digitais utilizados nas malhas de controle do conversor.

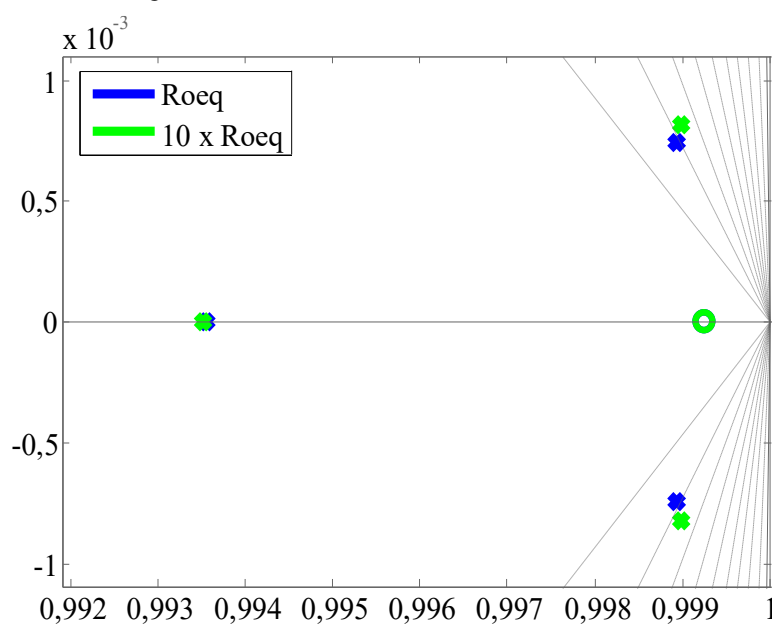
Tabela 3.9 – Função de transferência dos três controladores na forma contínua e discreta.

Controlador	Função de transferência contínua	Função de transferência discreta
Corrente	$\frac{0,4529s^2 + 114,4s + 64367}{s^2 + 1,2566s + 142122}$	$\frac{0,4551z^2 - 0,90567z + 0,45060}{z^2 - 1,999722z + 0,999949}$
Tensão total do barramento	$\frac{10,86s + 202,7}{0,004723s^2 + s}$	$\frac{0,04581z^2 + 3,418 \cdot 10^{-5}z - 0,04578}{z^2 - 1,992z + 0,9916}$
Balanceamento das tensões nos capacitores	$\frac{0,69s + 8,02}{0,01179s^2 + s}$	$\frac{0,001169z^2 + 5,433 \cdot 10^{-7}z - 0,001168}{z^2 - 1,997z + 0,9966}$

Fonte: Próprio Autor.

Na Figura 3.37 apresenta o LR para a malha de tensão total discretizada para dois valores de R_{oeq} , 26,45 e 264,50 Ω , respectivamente correspondentes a 100 % e 10 % da potência nominal. Como pode ser observado, pode-se afirmar que essa malha no domínio discreto é estável, pois os polos se situam dentro do círculo unitário.

Figura 3.37 – LR a malha de tensão total discretizada.



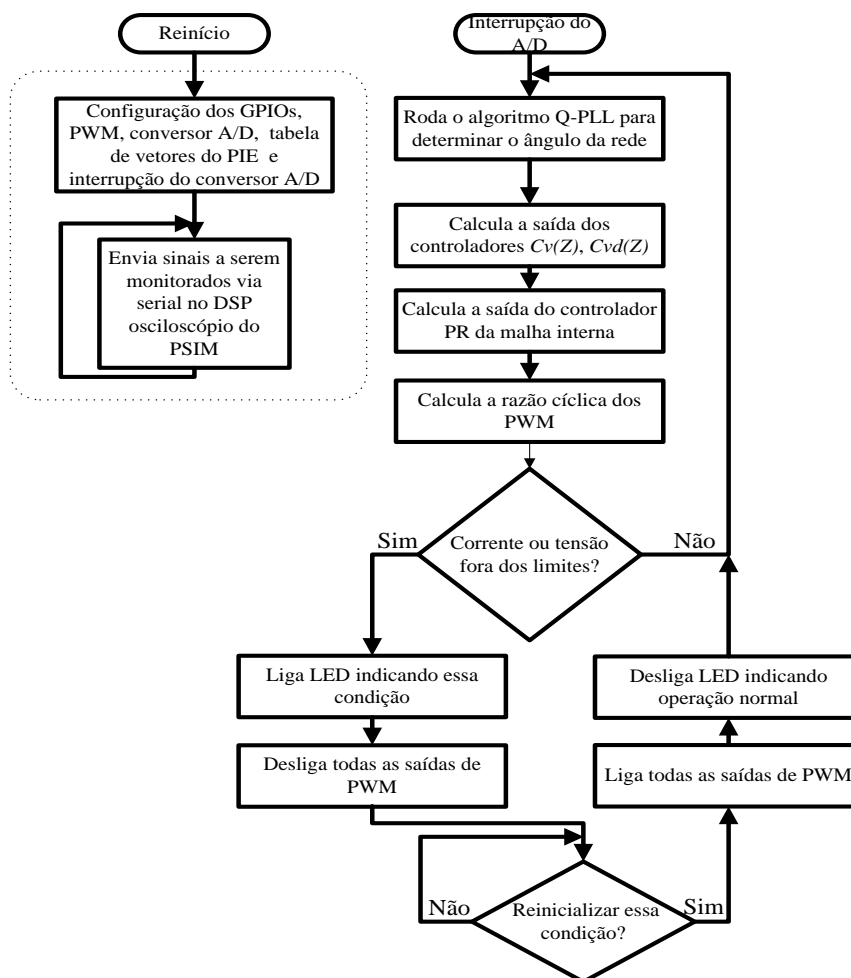
Fonte: Próprio Autor.

Deve-se ressaltar que, para que os controladores discretizados possam ser calculados com precisão pelo processador de sinal digital (DSP), é importante evitar truncamento dos coeficientes e utilizar mais casas decimais, tantas quantas possam ser inseridas no código de programação.

A fim de evitar erro na frequência de ressonância, é necessária uma alta precisão na representação dos coeficientes, especialmente em altas frequências de amostragem. Para a implementação desses controladores discretos em DSPs (*digital signal processors* – processadores de sinais digitais) de ponto fixo, recomenda-se ainda a utilização da transformada delta empregando o operador delta. Assim, o controlador baseado no operador delta oferece alto desempenho mesmo com baixa precisão dos coeficientes do controlador (SERA *et al.*, 2005).

Diante do exposto e para facilitar, esses controladores discretos são então incorporados ao DSP de ponto flutuante modelo TMS320F28335 da Texas, visando garantir a operação com alto fator de potência e baixa distorção harmônica. A Figura 3.38 apresenta as principais funções do DSP, associadas ao sistema de controle digital do conversor.

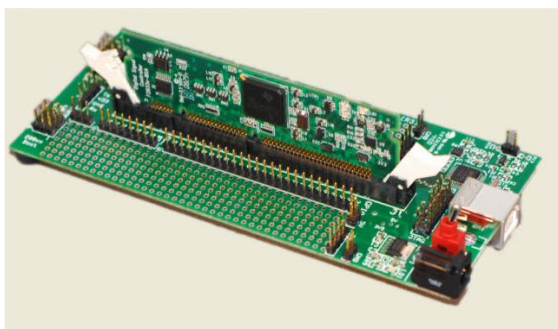
Figura 3.38 – Fluxograma de tarefas executadas pelo DSP TMS320F28335 para o controle do conversor.



Fonte: Próprio Autor.

O desenvolvimento do código em linguagem C para a programação do DSP foi realizado no ambiente de programação *Code Composer Studio* na sua versão 6.2 (CODE, *s. d.*), fornecido pelo fabricante do kit de desenvolvimento. Uma fotografia do kit utilizado é mostrada na Figura 3.39.

Figura 3.39 –TMS320F28335 experimenter kit e DSP TMS320F28335.



Fonte: Próprio Autor.

Essa plataforma é equipada com um DSC (*digital signal controller* – controlador de sinais digitais) TMS320F28335 da Texas Instruments de ponto flutuante, o que a torna excelente para desenvolvimento e avaliações de aplicações que possuam funcionalidades em tempo real, possuindo as seguintes características principais:

- CPU de alto desempenho de 32 bits, com velocidade de processamento de até 150 MHz;
- seis canais DMA;
- memória RAM de 68 kB e memória flash de 512 kB;
- comunicação: 2×CAN; 1×SPI; 3×SCI; e 1×I²C;
- seis módulos de captura ou PWM (eCAP);
- 12 módulos PWM individuais de uso geral (ePWM) ou seis canais PWM complementares;
- três temporizadores de CPU de 32 bits;
- um conversor A/D de 12 bits e 16 canais com dois *sample and holders*;
- até 88 pinos individualmente programáveis.

3.9 Conclusão

Neste capítulo, foi apresentada a topologia do conversor de três níveis monofásico com grampeamento do ponto central. Uma breve análise teórica foi realizada, na qual foram introduzidas as principais técnicas de modulação que possam ser utilizadas. A partir dessa modulação, foi desenvolvida uma análise teórica, descrevendo-se as etapas de operação do conversor nos dois modos de operação. Em seguida, uma análise quantitativa também foi realizada, no qual foram desenvolvidas equações para o cálculo dos esforços de corrente em todos os semicondutores, nos capacitores de filtro e no indutor de armazenamento. Um procedimento de projeto passo a passo foi apresentado, o qual inclui os elementos de estágio de potência e do sistema de controle para operação bidirecional do conversor com correção ativa do fator de potência. O projeto das malhas de controle foi realizado permitindo, além disso, a equalização das tensões sobre os capacitores do barramento CC, ação que é indispensável para o correto funcionamento do conversor.

Verifica-se que os esforços de corrente nos semicondutores, bem como nos capacitores, variam com o parâmetro α . As equações dos esforços mostram que, quando o conversor opera conectado a uma rede com tensão eficaz reduzida, os esforços de corrente

média e eficaz aumentam significativamente. Porém, a tensão máxima sobre os semicondutores é independente de α nos dois modos de operação, sendo sempre igual à metade da tensão total do barramento CC, ou seja, 230 V nesse caso. Dessa forma, interruptores e diodos de grampeamento com tensão máxima menor que 460 V podem ser adotados, o que implica a utilização de semicondutores com menores perdas.

4 ESTUDO DO CONVERSOR BIDIRECIONAL TRIFÁSICO SNPC DE TRÊS NÍVEIS

4.1 Introdução

Neste capítulo, é apresentado o estudo do conversor empilhado grampeado pelo ponto neutro (SNPC), na sua versão trifásica, cuja topologia foi proposta inicialmente por Floricau *et al.* (2007). Assim como na célula NPC do capítulo anterior, o conversor SNPC sob estudo é designado também como uma topologia de três níveis, pois pode disponibilizar três valores de tensão de acordo com as possíveis combinações dos estados dos dispositivos de comutação. O conversor é obtido a partir da célula NPC, acrescentando-se a esta um interruptor bidirecional, que por sua vez é composto por dois semicondutores ativos ligados em antissérie, permitindo a passagem e o bloqueio da corrente em qualquer sentido em relação ao ponto central e, conseqüentemente, proporcionando o nível zero.

Esse conversor é conhecido na literatura como um inversor do tipo fonte de tensão, que ao empregar três braços, pode ser conectado à rede trifásica por meio de quatro condutores, correspondentes às três fases e o condutor neutro, o qual é ligado no ponto central.

Os diodos de grampeamento nessa topologia também são importantes para reduzir os esforços de tensão nos interruptores, sendo que tais esforços são iguais a apenas metade da tensão total do barramento CC. Outra característica interessante é a redução significativa dos esforços de corrente nesses diodos de grampeamento, possibilitando a utilização de elementos com menor capacidade de corrente. Em Floricau; Gateau; Leredde (2010), esses diodos são substituídos por semicondutores ativos, sendo então denominada topologia ASNPC (*active stacked neutral point clamped* – conversor empilhado com grampeamento ativo pelo ponto neutro). A principal vantagem da estrutura ASNPC é a redução da frequência de comutação média de todos os dispositivos de potência, ao mesmo tempo em que a frequência de comutação aparente da tensão de saída é dobrada. Porém, a adição de dois interruptores aumenta a complexidade da técnica de modulação.

De acordo com Wang; Li (2013), os inversores SNPC e ASNPC apresentados em Floricau *et al.* (2007) e Floricau; Gateau; Leredde (2010), respectivamente, apresentam melhor desempenho que a clássica estrutura NPC devido ao aumento da frequência de comutação aparente e melhor distribuição das perdas. Para a minimização dessas perdas, o trabalho de Wang; Wang (2013) propôs um conversor SNPC modificado baseado no uso de

transistores IGBT associados com apenas dois transistores MOSFET operando em alta frequência para minimizar as perdas de comutação. Infelizmente, a quantidade de componentes é elevada se comparada ao conversor SNPC original. É importante dizer que não foi apresentado o estudo dessas topologias para realizarem a conversão CA-CC (modo retificador), mas apenas como um conversor CC-CA (modo inversor). Portanto, o estudo de suas versões bidirecionais não foi desenvolvido até então.

Assim, considerando um bom compromisso entre o número de componentes, complexidade na modulação e eficiência, o conversor SNPC de Floricau *et al.* (2007) foi adotado para o estudo dessa tese com o objetivo de obter sua operação tanto como retificador quanto inversor.

A análise deste capítulo mostrará que, empregando a mesma técnica de modulação é possível a operação do conversor SNPC em qualquer um dos dois modos supracitados. Além disso, a técnica de controle empregada para a correção do fator de potência no modo retificador é a mesma empregada quando o conversor opera no modo inversor, sem alteração de qualquer parâmetro de controle. A mesma estratégia de controle e os mesmos parâmetros do capítulo anterior serão adotados para fins de comparação.

4.2 Topologia do conversor sob análise

A topologia do conversor SNPC trifásico de três níveis a quatro fios é composta por três braços monofásicos. Cada braço do conversor opera de maneira equivalente, processando cerca de um terço da potência total do conversor SNPC trifásico. Diante disso e devido à complexidade das etapas de operação de conversores trifásicos, associada às inúmeras possíveis combinações dos estados de condução, realiza-se a análise da versão monofásica da topologia proposta.

A topologia é apresentada na Figura 4.1, na qual é destacado o braço referente à fase A da rede, sendo que as demais fases operam de forma similar. As equações diferenciais para cada etapa são apresentadas na seção 4.4 e 4.6 com base no sentido de tensão e de corrente em termos de v_r , i_{La} , v_{La} , V_{C1} e V_{C2} que se encontram na Figura 4.1.

O conversor é composto por dois diodos D_{c1} e D_{c2} , chamados de diodos de grampeamento; seis interruptores controlados, sendo quatro elementos numerados de S_1 a S_4 , além de S_{2b} e S_{3b} , bem como seus respectivos diodos em antiparalelo; um indutor de filtro de rede L_a para reduzir as componentes de alta frequência na corrente de entrada; e dois capacitores de filtro C_1 e C_2 formando o barramento CC.

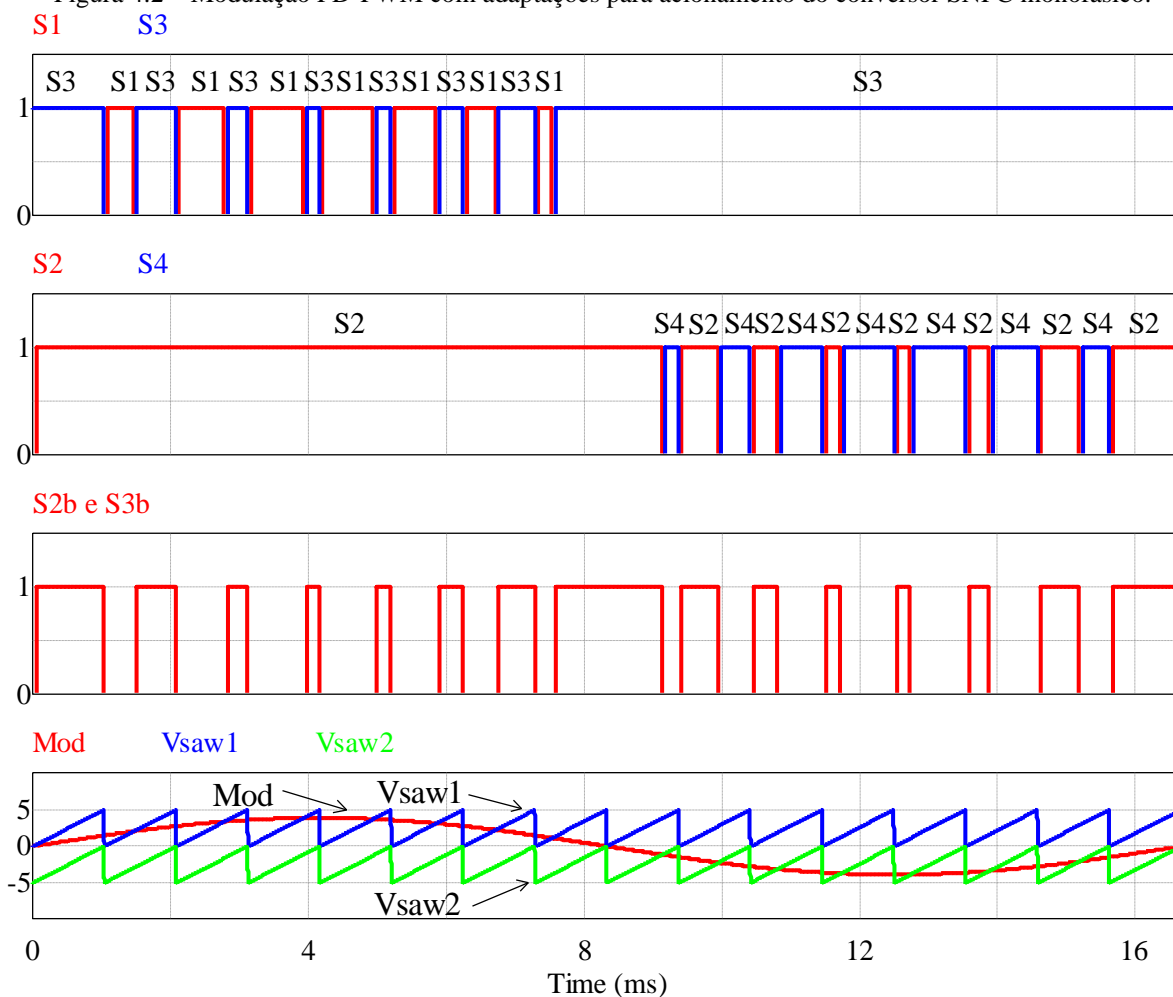
caso, na frequência da rede elétrica), com duas portadoras dente de serra em alta frequência (isto é, na frequência de comutação). A geração dos sinais de comando de S_{2b} e S_{3b} é obtida a partir dos sinais de comando de S_2 e S_3 .

Para permitir o controle bidirecional do conversor, é necessário analisar a lógica de comando dos interruptores, que segue o mesmo raciocínio do modo retificador, mas agora considerando também o interruptor bidirecional formado por S_{2b} e S_{3b} . O princípio consiste em comparar o sinal da moduladora senoidal com duas portadoras do tipo dente de serra para gerar os pulsos de comando. Nesse caso, convém destacar que o sinal da polaridade da rede é muito importante para o correto acionamento dos semicondutores.

O interruptor S_1 é acionado quando o sinal da moduladora (Mod) supera o sinal da portadora V_{saw1} , enquanto S_2 é acionado quando Mod supera o sinal da portadora V_{saw2} . O comando de S_3 e S_4 ocorre de forma complementar a S_1 e S_2 , respectivamente. Por sua vez, S_{2b} e S_{3b} recebem o mesmo sinal de comando quando S_2 e S_3 são acionados simultaneamente.

A Figura 4.2 ilustra a operação dessa lógica de acionamento dos interruptores.

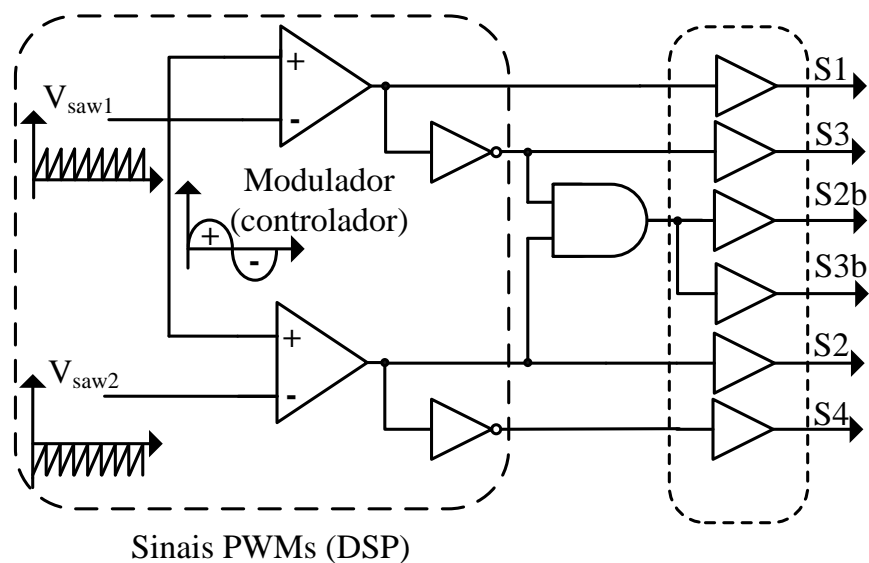
Figura 4.2 – Modulação PD-PWM com adaptações para acionamento do conversor SNPC monofásico.



Fonte: Próprio Autor.

A Figura 4.3 representa o esquema que pode ser utilizado para obtenção desses sinais de comando.

Figura 4.3 – Esquema da lógica de acionamento dos interruptores do conversor SNPC monofásico.



Sinais PWMs (DSP)

Fonte: Próprio Autor.

Para uma comparação justa, a técnica de controle empregada no conversor SNPC é a mesma adotada para o conversor NPC, pelo fato de ambas as topologias apresentarem comportamentos similares em termos de número de níveis, índice de modulação e ganho estático. Deve-se ressaltar ainda que o projeto detalhado dos controladores foi apresentado anteriormente na seção 3.8. Será mostrado que é possível obter a operação bidirecional do conversor SNPC com a lógica de acionamento apresentada na Figura 4.3.

4.4 Análise qualitativa no modo retificador

Esta seção analisa o princípio de funcionamento do conversor SNPC monofásico bidirecional no modo retificador, empregando a modulação proposta na seção anterior. Nessa aplicação, o conversor SNPC com indutor na entrada pertence também à família de conversores do tipo *boost* com característica de fonte de corrente na entrada. Esse conversor é acionado com razão cíclica variando entre zero e valores próximos à unidade.

Para simplificar a análise do funcionamento deste conversor, são feitas as seguintes simplificações:

- a) o conversor opera no modo de condução contínua;
- b) todos os semicondutores controlados e não controlados são ideais;
- c) a tensão de entrada é sempre menor do que a tensão de saída;
- d) as tensões nos capacitores C_1 e C_2 são iguais à metade da tensão do barramento CC;
- e) o conversor opera em regime permanente com frequência constante.

Esse importante modo será analisado em dois momentos: nos semiciclo positivo e negativo da tensão da rede elétrica. Em qualquer caso, sempre há duas etapas de operação, sendo descritas a seguir. Nessa modulação, a chave S3 opera em paralelo com S3b e a chave S2 opera em paralelo com S2b.

4.4.1 Semiciclo positivo

Primeira etapa: o interruptor S_{3b} entra em condução juntamente com o diodo em paralelo de S_{2b} , ou seja, D_{2b} . Durante essa etapa, a corrente no indutor I_{La} cresce linearmente, armazenando energia elétrica no indutor L_a . Enquanto isso, os capacitores C_1 e C_2 fornecem energia para a carga Ro conectada no barramento CC. A corrente nos diodos D_1 a D_4 e no diodo de grampeamento D_{c1} é nula. A expressão da corrente no indutor é dada por (4.1):

$$L_a \frac{di_{La}}{dt} = v_r. \quad (4.1)$$

A etapa finaliza quando S_{3b} recebe o sinal de bloqueio. Nessa etapa, ilustrada na Figura 4.4 a), ocorre armazenamento de energia no indutor L_a .

Segunda etapa: Neste intervalo, S_1 e S_2 são acionados e S_{3b} é bloqueado, interrompendo o armazenamento de energia do indutor L_a . A corrente em L_a passa agora a circular por meio de D_1 e D_2 em direção ao capacitor C_1 , que é então carregado, enquanto C_2 é descarregado. Com isso, a corrente em L_a decresce linearmente e a energia do indutor é transferida para C_1 .

Esse processo é finalizado quando interruptor S_{3b} entra em condução, retornando à primeira etapa. Nessa etapa, ilustrada na Figura 4.4 b), ocorre transferência de energia ao capacitor filtro C_1 e a carga R_o .

Diante disso, a corrente em L_a é dada pela expressão (4.2):

$$v_r - V_{C1} = L \frac{di_{La}}{dt}. \quad (4.2)$$

4.4.2 Semiciclo negativo

Primeira etapa: o interruptor S_{2b} entra em condução juntamente com o diodo do interruptor S_{3b} , denominado D_{3b} . Durante essa etapa, a corrente I_{La} cresce linearmente, armazenando energia no indutor L_a . Enquanto isso, os capacitores filtro C_1 e C_2 fornecem energia para o barramento CC. A corrente nos diodos D_1 a D_4 e no diodo de grampeamento D_{c2} é nula. A expressão da corrente no indutor é expressa por (4.3):

$$L_a \frac{di_{La}}{dt} = v_r. \quad (4.3)$$

Esse processo é finalizado quando S_{2b} recebe o sinal de bloqueio. Nessa etapa, ilustrada na Figura 4.5 a), ocorre armazenamento de energia no indutor L_a .

Segunda etapa: os interruptores S_3 e S_4 são acionados e S_{2b} é bloqueado, interrompendo o carregamento do indutor L_a . A corrente em L_a passa agora a circular por meio dos diodos D_3 e D_4 em direção a C_2 , que é então carregado enquanto C_1 é descarregado. Com isso, a corrente no indutor decresce linearmente e a energia armazenada é transferida para C_2 .

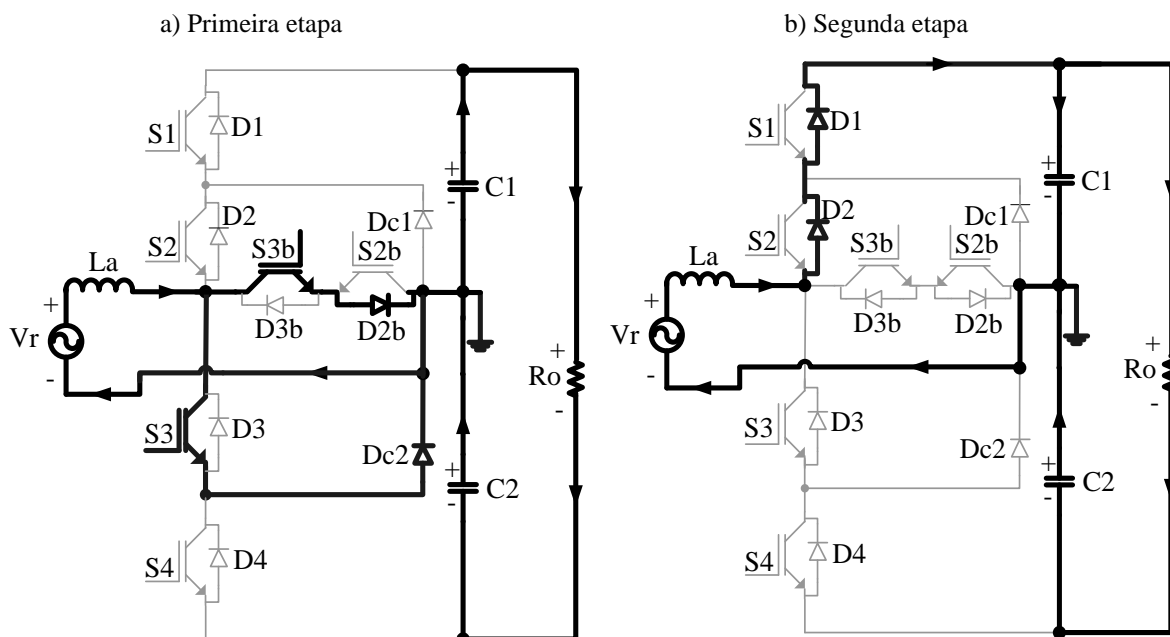
Esse processo é finalizado quando S_{2b} recebe o sinal de comando, retornando à primeira etapa. Nessa etapa, é ilustrada na Figura 4.5 b), ocorre transferência de energia ao

capacitor filtro C_2 e a carga R_o .

Diante disso, a corrente no indutor L_a é dada pela expressão (4.4):

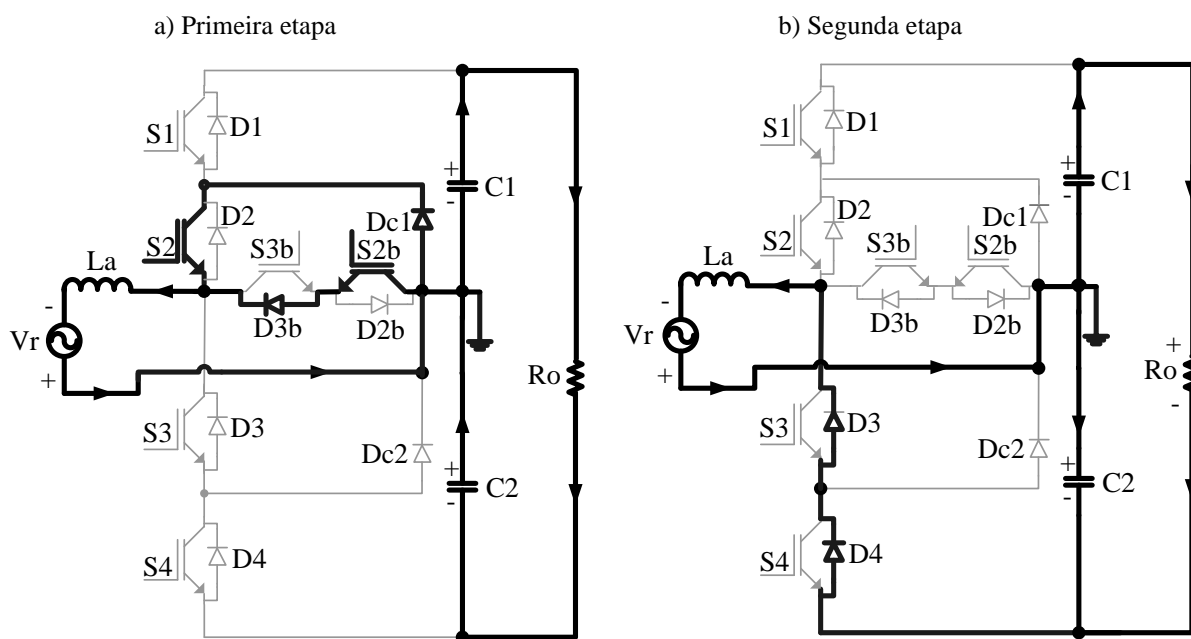
$$v_r + V_{C_2} = L \frac{di_{L_a}}{dt} \quad (4.4)$$

Figura 4.4 – Etapas de operação do conversor SNPC monofásico no modo retificador no semiciclo positivo.



Fonte: Próprio Autor.

Figura 4.5 – Etapas de operação do conversor NPC monofásico no modo retificador no semiciclo negativo da rede.



Fonte: Próprio Autor.

4.5 Análise quantitativa no modo retificador

As expressões matemáticas das principais etapas mostradas na Figura 4.4 são apresentadas nesta seção. Pretende-se determinar as equações necessárias para quantificar os esforços de tensão e de corrente nos principais componentes, sobretudo nos dispositivos semicondutores e nos elementos armazenadores de energia, permitindo o correto dimensionamento destes dispositivos. Tais expressões são também utilizadas na determinação das perdas teóricas e, a partir disso, pode-se estimar o rendimento teórico do conversor.

4.5.1 Equações preliminares no domínio do tempo

O circuito equivalente médio do conversor SNPC no modo retificador é o mesmo do conversor NPC clássico. Portanto, as equações necessárias são as mesmas do conversor NPC clássico no modo retificador quando opera no modo de condução contínua. Logo, apresentam-se as equações fundamentais para a determinação dos esforços e para o dimensionamento dos componentes, sendo que as deduções dessas equações foram realizadas no Capítulo 3.

O ganho estático do conversor é dado por:

$$\frac{V_o}{v_r(\theta)} = \frac{1}{1-d(\theta)}. \quad (4.5)$$

A razão cíclica $d(\theta)$ é dada por:

$$d(\theta) = 1 - \frac{v_r(\theta)}{V_o} = 1 - \frac{V_{rp} \text{sen}(\theta)}{V_o}. \quad (4.6)$$

A ondulação da corrente no indutor parametrizada Δi_{La}^* é:

$$\Delta i_{La}^* = (\text{sen}(\theta) - \alpha \text{sen}^2(\theta)). \quad (4.7)$$

sendo Δi_{La}^* definido por:

$$\Delta i_{La}^* = \frac{\Delta i_{La} L_a}{V_{rp} T}. \quad (4.8)$$

O ângulo θ da rede elétrica para que ocorra a máxima ondulação de corrente no indutor é dado por:

$$\theta_{\max} = \arcsen\left(\frac{1}{2\alpha}\right). \quad (4.9)$$

A máxima ondulação de corrente no indutor é dada por:

$$\Delta I_{L_{\max}}^* = \frac{1}{4\alpha}. \quad (4.10)$$

4.5.2 Determinação de esforços de tensão e corrente

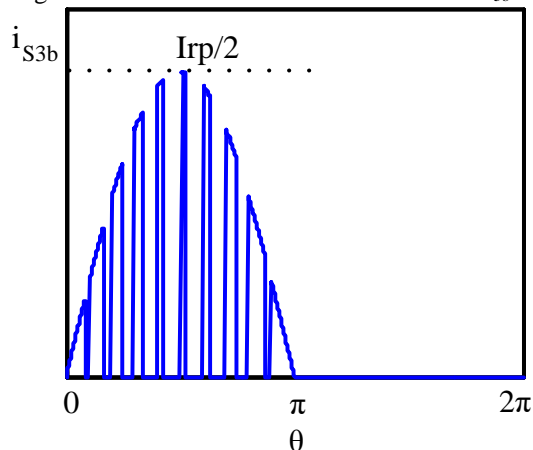
Nesse modo, todos os semicondutores, exceto os interruptores S_1 e S_4 , conduzem. O esforço de corrente em S_{3b} é o mesmo de D_{2b} , sendo que o mesmo ocorre entre S_{2b} e D_{3b} . A corrente em S_3 é a mesma de S_{3b} , bem como a corrente em S_2 é igual a S_{2b} . O esforço de corrente do diodo D_1 é o mesmo de D_2 , D_3 e D_4 .

Portanto, basta determinar as correntes média e eficaz para S_{3b} e D_1 . Neste conversor, a corrente da rede é dividida entre S_{3b} e S_2 e teoricamente cada uma desses interruptores deve receber a metade da corrente de pico da rede. Ao final, uma tabela com os esforços de corrente em todos os semicondutores do conversor será apresentada.

4.5.2.1 Corrente média em S_{3b}

Durante o semiciclo positivo, a corrente em S_{3b} quando comandada a conduzir é igual à metade da corrente no indutor L_a e, durante o semiciclo negativo, esse interruptor é impossibilitado de conduzir, pois se encontra bloqueado. A forma de onda correspondente é representada na Figura 4.6.

Figura 4.6 – Forma de onda de corrente em S_{3b} e D_{b2} .



Fonte: Próprio Autor.

Verifica-se que a forma de onda é a mesma do interruptor S_3 do conversor NPC clássico no modo retificador, mas a corrente é reduzida pela metade. Logo, a corrente média é:

$$I_{S3bmed} = \frac{1}{2} \left(\frac{1}{\pi} - \frac{\alpha}{4} \right) I_{rp}. \quad (4.11)$$

4.5.2.2 Corrente eficaz em S_{3b}

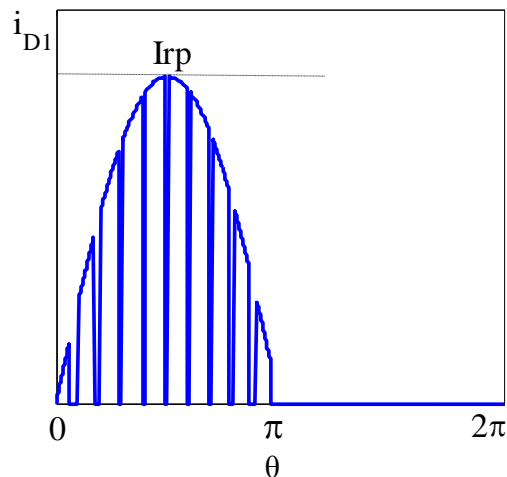
A corrente eficaz em S_{3b} é obtida por:

$$I_{S3bef} = \frac{1}{2} \sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi} \right)} I_{rp}. \quad (4.12)$$

4.5.2.3 Corrente média em D_1

A forma de onda de corrente nesse caso é apresentada na Figura 4.7.

Figura 4.7 – Forma de onda de corrente nos diodos D_1 e D_2 .



Fonte: Próprio Autor.

No semiciclo positivo, a corrente flui por D_1 e D_2 quando S_{3b} e S_3 são bloqueados. No semiciclo negativo, esses diodos encontram-se reversamente polarizados. Observa-se que a forma de onda é a mesma para os diodos D_1 e D_2 do conversor NPC clássico. Logo, a corrente média é:

$$I_{D1med} = \frac{\alpha}{4} I_{rp}. \quad (4.13)$$

4.5.2.4 Corrente eficaz em D_1

Por conseguinte, a corrente eficaz no diodo D_1 e D_2 é determinada por:

$$I_{D1ef} = \sqrt{\frac{2\alpha}{3\pi}} I_{rp}. \quad (4.14)$$

4.5.2.5 Corrente de pico em todos os semicondutores

O valor de pico de corrente em todos os semicondutores é igual à corrente de pico de entrada do conversor, dada pela equação (4.15).

$$I_{S2p} = I_{S3p} = I_{Dc1p} = I_{Dc2p} = I_{Dip} = I_{rp}. \quad (4.15)$$

$i=1..4$

4.5.2.6 Esforços de tensão em todos os semicondutores

Os esforços de tensão sobre todos os semicondutores correspondem à metade da tensão total do barramento CC.

$$V_{S_i} = V_{S_{ib}} = V_{Dci} = V_o. \quad (4.16)$$

$i=1..4$ $i=1..2$ $i=1..2$

4.5.2.7 Análise das equações de esforços de corrente

As correntes média e eficaz total foram obtidas em função da corrente de pico de entrada do conversor e do parâmetro α . Tais esforços são independentes da razão cíclica D dos sinais PWM aplicados ao conversor.

A corrente média ou eficaz de cada semiconductor é então dada por um fator que multiplica I_{rp} , como mostra a Tabela 4.1. Assim, pode-se facilmente determinar os esforços de corrente em qualquer semiconductor, bastando multiplicar cada termo por I_{rp} e, com isso, dimensionar o componente semiconductor corretamente.

Tabela 4.1 – Correntes média, eficaz e de pico parametrizadas em cada semiconductor.

	Média	Eficaz	Pico
$I_{S2}^*, I_{S3}^*, I_{S2b}^*, I_{S3b}^*, I_{D2b}^*, I_{D3b}^*, I_{Dc1}^*, I_{Dc2}^*$	$\frac{1}{2} \left(\frac{1}{\pi} - \frac{\alpha}{4} \right)$	$\frac{1}{2} \sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi} \right)}$	0,5
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	$\frac{\alpha}{4}$	$\sqrt{\frac{2\alpha}{3\pi}}$	1
I_{S1}^*, I_{S4}^*	0	0	0

Fonte: Próprio Autor.

Convém destacar que as expressões da Tabela 4.1 são válidas quando α atende simultaneamente às seguintes relações.

$$\begin{cases} \alpha < \frac{4}{\pi}, \\ \alpha < \frac{3\pi}{8}, \\ \alpha > 0. \end{cases} \quad (4.17)$$

Logo, tem-se a seguinte faixa de variação para α :

$$0 < \alpha < \frac{3\pi}{8} \quad (4.18)$$

A equação parametrizada para I_{rp} é definida como:

$$I_{rp}^* = \frac{1}{\alpha} \quad (4.19)$$

sendo $I_{rp} = I_{rp}^* \frac{2P_o}{V_o}$.

Com isso, basta então multiplicar cada elemento da Tabela 4.1 por I_{rp}^* , obtendo expressões apenas em função de α conforme é apresentado na Tabela 4.2.

Tabela 4.2 – Esforços de correntes média, eficaz e de pico de cada semicondutor em função apenas de α .

	Média	Eficaz	Pico
$I_{S2}^*, I_{S3}^*, I_{S2b}^*, I_{S3b}^*, I_{D2b}^*, I_{D3b}^*, I_{Dc1}^*, I_{Dc2}^*$	$\frac{1}{2} \left(\frac{1}{\pi\alpha} - \frac{1}{4} \right)$	$\frac{1}{2} \sqrt{\left(\frac{1}{4\alpha^2} - \frac{2}{3\pi\alpha} \right)}$	$\frac{1}{2\alpha}$
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	$\frac{1}{4}$	$\frac{\sqrt{2}}{\sqrt{3\pi\alpha}}$	$\frac{1}{\alpha}$
I_{S1}^*, I_{S4}^*	0	0	0

Fonte: Próprio Autor.

4.5.3 Determinação da indutância do indutor de filtro L_a

Como a topologia é equivalente ao conversor NPC clássico, a expressão para o valor da indutância é definida por:

$$L_a = \frac{\Delta i_{\max La}^* V_{rp} T}{\Delta i_{\max}} = \frac{V_{rp} T}{4\alpha \Delta i_{\max}}. \quad (4.20)$$

Ou simplesmente, pode-se escrever ainda:

$$L_a = \frac{V_o T}{4\Delta i_{\max}}. \quad (4.21)$$

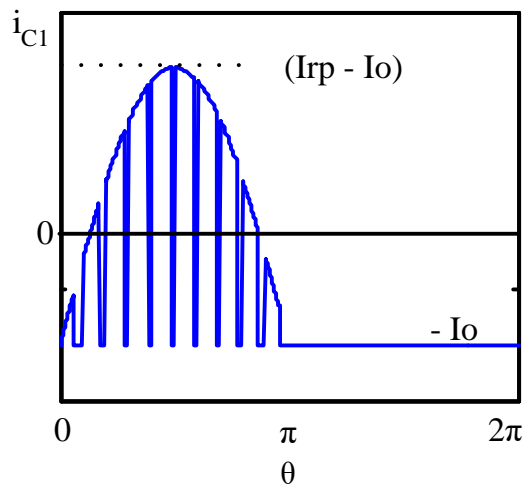
O valor máximo recomendado para a ondulação de corrente Δi_{\max} é de aproximadamente 20% do respectivo valor de pico.

4.5.4 Determinação da capacitância do capacitor de filtro L_a

Os fatores envolvidos na seleção da capacitância de filtro são a frequência da ondulação da corrente no indutor L_a , a tensão total do barramento CC, a ondulação de tensão de saída e o tempo de manutenção. De forma simplificada, a capacitância C_l também pode ser simplesmente determinada como no caso do conversor NPC no modo retificador, dada por (3.39).

A Figura 4.8 mostra a forma de onda instantânea da corrente no capacitor C_l .

Figura 4.8 – Forma de onda da corrente no capacitor C_l .



Fonte: Próprio Autor.

Observa-se que essa forma de onda é a mesma do capacitor C_l do conversor NPC clássico no modo retificador. Logo, a corrente eficaz em C_1 ou C_2 é dada por:

$$I_{C1_{ef}} = I_{rp} \sqrt{\frac{\alpha(32 - 3\pi\alpha)}{48\pi}}. \quad (4.22)$$

Ou ainda, reescrevendo (4.22), obtém-se a corrente no capacitor parametrizada:

$$I_{C1_{ef}}^* = \frac{1}{4} \sqrt{\frac{\alpha(32 - 3\pi\alpha)}{3\pi}}. \quad (4.23)$$

4.6 Análise qualitativa no modo inversor

Esse modo é analisado em dois momentos: nos semiciclos positivo e negativo da tensão da rede elétrica. Como no modo retificador, em qualquer semiciclo sempre há duas etapas de operação descritas a seguir.

4.6.1 Semiciclo positivo

Primeira etapa: neste intervalo, os interruptores S_1 e S_2 são acionados, enquanto S_{2b} e S_{3b} são bloqueados. O capacitor C_1 , previamente carregado, fornece energia para o armazenamento no indutor L_a . A corrente em C_1 circula através de L_a em direção à rede elétrica, enquanto esta se encontra com polaridade positiva (absorvendo energia). O capacitor C_1 é então descarregado, enquanto C_2 é carregado pela fonte CC V_{bus} . Com isso, a corrente em L_a cresce linearmente e a energia de C_1 é transferida para L_a e para a rede elétrica.

Esse processo se encerra quando S_1 e S_2 são bloqueados e S_{2b} recebe o sinal de comando. Nessa etapa, ilustrada na Figura 4.9 a), ocorre armazenamento de energia no indutor L_a .

Diante disso, a corrente através em L_a é dada por:

$$v_r - V_{C1} = L_a \frac{di_{L_a}}{dt}. \quad (4.24)$$

Segunda etapa: o interruptor S_{2b} recebe o sinal de comando, enquanto S_1 é bloqueado. A corrente do indutor se divide entre S_2 e S_{2b} . Nesse momento, o indutor começa a se descarregar, enviando parte de sua energia somente para a rede elétrica, ao passo que C_1 e C_2 recebem energia proveniente do barramento CC. A corrente I_{L_a} decresce linearmente e a expressão (4.25) é válida:

$$v_r = L_a \frac{di_{L_a}}{dt}. \quad (4.25)$$

Esse processo é finalizado quando S_{2b} recebe o sinal de bloqueio, juntamente com o acionamento de S_1 e S_2 , retornando à primeira etapa. Nessa etapa, ilustrada na Figura 4.9 b), ocorre transferência de energia do indutor L_a para a rede elétrica.

4.6.2 Semiciclo negativo

Primeira etapa: neste intervalo, os interruptores S_3 e S_4 são acionados e S_{3b} é bloqueado. O capacitor C_2 , previamente carregado, fornece energia para o armazenamento do indutor L_a . A corrente flui do capacitor C_2 e circula através do L_a em direção à rede elétrica,

enquanto esta se encontra com polaridade negativa (absorvendo energia). O capacitor C_2 é então descarregado, enquanto C_1 é carregado pela fonte CC V_{bus} . Com isso, a corrente em L_a cresce linearmente e a energia de C_2 é transferida para L_a e para a rede elétrica.

Esse processo é finalizado quando S_4 é bloqueado e S_{3b} recebe o sinal de comando. Nessa etapa, ilustrada na Figura 4.10 a), ocorre armazenamento de energia do indutor L_a para a rede elétrica.

Diante disso, a corrente em L_a é dada pela expressão (4.26):

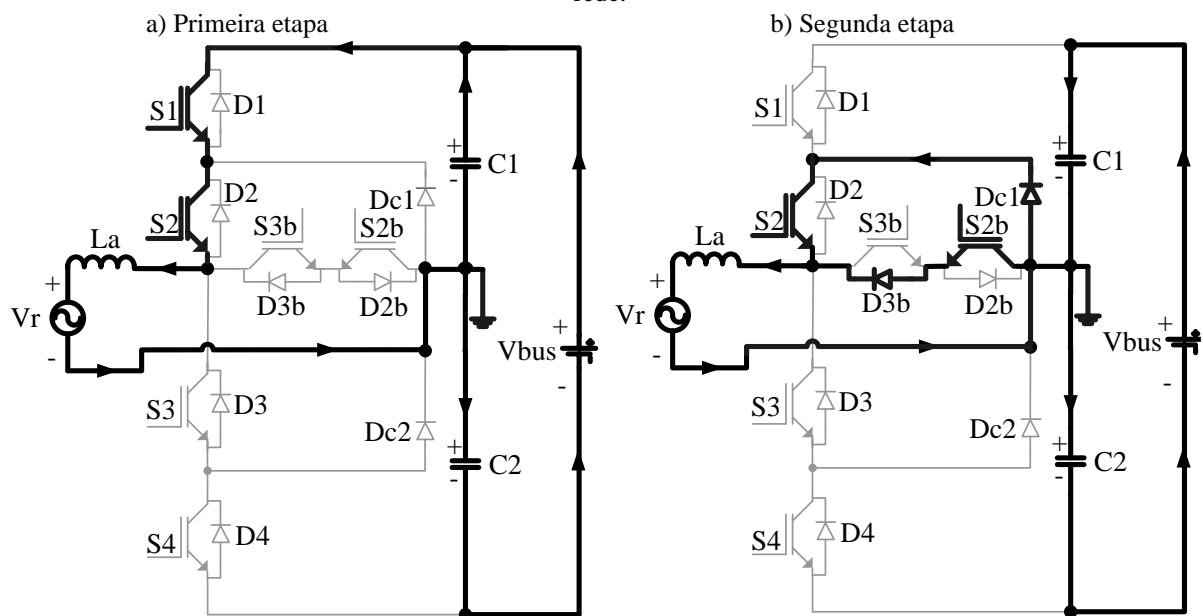
$$v_r + V_{C2} = L_a \frac{di_{L_a}}{dt}. \quad (4.26)$$

Segunda etapa: o interruptor S_{3b} recebe o sinal de comando, enquanto que S_4 é bloqueado. A corrente no indutor se divide por S_{3b} e S_3 em e circula através da rede elétrica (rede absorvendo energia). Nesse momento, o indutor começa a se descarregar, enviando parte de sua energia somente para a rede elétrica. A corrente I_{L_a} decresce linearmente, enquanto os capacitores C_1 e C_2 são carregados com energia proveniente do barramento CC. A expressão da corrente através no indutor é dada por (4.27):

$$v_r = L_a \frac{di_{L_a}}{dt}. \quad (4.27)$$

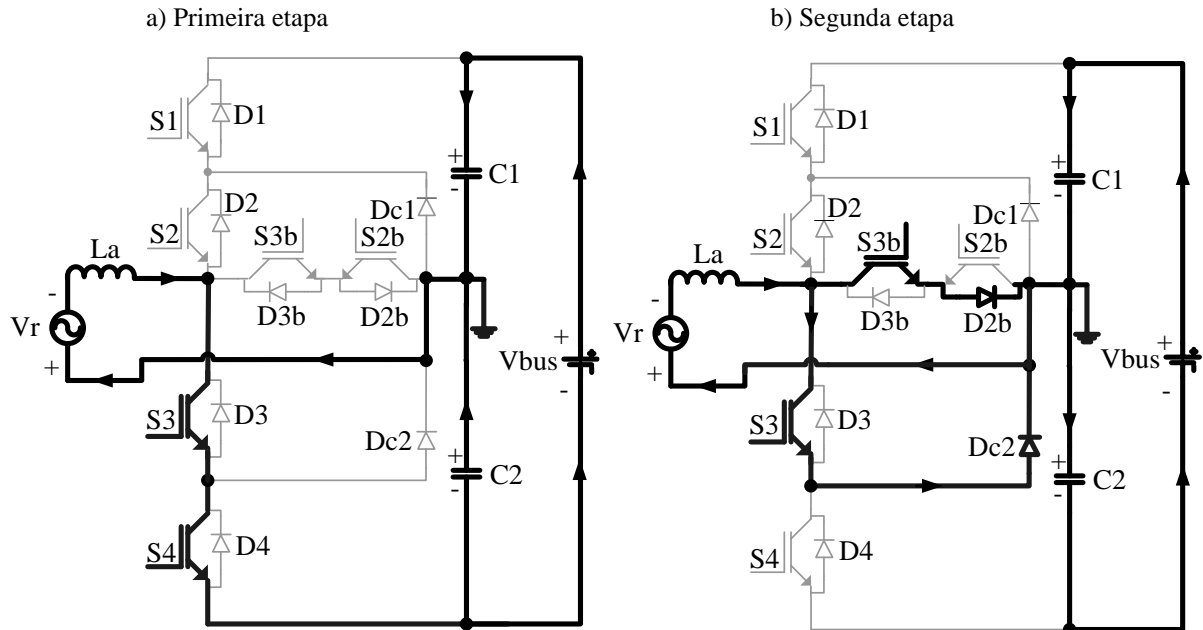
Esse processo é finalizado quando S_{3b} recebe o sinal de bloqueio, juntamente com o acionamento de S_3 e S_4 , retornando à primeira etapa deste semiciclo negativo. Nessa etapa, ilustrada na Figura 4.10 b), ocorre transferência de energia do indutor L_a para a rede elétrica.

Figura 4.9 – Etapas de operação do conversor SNPC monofásico no modo inversor no semiciclo positivo da rede.



Fonte: Próprio Autor.

Figura 4.10 – Etapas de operação do conversor SNPC monofásico no modo inversor no semiciclo negativo da rede.



Fonte: Próprio Autor.

4.7 Análise quantitativa em modo inversor

Nesse estudo, procura-se obter todas as equações relacionadas aos esforços de corrente e tensão em todos os componentes integrantes do conversor no modo inversor. Isso é particularmente importante para o dimensionamento dos componentes e determinação do rendimento da topologia para a aplicação específica à qual o conversor é destinado.

4.7.1 Equações preliminares no domínio do tempo

O circuito equivalente médio do conversor SNPC no modo inversor é o mesmo para o conversor NPC no modo inversor.

Assim, tem-se:

$$d(\theta) = \frac{V_{rp} \text{sen}(\theta)}{V_o} \quad (4.28)$$

Ou ainda, utilizando a mesma definição de α da seção do modo retificador, tem-se:

$$d(\theta) = \alpha \text{sen}(\theta) \quad (4.29)$$

Essa equação é fundamental para o cálculo de esforços de corrente nos

semicondutores nesse modo de operação. Para a determinação da ondulação de corrente parametrizada no indutor L_a , utiliza-se a equação (4.29), obtendo-se então:

$$\Delta I_{L_a}^* = \frac{\Delta I_{L_a} L_a}{V_o T} = [1 - \alpha \sin(\theta)][\alpha \sin(\theta)]. \quad (4.30)$$

sendo que esse parâmetro pode ser reescrito como:

$$\Delta I_{L_a}^* = \frac{\Delta I_{L_a} \cdot L_a}{V_{rp} T} = [1 - \alpha \sin(\theta)] \sin(\theta). \quad (4.31)$$

A equação (4.31) permite afirmar que a ondulação de corrente varia também com de acordo com α e o ângulo θ da rede elétrica. Além disso, constata-se que a ondulação de corrente em L_a é a mesma quando o conversor SNPC opera no modo retificador.

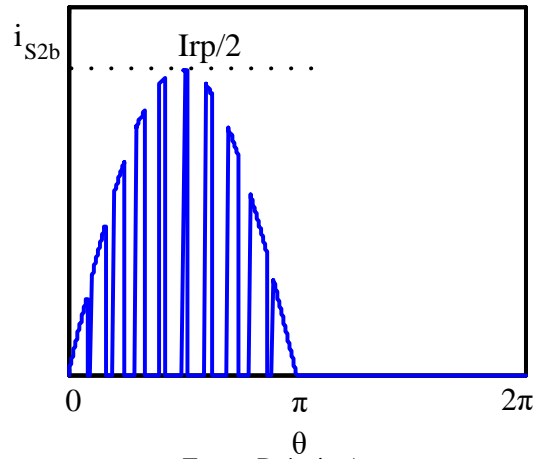
4.7.2 Determinação de esforços de tensão e corrente

Os esforços de tensão em todos os semicondutores correspondem à metade da tensão total do barramento CC, como também ocorre no modo retificador.

Nesse modo, os interruptores S_{3b} e S_{2b} e seus respectivos diodos D_{3b} e D_{2b} conduzem, bem como todos os interruptores S_1 a S_4 . Portanto, basta determinar os esforços de corrente média e eficaz para os interruptores S_{2b} , S_2 e S_1 . As equações (3.19) e (3.50) serão utilizadas para essa finalidade e, ao final do cálculo, uma tabela com os esforços de corrente em todos os semicondutores do conversor no modo inversor será apresentada.

4.7.2.1 Corrente Média em S_{2b}

Durante o semiciclo positivo, a forma de onda da corrente em S_{2b} é ilustrada na Figura 4.11, cujo valor de pico é igual a metade da corrente de entrada através do indutor L_a , que também corresponde a corrente na rede elétrica. Durante o semiciclo negativo, esse interruptor é impossibilitado de conduzir, pois se encontra bloqueado.

Figura 4.11 – Forma de onda da corrente em S_{2b} .

Verifica-se que a forma de onda é a mesma para o interruptor S_{3b} do conversor SNPC no modo retificador. Logo, a corrente média é dada por:

$$I_{S_{2bmed}} = \frac{1}{2} \left(\frac{1}{\pi} - \frac{\alpha}{4} \right) I_{rp} \quad (4.32)$$

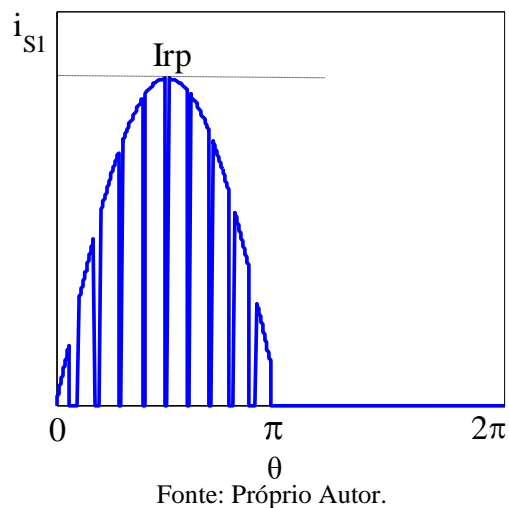
4.7.2.2 Corrente Eficaz em S_{2b}

A corrente eficaz em S_{2b} é dada por:

$$I_{S_{2bef}} = \frac{1}{2} \sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi} \right)} I_{rp} \quad (4.33)$$

4.7.2.3 Corrente Média em S_1

A forma de onda de corrente em S_1 é apresentada na Figura 4.12.

Figura 4.12 – Forma de onda de corrente em S_1 .

Verifica-se que essa forma de onda é a mesma do diodo D_1 do conversor NPC clássico no modo retificador. Logo, tem-se:

$$I_{S1med} = \frac{\alpha}{4} I_{rp}. \quad (4.34)$$

4.7.2.4 Corrente Eficaz em S_1

Por conseguinte, a corrente eficaz em S_1 é obtida por:

$$I_{S1ef} = \sqrt{\frac{2\alpha}{3\pi}} I_{rp}. \quad (4.35)$$

4.7.2.5 Corrente de Pico em Todos os Semicondutores

Assim como no conversor NPC clássico no modo retificador, o valor de pico de corrente em todos os diodos em todos os semicondutores é igual à corrente de pico da rede, exceto os interruptores S_1 e S_4 e os diodos D_1 a D_4 , dado por:

$$I_{Sip} = I_{Sibp} = I_{rp}. \quad (4.36)$$

$i=2..3$ $i=2..3$

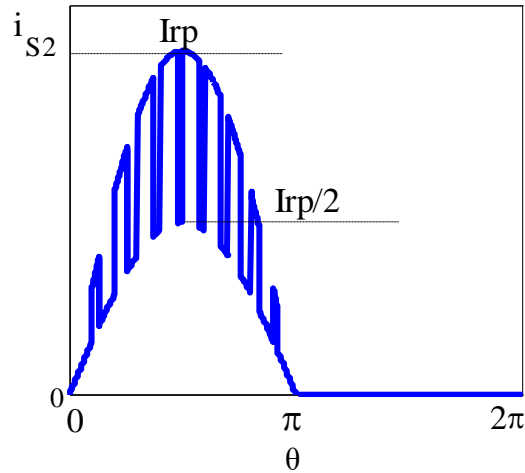
Por sua vez, a corrente de pico nos diodos D_1 a D_4 é nula.

$$I_{Dip} = 0 \text{ A}. \quad (4.37)$$

$i=1..4$

4.7.2.6 Corrente Média em S_2

Durante o semiciclo positivo da rede, a corrente em S_2 pode ser representada na Figura 4.13. Essa forma de onda corrente é obtida a partir da corrente da rede subtraída da corrente em S_{2b} .

Figura 4.13 – Forma de onda de corrente em S_2 .

Fonte: Próprio Autor.

Com base nisso, a corrente média em S_2 pode ser obtida simplesmente por:

$$I_{S2med} = \frac{1}{\pi} - I_{S2bmed} = \frac{1}{\pi} - \frac{1}{2} \left(\frac{1}{\pi} - \frac{\alpha}{4} \right) = \left(\frac{1}{2\pi} + \frac{\alpha}{8} \right) I_{rp} . \quad (4.38)$$

Ou ainda, utilizando a seguinte integral, tem-se:

$$I_{S2med} = \frac{1}{2\pi} \int_0^\pi \left[\left(I_{rp} \sin(\theta) \right) \alpha \sin(\theta) + \left(\frac{I_{rp}}{2} \sin(\theta) \right) (1 - \alpha \sin(\theta)) \right] d\theta , \quad (4.39)$$

$$I_{S2med} = \left(\frac{1}{2\pi} + \frac{\alpha}{8} \right) I_{rp} . \quad (4.40)$$

4.7.2.7 Corrente Eficaz em S_2

A corrente eficaz em S_2 é dada por:

$$I_{S2ef} = \sqrt{\frac{1}{2\pi} \int_0^\pi \left[\left(I_{rp} \sin(\theta) \right)^2 \alpha \sin(\theta) + \left(\frac{I_{rp}}{2} \sin(\theta) \right)^2 (1 - \alpha \sin(\theta)) \right] d\theta} . \quad (4.41)$$

Resolvendo a integral, obtém-se:

$$I_{S2ef} = \sqrt{\left(\frac{1}{16} + \frac{\alpha}{2\pi} \right)} I_{rp} . \quad (4.42)$$

4.7.2.8 Análise das Equações dos Esforços de Corrente

Utilizando a mesma metodologia anterior, a corrente média ou eficaz em cada

semicondutor é então dada por um fator que multiplica a corrente de pico no indutor do conversor, como mostra a Tabela 4.3. Assim, pode-se facilmente determinar os esforços de corrente em qualquer semicondutor, bastando multiplicar cada termo por I_{rp} e, com isso, dimensionar um dado componente semicondutor corretamente. Pode-se obter também a Tabela 4.4, cujas expressões são representadas apenas em função de α .

Tabela 4.3 – Correntes média, eficaz e de pico parametrizadas em cada semicondutor.

	Média	Eficaz	Pico
$I_{S2b}^*, I_{S3b}^*, I_{D2b}^*, I_{D3b}^*, I_{Dc1}^*, I_{Dc2}^*$	$\frac{1}{2} \left(\frac{1}{\pi} - \frac{\alpha}{4} \right)$	$\frac{1}{2} \sqrt{\left(\frac{1}{4} - \frac{2\alpha}{3\pi} \right)}$	$\frac{1}{2}$
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	0	0	0
I_{S1}^*, I_{S4}^*	$\frac{\alpha}{4}$	$\sqrt{\frac{2\alpha}{3\pi}}$	1
I_{S2}^*, I_{S3}^*	$\left(\frac{1}{2\pi} + \frac{\alpha}{8} \right)$	$\sqrt{\left(\frac{1}{16} + \frac{\alpha}{2\pi} \right)}$	1

Fonte: Próprio Autor.

Tabela 4.4 – Correntes média, eficaz e de pico em cada semicondutor em função apenas de α .

	Média	Eficaz	Pico
$I_{S2b}^*, I_{S3b}^*, I_{D2b}^*, I_{D3b}^*, I_{Dc1}^*, I_{Dc2}^*$	$\frac{1}{2} \left(\frac{1}{\pi\alpha} - \frac{1}{4} \right)$	$\frac{1}{2} \sqrt{\frac{1}{4\alpha^2} - \frac{2}{3\pi\alpha}}$	$\frac{1}{2\alpha}$
$I_{D1}^*, I_{D2}^*, I_{D3}^*, I_{D4}^*$	0	0	0
I_{S1}^*, I_{S4}^*	$\frac{1}{4}$	$\sqrt{\frac{2}{3\pi\alpha}}$	$\frac{1}{\alpha}$
I_{S2}^*, I_{S3}^*	$\left(\frac{1}{2\pi\alpha} + \frac{1}{8} \right)$	$\sqrt{\frac{1}{16\alpha^2} + \frac{1}{2\pi\alpha}}$	$\frac{1}{\alpha}$

Fonte: Próprio Autor.

Logo, a corrente média nos interruptores é constante, mas a corrente eficaz aumenta com a redução de α , sendo que o mesmo acontece com os demais semicondutores da Tabela 4.4. Em outras palavras, à medida que o valor eficaz da tensão de entrada se reduz, as correntes eficazes nos semicondutores aumentam.

Observa-se que os esforços em S_{2b} e S_{3b} e seus respectivos diodos em paralelo são

os mesmos quando o conversor opera no modo retificador. Os esforços em S_1 a S_4 são os mesmos dos seus respectivos diodos (em paralelo) quando o conversor opera no modo retificador.

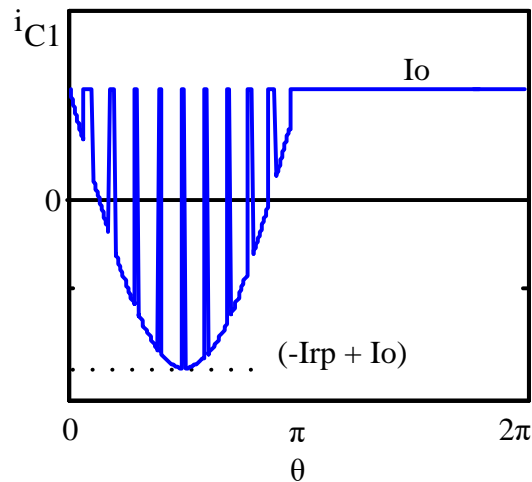
4.7.3 Determinação da indutância do indutor de filtro L_a

Como este conversor apresenta também três níveis de tensão, sendo equivalente ao conversor NPC no modo inversor, então a indutância por ser obtida de acordo com o procedimento descrito na seção 3.7.3.

4.7.4 Determinação da capacitância do capacitor de filtro C_1

O valor da capacitância é determinado também como no modo retificador pelo critério de *hold-up time*. Dessa forma, a equação (3.39) é utilizada para essa finalidade. É importante agora determinar o valor da corrente eficaz do capacitor de filtro nesse modo inversor. A forma de onda instantânea em C_1 no modo inversor é representada na Figura 4.14.

Figura 4.14 – Forma de onda de corrente em C_1 no modo inversor.



Fonte: Próprio Autor.

Observa-se que essa forma de onda de corrente é igual àquela válida para C_1 no modo retificador, mas multiplicada por -1. Portanto, a corrente eficaz em C_1 é dada por:

$$I_{C1_{ef}} = I_{rp} \sqrt{\frac{\alpha(32 - 3\pi\alpha)}{48\pi}}. \quad (4.43)$$

Ou ainda, reescrevendo a corrente parametrizada no capacitor, obtém-se:

$$I_{c1_ef}^* = \frac{1}{4} \sqrt{\frac{\alpha(32 - 3\pi\alpha)}{3\pi}}. \quad (4.44)$$

4.8 Conclusão

Neste capítulo, foi apresentada a topologia do conversor bidirecional monofásico SNPC de três níveis com grampeamento do ponto central. Com a modulação empregada, foi realizada uma análise teórica, descrevendo as etapas nos dois modos de operação. Em seguida, uma análise quantitativa também foi desenvolvida, na qual foram obtidas equações para o cálculo dos esforços de corrente em todos os semicondutores, nos capacitores de filtro e no indutor.

As etapas de operação comprovaram o funcionamento do conversor SNPC nos dois modos de operação (retificador e inversor) com a modulação empregada, por meio da qual são sempre obtidos três níveis de tensão para qualquer modo.

Assim como também foi verificado no conversor NPC clássico, os esforços de corrente nos semicondutores, bem como nos capacitores, variam com o parâmetro α . As equações dos esforços mostram que, quando o conversor opera conectado a uma rede elétrica com tensão eficaz reduzida, as correntes média e eficaz aumentam significativamente. Porém, a tensão máxima sobre os semicondutores independe de α nos dois modos de operação, sendo sempre igual à metade da tensão total do barramento CC. Dessa forma, interruptores e diodos de grampeamento com menor tensão de bloqueio também podem ser utilizados, o que implica a operação com menores perdas.

O conversor analisado neste capítulo pode ser facilmente modificado para se obter no conversor NPC clássico do Capítulo 3 deste trabalho, desde que o interruptor bidirecional composto por S_{2b} e S_{3b} e seus diodos em paralelo permaneçam sempre bloqueados.

5 ANÁLISE COMPARATIVA DOS CONVERSORES BIDIRECIONAIS

5.1 Introdução

Neste capítulo, é apresentada a análise comparativa dos conversores NPC monofásicos bidirecionais com elevado fator de potência para a aplicação em estações de recarga de baterias de VEs. Pretende-se comparar os conversores estudados nos Capítulos 3 e 4, além de destacar as vantagens de uma topologia em relação à outra. Para cada caso, são analisadas suas peculiaridades, vantagens e desvantagens com a modulação utilizada.

Na comparação estabelecida, os conversores operam com as mesmas frequência de comutação, estrutura de controle, potência nominal e demais especificações estabelecidas no projeto do controle do conversor no Capítulo 3. Avalia-se a taxa de distorção harmônica da corrente absorvida ou injetada da rede, fator de potência, distribuição dos esforços de corrente e perdas nos semicondutores, bem como níveis de tensão obtidos.

5.2 Cálculo das perdas nos semicondutores

Com base nos modelos de semicondutores escolhidos para os interruptores e os diodos de grampeamento, calculam-se as perdas por condução e comutação utilizando os valores teóricos das correntes.

As perdas são calculadas para o IGBT STGW80V60DF ($V_{CE(on)}=1,85$ V, $t_r=30$ ns e $t_f=17$ ns) usado como interruptor e para o diodo de grampeamento 30EPH06 ($V_F=2$ V, $I_{RRM}=3,5$ A e $t_{rr}=31$ ns).

De forma simplificada, as perdas por comutação na grande maioria dos interruptores, seus respectivos diodos em paralelo com os interruptores e diodos de grampeamento são calculadas respectivamente por meio das equações (5.1), (5.2) e (5.3).

$$P_{com_Si} = \frac{I_{rp}}{\pi} \frac{V_o}{2} (t_r + t_f) f_s = 1,97 \text{ W} \quad (5.1)$$

$$P_{com_Di} = \frac{V_o}{2} I_{rrm} t_{rr} f_s = 1,24 \text{ W} \quad (5.2)$$

$$P_{com_Dci} = \frac{V_o}{2} I_{rrm} t_{rr} f_s = 0,62 \text{ W} \quad (5.3)$$

As perdas por condução variam de acordo com o conversor e o modo de operação, sendo estas calculadas na seção seguinte. Inicialmente, essas perdas serão determinadas para o

conversor NPC clássico, e em seguida, para o conversor SNPC nos seus dois modos de operação.

A seguir, calculam-se as perdas no IGBT selecionado segundo a metodologia descrita em Bascopé; Perin (1997).

5.2.1 Conversor NPC no modo retificador

- Perdas por condução em S_2

$$P_{cond_S2} = I_{S2med} \cdot V_{CE(on)} = 2,84 \cdot 1,85 = 5,25 \text{ W} \quad (5.4)$$

- Perdas por condução em D_2

$$P_{cond_D2} = I_{D2med} V_F = 4,46 \cdot 1,50 = 6,69 \text{ W} \quad (5.5)$$

- Perdas por condução em D_{c1}

$$P_{cond_Dc1} = I_{Dc1med} \cdot V_F = 2,84 \cdot 2,00 = 5,68 \text{ W} \quad (5.6)$$

- Perdas totais

$$P_{sem_NPC_ret} = 2(P_{cond_S2} + P_{com_S2}) + 4(P_{cond_D2} + P_{com_D2}) + 2(P_{cond_Dc1} + P_{com_Dc1}) = 58,79 \text{ W} \quad (5.7)$$

5.2.2 Conversor NPC no modo inversor

- Perdas por condução em S_1

$$P_{cond_S1} = I_{S1med} V_{CE(on)} = 4,46 \cdot 1,85 = 8,25 \text{ W} \quad (5.8)$$

- Perdas por condução em S_2

$$P_{cond_S2} = I_{S2med} V_{CE(on)} = 7,31 \cdot 1,85 = 13,52 \text{ W} \quad (5.9)$$

- Perdas por condução em D_{c1}

$$P_{cond_Dc1} = I_{Dc1med} V_D = 2,84 \cdot 2,00 = 5,68 \text{ W} \quad (5.10)$$

- Perdas totais

$$P_{sem_NPC_inv} = 2(P_{cond_S1} + P_{com_S1}) + 2(P_{cond_S2} + P_{com_S2}) + 2(P_{cond_Dc1} + P_{com_Dc1}) = 64,05 \text{ W} \quad (5.11)$$

5.2.3 Conversor SNPC no modo retificador

- Perdas por condução em S_2 ou S_{2b}

$$P_{cond_S2b} = I_{S2bmed} V_{CE(on)} = 1,42 \cdot 1,85 = 2,63 \text{ W} \quad (5.12)$$

- Perdas por condução em D_{2b}

$$P_{cond_D2b} = I_{D2bmed} V_F = 1,42 \cdot 1,50 = 2,13 \text{ W} \quad (5.13)$$

- Perdas por condução em D_I

$$P_{cond_D1} = I_{D1med} V_F = 4,46 \cdot 1,50 = 6,69 \text{ W} \quad (5.14)$$

- Perdas por condução em D_{c1}

$$P_{cond_Dc1} = I_{Dc1med} V_D = 1,42 \cdot 2,00 = 2,84 \text{ W} \quad (5.15)$$

- Perdas totais

$$P_{sem_SNPC_ret} = 4(P_{cond_S2b} + P_{com_S} / 2) + 2(P_{cond_D2b} + P_{com_Di} / 2) + 4(P_{cond_D1} + P_{com_D1}) + \dots \\ \dots 2(P_{cond_Dc1} + P_{com_Dc1} / 2) = 57,99 \text{ W} \quad (5.16)$$

5.2.4 Conversor SNPC no modo inversor

- Perdas por condução em S_I

$$P_{cond_S1} = I_{S1med} V_{CE(on)} = 4,46 \cdot 1,85 = 8,25 \text{ W} \quad (5.17)$$

- Perdas por condução em S_2

$$P_{cond_S2} = I_{S2bmed} V_{CE(on)} = 5,89 \cdot 1,85 = 10,90 \text{ W} \quad (5.18)$$

- Perdas por condução em S_{2b}

$$P_{cond_S2b} = I_{S2bmed} V_{CE(on)} = 1,42 \cdot 1,85 = 2,63 \text{ W} \quad (5.19)$$

- Perdas por condução em D_{2b}

$$P_{cond_D2b} = I_{D2bmed} V_F = 1,42 \cdot 1,50 = 2,13 \text{ W} \quad (5.20)$$

- Perdas por condução em D_{c1}

$$P_{cond_Dc1} = I_{Dc1med} V_F = 1,42 \cdot 2,00 = 2,84 \text{ W} \quad (5.21)$$

- Perdas totais

$$P_{sem_SNPC_inv} = 2(P_{cond_S1} + P_{com_S}) + 2(P_{cond_S2} + P_{com_S}) + 2(P_{cond_S2b} + P_{com_S2b} / 2) + \dots \\ \dots 2(P_{cond_D2b} + P_{com_D2b} / 2) + 2(P_{cond_Dc1} + P_{com_Dc1}) = 65,22 \text{ W} \quad (5.22)$$

5.3 Perdas totais e rendimento

5.3.1 Perdas nos elementos de filtro

Calculam-se inicialmente as perdas referentes aos elementos de filtro, a saber:

indutor L_a e capacitores C_1 e C_2 .

- Perdas em L_a

$$P_L = R_w \cdot I_{L_{ef}}^2 = 100 \cdot 10^{-3} \cdot 16,23^2 = 26,34 \text{ W} \quad (5.23)$$

- Perdas em C_1 e C_2

A corrente eficaz em cada capacitor pode ser determinada por:

$$I_{C1_{ef}} = I_{rp} \cdot \sqrt{\frac{\alpha(32 - 3\pi\alpha)}{48\pi}} = 22,95 \cdot \sqrt{\frac{0,78 \cdot (32 - 3 \cdot \pi \cdot 0,78)}{48 \cdot \pi}} = 4,48 \text{ A} . \quad (5.24)$$

As perdas em cada capacitor podem ser obtidas por:

$$P_{C1} = R_{se} \cdot I_{C1_{ef}}^2 = 22,85 \cdot 10^{-3} \cdot 4,48^2 = 0,459 \text{ W} . \quad (5.25)$$

Então, as perdas totais referentes aos elementos de filtro são dadas por:

$$P_{filtro} = 2 \cdot P_{C1} + P_L = 27,26 \text{ W} . \quad (5.26)$$

5.3.2 Perdas totais e rendimento teórico dos conversores

- Conversor NPC no modo retificador

$$P_{tot_NPC_ret} = P_{sem_NPC_ret} + P_{filtro} = 86,05 \text{ W} \quad (5.27)$$

$$\eta = 1 - \frac{P_{tot_NPC_ret}}{P_O} = 95,7\% \quad (5.28)$$

- Conversor NPC no modo inversor

$$P_{tot_NPC_inv} = P_{sem_NPC_inv} + P_{filtro} = 91,31 \text{ W} \quad (5.29)$$

$$\eta = 1 - \frac{P_{tot_NPC_inv}}{P_O} = 95,4\% \quad (5.30)$$

- Conversor SNPC no modo retificador

$$P_{tot_SNPC_ret} = P_{sem_SNPC_ret} + P_{filtro} = 85,25 \text{ W} \quad (5.31)$$

$$\eta = 1 - \frac{P_{tot_SNPC_ret}}{P_O} = 95,78\% \quad (5.32)$$

- Conversor SNPC no modo inversor

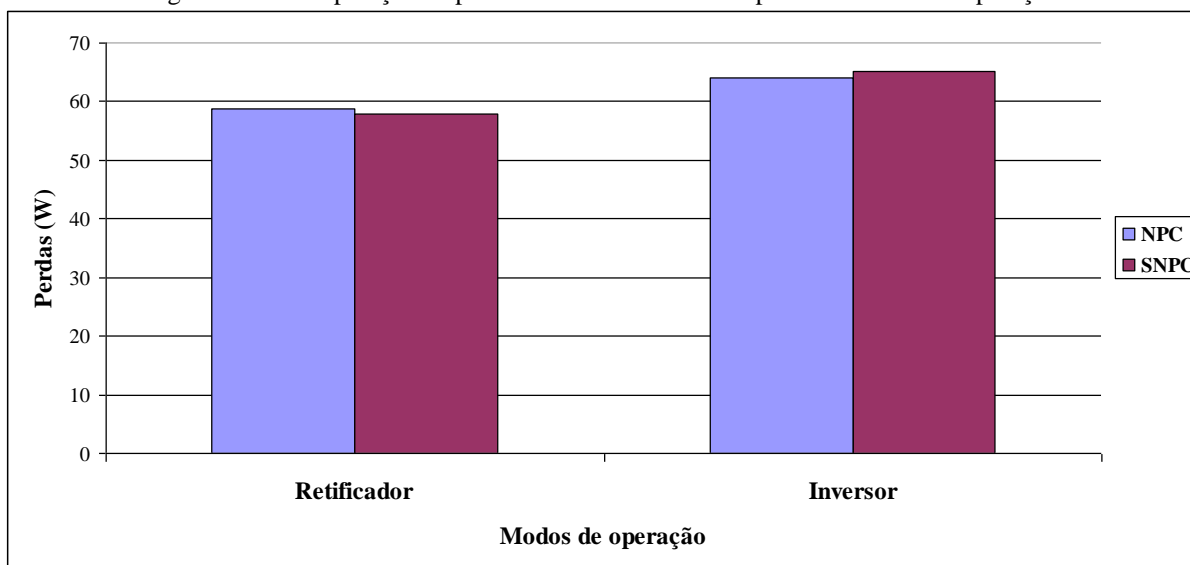
$$P_{tot_SNPC_inv} = P_{sem_SNPC_inv} + P_{filtro} = 92,48 \text{ W} \quad (5.33)$$

$$\eta = 1 - \frac{P_{tot_SNPC_inv}}{P_O} = 95,38\% \quad (5.34)$$

5.4 Gráficos comparativos das perdas nos conversores

Na Figura 5.1, tem-se a comparação das perdas dos conversores em cada modo de operação. Verifica-se que, em ambos os conversores, as perdas são maiores na operação como inversor. Nesse modo, a estrutura NPC apresenta menores perdas, enquanto as perdas são menores para o conversor SNPC no modo retificador em comparação à topologia NPC.

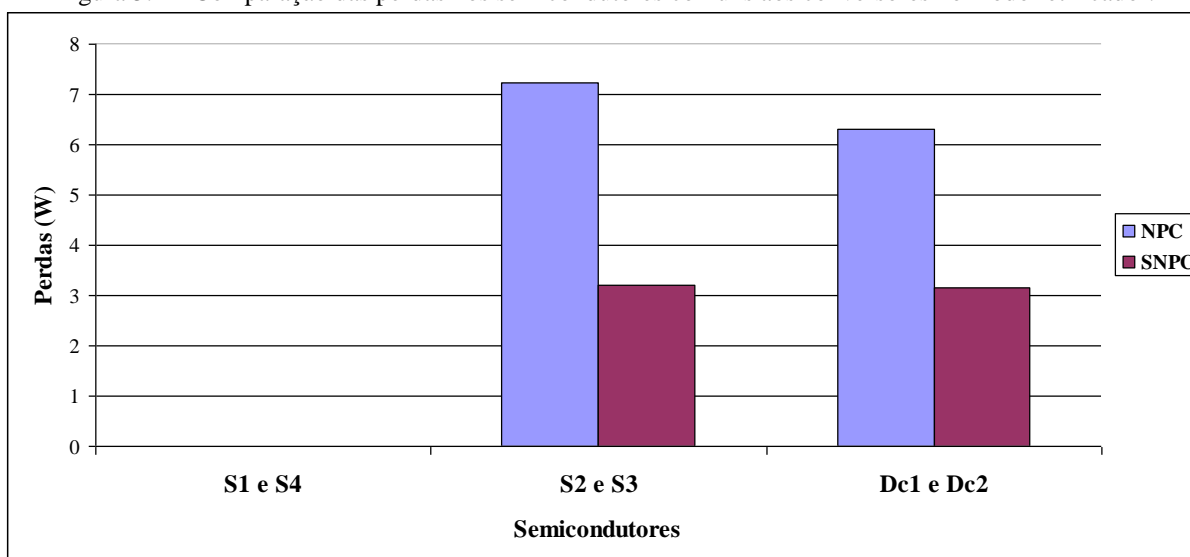
Figura 5.1 – Comparação de perdas entre os conversores para cada modo de operação.



Fonte: Próprio Autor.

Na Figura 5.2, realiza-se a comparação das perdas em cada semicondutor comum aos dois conversores no modo retificador. Na topologia SNPC, as perdas nos diodos de grameamento e nos interruptores S_2 e S_3 são significativamente menores.

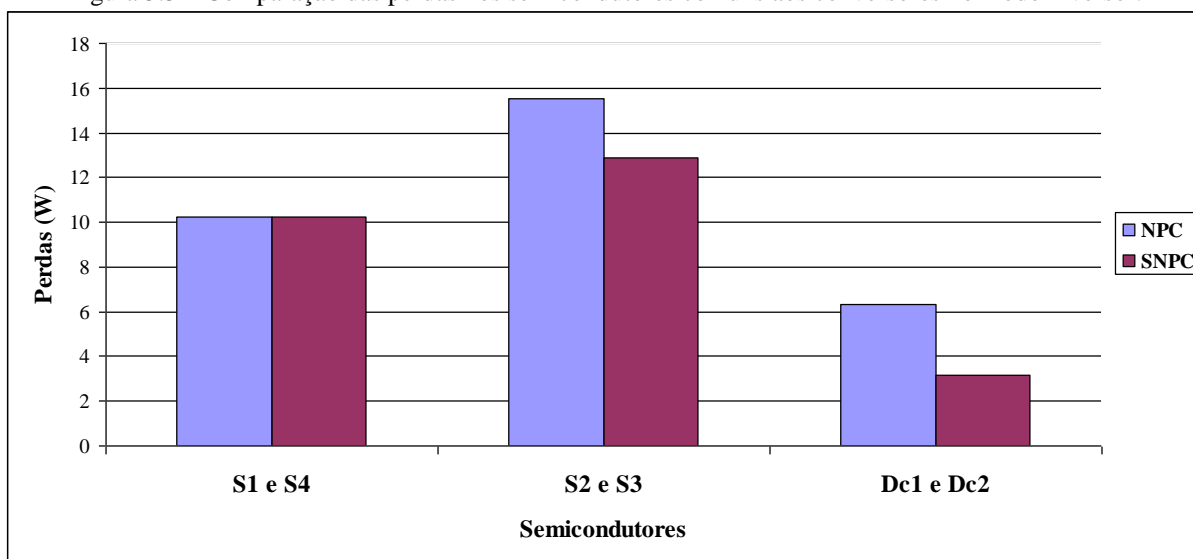
Figura 5.2 – Comparação das perdas nos semicondutores comuns aos conversores no modo retificador.



Fonte: Próprio Autor.

Na Figura 5.3, realiza-se também a comparação das perdas em cada semiconductor comum aos dois conversores, mas agora no modo inversor. Observa-se que na topologia SNPC as perdas nos diodos de grameamento e também em S_2 e S_3 são reduzidas. Essa redução se deve ao paralelismo desses interruptores com os interruptores S_{2b} e S_{3b} . Porém, as perdas nos interruptores S_2 e S_3 são reduzidas numa proporção menor quando comparadas com o modo inversor.

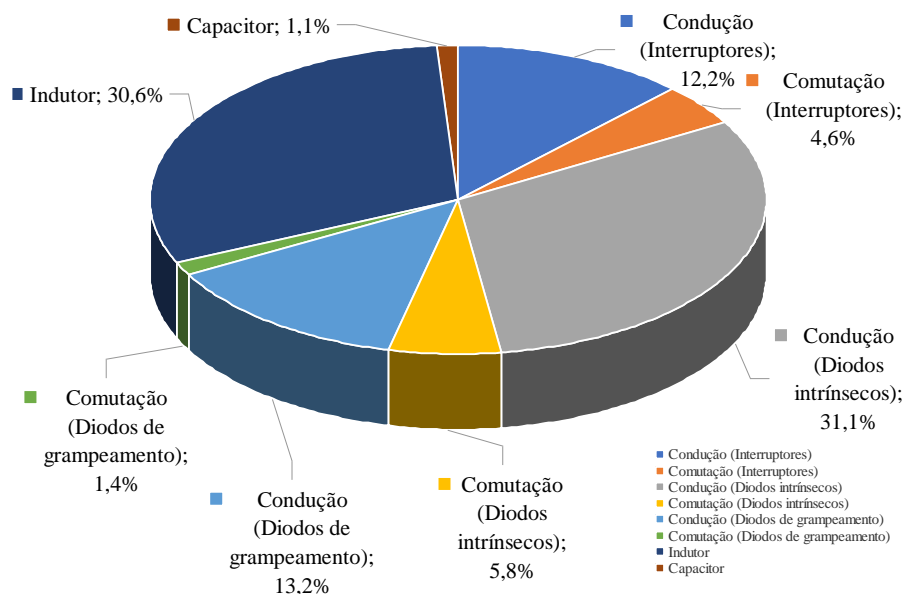
Figura 5.3 – Comparação das perdas nos semicondutores comuns aos conversores no modo inversor.



Fonte: Próprio Autor.

A distribuição das perdas na potência nominal é também mostrada na Figura 5.4, sendo que as perdas totais são 86,05 W no modo retificador. As maiores porções são devidas às perdas de condução nos diodos em paralelo com os interruptores e no indutor de filtro.

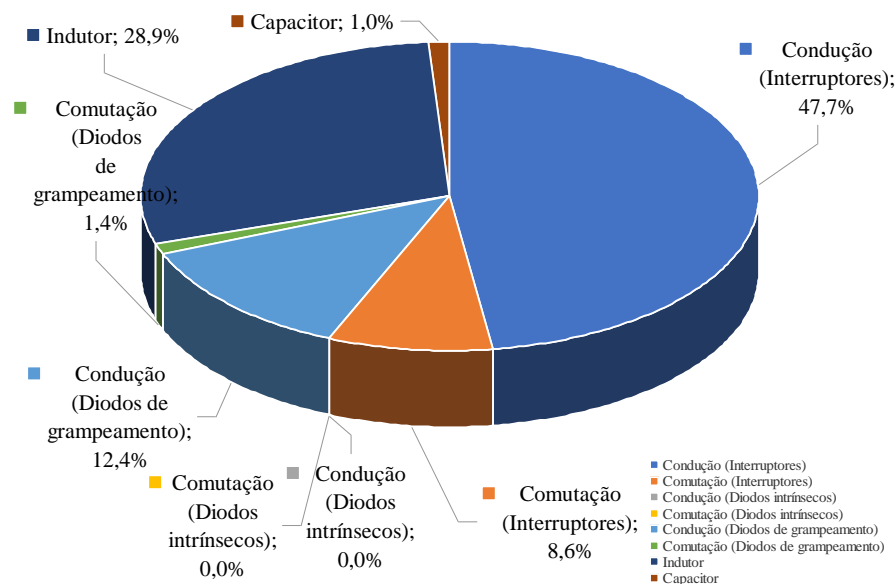
Figura 5.4 – Distribuição das perdas na condição de carga nominal do NPC no modo retificador.



Fonte: Próprio Autor.

A distribuição das perdas na potência nominal é também mostrada na Figura 5.5, sendo que as perdas totais são 91,31 W no modo inversor. As maiores porções são devidas às perdas de condução nos interruptores e no indutor de filtro.

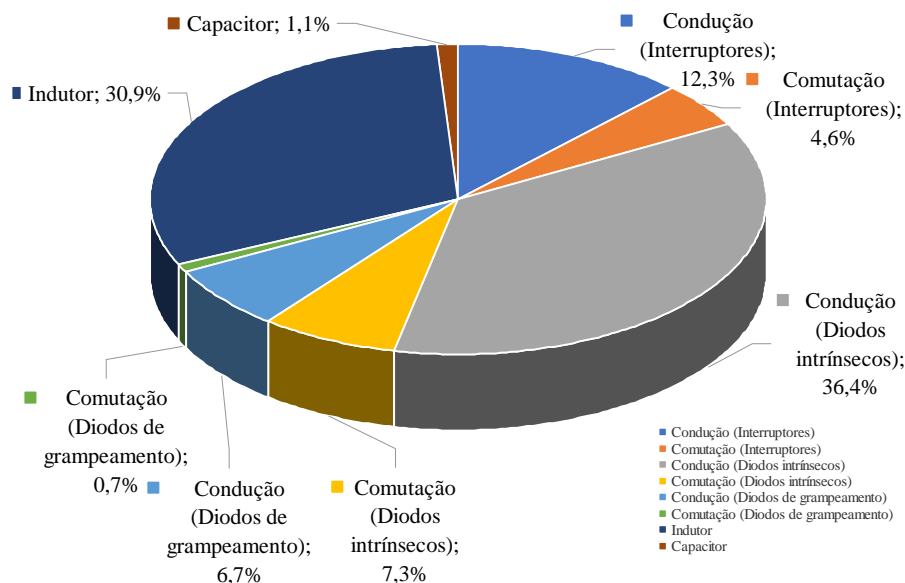
Figura 5.5 – Distribuição das perdas na condição de carga nominal do NPC no modo inversor.



Fonte: Próprio Autor.

As perdas nos componentes do estágio de potência da topologia monofásica considerando a operação na potência nominal são mostradas na Figura 5.6. As perdas totais são iguais a 85,25 W. As maiores porções são associadas com as perdas nos diodos em paralelo com os interruptores e no indutor.

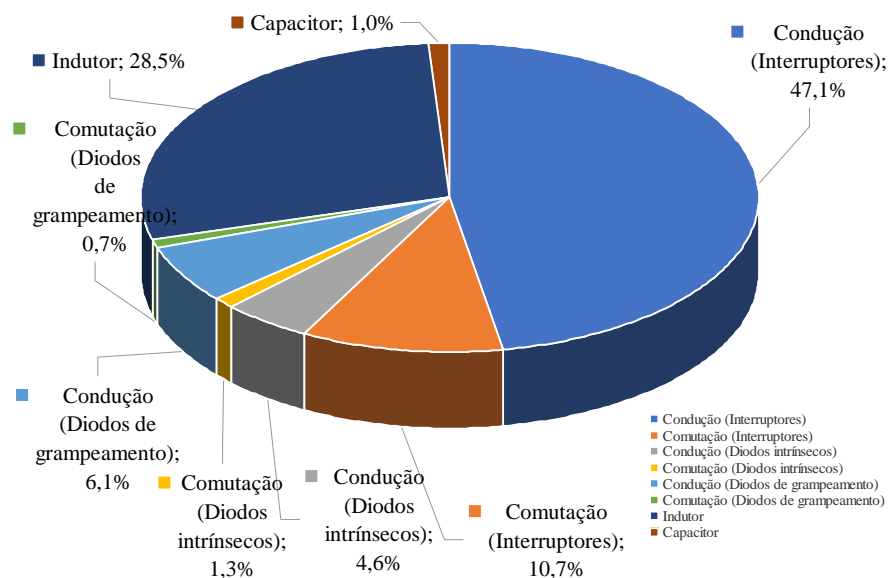
Figura 5.6 – Distribuição das perdas na condição de carga nominal do SNPC no modo retificador.



Fonte: Próprio Autor.

A distribuição das perdas na potência nominal no modo inversor é também mostrada na Figura 5.7, enquanto que as perdas totais são 92,48 W no modo inversor. As maiores porções das perdas são devido às perdas de condução nos interruptores e no indutor de filtro.

Figura 5.7 – Distribuição das perdas na condição de carga nominal do SNPC no modo inversor.



Fonte: Próprio Autor.

5.5 Tabela comparativa entre os conversores bidirecionais

A Tabela 5.1 apresenta alguns valores obtidos teoricamente para cada conversor. Todos os cálculos foram realizados a partir das mesmas especificações de projeto: $V_o=460$ V, $V_r=127$ V_{rms}, $P_o=6$ kW (2 kW/fase), $f_s=25$ kHz e $\alpha=0,778$, empregando ainda a mesma estratégia de controle.

O conversor NPC no modo inversor tem maiores perdas do que no modo retificador. Isso se justifica porque há maiores esforços de corrente S_2 e S_3 no modo inversor, visto que o intervalo de condução também é maior em um dado semiciclo. Conseqüentemente, as perdas nesses semicondutores, implicando o aumento das perdas totais.

O conversor SNPC no modo inversor também apresenta mais perdas quando opera no modo inversor, embora os esforços de corrente em S_2 e S_3 sejam reduzidos em relação ao conversor NPC neste mesmo modo. Mesmo com essa redução, os valores das correntes ainda são maiores entre comparação a todos os demais interruptores da topologia.

De acordo com testes realizados por simulação, o conversor NPC no modo

inversor é o aquele que apresenta o menor THD de corrente da rede. Todos os conversores apresentam THD de corrente inferior a 1% e operam com fator de potência praticamente unitário para qualquer modo de operação.

Observa-se ainda que a técnica de modulação empregada garante sempre a existência de três níveis de tensão nos dois conversores em qualquer modo.

Tabela 5.1 – Comparação entre as topologias NPC clássica e SNPC.

Topologia	NPC clássica		SNPC	
	Retificador	Inversor	Retificador	Inversor
Modo de operação				
Perdas totais nos semicondutores (W)	58,79	64,05	57,99	65,22
Rendimento (%)	95,70	95,40	95,78	95,38
THD da corrente da rede (%)	0,77	0,59	0,71	0,62
Fator de potência	0,9977	0,9976	0,9977	0,9977
Níveis de tensão	3	3	3	3

Fonte: Próprio Autor.

O interruptor bidirecional da estrutura SNPC apresenta perdas similares nos dois modos de operação e as perdas nos seus diodos de grampeamento são reduzidas pela metade em relação aos diodos de grampeamento do conversor NPC. No caso do SNPC, a diferença das perdas de condução entre S_2 e S_1 (ou entre S_4 e S_3) é reduzida de 5,25 W para 2,65 W.

Dessa forma, a topologia SNPC apresenta uma melhor distribuição uniforme de perdas entre seus semicondutores quando comparada a sua contraparte NPC, sendo essa uma característica muito atrativa dessa topologia.

5.6 Conclusão

Este capítulo apresentou uma análise comparativa entre os conversores NPC clássico e SNPC empregando a mesma modulação. Na comparação, as especificações de projeto do Capítulo 3 foram adotadas e uma mesma estratégia de controle composta por três malhas de controle foi utilizada para uma comparação justa.

Por meio das análises obtidas, observa-se que as perdas nos semicondutores dependem do modo de operação do conversor, sendo as perdas mais significativas quando os conversores operam no modo inversor. No caso do SNPC, em virtude do paralelismo de S_2 e S_3 com o interruptor bidirecional composta por S_{2b} e S_{3b} em antissérie, tais perdas são

reduzidas significativamente no modo inversor, sendo essa uma vantagem em relação ao NPC quando opera no modo inversor. Além do mais, os esforços de corrente no interruptor bidirecional não mudam com o modo de operação. Assim, o conversor SNPC é a topologia que apresenta uma ótima distribuição uniforme dos esforços de corrente em seus semicondutores, sendo isso melhor porque habilita a utilização de semicondutores de mesmas especificações. Em contrapartida, o SNPC apresenta maior número de semicondutores e de *drivers* em relação ao NPC, sendo estas as desvantagens do SNPC. O conversor NPC e o conversor SNPC apresentam praticamente os mesmos rendimentos teóricos.

As perdas por condução em todos os semicondutores dos conversores superam significativamente as perdas de comutação. Então, para melhorar o rendimento desses conversores, semicondutores do tipo IGBT com menores valores de $V_{CE(on)}$ devem ser utilizados. Além disso, técnicas de comutação não dissipativa podem ser utilizadas para reduzir as perdas na comutação dos semicondutores.

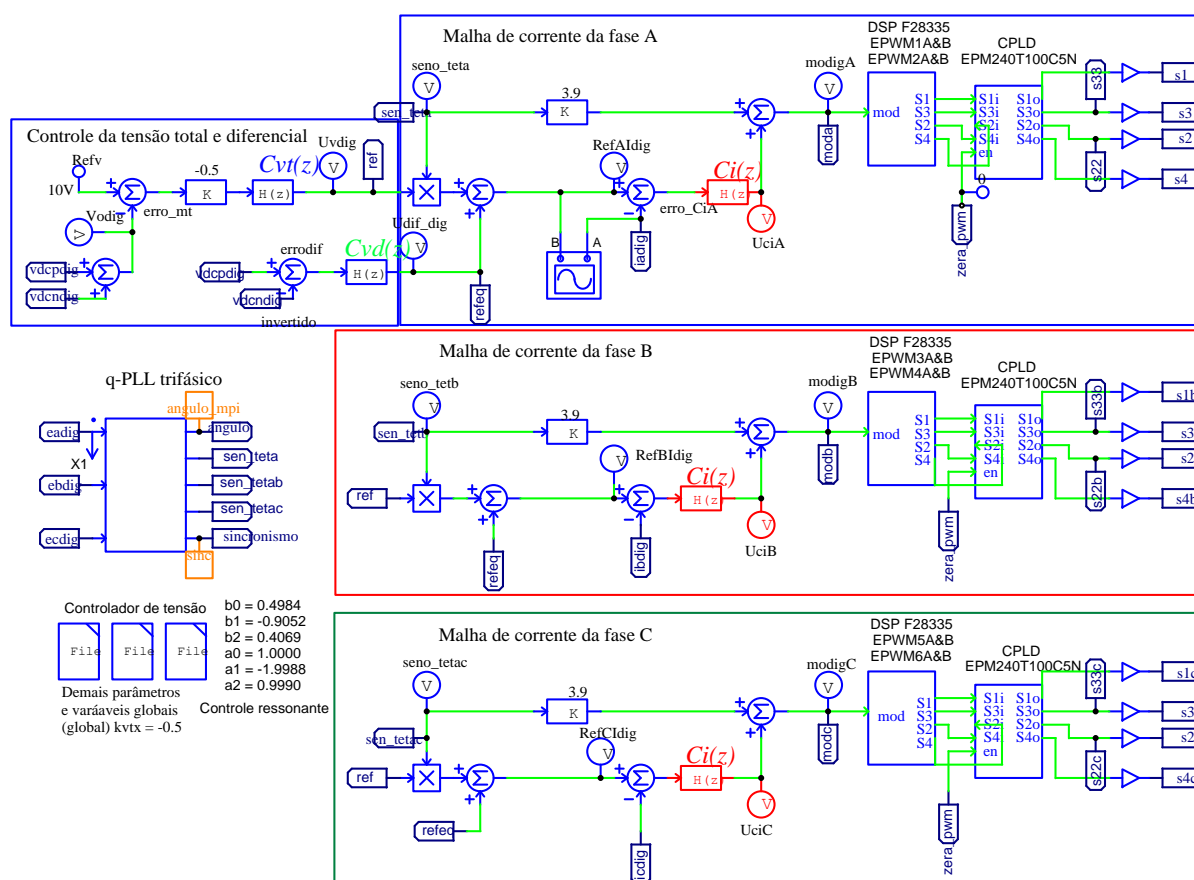
6 RESULTADOS DE SIMULAÇÃO DE AMBOS OS CONVERSORES

6.1 Introdução

Com o objetivo de validar a análise teórica apresentada nos capítulos anteriores, a simulação computacional dos conversores NPC e SNPC é realizada, utilizando os mesmos parâmetros adotados e os mesmos valores obtidos no projeto do conversor para fins de uma comparação justa.

O diagrama esquemático do estágio de controle é apresentado na Figura 6.1, o qual foi utilizado nos dois conversores e para qualquer modo de operação. O projeto dos três controladores foi realizado segundo o roteiro do Capítulo 3.

Figura 6.1 – Diagrama esquemático do circuito simulado no PSIM® para o controle dos conversores NPC e SNPC.



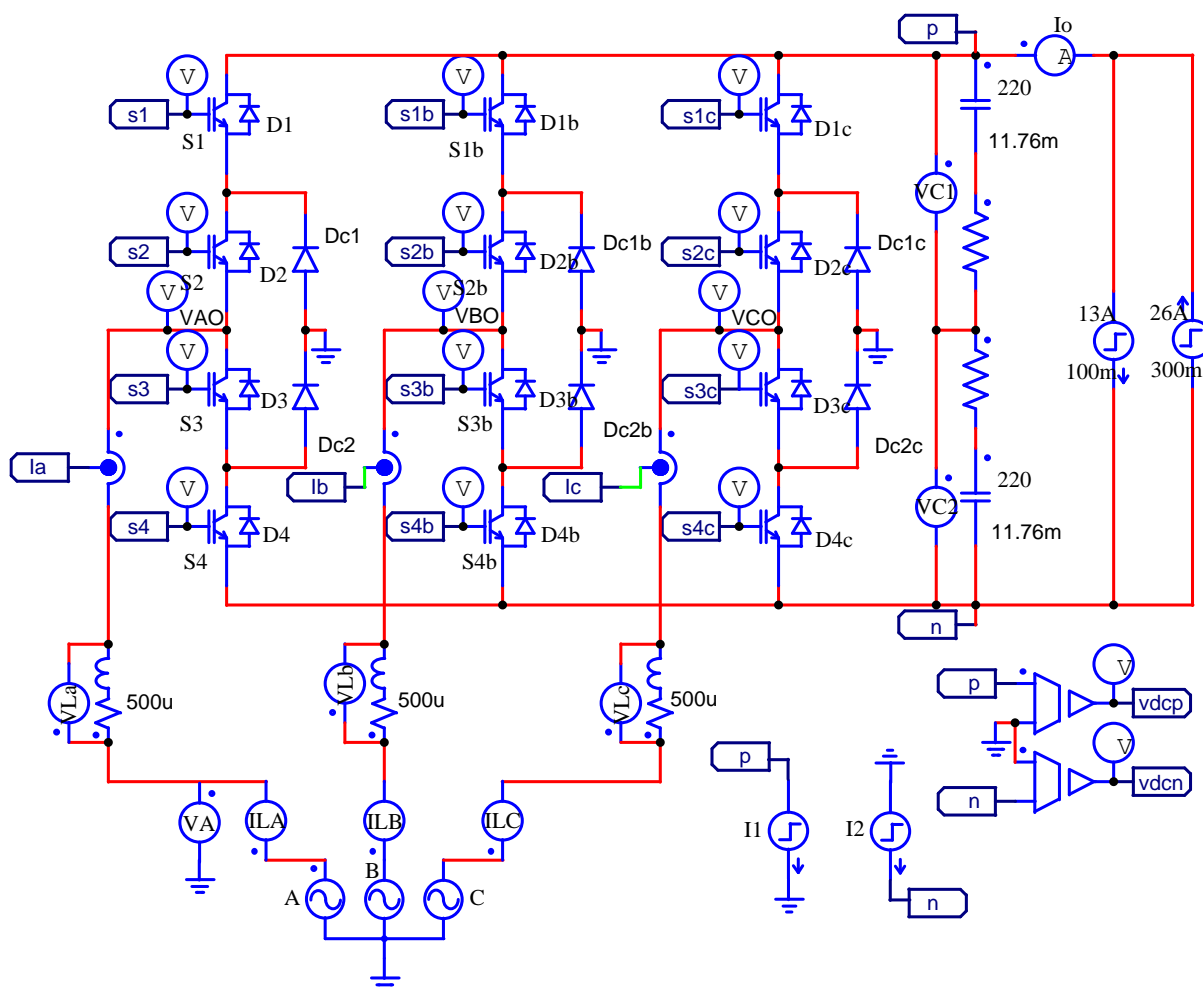
Fonte: Próprio Autor.

Os resultados de simulação serão mostrados para cada conversor na sua versão trifásica e para cada modo de operação, utilizando o *software* PSIM® 9.1. As formas de onda obtidas são apresentadas em três categorias: formas de onda de entrada e saída em regime permanente e transitória, esforços de tensão e corrente nos semicondutores e armazenadores de energia.

Devido à grande quantidade de semicondutores nos dois conversores e pelo fato de os conversores operarem de maneira análoga para cada fase, os resultados referentes aos semicondutores são apresentados apenas para a fase A, sendo equivalentes para as demais fases.

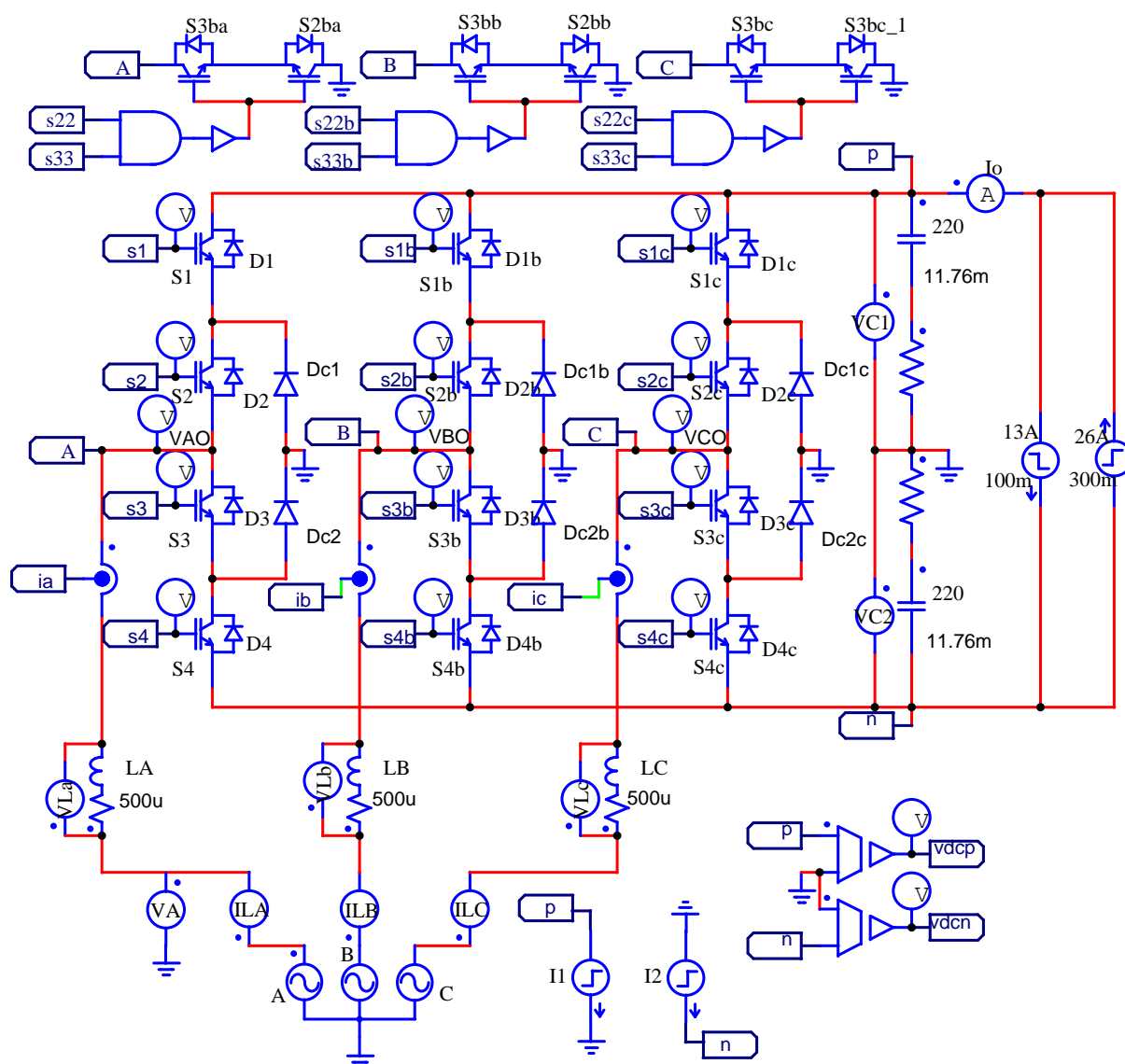
A Figura 6.2 apresenta o diagrama do conversor NPC clássico, enquanto a Figura 6.3 representa o diagrama do conversor SNPC.

Figura 6.2 – Diagrama esquemático do conversor NPC clássico utilizado na simulação.



Fonte: Próprio Autor.

Figura 6.3 – Diagrama esquemático do conversor SNPC utilizado em simulação.



Fonte: Próprio Autor.

6.2 Conversor NPC clássico no modo retificador

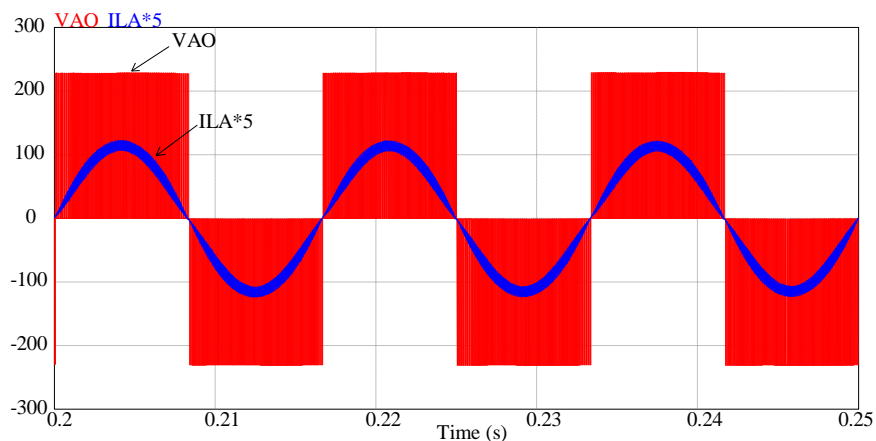
Nessa seção, resultados de simulação são apresentados no modo retificador do conversor NPC, empregando a estratégia de controle estudada no Capítulo 3 para o acionamento dos interruptores.

6.2.1 Formas de onda de entrada e saída em regime permanente e transitória

A Figura 6.4 apresenta as formas de onda de tensão V_{AO} e da corrente no indutor L_A no modo retificador. Observa-se a presença de três níveis de tensão em V_{AO} , enquanto a

corrente em L_A segue o formato senoidal.

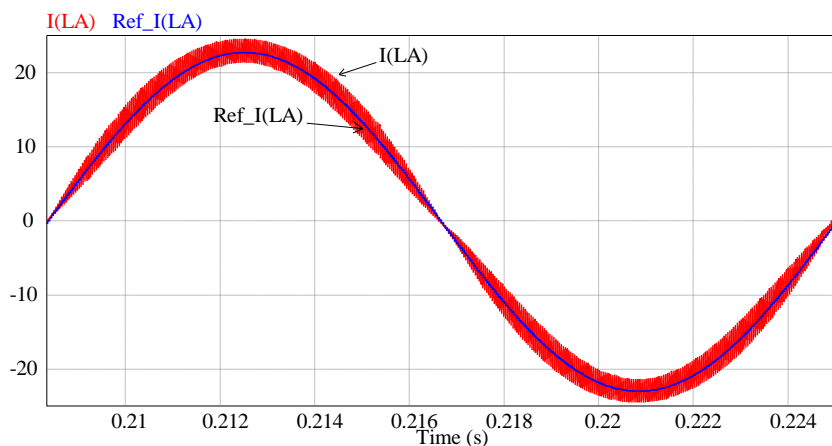
Figura 6.4 – Formas de onda da tensão V_{AO} e da corrente no indutor L_A .



Fonte: Próprio Autor.

A Figura 6.5 mostra que a corrente no indutor segue a referência da malha de corrente com erro nulo em virtude da utilização do controlador PR.

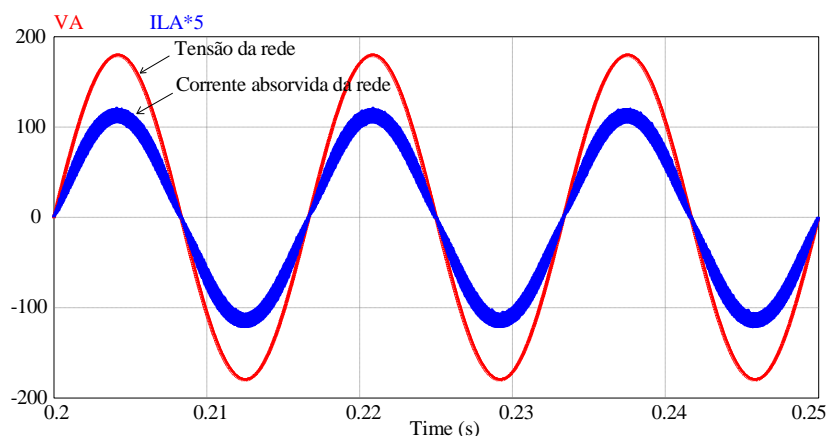
Figura 6.5 – Referência de corrente juntamente com a corrente no indutor L_A .



Fonte: Próprio Autor.

As formas de onda da tensão e da corrente na fase A são apresentadas na Figura 6.6. Observa-se que a corrente segue o formato senoidal, sendo que o fator de potência é 0,9977 e o THD da corrente é apenas 0,77%.

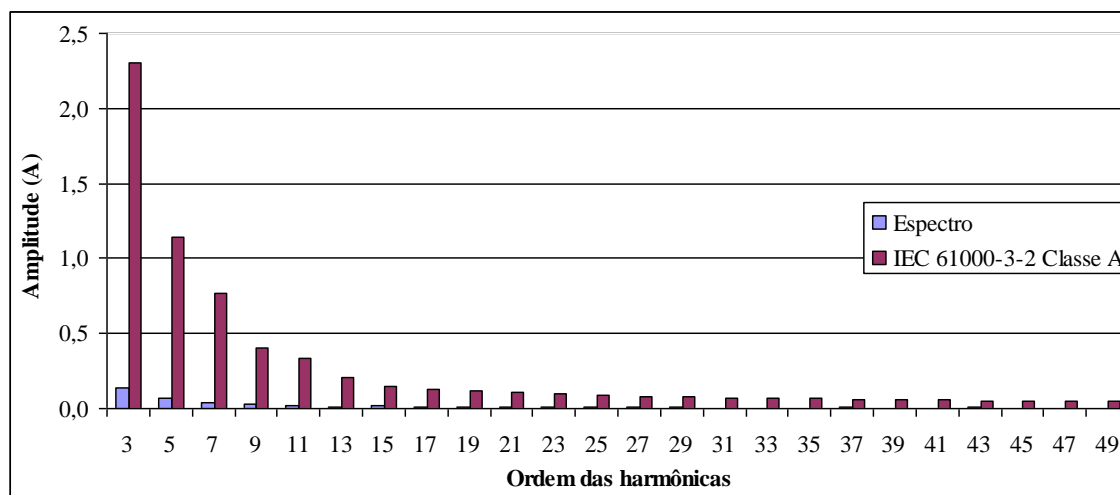
Figura 6.6 – Formas de onda da tensão e da corrente na fase A.



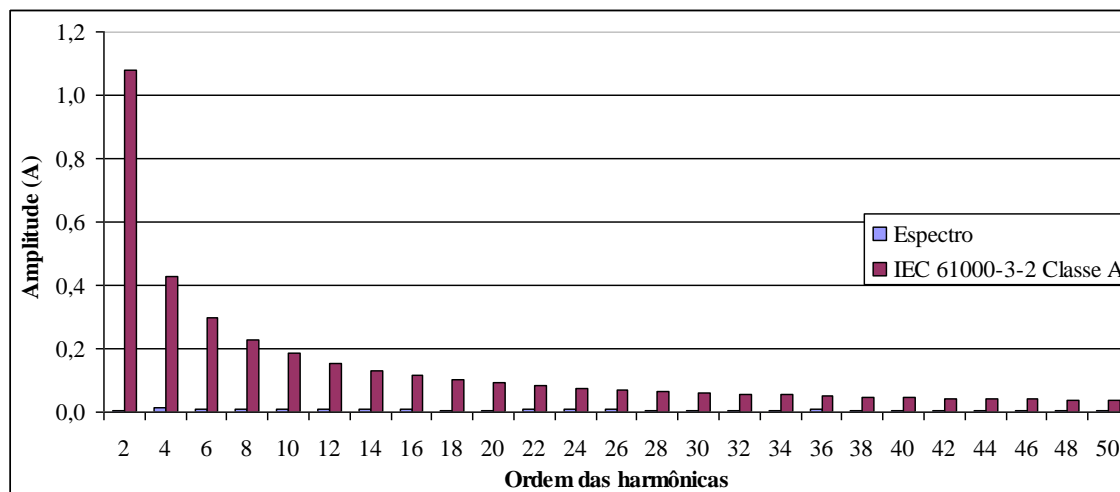
Fonte: Próprio Autor.

Em seguida, apresenta-se o espectro harmônico da corrente da rede elétrica na Figura 6.7. Observa-se que a terceira harmônica e as demais componentes são quase inexistentes em relação à magnitude da fundamental. A simulação mostra que a operação do conversor está de acordo com a norma internacional IEC 61000-3-2 para equipamentos classe A.

Figura 6.7 – Espectro harmônico da corrente de entrada.



a) Harmônicas ímpares

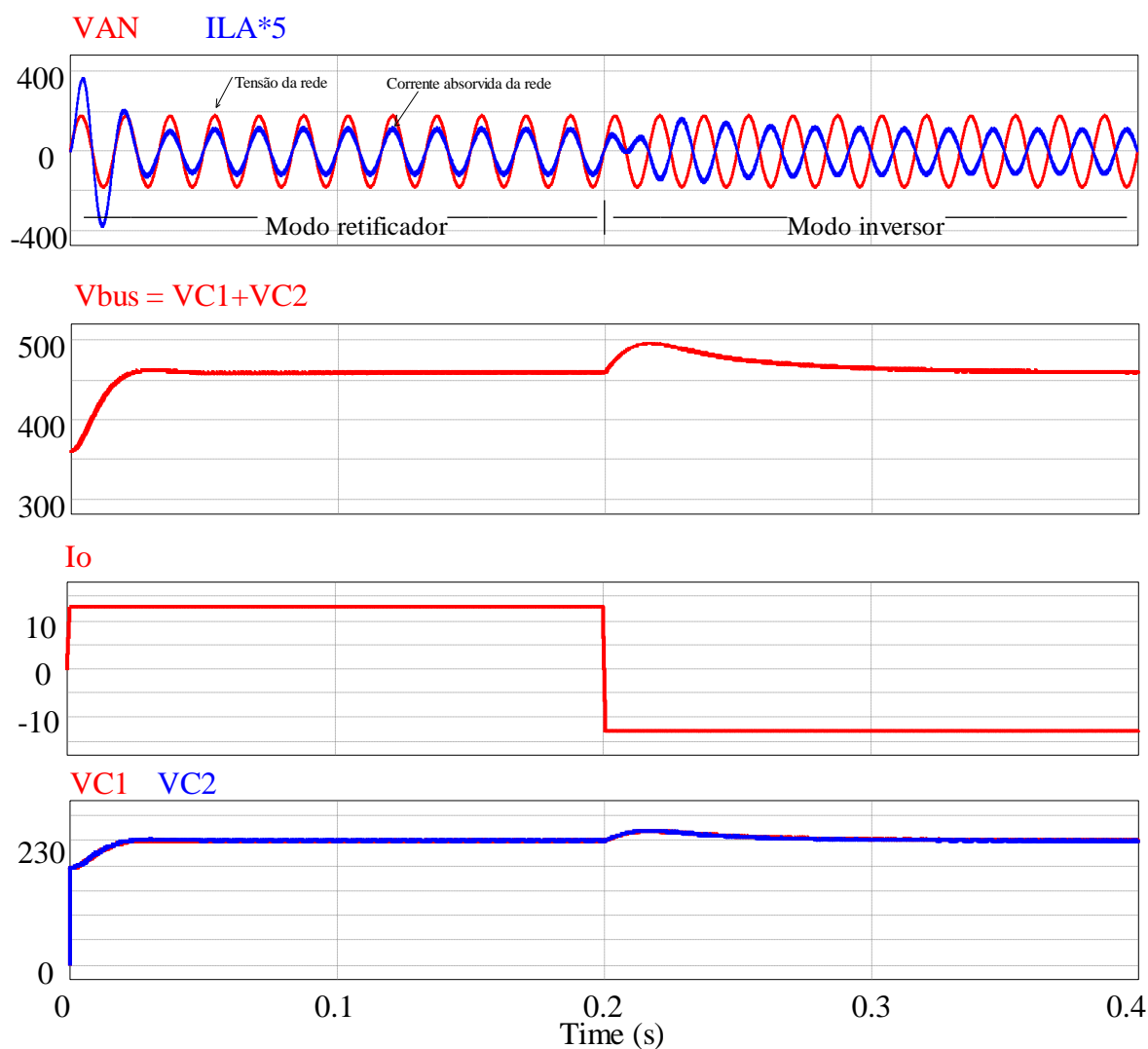


b) Harmônicas pares

Fonte: Próprio Autor.

A Figura 6.8 mostra os resultados de simulação para o teste da bidirecionalidade do conversor. Inicialmente, o conversor opera no modo retificador, absorvendo energia da rede na potência nominal de 6 kW. Após 0,2 s, é invertido o fluxo de potência para operação no modo inversor em 6 kW. Em ambos os casos, a tensão de saída total é regulada em 460 V e as tensões nos capacitores C_1 e C_2 são balanceadas, com valores médios de 230 V. Observa-se que, na partida do conversor no modo retificador a plena potência, a tensão de saída não apresenta praticamente sobressinal e a corrente da rede não aumenta bruscamente, apresentando assim um comportamento de partida consideravelmente suave.

Figura 6.8 – Teste de bidirecionalidade do conversor NPC.

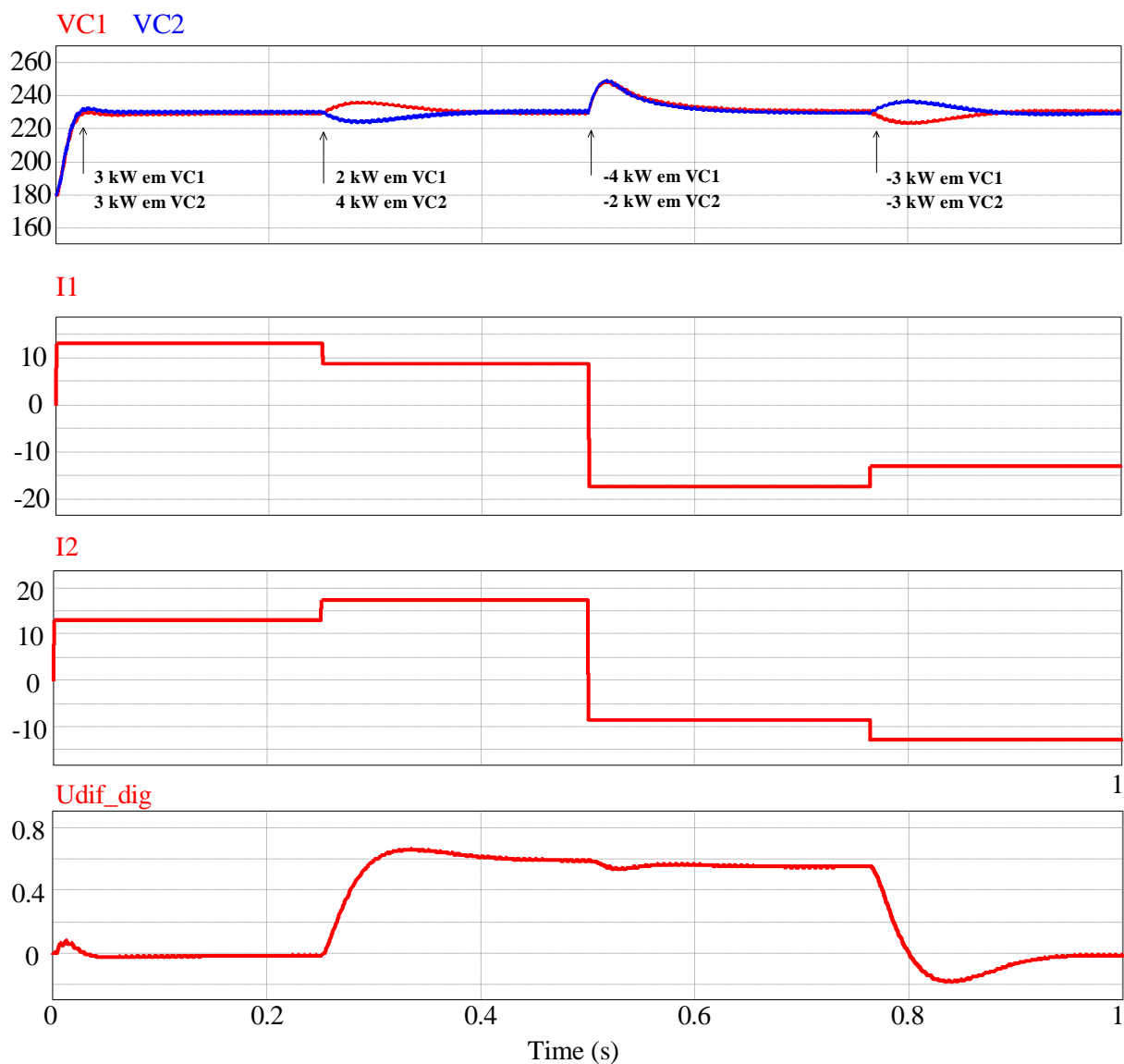


Fonte: Próprio Autor.

A Figura 6.9 apresenta o teste da malha de tensão diferencial do conversor. Para isso, uma fonte de corrente pulsada foi inserida entre os terminais de +230 V e o ponto central do barramento no intuito de desequilibrar a corrente média entre os terminais de saída de +230 V e -230 V. Essa diferença proporciona o desequilíbrio de potência.

Na simulação, foi estabelecido um desequilíbrio de corrente de 4,33 A, o que em 230 V corresponde a uma potência 1 kW. Observa-se que mesmo com esse desequilíbrio, as tensões V_{C1} e V_{C2} se mantêm equilibradas após um curto intervalo de tempo e que a saída do controlador da malha diferencial é nula apenas quando há balanceamento no barramento simétrico, ou seja, o controlador atua apenas em situações de desbalanceamento.

Figura 6.9 – Teste da malha de tensão diferencial nos dois modos de operação do conversor.

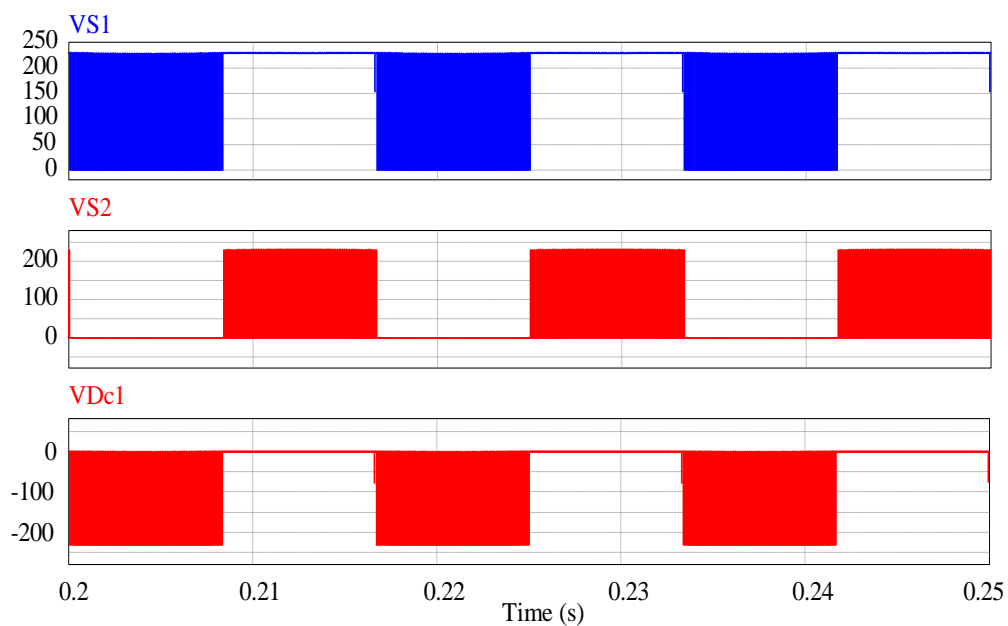


Fonte: Próprio Autor.

6.2.2 Esforços de tensão e corrente nos semicondutores

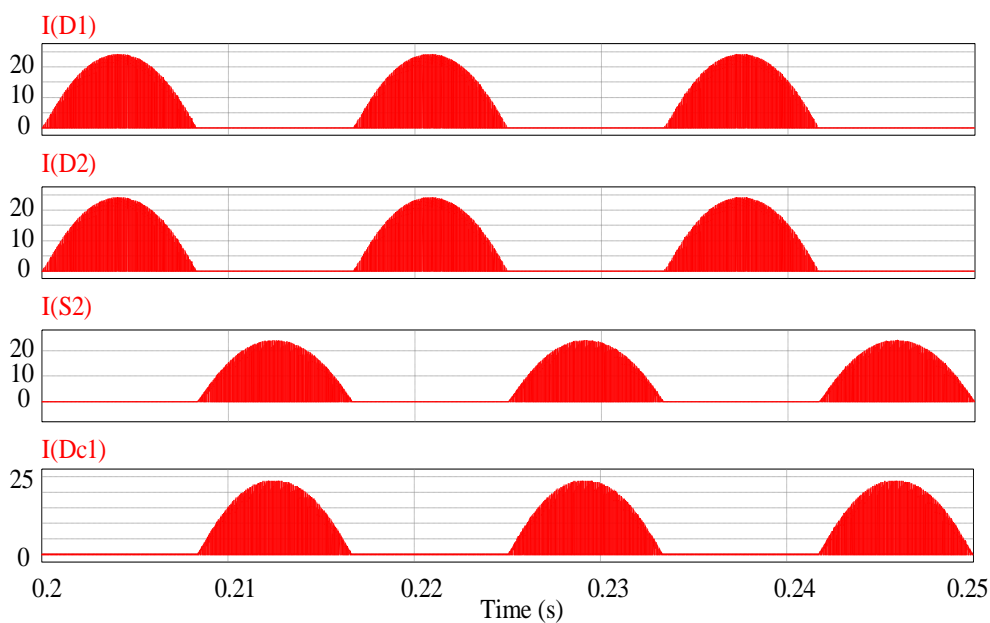
São apresentadas as formas de onda de simulação computacional para os interruptores S_1 e S_2 e o diodo de grampeamento D_{c1} apenas por questões de simetria da topologia. Os demais semicondutores comportam-se de forma análoga.

Os resultados para a tensão em S_1 , S_2 e D_{c1} são apresentados na Figura 6.10. Observa-se que a tensão máxima de 230 V sobre esses semicondutores corresponde à metade da tensão total do barramento, isto é, 460 V.

Figura 6.10 – Formas de onda das tensões em S_1 , S_2 e D_{c1} .

Fonte: Próprio Autor.

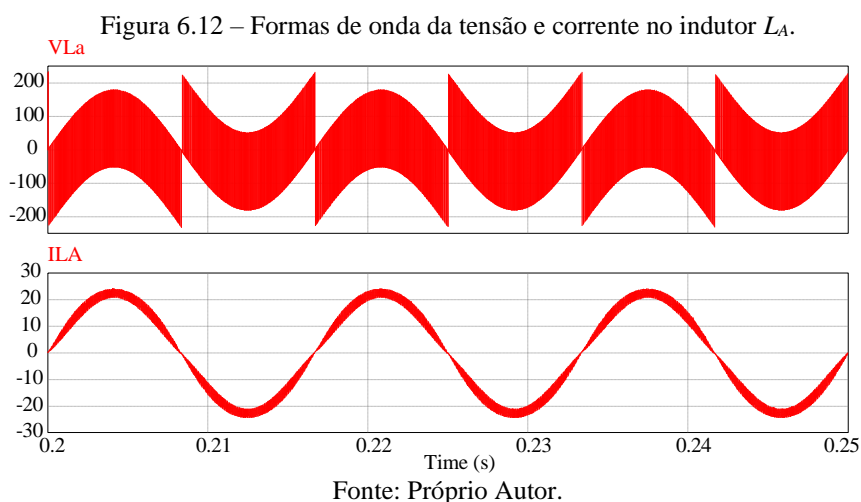
Na Figura 6.11, têm-se as formas de onda das correntes em S_2 , D_1 , D_2 e D_{c1} . No modo retificador, não circula corrente em S_1 e S_4 . Observa-se que a corrente da rede circula em S_2 no semiciclo negativo da rede, juntamente com D_{c1} .

Figura 6.11 – Formas de onda das correntes nos semicondutores D_1 , D_2 , S_2 e D_{c1} .

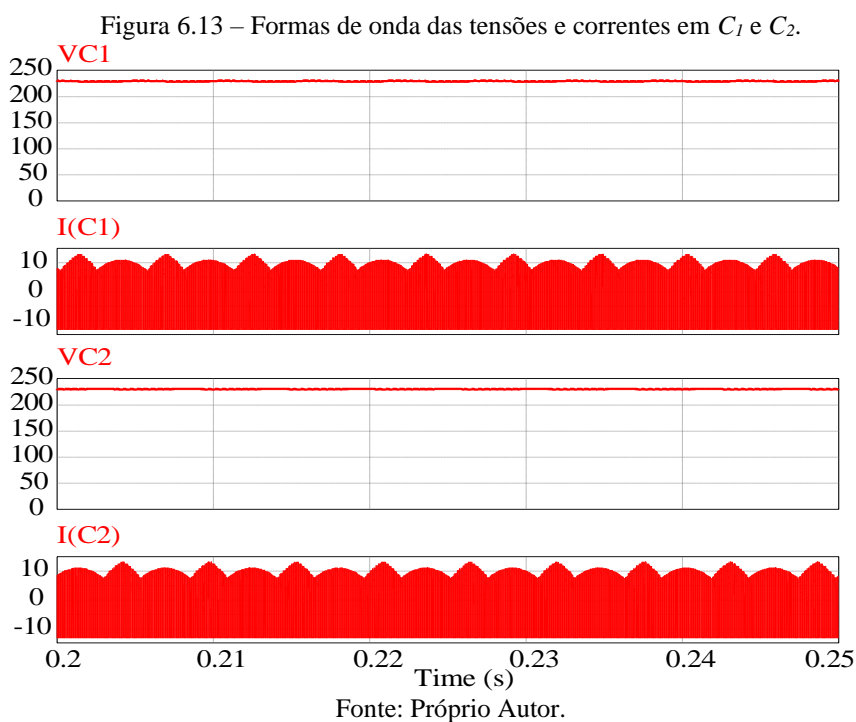
Fonte: Próprio Autor.

6.2.3 Esforços de tensão e corrente nos armazenadores de energia

As formas de onda da tensão e corrente no indutor L_A são apresentadas na Figura 6.12. Observa-se que a tensão no indutor sofre influência da comutação em alta frequência, enquanto a corrente mantém-se com formato praticamente senoidal em baixa frequência.



Na Figura 6.13, têm-se as formas de onda de tensão e de corrente nos capacitores C_1 e C_2 . A tensão em cada capacitor é mantida constante em virtude da correta atuação dos controladores das malhas de tensão total e diferencial. A corrente que circula nos capacitores é pulsada na frequência de comutação.



A Tabela 6.1 apresenta uma comparação entre os valores teóricos e obtidos por simulação para fins de validação das equações dos esforços obtidas analiticamente no Capítulo 3. Os erros percentuais são calculados para auxiliar nessa validação. Observa-se que esses erros são menores que 4%, permitindo afirmar que a análise quantitativa foi realizada corretamente. Deve-se ressaltar ainda que as correntes em S_1 e S_4 são nulas quando o conversor NPC opera no modo retificador.

Tabela 6.1 - Comparação dos valores teóricos e valores simulados para o conversor NPC no modo retificador.

		Valor Teórico	Valor Simulado	Erro (%)
$I_{S2}, I_{S3}, I_{Dc1}, I_{Dc2}$	Médio [A]	2,84	2,87	-1,05
	Eficaz [A]	6,69	6,73	-0,60
	Pico [A]	22,95	22,87	0,35
$I_{D1}, I_{D2}, I_{D3}, I_{D4}$	Médio [A]	4,46	4,37	1,02
	Eficaz [A]	9,33	8,99	3,64
	Pico [A]	22,95	22,55	1,77

Fonte: Próprio Autor.

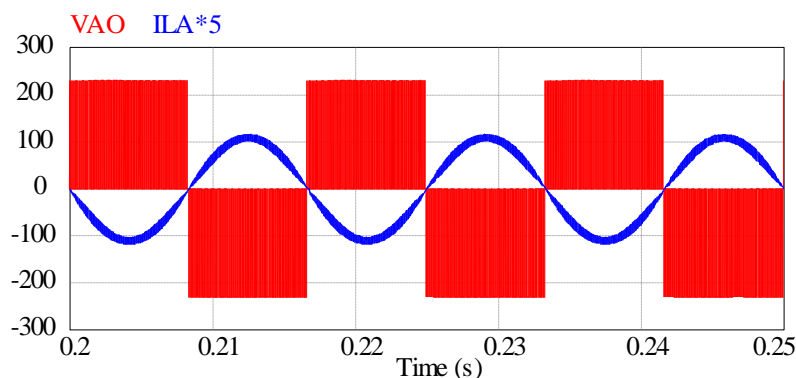
6.3 Conversor NPC Clássico no Modo Inversor

São apresentados os resultados do conversor NPC clássico no modo inversor, empregando a mesma estratégia de controle aplicada para o funcionamento do modo retificador da seção anterior.

6.3.1 Formas de onda de entrada e saída em regime permanente e transitória

A Figura 6.14 mostra as formas de onda da tensão V_{AO} e da corrente em L_A . Observa-se também a presença de três níveis em V_{AO} , ao passo que a corrente segue o formato senoidal sem manifestação do efeito *cusp*, que ocorre no cruzamento por zero da tensão da rede elétrica. Constata-se ainda na Figura 6.15 que a corrente no indutor segue fielmente a referência da malha de corrente.

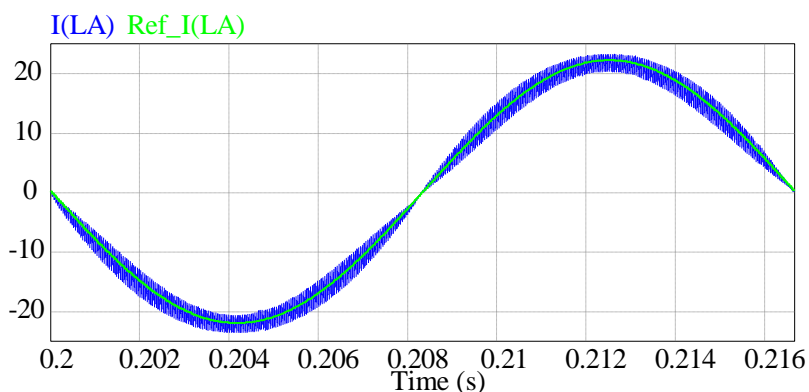
Figura 6.14 – Formas de onda da tensão V_{AO} e corrente no indutor L_A .



Fonte: Próprio Autor.

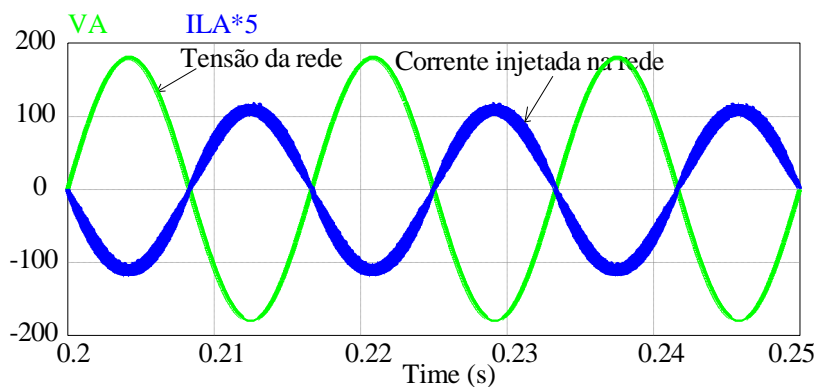
As formas de onda da tensão e corrente de entrada são apresentadas na Figura 6.16. Observa-se que a corrente segue o formato senoidal da tensão, mas defasada em 180° , o que denota que o conversor está injetando corrente na rede elétrica, ou seja, fornecendo energia. Nessa situação, o fator de potência é 0,9976 e o THD da corrente é 0,59%.

Figura 6.15 – Referência de corrente juntamente com a corrente no indutor L_A para o modo inversor.



Fonte: Próprio Autor.

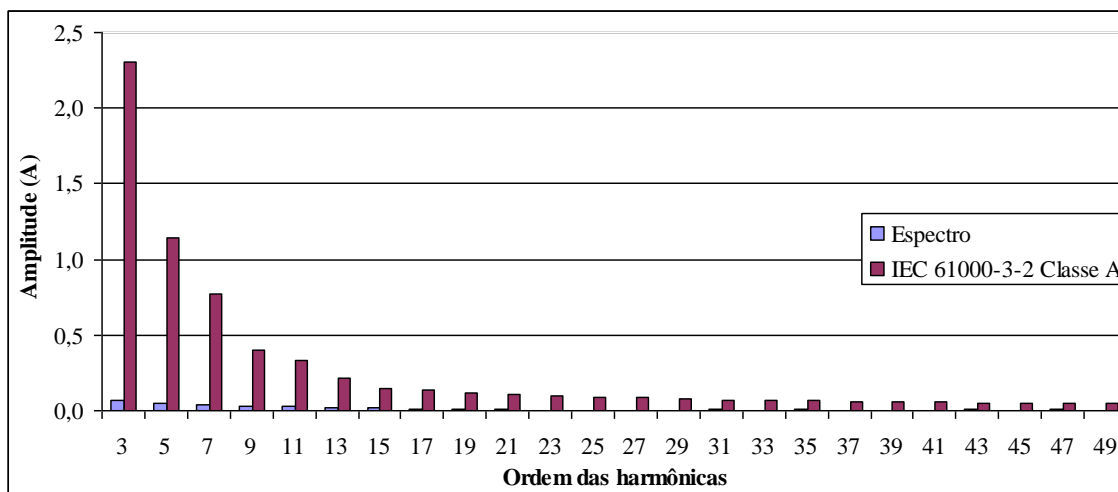
Figura 6.16 – Formas de onda da tensão e da corrente de entrada para o modo inversor.



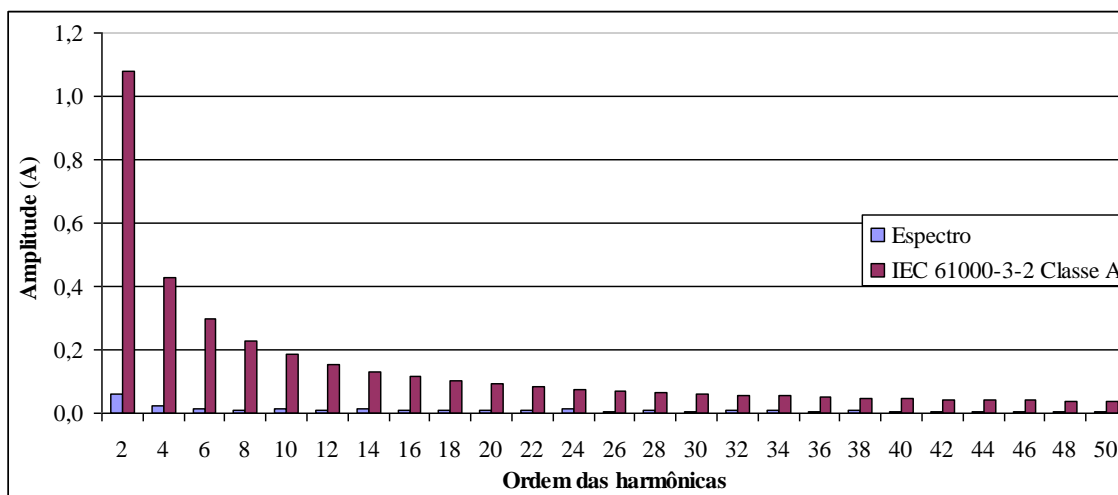
Fonte: Próprio Autor.

Em seguida, apresenta-se o espectro harmônico da corrente injetada na rede por meio da Figura 6.17. Observa-se que a terceira e quinta harmônicas, bem como as demais componentes, são quase inexistentes em relação à magnitude da fundamental, sendo que o conversor também está de acordo com a norma IEC 61000-3-2 para o modo inversor.

Figura 6.17 – Espectro harmônico da corrente de entrada.



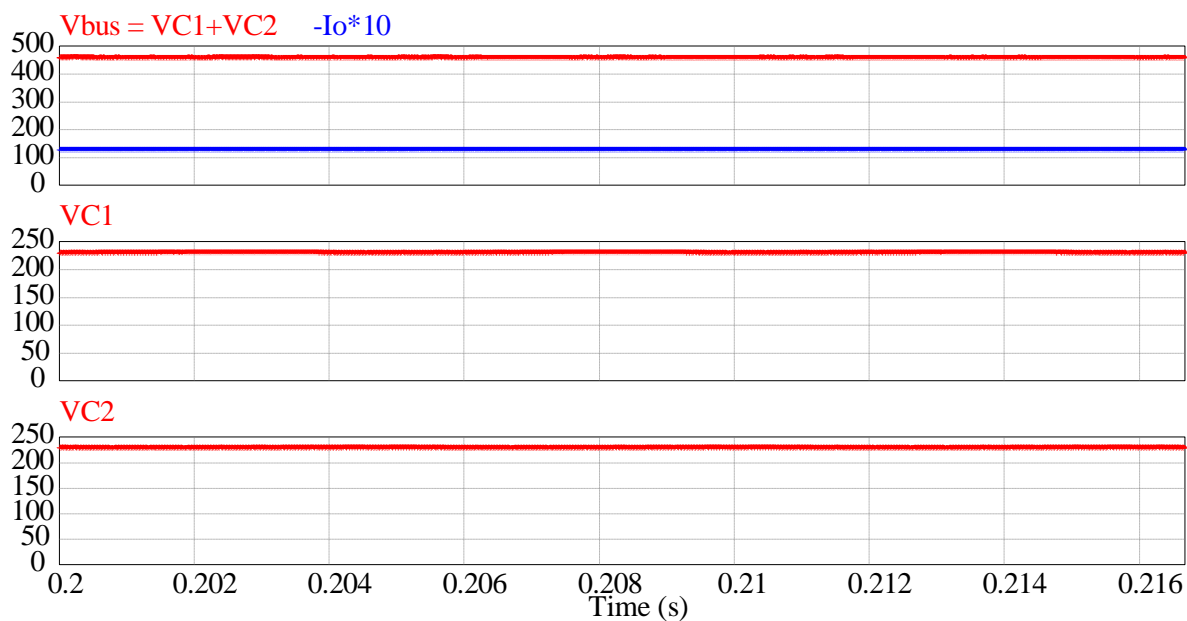
a) Harmônicas ímpares



b) Harmônicas pares

Na Figura 6.18, tem-se a tensão e a corrente de saída, juntamente com as tensões em cada capacitor. A tensão de saída total é regulada em 460 V, enquanto as tensões médias em C_1 e C_2 são mantidas constantes em 230 V.

Figura 6.18 – Formas de onda da tensão de saída, corrente de saída e tensão nos capacitores C_1 e C_2 .



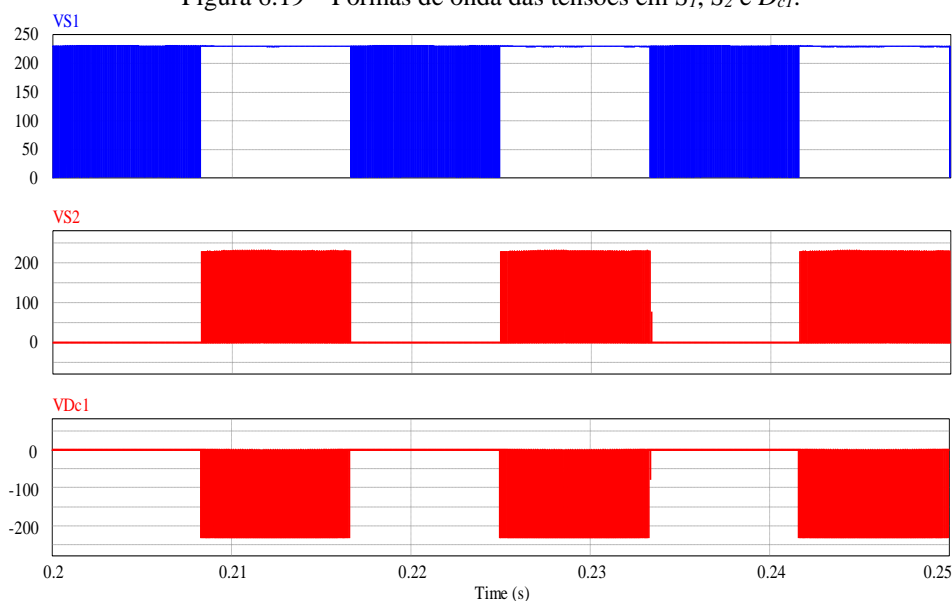
Fonte: Próprio Autor.

6.3.2 Esforços de tensão e corrente nos semicondutores

São apresentadas as formas de onda de simulação computacional apenas para os semicondutores S_1 , S_2 e D_{c1} por questões de simetria da topologia. Os demais elementos comportam-se de forma análoga como formas de onda semelhantes.

Os resultados para as tensões em S_1 , S_2 e D_{c1} são apresentados na Figura 6.19. Observa-se que a tensão máxima nesses semicondutores é de 230 V, correspondendo à metade da tensão total do barramento de 460 V.

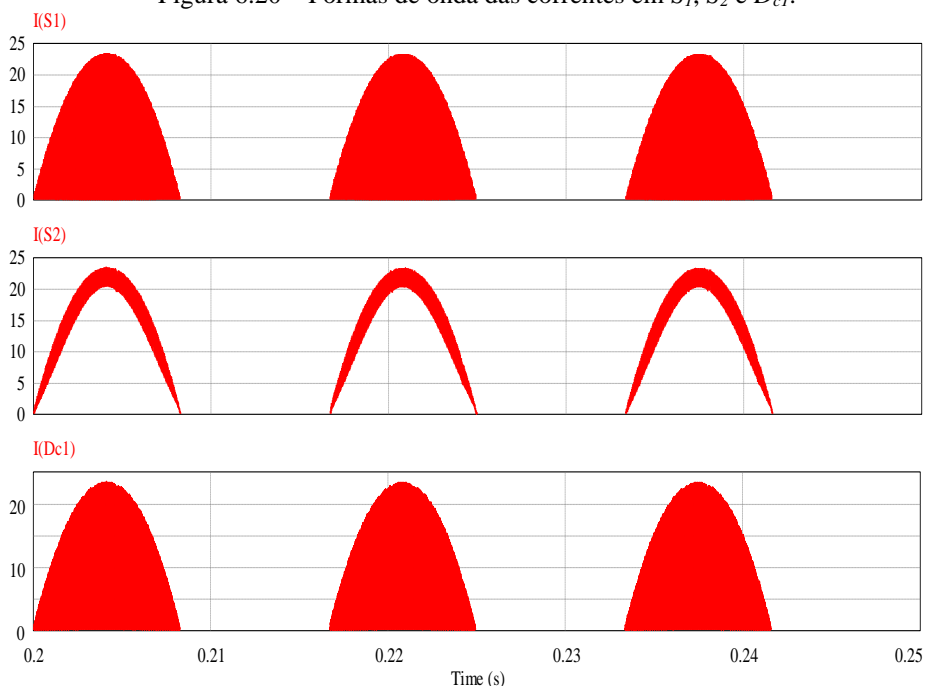
Figura 6.19 – Formas de onda das tensões em S_1 , S_2 e D_{c1} .



Fonte: Próprio Autor.

Na Figura 6.20, têm-se as formas de onda das correntes em S_1 e S_2 .

Figura 6.20 – Formas de onda das correntes em S_1 , S_2 e D_{c1} .

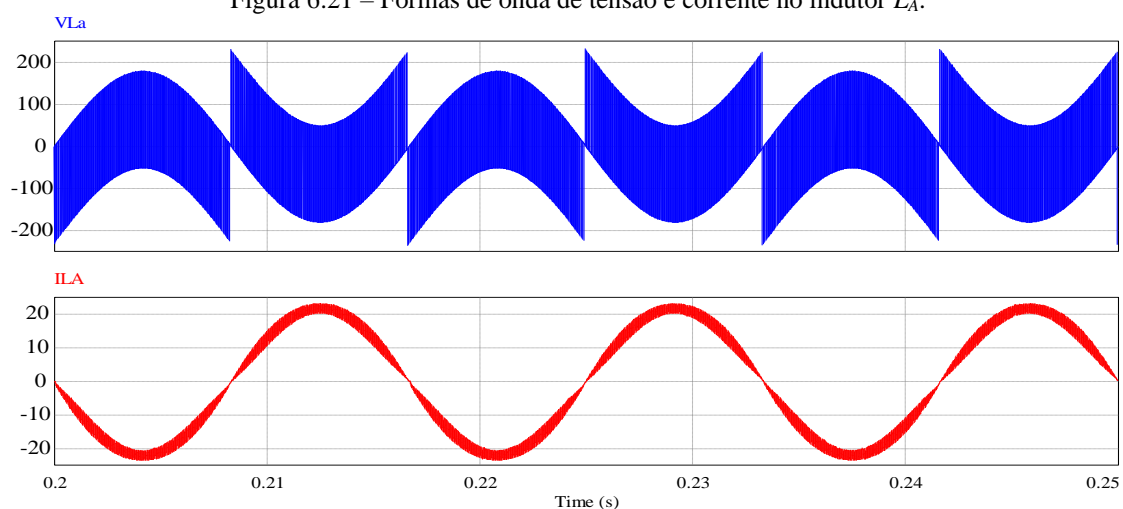


Fonte: Próprio Autor.

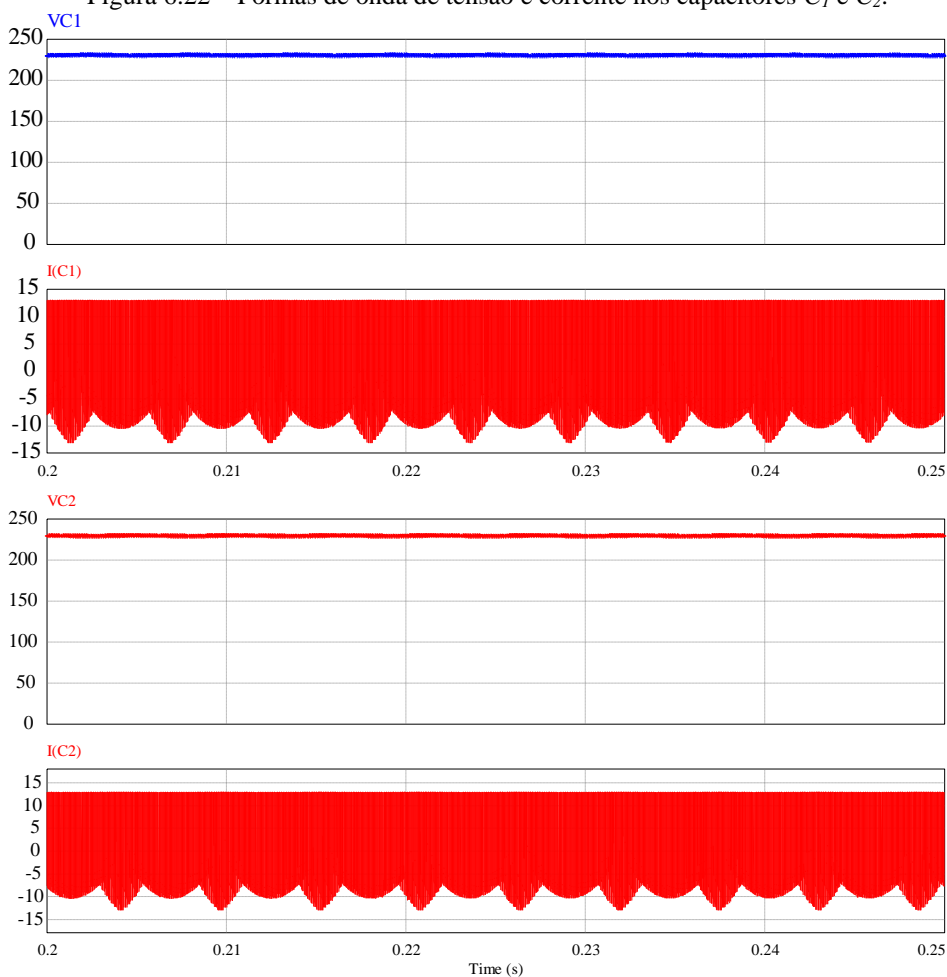
6.3.3 Esforços de tensão e corrente nos armazenadores de energia

As formas de onda de tensão e corrente no indutor L_A são mostradas na Figura 6.21. Observa-se que a tensão sofre a influência da comutação em alta frequência, enquanto que a corrente mantém-se com formato praticamente senoidal em baixa frequência.

Na Figura 6.22, têm-se as formas de onda de tensão e corrente nos capacitores C_1 e C_2 . Assim, como no modo retificador, a tensão em cada capacitor também é mantida constante em 230 V no modo inversor, enquanto os capacitores são carregados e descarregados em alta frequência.

Figura 6.21 – Formas de onda de tensão e corrente no indutor L_A .

Fonte: Próprio Autor.

Figura 6.22 – Formas de onda de tensão e corrente nos capacitores C_1 e C_2 .

Fonte: Próprio Autor.

A Tabela 6.2 apresenta uma comparação entre os valores teóricos e obtidos por simulação para fins de validação das equações de esforços obtidas analiticamente no Capítulo 3 para conversor NPC. Os erros percentuais são calculados para auxiliar nessa validação.

Observa-se que os erros envolvidos são inferiores a 5%, permitindo inferir que o equacionamento foi realizado corretamente.

Tabela 6.2 – Comparação dos valores teóricos com os respectivos valores simulados para o inversor NPC.

		Valor Teórico	Valor Simulado	Erro (%)
I_{S1}, I_{S4}	Médio [A]	4,46	4,48	-0,44
	Eficaz [A]	9,33	9,13	2,14
	Pico [A]	22,95	22,02	4,22
I_{S2}, I_{S3}	Médio [A]	7,31	7,16	2,05
	Eficaz [A]	11,48	11,22	2,26
	Pico [A]	22,95	22,02	4,22
I_{Dc1}, I_{Dc2}	Médio [A]	2,84	2,78	2,11
	Eficaz [A]	6,69	6,53	2,39
	Pico [A]	22,95	22,73	0,97

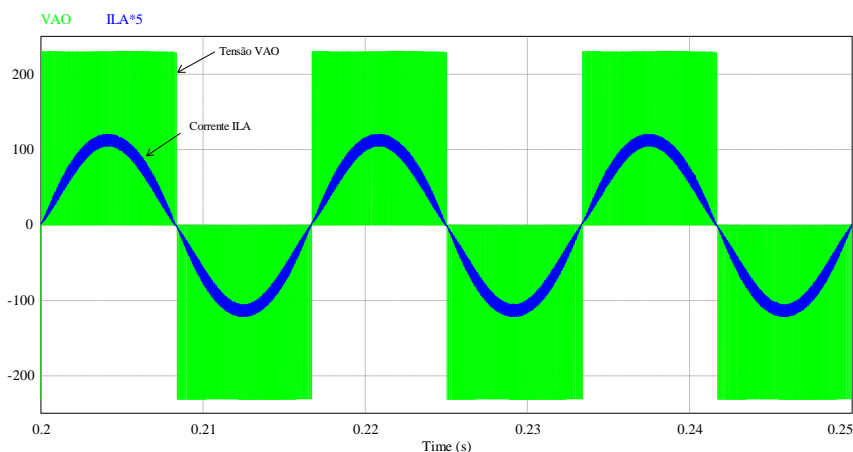
Fonte: Próprio Autor.

6.4 Conversor SNPC no modo retificador

6.4.1 Formas de onda de entrada e saída em regime permanente e transitória

A Figura 6.23 apresenta as formas de onda de tensão VAO e da corrente através do indutor L_A no modo retificador. Observa-se também a presença de três níveis de tensão em VAO enquanto que a corrente através do indutor segue com formato senoidal sem a manifestação do efeito *cusp*, que ocorre no cruzamento por zero da tensão da rede elétrica.

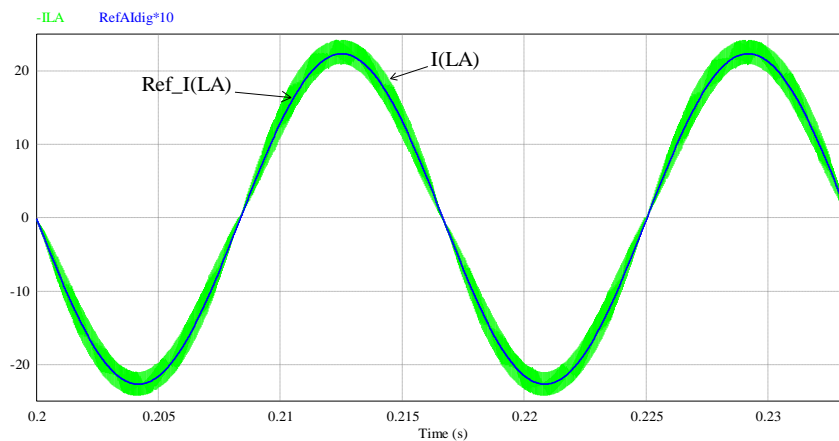
Figura 6.23 – Formas de onda de tensão VAO e da corrente do indutor L_A .



Fonte: Próprio Autor.

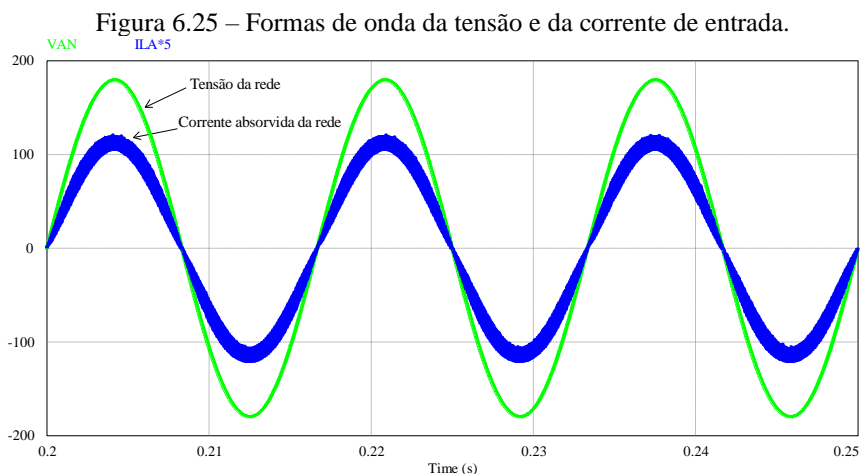
Observa-se na Figura 6.24, que a corrente no indutor segue a referência da malha de corrente.

Figura 6.24 – Referência de corrente juntamente com a corrente no indutor LA.



Fonte: Próprio Autor.

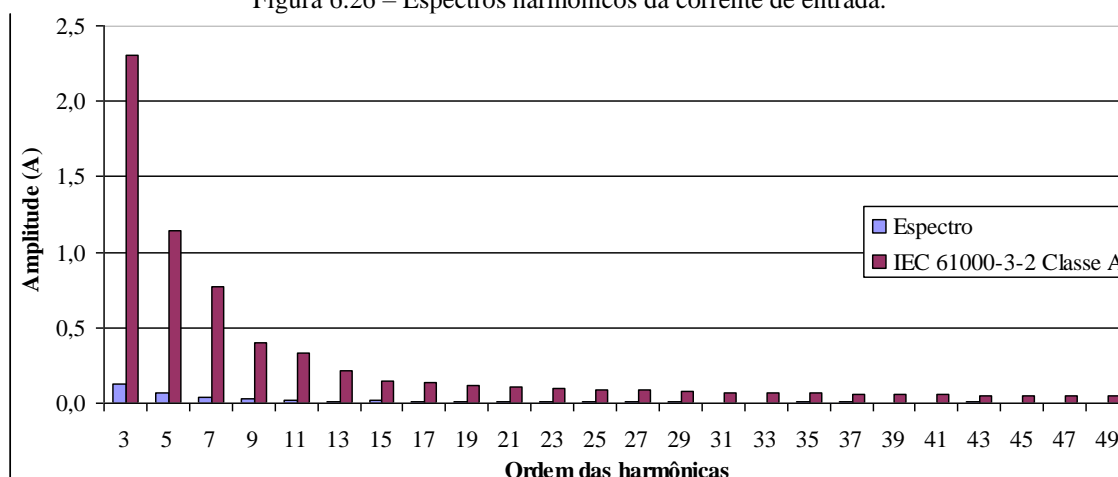
A forma de onda da tensão de entrada juntamente com a corrente de entrada é apresentada na Figura 6.25. Observa-se que a corrente segue o formato da tensão de entrada. Nessa situação o fator de potência é 0,9977 e o THD da corrente é de 0,71%.



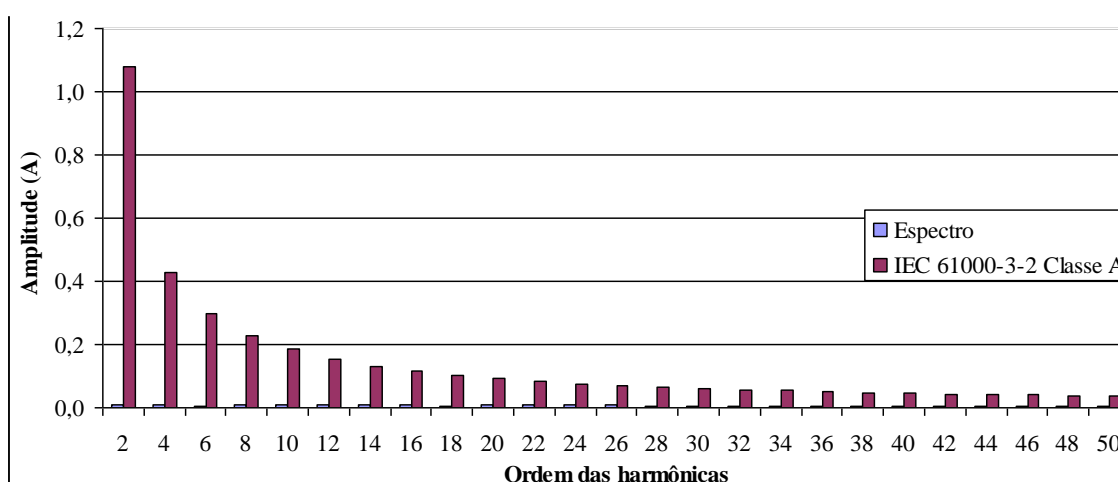
Fonte: Próprio Autor.

Em seguida, apresenta-se o espectro harmônico da corrente de entrada na Figura 6.26. Observa-se que a terceira harmônica, bem como as demais componentes, são quase inexistentes em relação à magnitude da fundamental.

Figura 6.26 – Espectros harmônicos da corrente de entrada.



a) Harmônicas ímpares

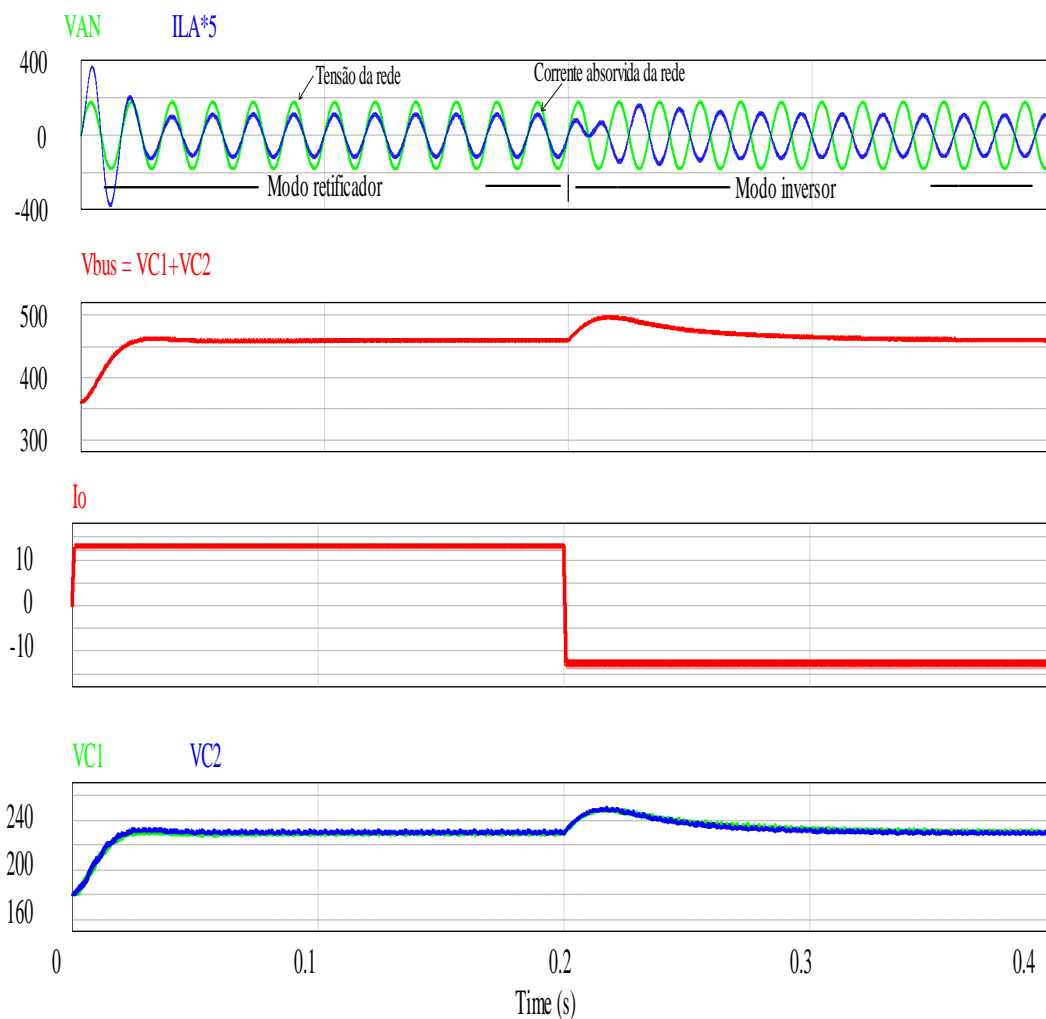


b) Harmônicas pares

Fonte: Próprio Autor.

A Figura 6.27 mostra os resultados de simulação para o teste da bidirecionalidade do conversor. Inicialmente, o conversor opera no modo retificador, absorvendo energia da rede em plena potência de 6 kW. Após 0,2 segundos, é feito o teste do modo inversor em potência plena de 6 kW. Em ambos os casos, a tensão de saída total é regulada em 460 V e a tensão entre os capacitores C_1 e C_2 é equalizada com 230 V cada. Observa-se que na partida do conversor no modo retificador, a tensão de saída não apresenta sobressinal considerável e a corrente da rede não sobe bruscamente, apresentando uma corrente de partida suave. Nota-se ainda que durante a mudança para o modo inversor, o sobressinal da tensão de saída é de 7,82% e que o tempo de acomodação é de 41 ms, características similares para o conversor NPC.

Figura 6.27 – Teste de bidirecionalidade do conversor SNPC.

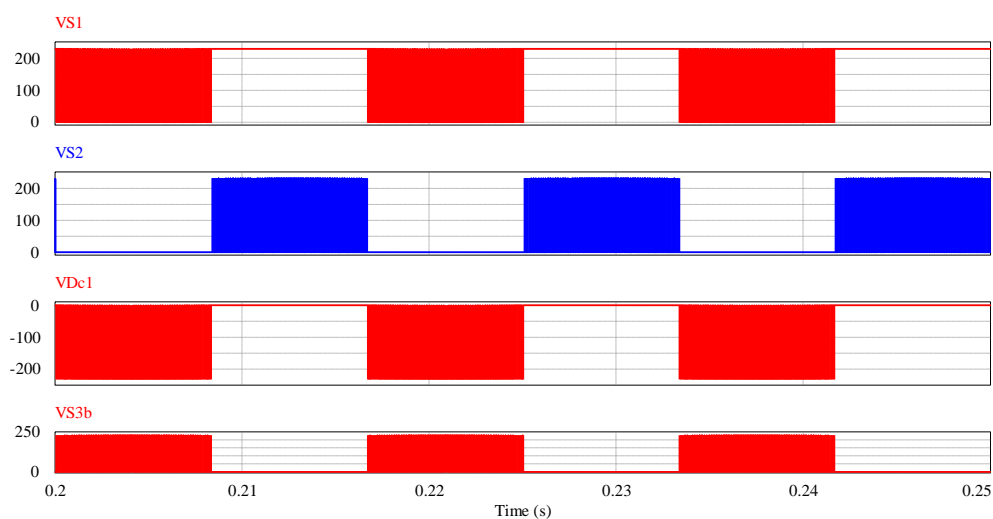


Fonte: Próprio Autor.

6.4.2 Esforços de tensão e corrente nos semicondutores

Neste tópico são apresentadas as formas de onda de simulação computacional sobre os semicondutores, a saber, sobre o interruptor S_1 e S_2 , o diodo de grampeamento D_{c1} e o interruptor S_{3b} apenas por questões de simetria da topologia. Os demais semicondutores apresentam de forma análoga à mesma forma de onda. Essas formas de onda são apresentadas na Figura 6.28. Observa-se que a tensão máxima de 230 V sobre esses semicondutores corresponde à metade da tensão total do barramento, que é de 460 V.

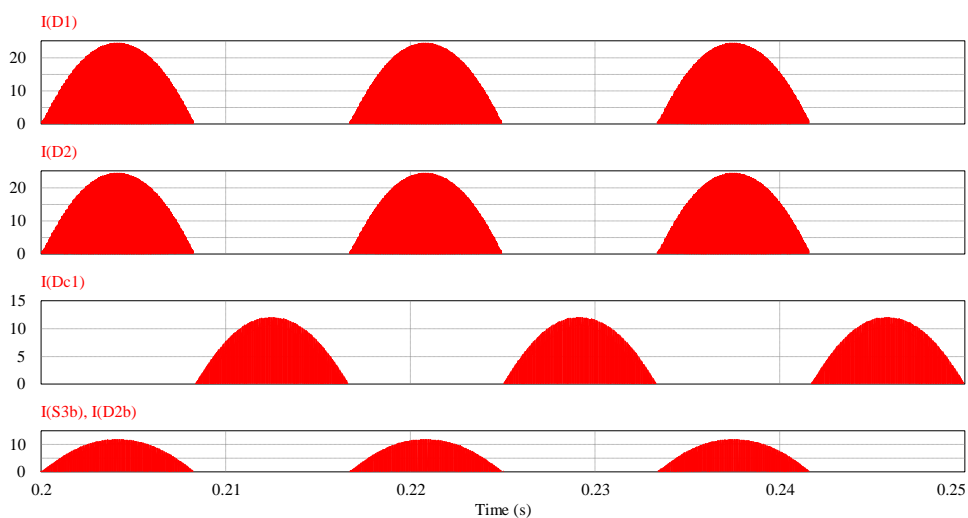
Figura 6.28 – Formas de onda de tensão sobre os semicondutores S_1 , S_2 e D_{c1} .



Fonte: Próprio Autor.

Dando prosseguimento, na Figura 6.29, apresenta-se a forma de onda de corrente nos diodos D_1 e D_2 , no diodo D_{c1} e no interruptor S_{3b} . Observa-se que a corrente de pico no diodo de grampeamento D_{c1} e do interruptor S_{3b} e do diodo D_{2b} é a metade da corrente de pico na rede elétrica.

Figura 6.29 – Formas de onda das correntes em D_1 , D_2 , D_{c1} e S_{3b} .



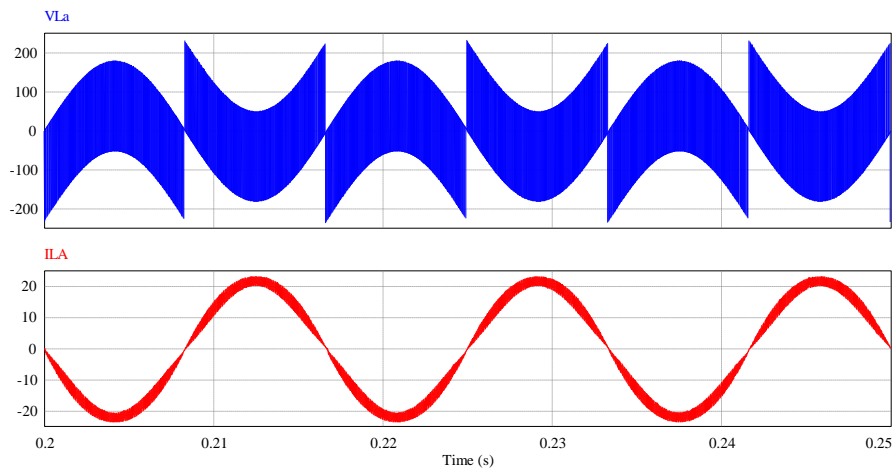
Fonte: Próprio Autor.

6.4.3 Esforços de tensão e corrente nos armazenadores de energia

A forma de onda de tensão e de corrente sobre o indutor L_A é apresentada na Figura 6.30. Observa-se que a tensão sobre o indutor sofre a influência da comutação em alta

frequência, enquanto que a corrente mantém-se com formato praticamente senoidal em baixa frequência, sendo a mesma para o caso do conversor NPC.

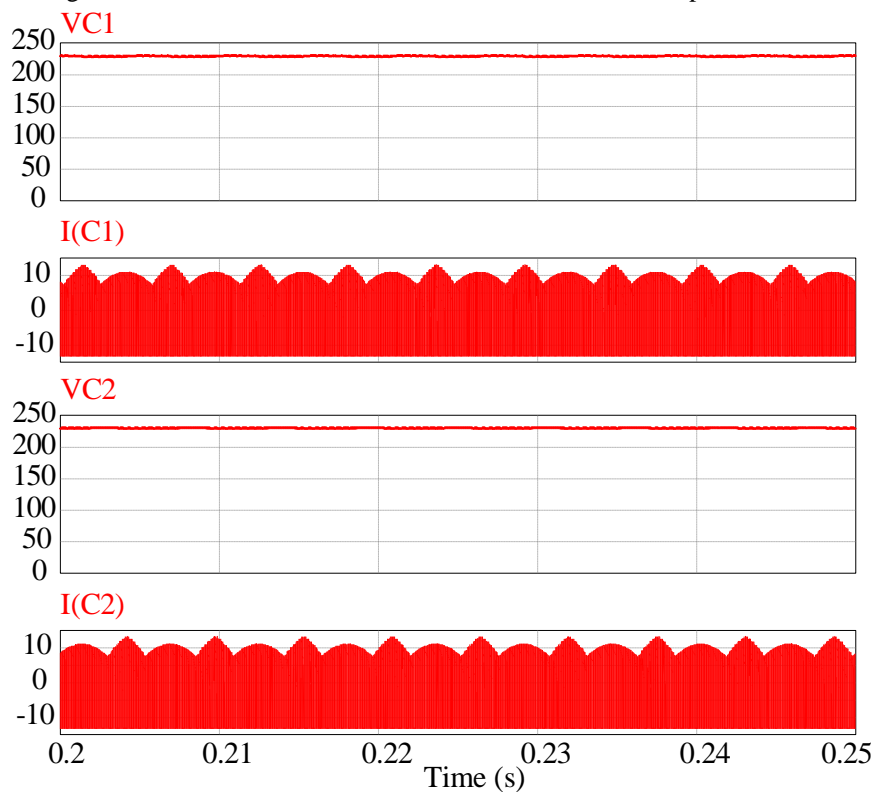
Figura 6.30 – Formas de onda de tensão e de corrente sobre o indutor L_A .



Fonte: Próprio Autor.

Na Figura 6.31, é apresentada a forma de onda de tensão e de corrente sobre os capacitores C_1 e C_2 , sendo também o mesmo para o caso do conversor NPC.

Figura 6.31 – Formas de onda de tensão e de corrente nos capacitores C_1 e C_2 .



Fonte: Próprio Autor.

A Tabela 6.3 apresenta uma comparação entre os valores teóricos e os valores obtidos por simulação para fins de validação das equações de esforços que foram obtidas analiticamente no Capítulo 4 para o retificador SNPC. Os erros percentuais são calculados para auxiliar nessa validação. Observa-se que esses erros são menores que 5%, levando a afirmar que todas as equações dos esforços de corrente estão corretas para o SNPC no modo retificador.

Tabela 6.3 – Comparação dos valores teóricos com os respectivos valores simulados para o retificador SNPC.

		Valor Teórico	Valor Simulado	Erro (%)
$I_{S2}, I_{S3}, I_{S2b}, I_{S3b}, I_{D2b}, I_{D3b}, I_{Dc1}, I_{Dc2}$	Médio[A]	1,42	1,43	-0,70
	Eficaz [A]	3,35	3,36	-0,29
	Pico [A]	11,48	11,42	0,52
$I_{D1}, I_{D2}, I_{D3}, I_{D4}$	Médio [A]	4,46	4,39	1,60
	Eficaz [A]	9,33	8,99	3,64
	Pico [A]	22,95	22,75	0,88

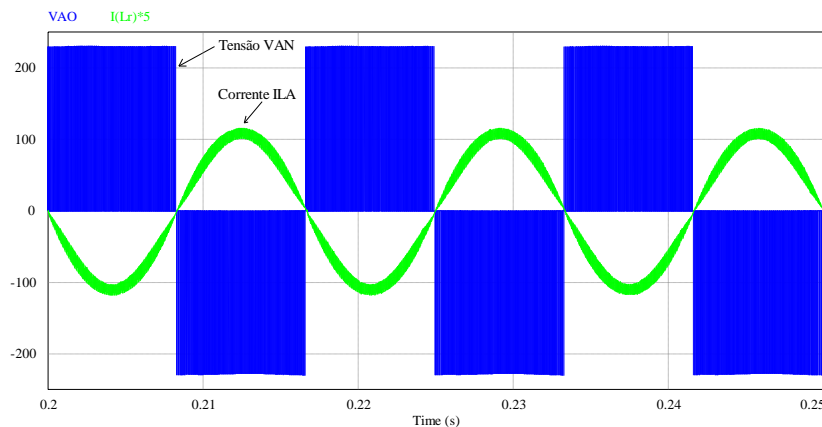
Fonte: Próprio Autor.

6.5 Conversor SNPC no modo inversor

6.5.1 Formas de onda de entrada e saída em regime permanente e transitória

A Figura 6.32 apresenta as formas de onda da tensão V_{AO} e da corrente no indutor L_A no modo inversor.

Figura 6.32 – Formas de onda da tensão V_{AO} e da corrente no indutor L_A .



Fonte: Próprio Autor.

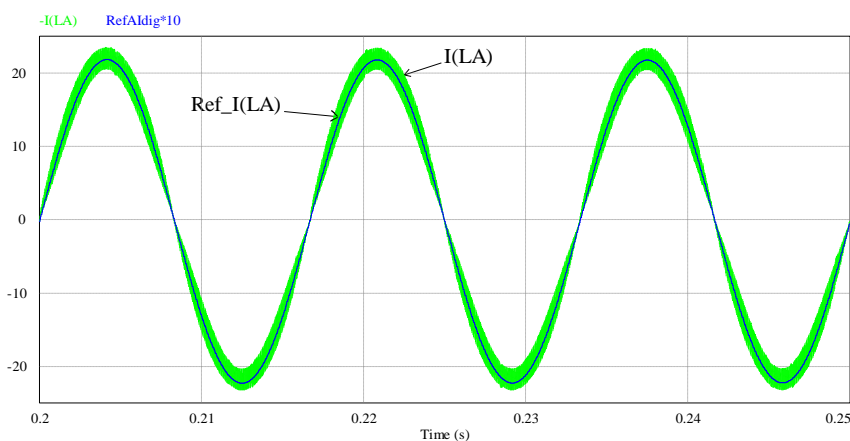
Observa-se também a presença de três níveis em V_{AO} . A corrente possui ainda formato senoidal sem distorção na passagem por zero desta e na Figura 6.33 nota-se que a corrente no indutor segue fielmente a referência senoidal da malha de corrente para o conversor SNPC operando no modo inversor.

As formas de onda da tensão e da corrente de entrada são mostradas na

Figura 6.34. Observa-se que a corrente segue o formato da tensão de entrada. Nessa situação, o fator de potência é 0,9977 e o THD da corrente é 0,62%.

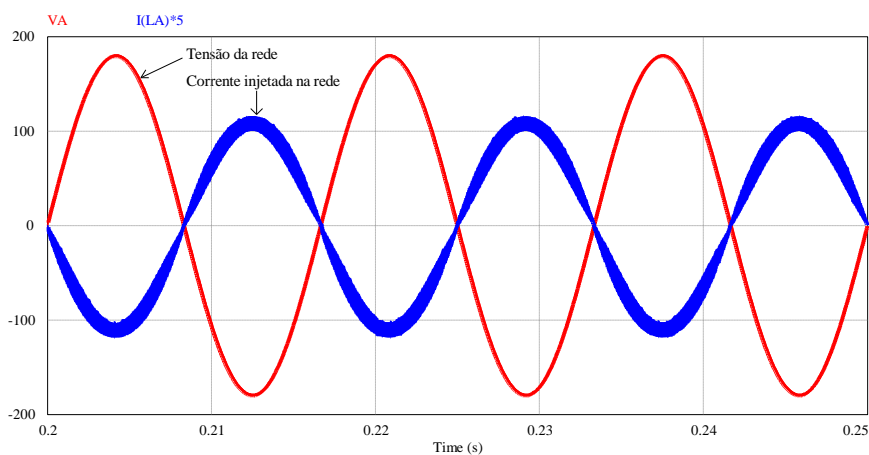
Na sequência, apresenta-se o espectro harmônico da corrente de entrada na Figura 6.35. A terceira harmônica e as demais componentes são quase inexistentes em relação à magnitude da fundamental.

Figura 6.33 – Referência de corrente juntamente com a corrente no indutor L_A .



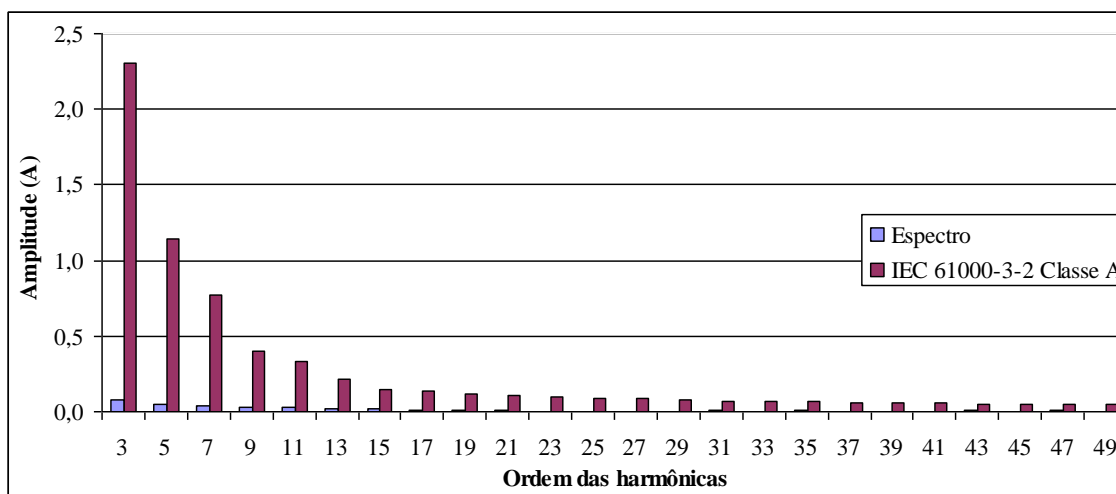
Fonte: Próprio Autor.

Figura 6.34 – Formas de onda da tensão e da corrente de entrada.

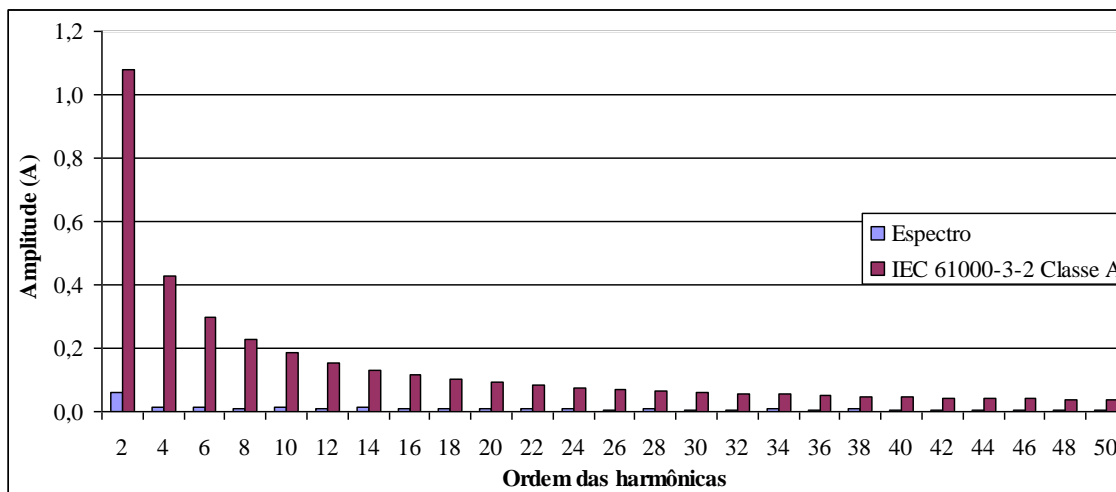


Fonte: Próprio Autor.

Figura 6.35 – Espectro harmônico da corrente de entrada.



a) Harmônicas ímpares



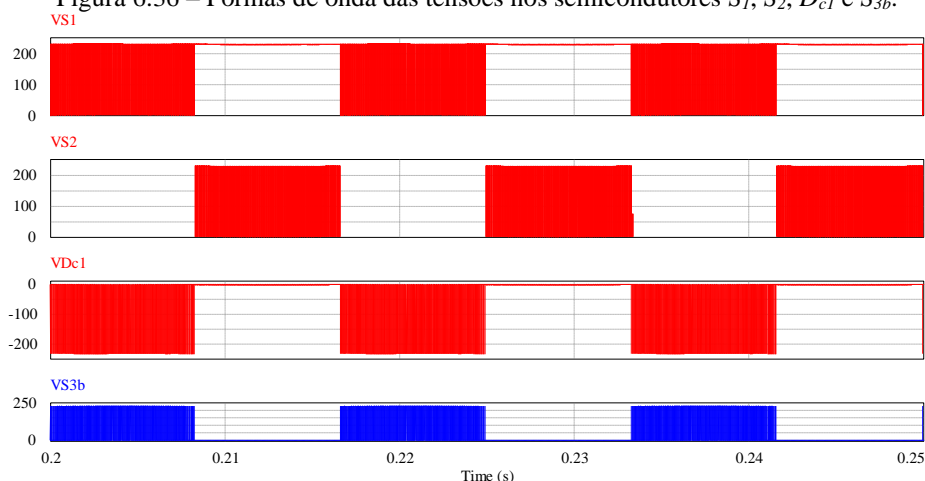
b) Harmônicas pares

Fonte: Próprio Autor.

6.5.2 Esforços de tensão e corrente nos semicondutores

São apresentadas as formas de onda nos semicondutores S_{1} , S_{2} , D_{c1} e S_{3b} . Os demais semicondutores se comportam de forma análoga em termos de formas de onda semelhantes. Os resultados são mostrados na Figura 6.36, sendo que a tensão máxima de 230 V nesses semicondutores corresponde à metade da tensão total do barramento, que é de 460 V.

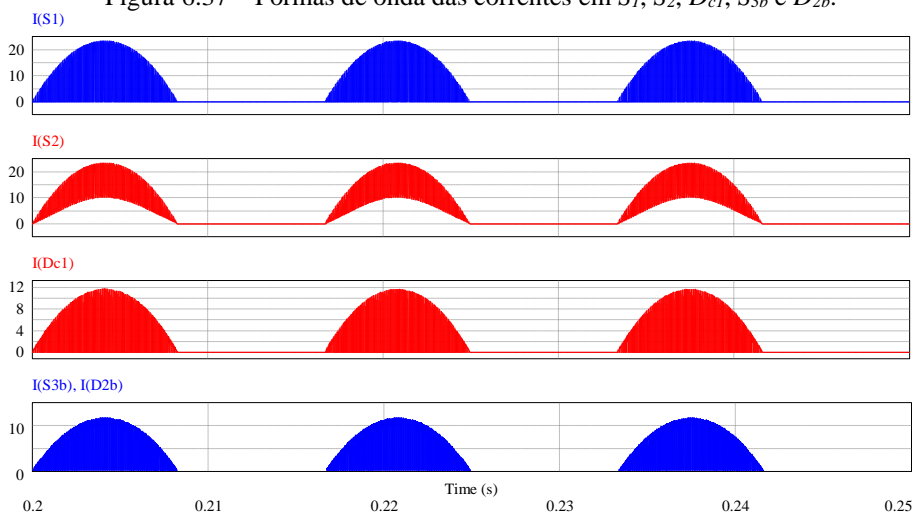
Figura 6.36 – Formas de onda das tensões nos semicondutores S_1 , S_2 , D_{c1} e S_{3b} .



Fonte: Próprio Autor.

Na Figura 6.37, tem-se as formas de onda das correntes em S_1 , S_2 , D_{c1} , S_{3b} e D_{2b} . Observa-se que a corrente de pico D_{c1} , S_{3b} e D_{2b} é a metade da corrente de pico na rede elétrica.

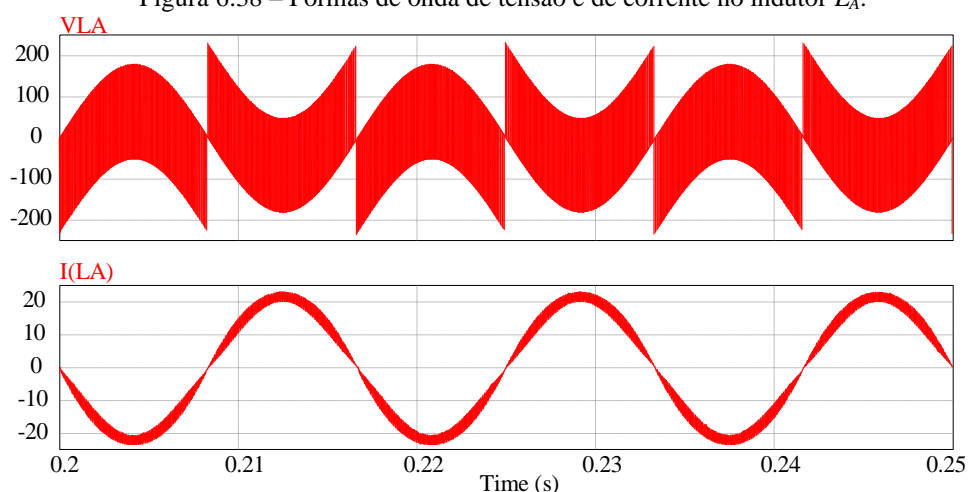
Figura 6.37 – Formas de onda das correntes em S_1 , S_2 , D_{c1} , S_{3b} e D_{2b} .



Fonte: Próprio Autor.

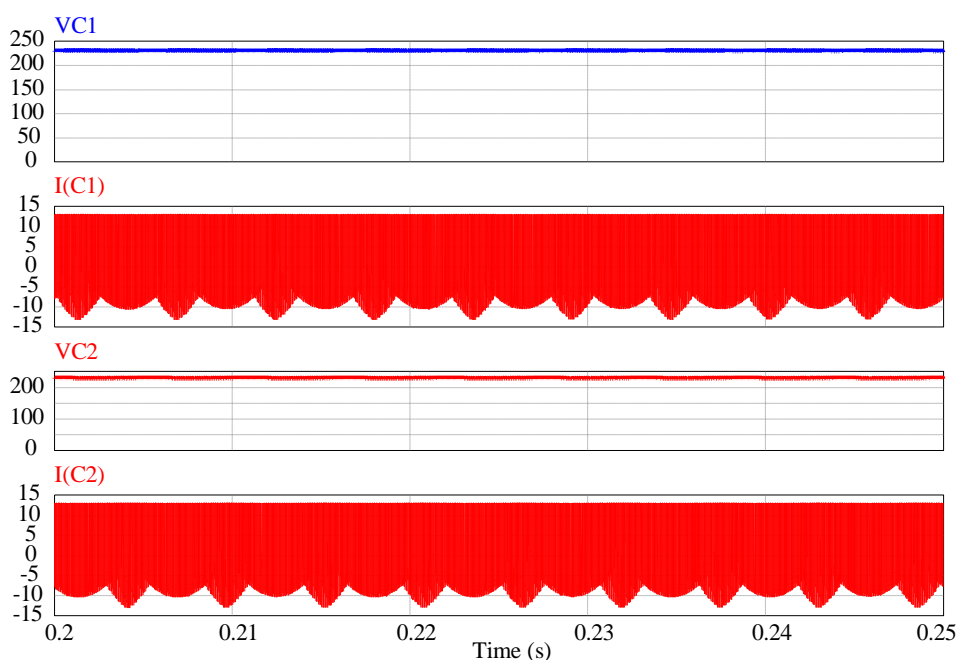
6.5.3 Esforços de tensão e corrente nos armazenadores de energia

As formas de onda da tensão e corrente no indutor L_A são mostradas na Figura 6.38. Observa-se que a tensão sofre influência da comutação em alta frequência, enquanto a corrente mantém-se com formato praticamente senoidal em baixa frequência, sendo a mesma para o caso do conversor NPC no modo inversor.

Figura 6.38 – Formas de onda de tensão e de corrente no indutor L_A .

Fonte: Próprio Autor.

Na Figura 6.39, tem-se as forma de onda de tensões e correntes nos capacitores C_1 e C_2 , sendo também as mesmas para o caso do conversor NPC no modo inversor. A tensão em cada capacitor em regime permanente é a metade da tensão total do barramento.

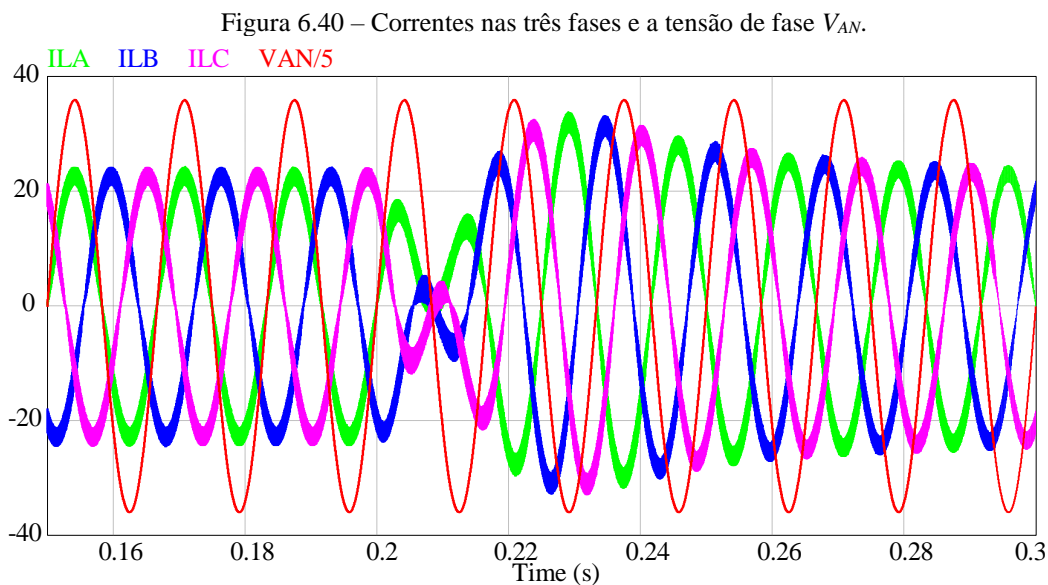
Figura 6.39 – Formas de onda de tensões e correntes nos capacitores C_1 e C_2 .

Fonte: Próprio Autor.

6.6 Transitório do modo retificador para o modo inversor do SNPC trifásico

Os resultados de simulação são apresentados para o conversor operando inicialmente no modo retificador e, após 0,2 s, inverte-se o fluxo de potência para a operação

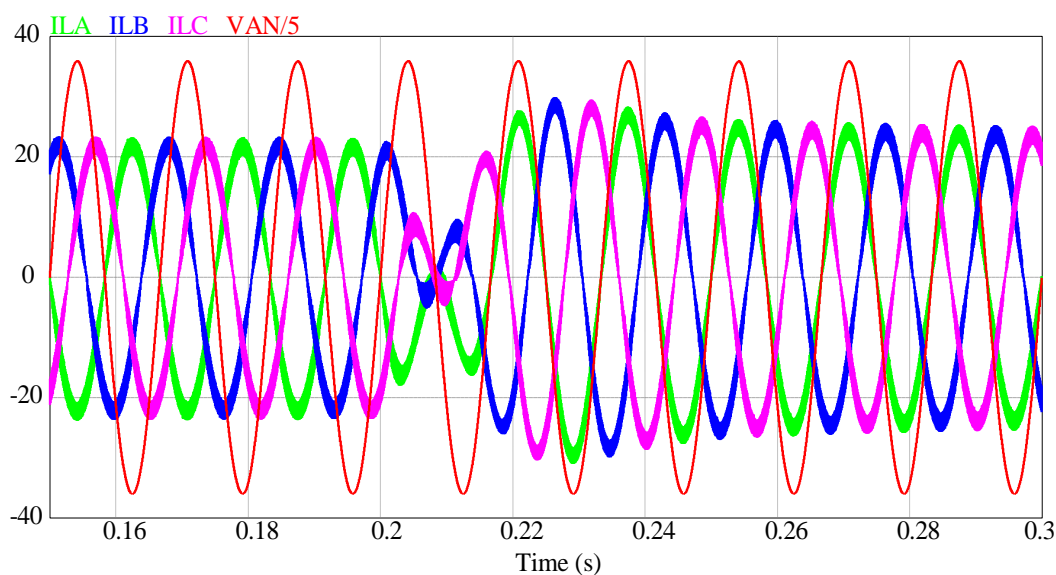
no modo inversor, ambos os casos na potência nominal de 6 kW. Na Figura 6.40, são mostradas as formas de onda das correntes nas três fases, bem como a tensão fase-neutro V_{AN} . As correntes nas três fases possuem o mesmo formato senoidal com baixa distorção harmônica. Observa-se ainda que a corrente da fase A encontra-se em fase com a tensão V_{AN} , demonstrando a operação do conversor com alto fator de potência.



6.7 Transitório do modo inversor para o modo retificador do SNPC trifásico

A seguir na Figura 6.41, apresenta-se o conversor operando inicialmente no modo inversor e, após 0,2 s, inverte-se o fluxo de potência para a operação no modo retificador, em ambos os casos na potência nominal trifásica de 6 kW. São mostradas as formas de onda das correntes nas três fases, bem como a tensão fase-neutro V_{AN} . As correntes nas três fases também possuem o mesmo formato senoidal com baixa distorção harmônica. Observa-se que a corrente da fase A encontra-se em fase com a tensão V_{AN} no modo retificador e para o modo inversor encontra-se em 180° defasada da tensão V_{AN} , demonstrando a operação do conversor com alto fator de potência em ambos os modos de operação.

A Tabela 6.4 representa uma comparação entre os valores teóricos e obtidos por simulação para fins de validação das equações de esforços que foram obtidas analiticamente no Capítulo 4 para conversor SNPC no modo inversor. Observa-se que esses valores são inferiores a 5%, validando dessa forma o equacionamento realizado.

Figura 6.41 – Correntes nas três fases e a tensão de fase V_{AN} .

Fonte: Próprio Autor.

Tabela 6.4 – Comparação dos valores teóricos e simulados para o conversor SNPC no modo inversor.

		Valor Teórico	Valor Simulado	Erro (%)
$I_{S2b}, I_{S3b}, I_{D2b}, I_{D3b}, I_{Dc1}, I_{Dc2}$	Médio [A]	1,42	1,39	2,11
	Eficaz [A]	3,35	3,27	2,38
	Pico [A]	11,48	10,99	4,46
I_{S1}, I_{S4}	Médio [A]	4,46	4,40	1,34
	Eficaz [A]	9,33	9,14	2,03
	Pico [A]	22,95	21,97	4,46
I_{S2}, I_{S3}	Médio [A]	5,89	5,79	1,69
	Eficaz [A]	9,93	9,71	2,21
	Pico [A]	22,95	22,86	0,40

Fonte: Próprio Autor.

6.8 Conclusão

Neste capítulo, foram apresentadas simulações para os conversores NPC e SNPC em suas versões trifásicas empregando as mesmas técnicas de modulação e controle abordadas no Capítulo 3.

Verificou-se que, para qualquer conversor ou modo de operação, os esforços de tensão nos semicondutores correspondem à metade da tensão total do barramento CC e que a corrente de pico é igual ao valor de pico da corrente senoidal injetada ou absorvida da rede na

maioria dos semicondutores.

Entretanto, no caso específico do conversor SNPC, a corrente de pico nos diodos de grampeamento e no interruptor bidirecional é sempre reduzida pela metade para qualquer modo de operação. Além disso, no modo retificador, as correntes em S_2 e S_3 são reduzidas em comparação ao conversor NPC considerando o mesmo modo de operação.

Constatou-se por meio das simulações que os conversores são capazes de operar tanto como retificadores ou inversores, empregando os mesmos controladores de tensão e de corrente sem que se altere qualquer parâmetro de controle ou mesmo a estratégia de modulação.

Os conversores apresentam ótimo desempenho nos dois modos de operação, principalmente como inversores. Os resultados de simulação mostraram um desempenho satisfatório das malhas de controle, mesmo quando ocorre um desequilíbrio de potência incomum e indesejado de 1 kW entre os terminais de +230 V e de -230 V do barramento CC. Embora as tensões sejam balanceadas, esse desequilíbrio de potência, como consequência, provoca o aumento do THD das correntes da rede elétrica dos conversores, podendo em alguns casos práticos provocar a saturação do transformador trifásico responsável pela alimentação CA dos conversores.

7 RESULTADOS EXPERIMENTAIS DO CONVERSOR SNPC MONOFÁSICO

O protótipo desenvolvido em laboratório é apresentado neste capítulo. As especificações do protótipo foram previamente estabelecidas no Capítulo 3. São inicialmente apresentados os componentes utilizados e posteriormente os ensaios experimentais realizados.

São apresentados ensaios em regime permanente quando o conversor opera nos modos retificador e inversor. Para testes em regime transitório, degraus de carga são aplicados para analisar o comportamento dinâmico do conversor. E por fim, são realizados alguns ensaios de inversão do fluxo de potência são realizados no intuito de validar a capacidade de bidirecionalidade do fluxo de potência do conversor.

7.1 Descrição do protótipo experimental

A fim de validar as análises teóricas, um protótipo experimental de 2 kW foi construído e cuidadosamente avaliado considerando as especificações de projeto e os componentes listados na Tabela 7.1. Os resultados experimentais são apresentados por meio de formas de onda de tensão e corrente nos principais elementos de interesse e curvas usando os instrumentos de medição e sondas de tensão e corrente listados na Tabela 7.2. As formas de onda foram obtidas dentro das especificações técnicas do protótipo desenvolvido.

Tabela 7.1 – Componentes principais utilizados no protótipo.

Componente	Especificação
<i>Drivers</i> dos interruptores S_1 - S_2 e S_3 - S_4	02×2SC0108T2G0
<i>Drivers</i> dos interruptores S_{2b} - S_{3b}	01×2SC0106T2A1
Interruptores $S_1 \dots S_4$, S_{2b} - S_{3b}	IGBTs STGW80V60DF
Diodos D_{c1} , D_{c2}	02×30EPH06
Sensor para medição das tensões de entrada e do barramento CC	3 sensores de efeito Hall LV25-P
Sensor para medição da corrente da rede	1 sensor de efeito Hall LA55-P

Fonte: Próprio Autor.

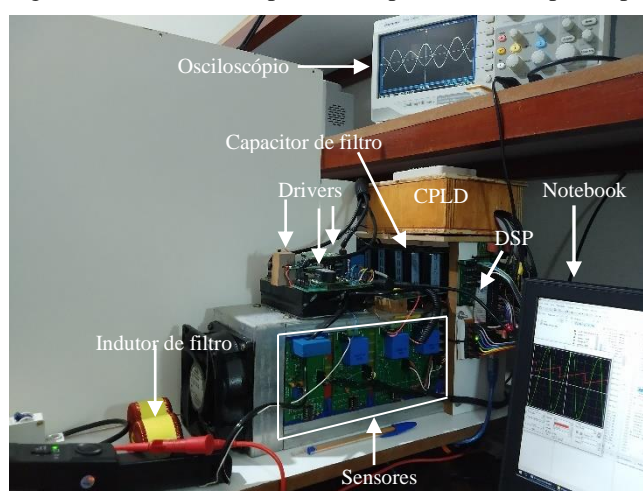
Tabela 7.2 – Equipamentos utilizados na aquisição dos resultados experimentais do protótipo.

Equipamento	Função
Wattímetro digital Yokogawa WT210	Medição do rendimento do conversor
Osciloscópio TECTRONIX TBS1102B 100 MHz 2 Gs/s de dois canais	Osciloscópio para medição de tensão e corrente na entrada do conversor
Osciloscópio TECTRONIX TDS2004B 60 MHz 1 Gs/s de quatro canais	Osciloscópio para medição de tensões e correntes
Ponteira de corrente A622	Captura da forma de onda de corrente AC ou CC
Ponteira diferencial isolada DP10013	Captura da forma tensão de entrada e de saída
Multímetros true RMS UNI-T 139C	Medição da tensão de entrada e de saída
Osciloscópio Agilent DSOx-2014A 100 MHz 2 Gs/s de quatro canais	Osciloscópio para medição de tensões e correntes de entrada CA e de saída CC

Fonte: Próprio Autor.

A Figura 7.1 mostra a bancada experimental utilizada nos ensaios, onde consta CPLD (*complex programmable logic device* – dispositivo lógico complexo programável) e o DSP, *drivers* da *Concept* para acionamento dos IGBTs, o circuito de potência, um computador, entre outros componentes evidenciados.

Figura 7.1 – Bancada experimental para ensaio do protótipo.



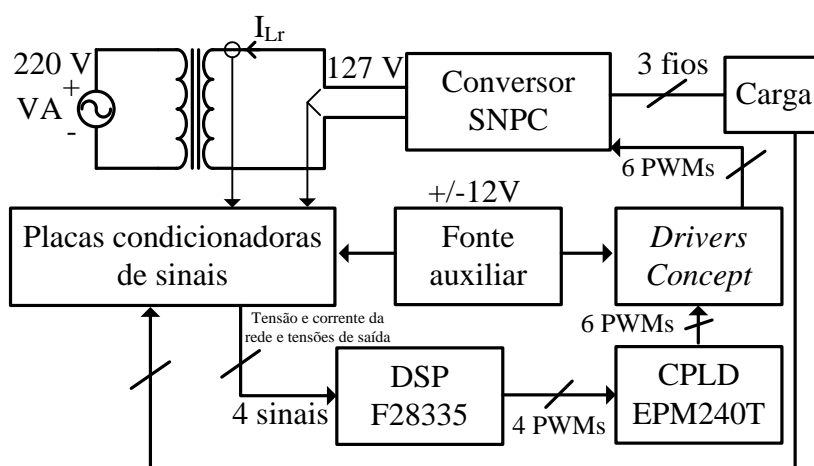
Fonte: Próprio Autor.

Um transformador trifásico é utilizado para fornecer isolamento na tensão de 127 V para a versão monofásica da topologia avaliada no laboratório. Dispositivos de proteção e

disjuntores são instalados no protótipo. Todos os sinais de tensão e de corrente são medidos pelos sensores, cujos sinais de saída são propriamente condicionados e filtrados para mitigar ruídos e evitar efeito *aliasing*. Além disso, cabos blindados são usados para evitar interferência no circuito de controle. O CPLD EPM240T100C5N foi utilizado para monitorar o comportamento dos sinais PWMs oriundos do DSP para monitorar eventuais avisos de falha provenientes dos *drivers*.

A Figura 7.2 mostra a ligação entre os principais componentes do protótipo.

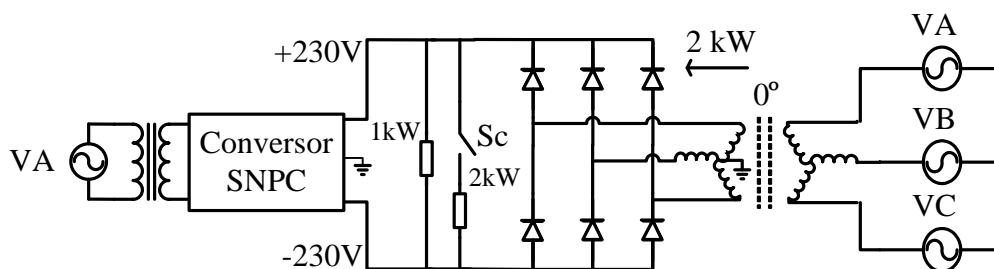
Figura 7.2 – Ligação dos circuitos de interface.



Fonte: Próprio Autor.

Já a Figura 7.3 apresenta o esquema utilizado para realizar o teste de bidirecionalidade do conversor. Quando a chave S_c é ligada, o conversor passa a operar no modo retificador e quando a chave S_c é desligada o conversor volta a operar no modo inversor.

Figura 7.3 - Esquema funcional para o teste de bidirecionalidade do conversor SNPC.



Fonte: Próprio Autor.

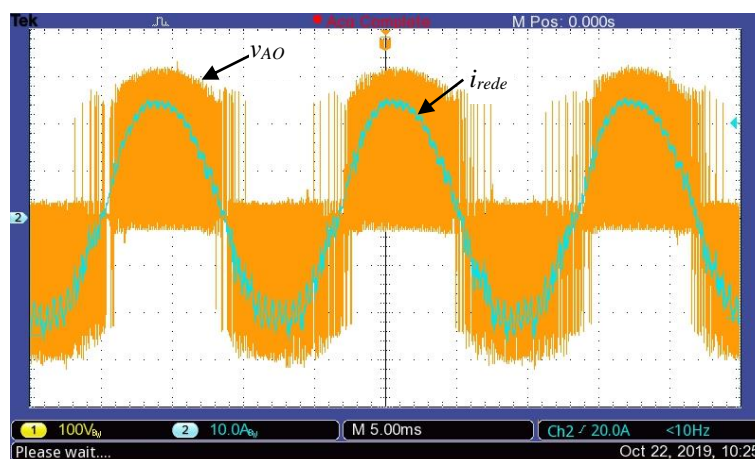
7.2 Operação no modo retificador

7.2.1 Resultados em regime permanente

A Figura 7.4 mostra a forma de onda correspondente à tensão V_{AO} , que corresponde ao formato apresentado na Figura 4.1 e possui três níveis, como esperado. Dessa forma, o resultado obtido experimentalmente encontra-se em conformidade com os resultados obtidos via simulação, provando desta maneira a operação da estratégia de modulação adotada.

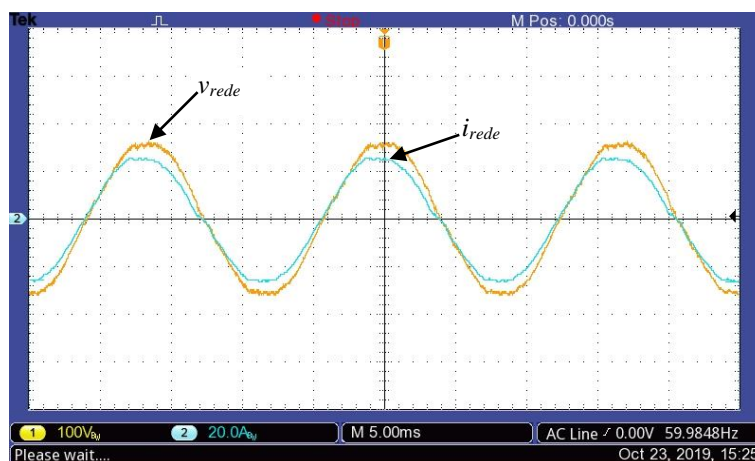
A Figura 7.5 mostra a tensão de fase e a corrente drenada da rede elétrica. Pode-se afirmar que a corrente é senoidal e se mantém em fase com a tensão, resultando em um fator de potência de 0,9951 e THD de 2,03%, considerando as 40 primeiras componentes harmônicas.

Figura 7.4 – Tensão v_{AO} e corrente da rede elétrica na condição de potência nominal no modo retificador.



Fonte: Próprio Autor.

Figura 7.5 – Tensão e corrente da rede elétrica na condição de potência nominal do conversor no modo retificador.

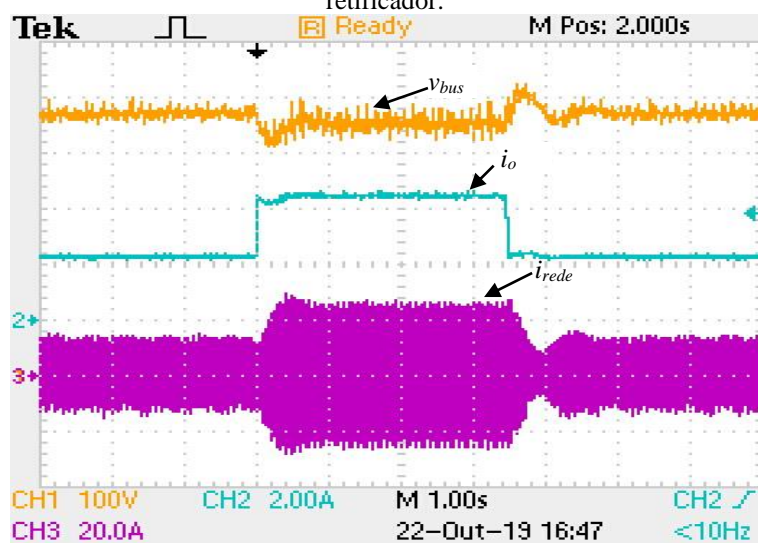


Fonte: Próprio Autor.

7.2.2 Resultados em regime transitório

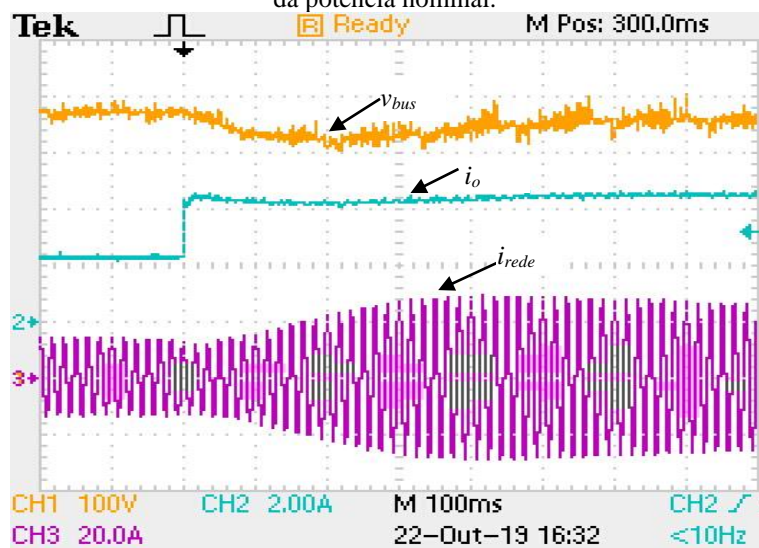
A Figura 7.6 apresenta o comportamento dinâmico do conversor quando ocorrem degraus de carga de 50% a 100% e de 100% a 50% da potência nominal. Em qualquer caso, a tensão total do barramento CC permanece regulada em aproximadamente 460 V em regime permanente, enquanto que a corrente da rede é senoidal.

Figura 7.6 – Comportamento da tensão de saída e da corrente da rede durante os degraus de carga no modo retificador.

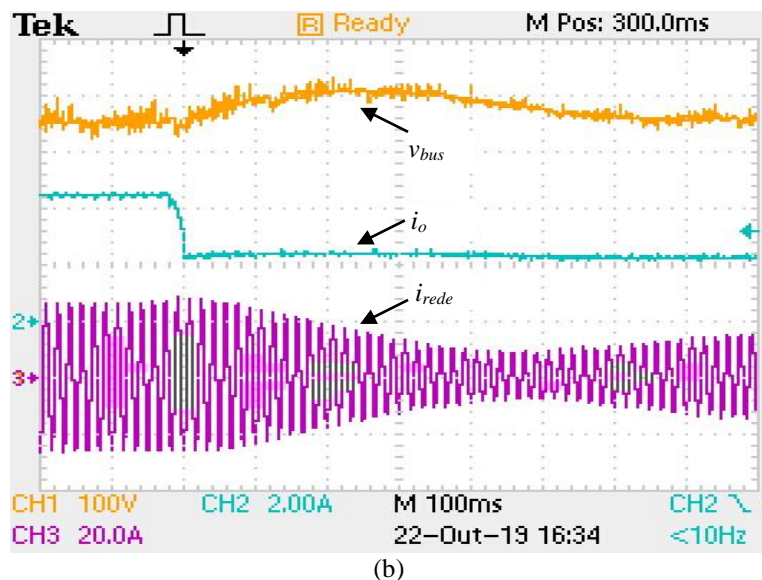


Uma visão detalhada da tensão de saída e da corrente da rede elétrica durante os degraus de carga mostrados na Figura 7.6 são apresentados novamente na Figura 7.7.

Figura 7.7 – Visão detalhada da tensão do barramento CC e da corrente na rede elétrica do conversor no modo retificador: (a) degrau de carga de 50% para 100% da potência nominal, (b) degrau de carga de 100% para 50% da potência nominal.



(a)

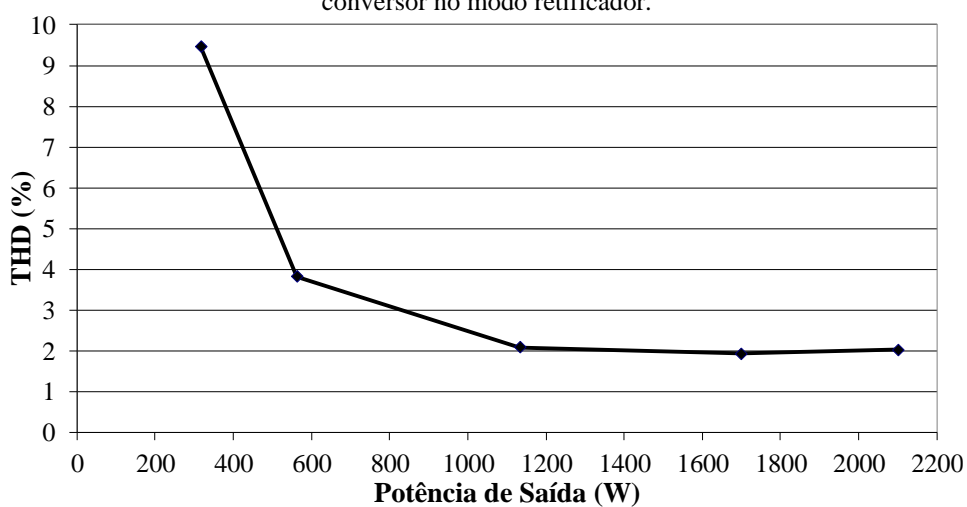


Fonte: Próprio Autor.

7.2.3 Análises de desempenho

A Figura 7.8 apresenta a curva do THD da corrente absorvida da rede sobre uma ampla faixa de potência. Para potências de saída acima de 500 W (25% da potência nominal), o conversor SNPC apresenta o THD abaixo de 5%. Pode-se afirmar que o conversor é capaz de assegurar um formato senoidal de corrente ao longo de toda a faixa de potência como esperado. Um THD de 2,03% é obtido quando o conversor opera em plena potência.

Figura 7.8 – Taxa de distorção harmônica (THD) da corrente da rede elétrica em função da potência de saída do conversor no modo retificador.

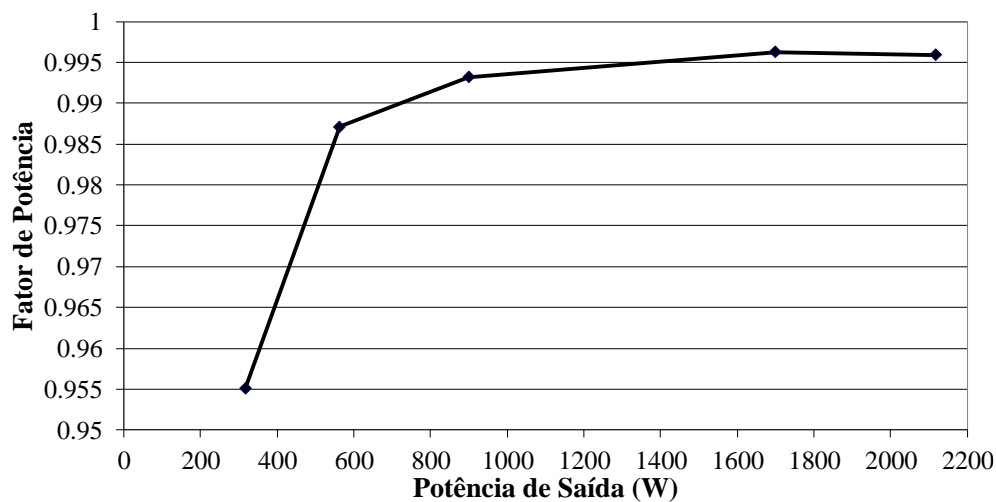


Fonte: Próprio Autor.

Já a Figura 7.9 apresenta o fator de potência em toda a faixa de potência. Para potências de saída acima de 500 W, o conversor apresenta alto fator de potência. Para níveis

inferiores de potência, o fator de potência é um pouco menor que a unidade ($\sim 0,96$). O conversor opera no modo retificador com alto fator de potência.

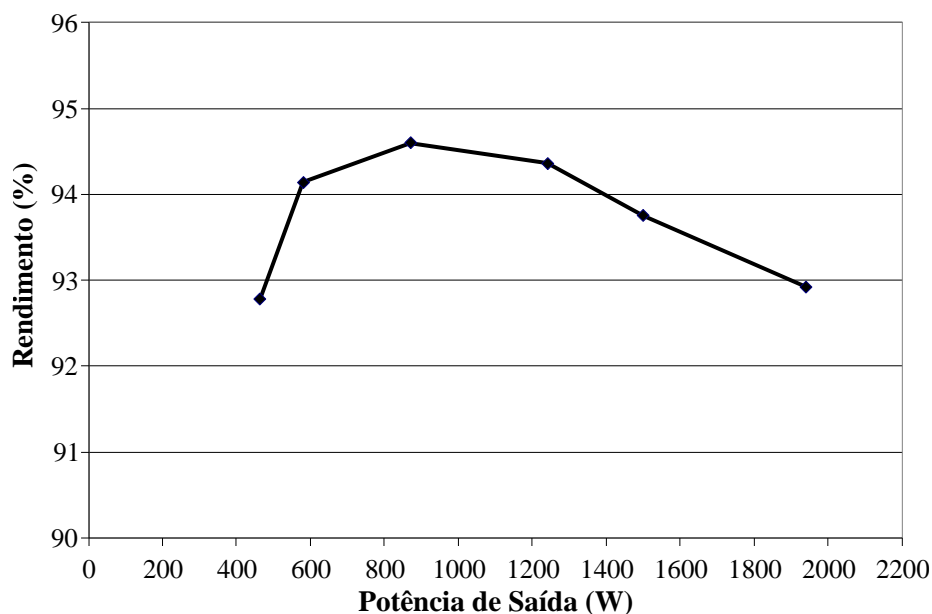
Figura 7.9 – Fator de potência (FP) em função da potência de saída do conversor no modo retificador.



Fonte: Próprio Autor.

A Figura 7.10 apresenta a curva de rendimento em função da potência de saída, onde é verificado rendimento máximo de 94,5%.

Figura 7.10 – Rendimento em função da potência de saída do conversor no modo retificador.

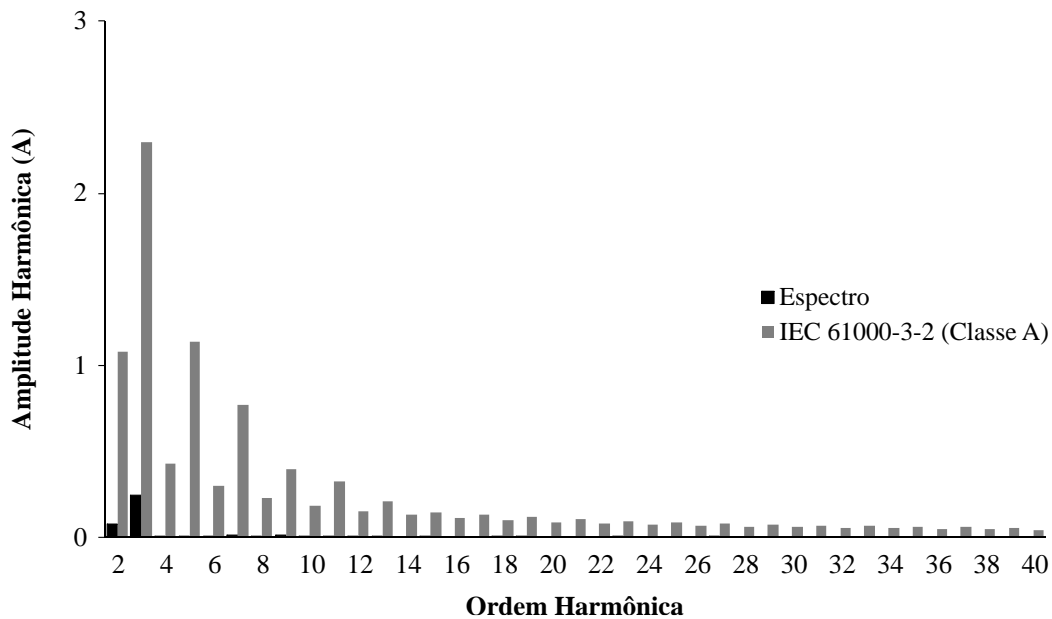


Fonte: Próprio Autor.

O conteúdo harmônico da corrente da rede na condição de carga nominal até a 40ª ordem é mostrado na Figura 7.11. Pode ser observado que a 3ª harmônica é a componente

mais significativa e corresponde a 1,08% da fundamental, ou seja, 0,245 A, demonstrando que a estratégia de controle adotada é capaz de proporcionar correntes senoidais com baixa distorção harmônica. Além disso, todos os limites estabelecidos pela norma IEC 61000-3-2 para equipamentos da classe A são estritamente respeitados.

Figura 7.11 – Espectro harmônico da corrente da rede na condição de carga nominal do conversor no modo retificador.

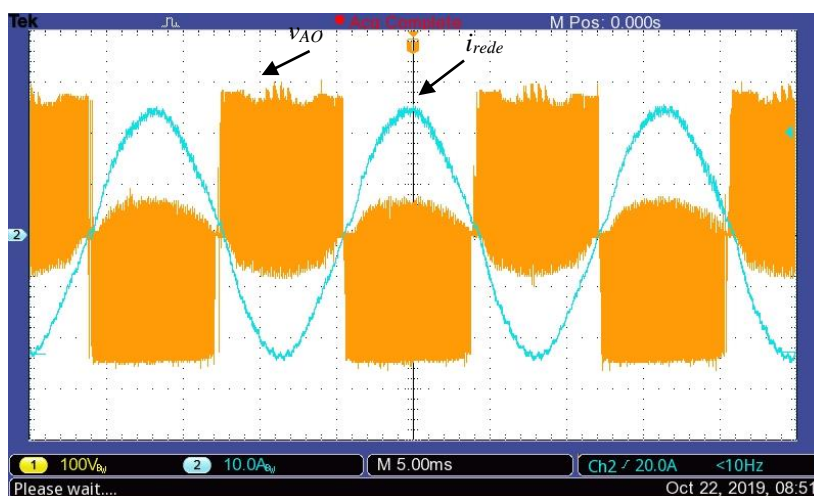


7.3 Operação no modo inversor

7.3.1 Resultados em regime permanente

A Figura 7.12 mostra a forma de onda correspondente à tensão VAO, que também possui três níveis como consequência da estratégia de modulação adotada.

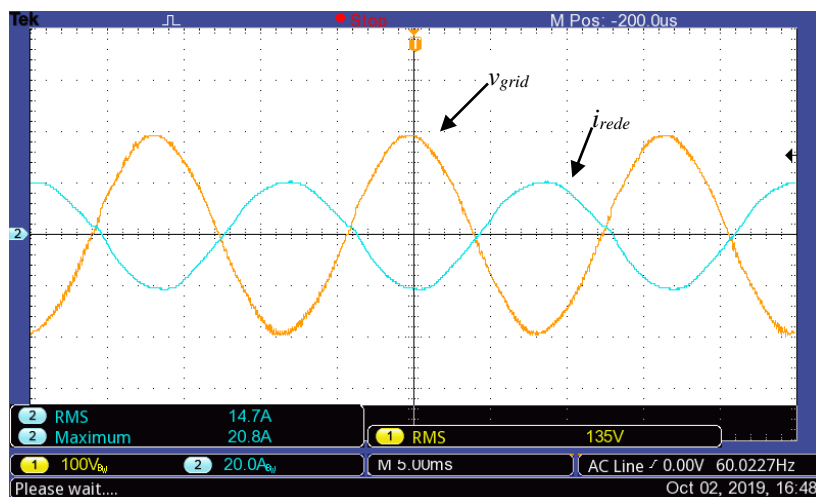
Figura 7.12 – Tensão v_{AO} e corrente da rede na condição de potência nominal do conversor no modo inversor.



Fonte: Próprio Autor.

No modo inversor, a corrente é defasada de 180° em relação à tensão da rede, como mostra a Figura 7.13. O formato da corrente também é senoidal devido ao uso do controlador PR.

Figura 7.13 – Tensão e corrente da rede na condição de potência nominal do conversor no modo inversor.



Fonte: Próprio Autor.

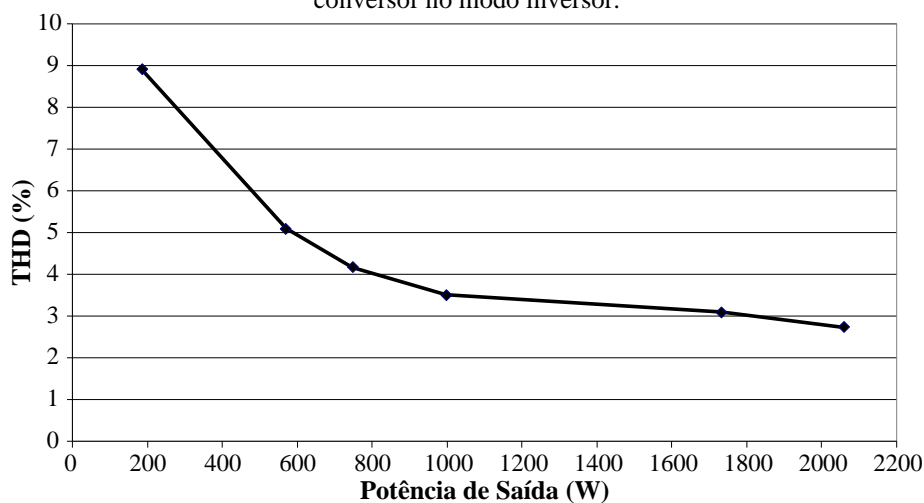
7.3.2 Resultados em regime transitório

Devido à impossibilidade de variar instantaneamente o nível da tensão da rede, esse resultado não é apresentado. Além do mais, os resultados em regime transitório no modo retificador e as transições do modo retificador para inversor e vice-versa são suficientes para comprovar o desempenho das malhas de controle.

7.3.3 Análises de desempenho

A Figura 7.14 apresenta a curva da taxa de distorção harmônica (THD) da corrente injetada na rede sobre uma ampla faixa de potência. Para potências de saída acima de 600 W, o conversor SNPC apresenta o THD abaixo de 5%. O conversor é capaz de assegurar um formato senoidal de corrente ao longo de toda a faixa de potência como esperado.

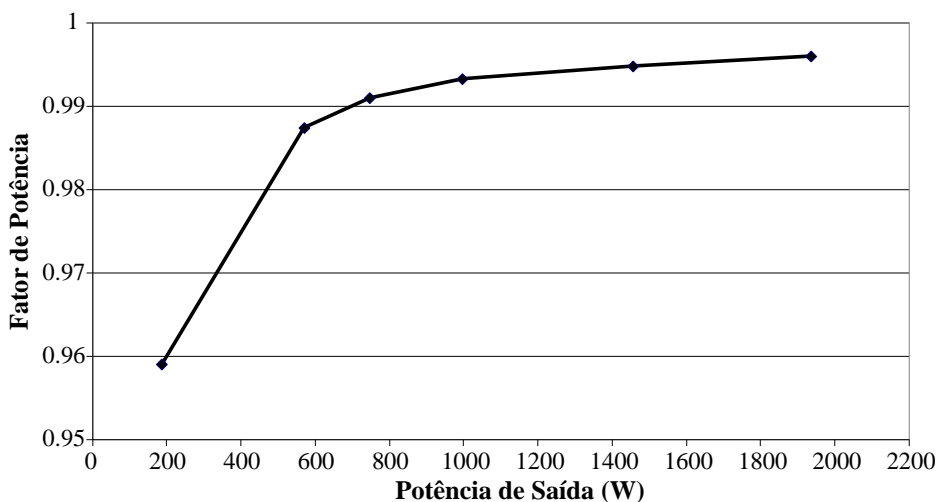
Figura 7.14 – Taxa de distorção harmônica (THD) da corrente da rede elétrica em função da potência de saída do conversor no modo inversor.



Fonte: Próprio Autor.

Já a Figura 7.15 apresenta o fator de potência da corrente injetada na rede sobre toda a faixa de potência. Para potências de saída acima de 600 W, o conversor apresenta alto fator de potência. Para níveis inferiores de potência, o fator de potência é um pouco menor que a unidade ($\sim 0,95$).

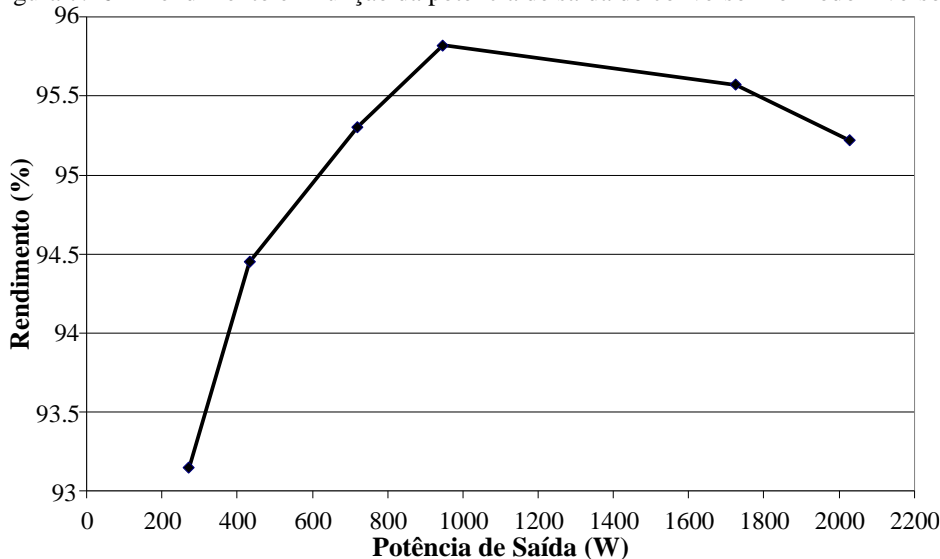
Figura 7.15 – Fator de potência (FP) em função da potência de saída do conversor no modo inversor.



Fonte: Próprio Autor.

A Figura 7.16 apresenta a curva de rendimento em função da potência de saída, onde é verificado rendimento maior que 95% na condição de potência nominal.

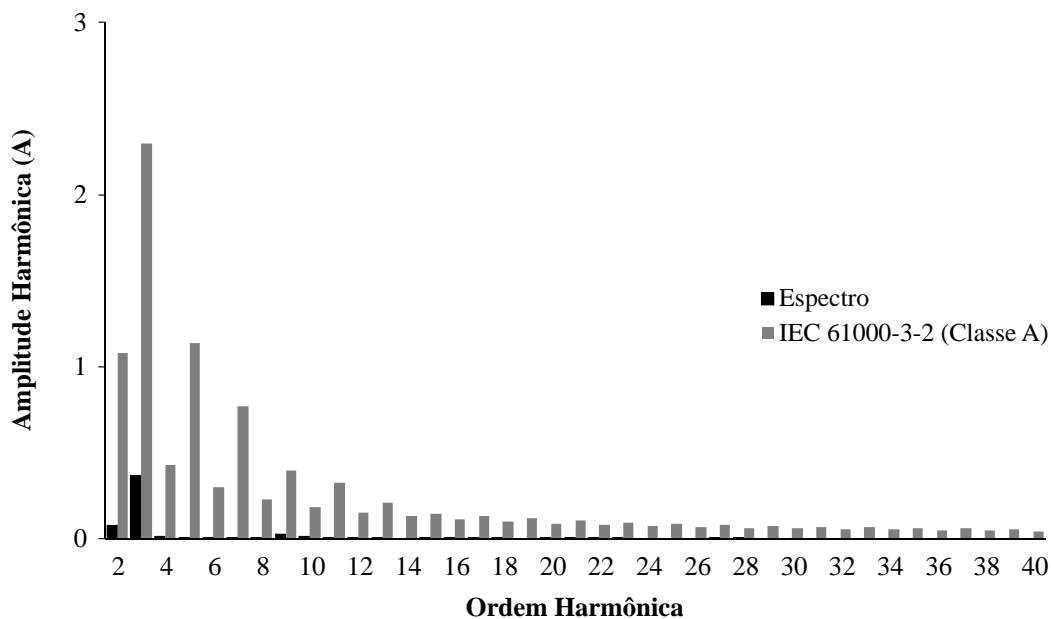
Figura 7.16 – Rendimento em função da potência de saída do conversor no modo inversor.



Fonte: Próprio Autor.

A Figura 7.17 corresponde ao conteúdo harmônico da corrente da rede na potência nominal. Novamente, a componente dominante é a 3ª harmônica, sendo igual a 1,97% da fundamental, ou seja, 0,7 A. Entretanto, todas as demais componentes possuem amplitudes inferiores a 0,5%, demonstrando assim que a corrente da rede é praticamente senoidal. A operação do conversor também está de acordo com a norma IEC 61000-3-2 para equipamentos da classe A.

Figura 7.17 – Espectro harmônico da corrente da rede na condição de carga nominal do conversor no modo inversor.

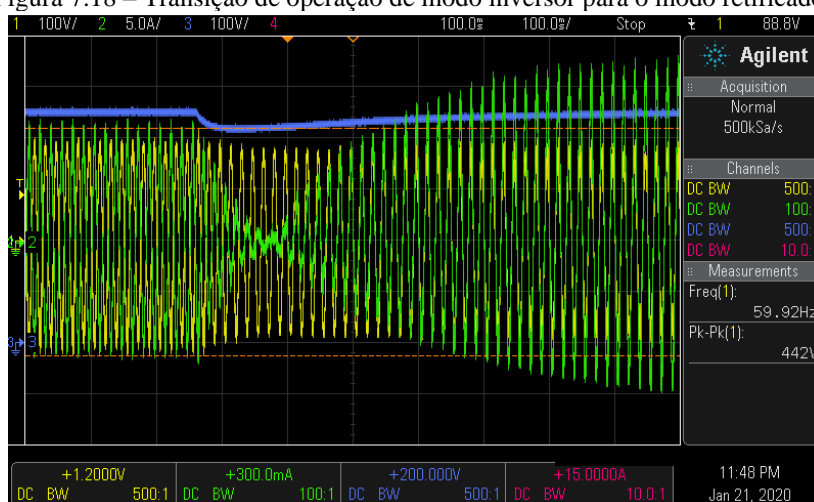


Fonte: Próprio Autor.

7.4 Transição do modo inversor para o modo retificador

A Figura 7.18 apresenta o ensaio de inversão de fluxo de potência para o modo retificador, demonstrando assim a capacidade de processamento de potência bidirecional do conversor. Inicialmente, o conversor opera no modo inversor injetando cerca de 1 kW de potência na rede, quando logo após é inserida carga de aproximadamente 2 kW no barramento CC. Com isso, parte da potência da carga é agora suprida pela fonte externa, enquanto a outra parte é suprida pela entrada CA do próprio conversor. Nesse momento, o conversor opera no modo retificador. A Figura 7.19 apresenta uma visão detalhada da Figura 7.18.

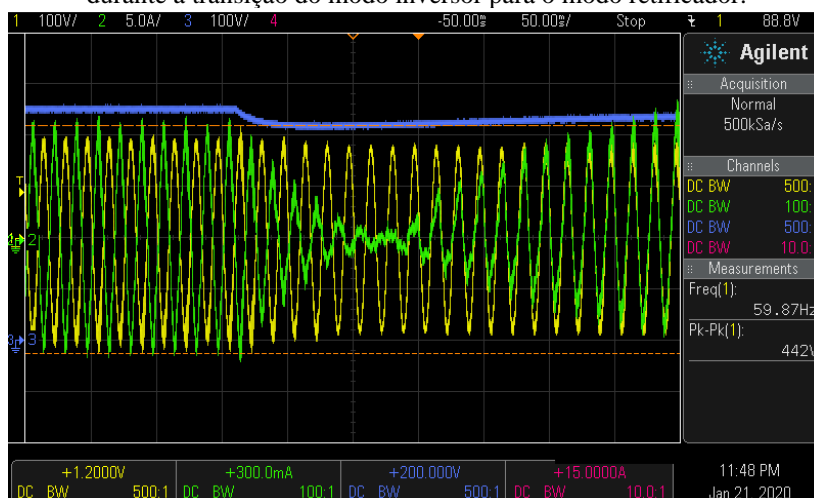
Figura 7.18 – Transição de operação de modo inversor para o modo retificador.



Tensão da rede, canal 1 (Amarelo), 100 V/div; Corrente da rede, canal 2 (Verde), 5 A/div; Tensão do barramento total, canal 3 (Azul), 100 V/div; base de tempo 100 ms/div.

Fonte: Próprio Autor.

Figura 7.19 – Visão detalhada da tensão da rede (amarelo), corrente da rede (verde) e tensão de saída (azul) durante a transição do modo inversor para o modo retificador.



Tensão da rede, canal 1 (Amarelo), 100 V/div; Corrente da rede, canal 2 (Verde), 5 A/div; Tensão do barramento total, canal 3 (Azul), 100 V/div; base de tempo 50 ms/div.

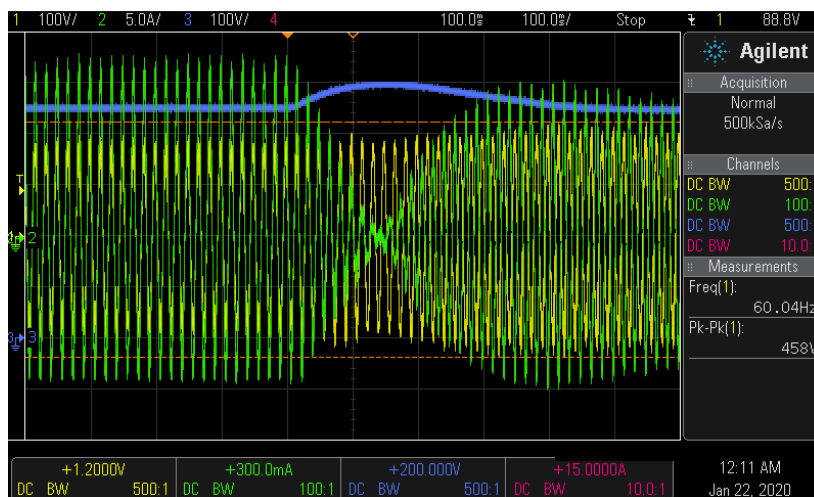
Fonte: Próprio Autor.

Observa-se que o tempo de acomodação da tensão do barramento CC é aproximadamente de 300 ms, enquanto a corrente da rede permanece aproximadamente senoidal durante todo esse intervalo de tempo. Além disso, são necessários quase oito ciclos da tensão da rede para que ocorra a inversão do fluxo de potência.

7.5 Transição do modo retificador para o modo inversor

A Figura 7.20 apresenta o ensaio de inversão de fluxo de potência para o modo inversor. O conversor opera inicialmente no modo retificador para juntamente com a fonte externa suprir a potência de 2 kW da carga conectada no barramento CC. Após certo tempo, essa carga é removida do barramento CC instantaneamente. Com isso, potência de aproximadamente 1 kW da fonte externa aplicada no barramento CC.

Figura 7.20 – Transição de operação de modo retificador para o modo inversor.

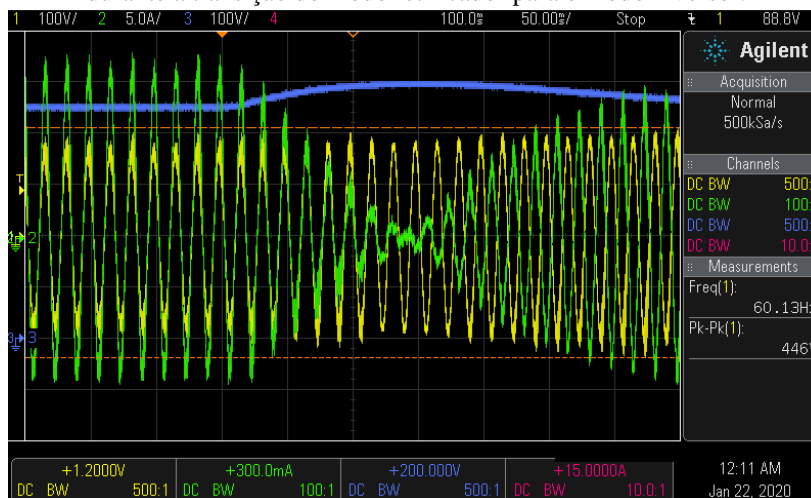


Tensão da rede, canal 1 (Amarelo), 100 V/div; Corrente da rede, canal 2 (Verde), 5 A/div; Tensão do barramento total, canal 3 (Azul), 100 V/div; base de tempo 100 ms/div.

Fonte: Próprio Autor.

O fluxo de potência quando o conversor muda do modo retificador para o modo inversor é apresentado na Figura 7.21. Novamente, o conversor leva aproximadamente 300 ms para que a tensão de saída se restabeleça no seu valor regulado em regime permanente. Aproximadamente oito ciclos da tensão da rede são também necessários para que ocorra a inversão do fluxo de potência neste caso.

Figura 7.21 – Visão detalhada da tensão da rede (amarelo), corrente da rede (verde) e tensão de saída (azul) durante a transição do modo retificador para o modo inversor.



Tensão da rede, canal 1 (Amarelo), 100 V/div; Corrente da rede, canal 2 (Verde), 5 A/div; Tensão do barramento total, canal 3 (Azul), 100 V/div; base de tempo 50 ms/div.

Fonte: Próprio Autor.

7.6 Conclusão

As principais vantagens da topologia SNPC incluem a sua operação com elevado fator de potência, capacidade de fluxo de potência bidirecional, redução de tensões e de corrente nos semicondutores, aspectos esses que são bastante importantes para aplicações práticas envolvendo carregadores de baterias *off-board*.

Os resultados experimentais demonstraram que o conversor apresenta bom desempenho em qualquer modo de operação. Ainda que uma topologia monofásica tenha sido desenvolvida, é razoável afirmar que a mesma análise pode ser prontamente estendida a uma versão trifásica, especialmente porque as fases são associadas a um ponto neutro comum em configuração estrela.

A transição entre os modos de operação ocorre naturalmente de acordo com a tensão de saída do barramento CC, que é regulada pelo sistema de controle. Parâmetros relacionados à qualidade da energia elétrica são mantidos dentro de níveis aceitáveis devido à utilização de um controlador PR, o qual é capaz de proporcionar uma corrente senoidal mesmo em níveis reduzidos da potência processada pelo conversor. Este controlador é projetado baseado em um controlador PI convencional, sendo essa metodologia de projeto descrita em detalhes no Capítulo 3.

8 CONCLUSÃO GERAL

Esta tese analisou conversores bidirecionais em corrente capazes de fornecer energia da rede elétrica ao barramento CC de uma estação de recarga de baterias de VEs. Verificou-se que as topologias de conversores bidirecionais NPC e SNPC, ambos a quatro fios, são adequadas para tais aplicações.

O trabalho apresenta como contribuições relevantes:

- a) estudo da bidirecionalidade em corrente dos conversores NPC e SNPC visando a aplicação dos mesmos em estações de recarga de baterias de VEs;
- b) estudo de uma estratégia de modulação por largura de pulso senoidal, capaz de permitir a operação bidirecional em corrente dos conversores NPC e SNPC;
- c) análise comparativa detalhada dos esforços que cada conversor apresenta;
- d) proposta de técnica de controle para os conversores NPC e SNPC, com proposta de técnica de projeto do circuito de potência;
- e) validação experimental da bidirecionalidade do conversor SNPC.

Os conversores NPC e o SNPC ambos de três níveis são capazes de operar como topologias trifásicas bidirecionais em corrente. Ambos apresentam características de operação com alto fator de potência, ou seja, praticamente unitário, em ambos os modos retificador e inversor. Os objetivos propostos foram então alcançados, sendo que resultados satisfatórios também foram obtidos em relação ao THD das correntes.

As equações dos esforços mostraram que, quando os conversores operam conectados a uma rede elétrica com tensão eficaz reduzida, os esforços de corrente nos seus semicondutores aumentam significativamente, podendo assim comprometer significativamente o rendimento dos conversores. Porém, é importante destacar que a situação citada ocorre em qualquer conversor quando é reduzida o valor da tensão de alimentação.

Entre as duas topologias estudadas, o conversor SNPC tem vantagens adicionais sobre o conversor NPC clássico, pois no primeiro caso há a redução das correntes nos seus diodos de grampeamento. Além disso, os esforços de corrente nos interruptores S_{3b} e S_{2b} são sempre os mesmos independentemente do modo de operação, sendo que o mesmo ocorre para os seus respectivos diodos em paralelo com os interruptores. Para a aplicação proposta nesta tese, essas vantagens tornam a topologia SNPC bastante atrativa, uma vez que um maior número de interruptores com mesmas especificações podem ser utilizadas. Além disso, diodos de grampeamento com menores capacidades de condução de corrente podem ser utilizados, permitindo assim uma redução do custo.

Como há a independência de cada braço, os conversores podem operar como retificadores ou inversores mesmo que ocorra a falta de uma ou duas fases da rede elétrica, sendo esta afirmação válida para uma rede elétrica de 4 fios, sendo três fases e um neutro. desde que a potência processada pelo braço ativo não ultrapasse o valor nominal especificado no projeto (2 kW). Esse conversor pode ser aplicado em estações de recarga, pois tem compatibilizada com as normas internacionais SAE J1772 e IEC 61851-1. Entretanto, melhores resultados são obtidos para as três fases ativas, pois a tensão do barramento CC possui dinâmica mais rápida, além de não possuir ondulação de tensão e, conseqüentemente as referências de controle das correntes não apresentam distorção. Com isso, é obtido um menor valor de THD para as correntes de linha e um maior fator de potência de operação.

9 SUGESTÕES PARA TRABALHOS FUTUROS

Como proposta para trabalhos futuros, sugerem-se os seguintes temas:

- a) estudo para operação como filtro ativo e compensação de reativos, objetivando sempre a correção do fator de potência no ponto de conexão comum da rede elétrica;
- b) utilização de modulação vetorial para permitir maior grau de liberdade no acionamento dos interruptores visando reduzir as perdas nos semicondutores;
- c) inserção de um quarto braço para permitir equalizar as tensões simétricas do barramento, no intuito de minimizar a componente CC adicionada à corrente da rede elétrica e melhorar o THD, quando ocorre desequilíbrio de carga nos capacitores C_1 e C_2 do barramento CC;
- d) estudo de um sistema de controle digital para permitir que o conversor opere tanto como um inversor *off-grid* (atuando como uma UPS) e *on-grid*;
- e) estudo do desenvolvimento de um inversor monofásico de cinco níveis, obtido ao se aplicar as células de comutação de múltiplos estados (CME) nas fases A, B e C, obtendo assim uma tensão de saída CA com valor eficaz ainda maior do que aquele obtido com os inversores NPC monofásicos que foram estudados neste trabalho;
- f) implementação de comutação suave em todos os interruptores por meio de *snubbers* regenerativos no intuito de aumentar o rendimento;
- g) montagem e estudo de um sistema completo de uma estação de recarga;
- h) implementação experimental da versão trifásica;
- i) demonstração das funções de transferência de todos os blocos de controle do conversor;
- j) utilização de outras técnicas de controle para operação do conversor com alto fator de potência e também a comparação entre as mesmas.

Especificamente para o conversor SNPC, têm-se como possibilidades:

- a) estudo da modulação para operação do interruptor bidirecional em modos ZVS e ZCS;
- b) estudo de uma estratégia de modulação para reduzir ainda mais a corrente nos diodos de grampeamento;

- c) utilização de interruptores controlados em substituição aos diodos de grampeamento, resultando assim no conversor ASNPC anteriormente proposto na literatura;
- d) estudo de otimização de rendimento, usando IGBTs de baixo V_{cesat} , MOSFETs de carbeto de silício (SiC) e MOSFETs nitreto de gálio (GaN).

10 PUBLICAÇÕES RESULTANTES

Artigos científicos completos publicados relacionados ao tema de tese do doutorado

De revista Qualis A2:

★ REIS, F. E. U. *et al.* Bidirectional Three-Level Stacked Neutral-Point-Clamped Converter for Electric Vehicle Charging Stations. IEEE ACCESS, v. 8, p. 37565–37577, 2020.

De congresso:

REIS, F. E. U.; BASCOPÉ, R. P. T.; COSTA, M. V. S. Conversor Trifásico Bidirecional de Três Níveis com Alto Fator de Potência para Aplicação em Sistemas de Recarga de Baterias de Veículos Elétricos. . *In: XXII CONGRESSO BRASILEIRO DE AUTOMÁTICA*. João Pessoa, Paraíba, Brasil: 2018

REIS, F. E. U.; BASCOPÉ, R. P. T.; TOFOLI, F. L. Bidirectional Three-Phase 3L-SNPC Converter for EV Charging Stations. *In: 13th INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS (INDUSCON)*, 2018, [s. l.]. **Proceedings** [...], [s. l.]: IEEE, 2018.

Artigos científicos completos publicados não relacionados ao trabalho

De revista Qualis B1:

COSTA, M. V. S. ; REIS, F. E. U. ; CAMPOS, J. C. T. ; NOGUEIRA, F. G. ; ALMEIDA, O. M. . Robust Mpc-lmi Controller Applied To Three State Switching Cell Boost Converter. ELETRÔNICA DE POTÊNCIA (IMPRESSO), v. 22, p. 81-90, 2017

De congresso:

REIS, F. E. U. *et al.* Filtered smith predictor applied to a boost converter for minimizing the effect of non-minimal phase and rejection of disturbances. *In: BRAZILIAN POWER ELECTRONICS CONFERENCE*, 2017, [s. l.]. **Proceedings** [...], [s. l.]: COBEP, 2017

COSTA, M. V. S. *et al.* **Análise e simulação do controlador MPC-AW-LMI aplicado ao conversor CCTE operando em condições de saturação no sinal de controle.** . *In: XXII CONGRESSO BRASILEIRO DE AUTOMÁTICA*. João Pessoa, Paraíba, Brasil: 2018

DE OLIVEIRA LIMA, R.; BARRETO, L. H. S. C.; REIS, F. E. U. Hybrid MPPT Control Applied to a Flyback Micro-Inverter Connected the Electrical Grid. 13th IEEE INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS, 2018, [s. l.]. **Proceedings** [...], [s. l.]: INDUSCON, 2018.

LINARD, F. M. A. *et al.* **Conversor CA-CC Monofásico Multinível Tipo T modificado com PFC e tensões de Saída Simétrica Baseadas na CCME.** . *In: XXII CONGRESSO BRASILEIRO DE AUTOMÁTICA*. João Pessoa, Paraíba, Brasil: 2018.

QUEIROZ, F. V. *et al.* **Controle de um Conversor CC-CC Bidirecional de Alto Ganho de Tensão para Aplicação no Carregamento de Baterias Interligadas a uma Nanorede CC.** *In: XXII CONGRESSO BRASILEIRO DE AUTOMÁTICA*. João Pessoa, Paraíba, Brasil: 2018

REFERÊNCIAS

2016 TESLA model S Pictures: Angular Front | U.S. News & World Report. Disponível em: <<https://cars.usnews.com/cars-trucks/tesla/model-s/2016/photos-exterior/angular-front-2016-tesla-model-s/>>. Acesso em: 3 ago. 2017.

2017 NISSAN Leaf Pricing & Features | Edmunds. Disponível em: <<https://www.edmunds.com/nissan/leaf/2017/>>. Acesso em: 3 ago. 2017.

ACUÑA, P. F. *et al.* An active power filter implemented with multilevel single-phase NPC converters. *In: 37th ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY*, 2011, Melbourne. **Proceedings** [...]. VIC, Austrália: IECON 2011

AKATO, E. Instituto Akato. **Santa Catarina inaugura seu primeiro eletroposto para veículos elétricos**. [s. l.], 13 dez. 2016. Disponível em: <<https://www.akatu.org.br/noticia/santa-catarina-inaugura-seu-primeiro-eletroposto-para-veiculos-eletricos/>>. Acesso em: 20 dez. 2019.

ALMEIDA, B. R.; BATISTA, F. A. B.; PETRY, C. A. Medição digital aplicada a estabilizadores e condicionadores CA. *In: INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS - INDUSCON 2010*, 9th, 2010. **Proceedings** [...]. [s. l.]: IEEE/IAS, 2010.

BAI, S.; LUKIC, S. M. Unified Active Filter and Energy Storage System for an MW Electric Vehicle Charging Station. **IEEE Transactions on Power Electronics**, v. 28, n. 12, p. 5793–5803, dez. 2013.

BARBI, I. **Eletrônica de Potência**. Florianópolis, SC: Edição do Autor, 2002.

BASCOPE, R. P. T.; PERIN, A. J. **Transistor IGBT Aplicado em Eletrônica de Potência**. Porto Alegre: Sagra Luzzatto, 1997.

BATISTA, F. A. B. **Modulação vetorial aplicada a retificadores trifásicos PWM unidirecionais**. 2006. 282 f. Tese (Doutorado em Engenharia Elétrica) - Centro de Ciências Tecnológicas, Universidade Federal de Santa Catarina, Florianópolis, 2006.

BMW i8: Review, Specification, Price | CarAdvice. Disponível em: <<http://www.caradvice.com.au/bmw/i8/>>. Acesso em: 3 ago. 2017.

BMW, M. **Corredor elétrico**, 14 jul. 2018. Disponível em: <<https://www.flickr.com/photos/121617195@N06/41640314030/>>. Acesso em: 20 dez. 2019.

BOJRUP, M. *et al.* A dual purpose battery charger for electric vehicles. *In: 29th ANNUAL IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE*, 1998. **Proceedings** [...]. [s. l.]: IEEE (Cat. No.98CH36196), 2001.

BOSTON, W. Montadoras apostam alto em carros elétricos para competir com a Tesla. **Wall Street Journal**, 30 set. 2016.

BRASIL. Itaipu Binacional. **Com apoio de Itaipu, Paraná vai ganhar a primeira eletrovia do Brasil**, [s. l.], 28 mar. 2018. Disponível em: <<https://www.itaipu.gov.br/sala-de-imprensa/noticia/com-apoio-de-itaipu-parana-vai-ganhar-primeira-eletrovia-do-brasil>>. Acesso em: 20 dez. 2019.

BRAZILIENSE, C. **Maiores fabricantes de carros elétricos do mundo falam em cooperação**. Disponível em: <http://www.correiobraziliense.com.br/app/noticia/mundo/2014/06/16/interna_mundo,432934/maiores-fabricantes-de-carros-eletricos-do-mundo-falam-em-cooperacao.shtml>. Acesso em: 3 ago. 2017.

BRINGIT, P. E. **Diferenças entre as baterias de Li-ion e Li-po - bbateriasBlog das Baterias**, 21 jun. 2016. Disponível em: <<http://bbaterias.com.br/bateria-notebook/artigos-bateria/diferencas-entre-as-baterias-de-li-ion-e-li-po>>. Acesso em: 14 ago. 2017.

BRITO JÚNIOR, F. J. B. de. **Estudo, projeto e desenvolvimento de um conversor CA-CC BUCK-BOOST aplicado a carregadores de baterias para veículos elétricos**. 2013. 197 f. Dissertação (Mestrado em Engenharia Elétrica) – Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2013.

BROWN, R.; SOLDANO, M. One cycle control IC simplifies PFC designs. *In*: TWENTIETH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2005. **Proceedings** [...]. [s. l.]: IEEE, 2005.

BRUCKNER, T.; BERNET, S.; GULDNER, H. The active NPC converter and its loss-balancing control. **IEEE Transactions on Industrial Electronics**, v. 52, n. 3, p. 855–868, jun. 2005.

BU-1004: Charging an Electric Vehicle – **Battery University**. Disponível em: https://batteryuniversity.com/learn/article/bu_1004_charging_an_electric_vehicle. Acesso em: 12 mar. 2020.

BUSO, S. *et al.* A dead-beat adaptive hysteresis current control. **IEEE Transactions on Industry Applications**, v. 36, n. 4, p. 1174–1180, jul. 2000.

BUYOBENG. *cielreueur*: 19 Beautiful I3 Ev*cielreueur*, 25 ago. 2018. Disponível em: <http://cielreueur.blogspot.com/2018/08/19-beautiful-i3-ev.html>. Acesso em: 28 fev. 2020.

CAA National. , [s. d.]. Disponível em: <<https://www.caa.ca/electric-vehicles/battery-types/>>. Acesso em: 14 ago. 2017.

CAR. Disponível em: <<https://lucidmotors.com/car>>. Acesso em: 3 ago. 2017.

CARLTON, D.; DUNFORD, W. G. Multi-level, uni-directional AC-DC converters, a cost effective alternative to bi-directional converters. *In*: ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE , 32nd, 2001. **Proceedings** [...]. [s. l.]: IEEE (Cat. N° 01CH37230), 2001.

CASTRO, B.; FERREIRA, T. **Veículos elétricos: aspectos básicos, perspectivas e oportunidades**. Rio de Janeiro: [s. n.]. Disponível em: <<http://web.bndes.gov.br/bib/jspui/handle/1408/1764>>. Acesso em: 27 abr. 2018.

CHEN, C. *et al.* Cooperative Optimization of Electric Vehicles in Microgrids Considering Across-Time-and-Space Energy Transmission. **IEEE Transactions on Industrial Electronics**, v. 66, n. 2, p. 1532–1542, fev. 2019.

CODE Composer Studio User's Guide. Disponível em: <https://software-dl.ti.com/ccs/esd/documents/users_guide/index.html>. Acesso em: 5 fev. 2020.

CRUZ MARTINS, D.; DEMONTI, R.; BARBI, I. Usage of the solar energy from the photovoltaic panels for the generation of electrical energy. *In*: INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE, 21st, 1999. **Proceedings** [...]. [s. l.]: Cat. N.º.99CH37007, 1999.

CUI, Q.; WENG, Y.; TAN, C.-W. Electric Vehicle Charging Station Placement Method for Urban Areas. **IEEE Transactions on Smart Grid**, v. 10, n. 6, p. 6552–6565, nov. 2019.

DAMIN, Z. *et al.* Predictive Fast DSP-Based Current Controller for a 12-Pulse Hybrid-Mode Thyristor Rectifier. **IEEE Transactions on Power Electronics**, v. 28, n. 11, p. 5263–5271, nov. 2013.

DEAN VENABLE, H. A New Mathematical Tool for Stability Analysis and Synthesis. *In*: PROCEEDINGS OF POWERCON. 10., 1983, [s. l.]. **Proceedings** [...]. [s. l.]: [s. n.], 1983.

DOMÍNGUEZ-NAVARRO, J. A. *et al.* Design of an electric vehicle fast-charging station with integration of renewable energy and storage systems. **International Journal of Electrical Power & Energy Systems**, v. 105, p. 46–58, 1 fev. 2019.

DRENNAN, D.; MOUTON, HDU. T. An experimental investigation into natural balancing of three level neutral point clamped multi-level inverters. *In*: AFRICON CONFERENCE IN AFRICA - IEEE AFRICON. 6th, 2002. **Proceedings** [...]. [s. l.]: IEEE AFRICON, 2002.

DUSMEZ, S.; COOK, A.; KHALIGH, A. Comprehensive analysis of high quality power converters for level 3 off-board chargers. *In*: VEHICLE POWER AND PROPULSION CONFERENCE, 2011. **Proceedings** [...]. [s. l.]: IEEE, 2011.

EDP, E. EDP e BMW Group Brasil inauguram maior corredor elétrico da América Latina, 20 dez. 2019. Disponível em: <<https://www.edp.com.br/noticias/edp-e-bmw-group-brasil-inauguram-maior-corredor-eletrico-da-america-latina>>. Acesso em: 20 dez. 2019.

ELECTRIC Vehicle Charging Stations Technical Installation Guide. ago. 2015.

ELKAYAM, M. *et al.* Loop Shaping by Single-Resonant Controllers for Prescribed Tracking of Sinusoidal References. **IEEE Transactions on Power Electronics**, v. 34, n. 11, p. 11352–11360, nov. 2019.

ENERGIA: Instalado quarto eletroposto da Copel e Itaipu na BR-277 - Agência Estadual de Notícias. Disponível em:

<<http://www.aen.pr.gov.br/modules/noticias/article.php?storyid=99171&tit=Instalado-quarto-eletpostado-da-Copel-e-Itaipu-na-BR-277>>. Acesso em: 20 dez. 2019.

ENERGIA, P. Vantagens e desvantagens do Carro Elétrico VS Gasolina Notícias e empregos sobre Energias Renováveis, 4 jan. 2015. Disponível em: <<https://www.portal-energia.com/vantagens-e-desvantagens-do-carro-electrico-vs-gasolina/>>. Acesso em: 21 ago. 2017.

FLORICAU, D. *et al.* **A new stacked NPC converter: 3L-topology and control.** IEEE, 2007. Disponível em: <<http://ieeexplore.ieee.org/document/4417285/>>. Acesso em: 10 mar. 2018.

FLORICAU, D.; GATEAU, G.; LEREDDE, A. New Active Stacked NPC Multilevel Converter: Operation and Features. **IEEE Transactions on Industrial Electronics**, v. 57, n. 7, p. 2272 - 2278, jul. 2010.

GARCIA OSORIO, V. A. **Carregamento ótimo de veículos elétricos considerando as restrições das redes de distribuição de média tensão.** 2013. 166 f. Dissertação (Mestrado em Engenharia Elétrica) – Faculdade de Engenharia, Universidade Estadual Paulista, Ilha Solteira, 2013.

HAGHBIN, S. *et al.* Grid-Connected Integrated Battery Chargers in Vehicle Applications: Review and New Solution. **IEEE Transactions on Industrial Electronics**, v. 60, n. 2, p. 459 - 473, fev. 2013.

HE, T. *et al.* Comparison study of electric vehicles charging stations with AC and DC buses for bidirectional power flow in smart car parks. *In: ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY, 43rd, 2017, [s. l.]. Proceedings [...], [s. l.]: IEEE, 2017.*

HOLMES, G.; LIPO, T. **Pulse Width Modulation for Power Converters.** New York: IEEE Press/Wiley, 2003.

HOLMES, J. **We take a ride in the Faraday Future FF 91 prototype.** Disponível em: <<https://ca.motor1.com/news/132946/motor1-rides-faraday-future-ff91/>>. Acesso em: 3 ago. 2017.

HUSEV, O. *et al.* Optimization and Implementation of the Proportional-Resonant Controller for Grid-Connected Inverter With Significant Computation Delay. **IEEE Transactions on Industrial Electronics**, v. 67, n. 2, p. 1201–1211, fev. 2020.

IEC 61000-3-2:2018. Disponível em: <<https://webstore.iec.ch/publication/28164>>. Acesso em: 4 fev. 2020.

IUNNISSI, S. A. R. **Architecture and Control of an Electric Vehicle Charging Station Using a Bipolar DC Bus.** Toronto, Ontario, Canada: [s. n.].

JIAN S. Analysis and design of single-phase PFC converters for airborne systems. *In: 29th Annual Conference of the Industrial Electronics Society, 2003. Roanoke, VA, USA. Proceedings [...], Roanoke: IEEE, 2003.*

JINGQUAN C. *et al.* Predictive digital current programmed control. **IEEE Transactions on Power Electronics**, v. 18, n. 1, p. 411–419, jan. 2003.

JOHANSSON, B. **Improved models for DC-DC converters**. Lund Sweden: Lund University, 2003. *Licentiate Thesis*. ISBN 91-88934-29-2.

KESLER, M.; KISACIKOGLU, M. C.; TOLBERT, L. M. Vehicle-to-Grid Reactive Power Operation Using Plug-In Electric Vehicle Bidirectional Offboard Charger. **IEEE Transactions on Industrial Electronics**, v. 61, n. 12, p. 6778–6784, dez. 2014.

KISACIKOGLU, M. C.; KESLER, M.; TOLBERT, L. M. Single-Phase On-Board Bidirectional PEV Charger for V2G Reactive Power Operation. **IEEE Transactions on Smart Grid**, v. 6, n. 2, p. 767–775, mar. 2015.

KOLAR, J. W.; ERTL, H.; ZACH, F. C. Design and experimental investigation of a three-phase high power density high efficiency unity power factor PWM (VIENNA) rectifier employing a novel integrated power semiconductor module. *In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 1996, [s. l.]. Proceedings [...], [s. l.]: IEEE, 1996.*

LAFUENTE, C. O. **Carregador de baterias monofásico para aplicação em veículos elétricos**. 2011. 133 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2011.

LAI, Y.-S.; YEH, C.-A. Predictive Digital-Controlled Converter With Peak Current-Mode Control and Leading-Edge Modulation. **IEEE Transactions on Industrial Electronics**, v. 56, n. 6, p. 1854 - 1863, jun. 2009.

LENZ, A. L. **Baterias de Íons de Lítio – Tecnologias e Bases de Custos (Parte 1/3) Veículos Elétricos - Os Carros Verdes - Emissão “Zero” de Carbono - Tecnologias e Empreendimentos**, 4 jul. 2012. Disponível em: <<http://automoveiseletricos.blogspot.com.br/2012/07/bateria-de-veiculos-eletricos-nissan.html>>. Acesso em: 3 ago. 2017.

LU, X. *et al.* A Dual Purpose Triangular Neural Network Based Module for Monitoring and Protection in Bi-Directional Off-Board Level-3 Charging of EV/PHEV. **IEEE Transactions on Smart Grid**, v. 3, n. 4, p. 1670 - 1678, dez. 2012.

MALESANI, L.; TENTI, P. **A novel hysteresis control method for current-controlled voltage-source PWM inverters with constant modulation frequency**. 1990.

MAMMANO, B. Portable Power – A Designer’s Guide to Battery Management. *In: Unitrode Power Supply Design Seminar Book*. [s. l.] [s. n.] [s. d.].

MONTEIRO, V. *et al.* Experimental Validation of a Novel Architecture Based on a Dual-Stage Converter for Off-Board Fast Battery Chargers of Electric Vehicles. **IEEE Transactions on Vehicular Technology**, v. 67, n. 2, p. 1000 - 1011, fev. 2018.

MOURA, C. **Volkswagen e-Crafter terá 200 km de autonomia**, 25 set. 2016. Disponível em: <<http://revistaveiculoseletricos.pt/2016/09/25/volkswagen-e-crafter-tera-200-km-de-autonomia/>>. Acesso em: 21 ago. 2017.

MUOIO, D. **Here's everything we know about the Chinese Tesla killer**. Disponível em: <<http://www.businessinsider.com/a-closer-look-at-leeco-electric-car-lesee-2016-8>>. Acesso em: 3 ago. 2017.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications**, v. IA-17, n. 5, p. 518–523, set. 1981.

NEMRY, F.; LEDUC, G.; MUÑOZ, A. **Plug-in Hybrid and Battery-Electric Vehicles: State of the research and development and comparative analysis of energy and cost efficiency**. [s. l.]: [s. n.].

NEWMAN, M. J.; HOLMES, D. G. Delta operator digital filters for high performance inverter applications. **IEEE Transactions on Power Electronics**, v. 18, n. 1, p. 447 - 454, jan. 2003.

NEXTEV NIO EP9 electric super car arrives in shanghai, Times Six. Disponível em: <<https://carnewschina.com/2017/04/27/nio-ep9-electric-super-car-shanghai-times-six/>>. Acesso em: 3 ago. 2017.

NODARI, L. M. *et al.* A new digital control system for a single-phase half-bridge rectifier with fast dynamic response. *In: ENERGY CONVERSION CONGRESS AND EXPOSITION, 2010, [s. l.]. Proceedings [...], [s. l.]: IEEE, 2010.*

NODARI, L. M. **Sistema de controle digital com rápida resposta transitória para um retificador monofásico meia-ponte**. 2011. 160 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Ciências Tecnológicas, Universidade do Estado de Santa Catarina, Joinville, 2011.

OGATA, K. **Discrete-time control systems**. 2. ed., intern. ed. London: Prentice-Hall International, 1995.

OGATA, K. **Engenharia de controle moderno**. São Paulo: Pearson Prentice Hall, 2007.

PACHECO, J. O. **Conversor CA-CC Ćuk baseado na célula de comutação de três estados com correção de fator de potência aplicado em carregador de banco de baterias**. 2014. 146 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2014.

PALANIVEL, P.; DASH, S. S. Analysis of THD and output voltage performance for cascaded multilevel inverter using carrier pulse width modulation techniques. **IET Power Electronics**, v. 4, n. 8, p. 951- 958, set. 2011.

REINERT, M. R. *et al.* UPS de dupla conversão não isolada usando *snubber* regenerativo. **Eletrônica de Potência**, v. 16, n. 2, p. 158-167, mar./maio 2011.

REVOTICS | Lithium Polymer (Lipo) Battery Guide. Disponível em: <http://revolution-robotics.com/articles/lithium_polymer_lipo_battery_guide>. Acesso em: 14 ago. 2017.

RIVERA, S. *et al.* Electric vehicle charging station using a neutral point clamped converter with bipolar DC bus and voltage balancing circuit. *In: ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY*, 39th, 2013, [s. l.]. **Proceedings** [...], [s. l.]: IECON, 2013.

RIVERA, S. *et al.* Electric Vehicle Charging Station Using a Neutral Point Clamped Converter With Bipolar DC Bus. **IEEE Transactions on Industrial Electronics**, v. 62, n. 4, p. 1999 - 2009, abr. 2015.

RODRIGUES, M. C. B. P. *et al.* Grid Connection Of Electric Vehicles For Battery Charging: A Survey. **Eletrônica de Potência**, v. 19, n. 2, p. 194 - 207, 1 maio 2014.

SANDOVAL, J. J.; ESSAKIAPPAN, S.; ENJETI, P. A bidirectional series resonant matrix converter topology for electric vehicle dc fast charging. *In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC)*, 2015, [s. l.]. **Proceedings** [...], [s. l.]: IEEE, 2015.

SANTA CATARINA (Estado). CAG SP. **Corredor Elétrico da Celesc vence 20º Prêmio Fritz Müller**, Florianópolis, 6 nov. 2018. Disponível em: <<http://www.sc.gov.br/index.php/noticias/temas/meio-ambiente/corredor-eletrico-da-celesc-vence-20-premio-fritz-mueller>>. Acesso em: 20 dez. 2019.

SELVAKUMAR, K *et al.* Design and Implementation of a Converter Model for Hybrid Electric Vehicle Energy Storage System. **K. Selvakumar¹, C. S. Boopathi², C. Sakthivel³ and T.Venkatesan⁴**, 14 set. 2016.

SEN, S. *et al.* Three-phase Medium Voltage DC Fast Charger based on Single-stage Soft-switching Topology. *In: TRANSPORTATION ELECTRIFICATION CONFERENCE AND EXPO (ITEC)*, 2018, [s. l.]. **Proceedings** [...], [s. l.]: IEEE, 2018.

SERA, D. *et al.* Low-cost digital implementation of proportional-resonant current controllers for PV inverter applications using delta operator. *In: ANNUAL CONFERENCE OF IEEE INDUSTRIAL ELECTRONICS SOCIETY*, 31st, 2005, [s. l.]. **Proceedings** [...], [s. l.]: IECON, 2005.

SHAABAN, M. F. *et al.* Joint Planning of Smart EV Charging Stations and DGs in Eco-friendly Remote Hybrid Microgrids. **IEEE Transactions on Smart Grid**, p. 1 - 1, 2019.

SHI, Y. *et al.* Model Predictive Control for Smart Grids With Multiple Electric-Vehicle Charging Stations. **IEEE Transactions on Smart Grid**, v. 10, n. 2, p. 2127 - 2136, mar. 2019.

SILVA, A. **Celesc vai ampliar número de eletropostos para carros elétricos em SC**. Disponível em: <<https://www.nsctotal.com.br/colunistas/anderson-silva/celesc-vai-ampliar-numero-de-eletropostos-para-carros-eletricos-em-sc>>. Acesso em: 20 dez. 2019.

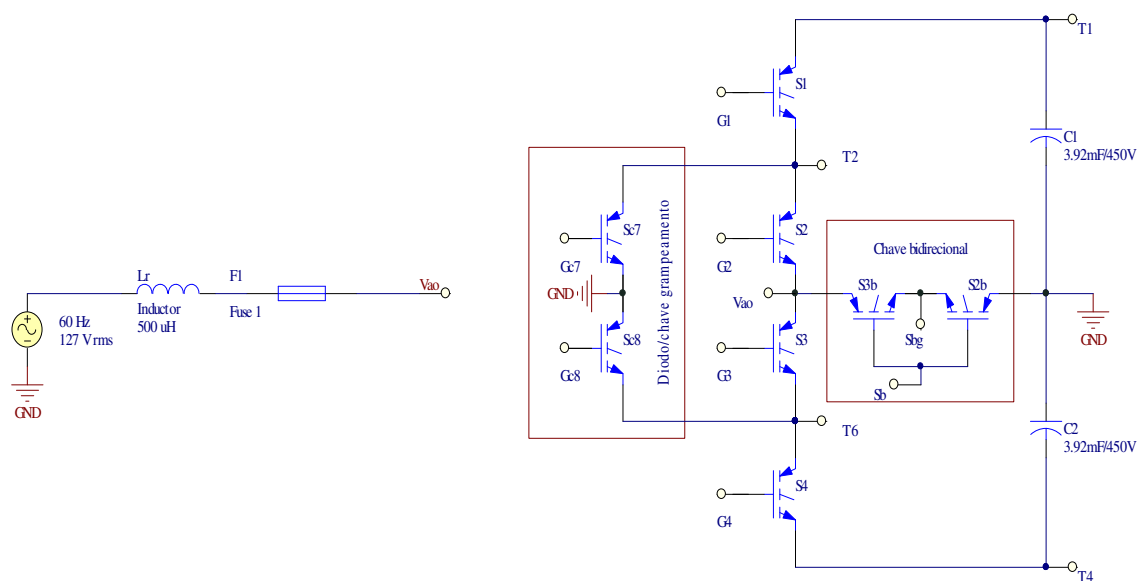
- SILVEIRA, G. C. *et al.* Analysis and small-signal modeling of a nonisolated high voltage step-up dc-dc boost converter. *In: BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE, 13th, 2015, [s. l.]. Proceedings [...], [s. l.]: IEEE (COBEP/SPEC), 2015.*
- SINGH, B. *et al.* A review of three-phase improved power quality AC-DC converters. **IEEE Transactions on Industrial Electronics**, v. 51, n. 3, p. 641 - 660, jun. 2004.
- SOEIRO, T.; FRIEDLI, T.; KOLAR, J. W. Three-phase high power factor mains interface concepts for Electric Vehicle battery charging systems. *In: TWENTY-SEVENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2012, [s. l.]. Proceedings [...], [s. l.]: IEEE, 2012.*
- SRINIVASAN, R.; ORUGANTI, R. A unity power factor converter using half-bridge boost topology. **IEEE Transactions on Power Electronics**, v. 13, n. 3, p. 487–500, maio 1998.
- TANG, W.; LEE, F. C.; RIDLEY, R. B. Small-signal modeling of average current-mode control. *In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 1992, [s. l.]. Proceedings [...], [s. l.]: IEEE, 1992.*
- TEICHMANN, R.; BERNET, S. A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications. **IEEE Transactions on Industry Applications**, v. 41, n. 3, p. 855–865, maio 2005.
- TEODORESCU, R. *et al.* Proportional-resonant controllers and filters for grid-connected voltage-source converters. **IEE Proceedings - Electric Power Applications**, v. 153, n. 5, p. 750–762, set. 2006.
- TODD, P. C., UC3854 Controlled Power Factor Correction Circuit Design. *In: [s. n.]. Texas Instruments*. Dallas, 1999. Disponível em: <<http://www.ti.com/lit/an/slua144/slua144.pdf>>. Acesso em: 26 dez. 2017.
- UCER, E. *et al.* Modeling and Analysis of a Fast Charging Station and Evaluation of Service Quality for Electric Vehicles. **IEEE Transactions on Transportation Electrification**, v. 5, n. 1, p. 215–225, mar. 2019.
- WANG, Y.; LI, R. Novel High-Efficiency Three-Level Stacked-Neutral-Point-Clamped Grid-Tied Inverter. **IEEE Transactions on Industrial Electronics**, v. 60, n. 9, p. 3766–3774, set. 2013.
- WANG, Y.; WANG, F. Novel Three-Phase Three-Level-Stacked Neutral Point Clamped Grid-Tied Solar Inverter With a Split Phase Controller. **IEEE Transactions on Power Electronics**, v. 28, n. 6, p. 2856–2866, jun. 2013.
- WILLIAMSON, S. S.; RATHORE, A. K.; MUSAVI, F. Industrial Electronics for Electric Transportation: Current State-of-the-Art and Future Challenges. **IEEE Transactions on Industrial Electronics**, v. 62, n. 5, p. 3021–3032, maio 2015.

- YAO, Q.; HOLMES, D. G. A simple, novel method for variable-hysteresis-band current control of a three phase inverter with constant switching frequency. *In: INDUSTRY APPLICATIONS CONFERENCE TWENTY-EIGHTH IAS ANNUAL MEETING, 1993* [s. l.]. **Proceedings** [...], [s. l.]: IEEE, 1993.
- YILMAZ, M.; KREIN, P. T. Review of Battery Charger Topologies, Charging Power Levels, and Infrastructure for Plug-In Electric and Hybrid Vehicles. **IEEE Transactions on Power Electronics**, v. 28, n. 5, p. 2151–2169, maio 2013.
- ZHANG, D. *et al.* Application of Predictive Current Control Based Multi-Pulse Flexible-Topology Thyristor Rectifier in Off-Board Battery Charger for Electric Vehicle. *In: VEHICLE POWER AND PROPULSION CONFERENCE, 2016*, [s. l.]. **Proceedings** [...], [s. l.]: IEEE (VPPC), 2016.
- ZHANG, D. *et al.* Analysis, Design, and Implementation of a Single-Stage Multipulse Flexible-Topology Thyristor Rectifier for Battery Charging in Electric Vehicles. **IEEE Transactions on Energy Conversion**, v. 34, n. 1, p. 47–57, mar. 2019.

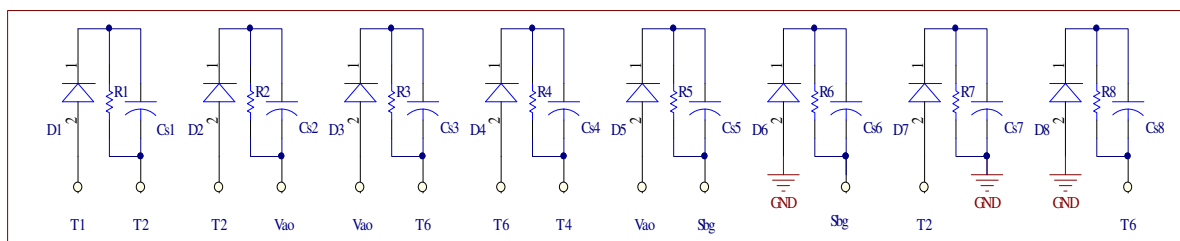
ANEXO – ESQUEMÁTICOS E CÓDIGO DO DSP

Descrição

Este esquemático trata da topologia SNPC correspondente ao seu circuito de potência.

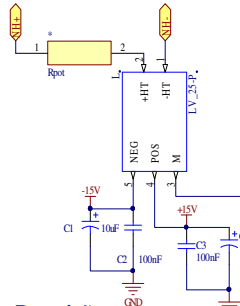


Snubbers opcionais



Cs1 a Cs8 = 100 nF
R1 a R8 = 68k

Sensoriamento de tensão



Descrição

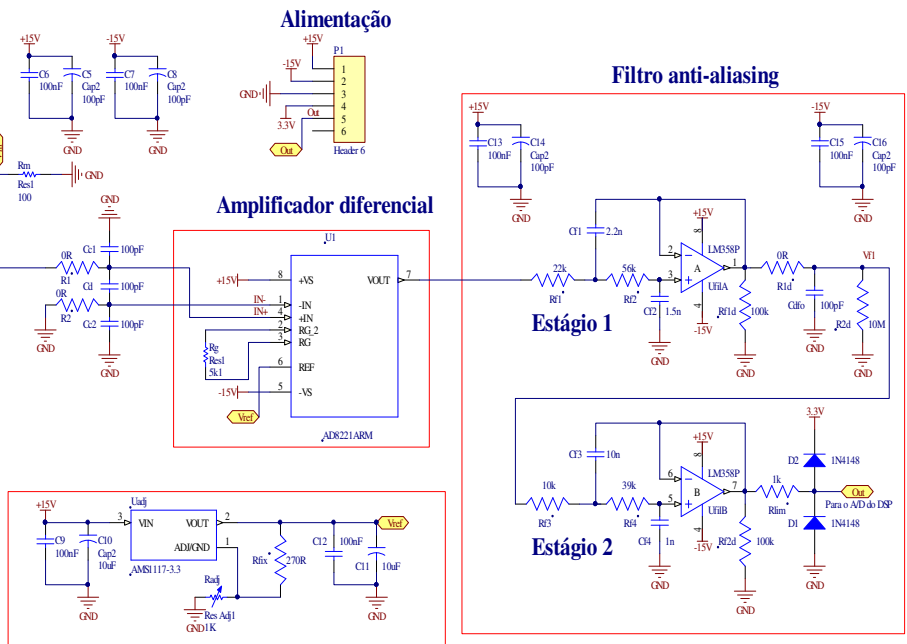
Esse circuito permite condicionar o sinal de tensão CA ou CC do conversor para um sinal correspondente, entre 0 e 3 V, que então possa ser convertido por um dos canais do conversor A/D.

O amplificador diferencial AD8221 permite adicionar uma componente CC ao sinal medido pelo sensor, de forma a evitar que apareça sinal negativo na entrada do conversor A/D, caso o sinal de tensão for CA. Se o sinal de tensão for CC, o offset de +1.5 V é opcional.

O AD8221 também tem a função de amplificar apenas o sinal de interesse enquanto rejeita ruídos não desejados.

Esse circuito foi utilizado para medir a tensão CA da rede de 127 V e a tensão no capacitor C1 e a tensão no capacitor C2.

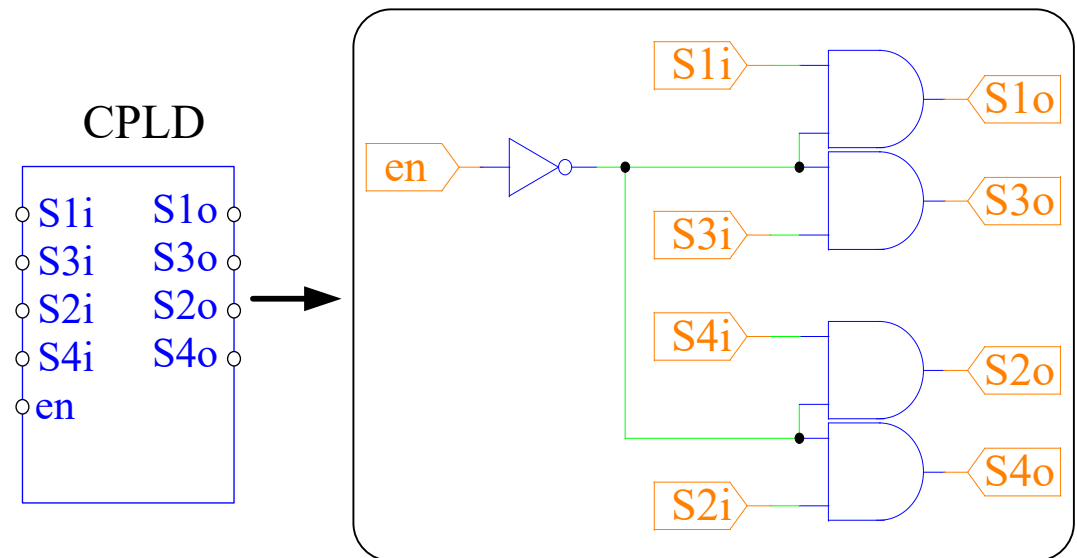
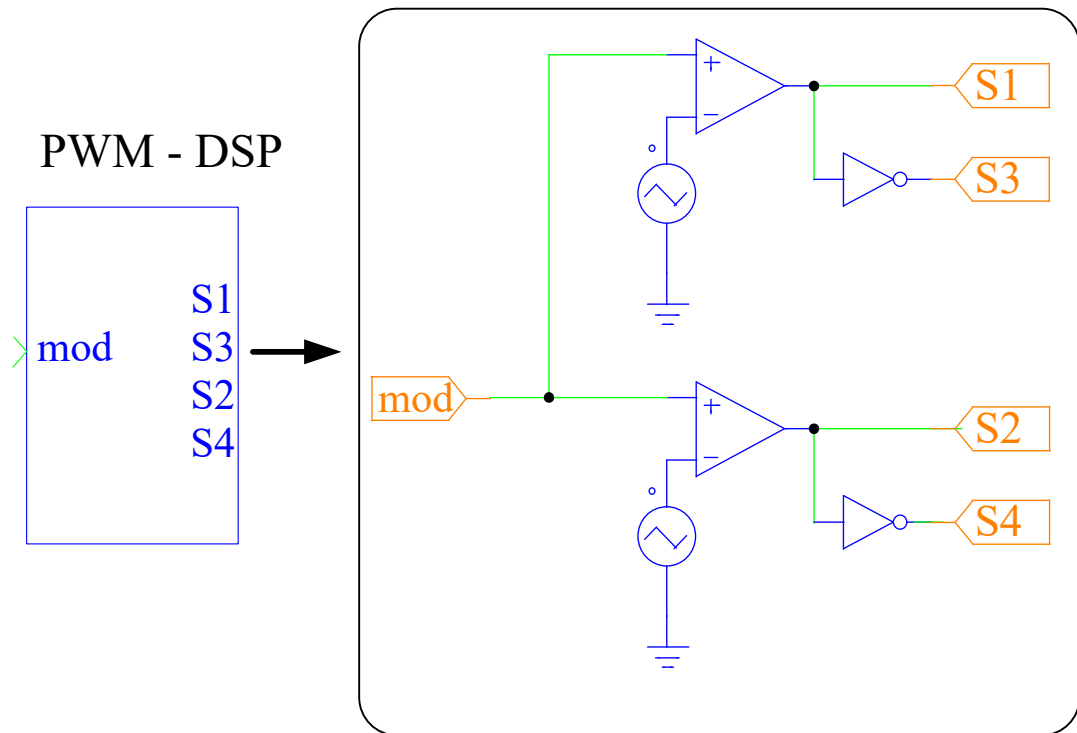
Esquemático da placa condicionadora de tensão do conversor



Gerador de tensão de offset positivo: +1.5V

Condicionador do sinal de tensão CA ou CC

Modulador PD-PWM do DSP F28335 na Figura 5.1
 Para EPWM1A&B e EPWM2A&B; EPWM3A&B e EPWM4A&B; EPWM5A&B e EPWM6A&B



```

//#####
// ARQUIVO: Teste_inversores.c
// TÍTULO: Conversor SNPC Monofásico Bidirecional
// DOUTORANDO: Francisco Everton Uchôa Reis
// ORIENTADOR: René Pastor Torrico Bascopé
// Descrição:
// Código em C para o DSP realizar o controle do conversor SNPC nos dois
// modos de operação: modo retificador e modo inversor
//#####
#include <math.h>           //Inclui as bibliotecas Padrão básicas
#include "PS_bios.h"
typedef float DefaultType; //Define o novo tipo de dado DefaultType
#define GetCurTime() PS_GetSysTimer()
interrupt void Task();     //Protótipo das funções do programa
void TaskS1();
void TaskS2();
void TaskS3();
DefaultType fGblkst = 0;  //Definição das variáveis globais
DefaultType fGblkstsd = 0;
DefaultType fGblkstra = 0;
DefaultType fGblkksia = 0;
DefaultType fGblsinc = 0;
DefaultType fGblangulo_mpi = 0;
DefaultType fGblksrc = 0;
DefaultType fGblksic = 0;
DefaultType fGblkstrb = 0;
DefaultType fGblkstib = 0;
DefaultType fGblseno_teta = 0.0;
DefaultType fGblseno_tetb = 0.0;
DefaultType fGblUciA = 0.0;
DefaultType fGblmodigA = 0.0;
DefaultType fGblUciB = 0.0;
DefaultType fGblUciC = 0.0;
DefaultType fGblVodig = 0.0;
DefaultType fGblRefAIdig = 0.0;
DefaultType fGblRefBIdig = 0.0;
DefaultType fGblRefCIdig = 0.0;
DefaultType fGblmodigB = 0.0;
DefaultType fGblmodigC = 0.0;
DefaultType fGblUdif_dig = 0.0;
DefaultType fGblsenotetab = 0.0;
#define fsw      25000
#define kvtx     aGblSciInValue[1].dataFloat //Definição de constantes em todo o programa
#define transicao aGblSciInValue[2].dataFloat /* = (-0.5); */
#define ajustgain aGblSciInValue[3].dataFloat /* = 0.0; */
#define Amp39    aGblSciInValue[4].dataFloat /* = 1; */
#define bv0     0.045867102
#define bv1     (3.4191582E-005)
#define bv2     (-0.04583291)
#define av0     1
#define av1     (-1.9915656)
#define av2     0.99156565
PST_BufItem aGblSciOutBuf[5000];
PST_Data aGblSciInValue[5] = { 0.02, -0.5, 0.0, 1, 3.9 };
Uint16 aGblSciOutAllow[8] = { 0, 0, 0, 0, 0, 0, 0, 0 };
Uint16 aGblSciOutCnt[8] = { 0, 0, 0, 0, 0, 0, 0, 0 };
Uint16 nGblSciState = 0;
Uint16 aGblSciDateSetPt[8] = { 2, 2, 2, 2, 2, 2, 2, 2 };
char* aGblSciInitStr =
"\0016,1:modc=12500,2\003\0016,2:neg=12500,2\003\0016,3:ang=12500,2\003\0016,4:sin_tetac=12500,2\003\
0016,5:icdig=12500,2\003\0016,6:pos=12500,2\003\0011,1:I0value=0.02\003\0016,7:Uvdig=12500,2\003\0016,

```

```
8:erro_CI=12500,2\003\0011,2:kvtx=-
```

```
0.5\003\0011,3:transicao=0\003\0011,4:ajugain=1\003\0011,5:Amp39=3.9\003"
```

```
#define PSC_SCI_SENDOUT_FLAG    0x2000    //Definição de constantes para a comunicação serial
#define PSC_SCI_INITIAL        0
#define PSC_SCI_START          0x5000000
#define PSC_SCI_PAUSE          0x1000000
#define PSC_SCI_RESTART        0x2000000
#define PSC_SCI_CONT_MODE      0x3000000
#define PSC_SCI_SNAP_MODE      0x4000000
#define PSC_SCI_CONT_START      1
#define PSC_SCI_CONT_BEGIN2
#define PSC_SCI_CONT_SEND      3
#define PSC_SCI_CONT_PAUSE      4
#define PSC_SCI_SNAP_START      100
#define PSC_SCI_SNAP_BEGIN      101
#define PSC_SCI_SNAP_SEND      102
#define PSC_SCI_SNAP_WAIT      103
#define PSC_SCI_SNAP_PSEND      104
#define PSC_SCI_SNAP_PWAIT      105
#define PSC_SCI_SNAP_PAUSE      106
void _ProcSciInputItem(PST_BufItem* pItem) { //Função que faz a interface com o DSP Oscilloscope do Psim
    Uint16 i, nSeqNo = pItem->nSeqNo.bit.nSeqNo;
    switch (nSeqNo) {
    case 0:
        switch (pItem->data.dataInt32) {
        case PSC_SCI_INITIAL:
            for (i = 0; i < 8; i++)
                aGblSciOutAllow[i] = 0;
            PS_SciClearSendBuf();
            PS_SciSendInitStr(aGblSciInitStr);
            break;
        case PSC_SCI_PAUSE:
            PS_DisableIntr();
            switch (nGblSciState) {
            case PSC_SCI_CONT_START:
            case PSC_SCI_CONT_SEND:
                PS_SciClearSendBuf();
                nGblSciState = PSC_SCI_CONT_PAUSE;
                break;
            case PSC_SCI_SNAP_SEND:
                nGblSciState = PSC_SCI_SNAP_PSEND;
                break;
            case PSC_SCI_SNAP_WAIT:
                nGblSciState = PSC_SCI_SNAP_PWAIT;
                break;
            default:
                break;
            }
            PS_EnableIntr();
            break;
        case PSC_SCI_RESTART:
            PS_DisableIntr();
            switch (nGblSciState) {
            case PSC_SCI_CONT_PAUSE:
                nGblSciState = PSC_SCI_CONT_START;
                break;
            case PSC_SCI_SNAP_PSEND:
            case PSC_SCI_SNAP_PWAIT:
            case PSC_SCI_SNAP_PAUSE:
```



```

        nGblSciState = PSC_SCI_SNAP_START;
        break;
    }
    PS_EnableIntr();
    break;
case PSC_SCI_CONT_MODE:
    nGblSciState = PSC_SCI_CONT_START;
    break;
case PSC_SCI_SNAP_MODE:
    nGblSciState = PSC_SCI_SNAP_START;
    break;
default:
    if (pItem->nSeqNo.bit.nCount == 0) {
        for (i = 0; i < 8; i++)
            aGblSciOutAllow[i] = 0;
    }
    for (i = 0; i < 4; i++) {
        int index = (pItem->data.dataInt32 >> (i * 8)) & 0xff;
        if ((index > 0) && (index <= 8))
            aGblSciOutAllow[index - 1] = PSC_SCI_SENDOUT_FLAG;
    }
    break;
}
break;
default:
if (nSeqNo <= 5)
    aGblSciInValue[nSeqNo - 1].dataFloat = pItem->data.dataFloat;
break;
}
}
void _ProcSciRestart(void) { //Função que reinicializa a comunicação serial do DSP
    int i;
    PST_BuffItem item;
    for (i = 0; i < 8; i++)
        aGblSciOutAllow[i] &= 0xff00;
    item.nSeqNo.all = 0;
    switch (nGblSciState++) {
    case PSC_SCI_CONT_BEGIN:
        PS_SciClearSendBuf();
        item.data.dataInt32 = 0;
        break;
    case PSC_SCI_SNAP_BEGIN:
        item.data.dataInt32 = 1;
        break;
    case PSC_SCI_SNAP_PWAIT:
        nGblSciState = PSC_SCI_SNAP_START;
    case PSC_SCI_SNAP_WAIT:
        item.data.dataInt32 = 255;
        break;
    }
    PS_SciSendItem(&item);
}
void _ProcSciWaitStart(void) { //Função que aguarda o início da comunicação serial
    PS_DisableIntr();
    switch (nGblSciState) {
    case PSC_SCI_CONT_START:
        nGblSciState = PSC_SCI_CONT_BEGIN;
        break;
    case PSC_SCI_SNAP_START:
        nGblSciState = PSC_SCI_SNAP_BEGIN;

```

```

        break;
    default:
        break;
    }
    PS_EnableIntr();
}
void _ProcSciOutput(int index, float fVal) { //Função que transmite um valor pela serial
    PST_BufItem item;
    int ok = ((aGblSciOutAllow[index] & PSC_SCI_SENDOUT_FLAG)
        && (++aGblSciOutCnt[index] >= aGblSciDateSetPt[index]));
    PS_DisableIntr();
    switch (nGblSciState) {
    case PSC_SCI_CONT_BEGIN:
    case PSC_SCI_SNAP_BEGIN:
        _ProcSciRestart();
        break;
    case PSC_SCI_CONT_SEND:
        if (ok) {
            aGblSciOutCnt[index] = 0;
            item.nSeqNo.bit.nCount = aGblSciOutAllow[index];
            item.nSeqNo.bit.nSeqNo = index + 1;
            item.data.dataFloat = fVal;
            PS_SciSendItem(&item);
            aGblSciOutAllow[index]++;
            aGblSciOutAllow[index] &= ~0x100;
        }
        break;
    case PSC_SCI_SNAP_SEND:
    case PSC_SCI_SNAP_PSEND:
        if (ok) {
            aGblSciOutCnt[index] = 0;
            item.nSeqNo.bit.nCount = aGblSciOutAllow[index];
            item.nSeqNo.bit.nSeqNo = index + 1;
            item.data.dataFloat = fVal;
            if (!PS_SciSendItem(&item)) {
                nGblSciState++;
            } else {
                aGblSciOutAllow[index]++;
                aGblSciOutAllow[index] &= ~0x100;
            }
        }
        break;
    case PSC_SCI_SNAP_WAIT:
        if (PS_IsTxQueueEmpty()) {
            nGblSciState = PSC_SCI_SNAP_START;
        }
        break;
    case PSC_SCI_SNAP_PWAIT:
        if (PS_IsTxQueueEmpty()) {
            nGblSciState = PSC_SCI_SNAP_PAUSE;
        }
        break;
    default:
        break;
    }
    PS_EnableIntr();
}
float cf = 1.0;
//Essa interrupção executa o algoritmo do PLL e executa as três malhas de controle do conversor, além de
//realizar o monitoramento das grandezas de tensão e de corrente

```

```

interrupt void Task() {
    //Interrupção do conversor A/D
    float valor = aGblSciInValue[0].dataFloat; //Variáveis locais para essa função
    aGblSciInValue[0].dataFloat = inicio_isr(transicao, valor);
    DefaultType fTI_ADC1_3, fh_eadig, fTI_ADC1_4, fh_ebdig, fTI_ADC1_5,
        fh_ecdig, fD, fD_1;
    DefaultType fD_2, fD_3, fD_4, fAmp39_A, fRefv, fTI_ADC1_6, fh_vdcndig,
        fTI_ADC1_7, fh_vdcpdig;
    DefaultType fSUMP_busCC_total, ferro_mt, fkvt, fkst, fmulsw_mt, fCvt,
        fI0value, fSUMP20;
    DefaultType fMULT_shape_A, fSUMP_I0_refA, fLIM_Ia, fksra, fmulsw_sr,
        fTI_ADC1, fh_iadig;
    DefaultType ferro_CiA, fksia, fmulsw_ki, fatenuador, fTF_D31, fSUMP21,
        fLIM2, fSUMP_feedA;
    DefaultType fAmp39_B, fMULT_shape_B, fSUMP_I0_refB, fLIM_Ib, fksrb, fMULT17,
        fTI_ADC1_1;
    DefaultType fh_ibdig, ferro_CiB, fksib, fMULT18, fTF_D30, fSUMP22, fLIM3,
        fSUMP_feedB;
    DefaultType fPB, fAmp39_C, fMULT_shape_C, fSUMP_I0_refC, fLIM_Ic, fksrc,
        fMULT15, fTI_ADC1_2;
    DefaultType fh_icdig, ferro_CiC, fksic, fMULT16, fTF_D29, fSUMP19, fLIM1,
        fSUMP_feedC;
    DefaultType fPC, fPA, fP71, fP67, fP68, ferrodif, fksd, fmulsw_mdif, fCvd;
    PS_EnableIntr();
    fTI_ADC1_3 = PS_GetAcAdc(3); //Captura os sinais analógicos
    fTI_ADC1_4 = PS_GetAcAdc(4);
    fTI_ADC1_5 = PS_GetAcAdc(5);
    fTI_ADC1_6 = fun_condVbus(PS_GetDcAdc(6), 0);
    fTI_ADC1_7 = fun_condVbus(PS_GetDcAdc(7), 1);
    fTI_ADC1 = PS_GetAcAdc(0);
    fTI_ADC1_1 = PS_GetAcAdc(1);
    fTI_ADC1_2 = protecao_sobrecorrente(PS_GetAcAdc(2));
    fh_eadig = fTI_ADC1_3;
    fh_ebdig = fTI_ADC1_4;
    fh_ecdig = fTI_ADC1_5;
    {
        static float Val, Vbe, angcorreto, theta, uk, ek, e1k, resul; //TODO
        static unsigned int pin; //static unsigned int ok;
        static unsigned int mag2;
        static float senoangcor;
        static float theta1k = 0;
        static float u1k = 0;
        static unsigned int freq = 0;
        static unsigned int contp = 0;
        static unsigned int contn = 0;
        static unsigned int semiciclo = 0;
        static float min = 0.0;
        static float max = 0.0;
        static unsigned int faseson = 1;
        static unsigned int hj = 1;
//=====Transformada de Clark=====
        Val = fh_eadig * 0.8164 - 0.408 * (fh_ebdig + fh_ecdig); //componente alfa
        Vbe = 0.7071 * (fh_ebdig - fh_ecdig); //componente beta
//=====q-PLL=====
        angcorreto = theta + 3.1415;
        senoangcor = sin(angcorreto); // para externar o sinal
        ek = (Vbe * senoangcor + Val * (cos(angcorreto))); //calcula q ficticio
        uk = u1k + (0.0005140 * ek - 0.0005109 * e1k); //controlador PI do q=PLL
        e1k = ek;
        u1k = uk; //shift all data
        theta = theta1k + uk + 10e-3; // Integrador mais feedforward
    }
}

```

```

if (theta > 6.2832)
    theta = 0; //limitador para o angulo, formato de dente de serra
else if (theta < 0)
    theta = 6.2832;
theta1k = theta;
//o sinal de uk diz respeito à sequência das fases, se positivo (fh_eadig,fh_ebdig,fh_ecdig , ABC) ou negativo
//(fh_eadig,fh_ecdig,fh_ebdig , ACB)
//Algoritmo de proteção contra falta de fase e confirmação da fr e de fsw (frequência de chaveamento)
resul = (fh_eadig + fh_ebdig + fh_ecdig); // MAGNITUDE
if (resul > max)
    max = resul;
if (resul < min)
    min = resul;
if ((resul > 0.4) || (resul < -0.4))
    faseson = 0;
if ((ek > 0.2) || (ek < -0.2))
    faseson = 0;
if (hj) //
    mag2 = 1; //mudei aqui
else
    mag2 = 0;
//Verifica se perdeu o sincronismo ou se a frequência da rede mudou em relação à frequência de chaveamento
if (senoangcor > 0) { //FREQUENCIA
    contp = contp + 1;
    if (contn != 0)
        if ((contn > 198) && (contn < 218)) {
            freq = 1;
            semiciclo = semiciclo + 1;
        } else
            freq = 0;
        contn = 0;
    } else {
        contn = contn + 1;
        if (contp != 0)
            if ((contp > 198) && (contp < 218)) {
                freq = 1;
                semiciclo = semiciclo + 1;
            } else
                freq = 0;
            contp = 0;
        }
    }
if (mag2 && freq) //toga se tudo ok! mag e frecuencia ok
    {
        pin = 0;
    } //TODO pin
else
    pin = 1;
if (semiciclo > 60) { // passou um semiciclo
    if (faseson == 0)
        hj = 0;
    else
        hj = 1;
    faseson = 1;
    semiciclo = 0;
    max = 0.0;
    min = 0.0;
fD = angcorreto;
fD_1 = senoangcor;
fD_2 = sin(angcorreto - 2.0944); // seno_tetab
fD_3 = sin(angcorreto + 2.0944); // seno_tetac

```

```

        fD_4 = freq; // TODO fim
    }
    fGblangulo_mpi = fD;
#ifdef _DEBUG
    fGblseno_teta = fD_1;
#endif
#ifdef _DEBUG
    fGblseno_tetb = fD_2;
#endif
#####Executa as malhas de controle #####
    fGblsinc = fD_4;
    fAmp39_A = fD_1 * Amp39;
    fRefv = 10;
    fh_vdcndig = fTI_ADC1_6;
    fh_vdcpdig = fTI_ADC1_7;
    fSUMP_busCC_total = fh_vdcndig + fh_vdcpdig;
    ferro_mt = fRefv - fSUMP_busCC_total;
    fkvt = ferro_mt * kvtx;
    fkst = fGblkst;
    fmulsw_mt = fkvt * fkst;
//Calcula a saída do controlador de tensão total
    {
        int i = 2 + 1;
        static DefaultType fIn[2 + 1] = { 0, 0, 0 };
        static DefaultType fOut[2 + 1] = { 0, 0, 0 };
        const static DefaultType aAry[2 + 1] = { av0, av1, av2 };
        const static DefaultType bAry[2 + 1] = { bv0, bv1, bv2 };
        fCvt = bAry[0] * fmulsw_mt;
        while (--i > 0) {
            fIn[i] = fIn[i - 1];
            fOut[i] = fOut[i - 1];
            fCvt += bAry[i] * fIn[i] - aAry[i] * fOut[i];
        }
        fOut[0] = fCvt;
        fIn[0] = fmulsw_mt;
    }
    fI0value = aGblSciInValue[0].dataFloat;
    fSUMP20 = fCvt + fI0value;
    fMULT_shape_A = fSUMP20 * fD_1;
    fSUMP_I0_refA = fMULT_shape_A + 0;
    fLIM_Ia =
        (fSUMP_I0_refA > 4) ?
            4 : ((fSUMP_I0_refA < -4) ? -4 : fSUMP_I0_refA);
    fksra = fGblksra;
    fmulsw_sr = fLIM_Ia * fksra;
    fh_iadig = fTI_ADC1;
    ferro_CiA = fmulsw_sr - fh_iadig;
    fksia = fGblksia;
    fmulsw_ki = ferro_CiA * fksia;
    fatenuador = fmulsw_ki * ajuSGain;
//Calcula a saída do controlador de corrente para a fase A
    {
        int i = 2 + 1;
        static DefaultType fIn[2 + 1] = { 0, 0, 0 };
        static DefaultType fOut[2 + 1] = { 0, 0, 0 };
        const static DefaultType aAry[2 + 1] = { 1, -1.99972236, 0.99994973 };
        const static DefaultType bAry[2 + 1] = { 1.820696, -3.622684, 1.802396 };
        fTF_D31 = bAry[0] * fatenuador;
        while (--i > 0) {
            fIn[i] = fIn[i - 1];

```

```

        fOut[i] = fOut[i - 1];
        fTF_D31 += bAry[i] * fIn[i] - aAry[i] * fOut[i];
    }
    fOut[0] = fTF_D31;
    fIn[0] = fatenuador;
}
#ifdef _DEBUG
fGblUciA = fTF_D31;
#endif

fSUMP21 = fAmp39_A + fTF_D31;
fLIM2 = (fSUMP21 > 4.9) ? 4.9 : ((fSUMP21 < -4.9) ? -4.9 : fSUMP21);
fSUMP_feedA = fLIM2 + 0;
opered[0] = operar_sinal(fSUMP_feedA);
PS_SetPwm1Rate(opered[0] + offset);
#ifdef _DEBUG
fGblmodigA = fSUMP_feedA;
#endif

fAmp39_B = fD_2 * Amp39;
fMULT_shape_B = fSUMP20 * fD_2;
fSUMP_I0_refB = fMULT_shape_B + 0;
fLIM_Ib =
    (fSUMP_I0_refB > 4) ?
        4 : ((fSUMP_I0_refB < -4) ? -4 : fSUMP_I0_refB);

fksrb = fGblksrb;
fMULT17 = fLIM_Ib * fksrb;
fh_ibdig = fTI_ADC1_1;
ferro_CiB = fMULT17 - fh_ibdig;
fksib = fGblksib;
fMULT18 = ferro_CiB * fksib;
//Calcula a saída do controlador de corrente para a fase B
{
    int i = 2 + 1;
    static DefaultType fIn[2 + 1] = { 0, 0, 0 };
    static DefaultType fOut[2 + 1] = { 0, 0, 0 };
    const static DefaultType aAry[2 + 1] = { 1, -1.99972236, 0.99994973 };
    const static DefaultType bAry[2 + 1] = { 1.820696, -3.622684, 1.802396 };
    fTF_D30 = bAry[0] * fMULT18;
    while (--i > 0) {
        fIn[i] = fIn[i - 1];
        fOut[i] = fOut[i - 1];
        fTF_D30 += bAry[i] * fIn[i] - aAry[i] * fOut[i];
    }
    fOut[0] = fTF_D30;
    fIn[0] = fMULT18;
}
#ifdef _DEBUG
fGblUciB = fTF_D30;
#endif

fSUMP22 = fAmp39_B + fTF_D30;
fLIM3 = (fSUMP22 > 4.9) ? 4.9 : ((fSUMP22 < -4.9) ? -4.9 : fSUMP22);
fSUMP_feedB = fLIM3 + 0;
opered[1] = operar_sinal(fSUMP_feedB);
PS_SetPwm3Rate(opered[1] + offset);
fPB = fSUMP_feedB * (-1);
PS_SetPwm4Rate(-opered[1] + offset);
fAmp39_C = fD_3 * Amp39 * cf;
fMULT_shape_C = fSUMP20 * fD_3;
fSUMP_I0_refC = fMULT_shape_C + 0;
fLIM_Ic =
    (fSUMP_I0_refC > 4) ?

```

```

4 : ((fSUMP_I0_refC < -4) ? -4 : fSUMP_I0_refC);
fksrc = fGblksrc;
fMULT15 = fLIM_Ic * fksrc;
fh_icdig = fTI_ADC1_2;
ferro_CiC = fMULT15 - fh_icdig;
fksic = fGblksic;
fMULT16 = ferro_CiC * fksic;
//Calcula a saída do controlador de corrente para a fase C
{
    int i = 2 + 1;
    static DefaultType fIn[2 + 1] = { 0, 0, 0 };
    static DefaultType fOut[2 + 1] = { 0, 0, 0 };
    const static DefaultType aAry[2 + 1] = { 1, -1.99972236, 0.99994973 };
    const static DefaultType bAry[2 + 1] = { 1.820696, -3.622684, 1.802396 };
    fTF_D29 = bAry[0] * fMULT16;
    while (--i > 0) {
        fIn[i] = fIn[i - 1];
        fOut[i] = fOut[i - 1];
        fTF_D29 += bAry[i] * fIn[i] - aAry[i] * fOut[i];
    }
    fOut[0] = fTF_D29;
    fIn[0] = fMULT16;
}
#ifdef _DEBUG
fGblUciC = fTF_D29;
#endif
fSUMP19 = fAmp39_C + fTF_D29;
fLIM1 = (fSUMP19 > 4.9) ? 4.9 : ((fSUMP19 < -4.9) ? -4.9 : fSUMP19);
fSUMP_feedC = fLIM1 + 0;
opered[2] = operar_sinal(fSUMP_feedC);
PS_SetPwm5Rate(opered[2] + offset);
fPC = fSUMP_feedC * (-1);
PS_SetPwm6Rate(-opered[2] + offset);
#ifdef _DEBUG
fGblVodig = fSUMP_busCC_total;
#endif
#ifdef _DEBUG
fGblRefAIdig = fmulsw_sr;
#endif
#ifdef _DEBUG
fGblRefBIdig = fMULT17;
#endif
#ifdef _DEBUG
fGblRefCIdig = fMULT15;
#endif
fPA = fSUMP_feedA * (-1);
PS_SetPwm2Rate(-opered[0] + offset);
fP71 = fSUMP_feedA;
_ProcSciOutput(0, fP71);
fP67 = fh_vdcpdig * (230.0 / 5);
_ProcSciOutput(1, fP67);
_ProcSciOutput(2, fD);
_ProcSciOutput(3, fD_3);
_ProcSciOutput(4, fh_icdig);
#ifdef _DEBUG
fGblmodigB = fSUMP_feedB;
#endif
#ifdef _DEBUG
fGblmodigC = fSUMP_feedC;
#endif

```

```

fp68 = fh_vdcndig * (230.0 / 5);
_ProcSciOutput(5, fp68);
ferrodif = fh_vdcndig - fh_vdcpdig;
fksd = fGblksd;
fmulsw_mdif = ferrodif * fksd;
//Calcula a saída do controlador diferencial
{
    int i = 2 + 1;
    static DefaultType fIn[2 + 1] = { 0, 0, 0 };
    static DefaultType fOut[2 + 1] = { 0, 0, 0 };
    const static DefaultType aAry[2 + 1] = { 1, -1.9922879, 0.99228792 };
    const static DefaultType bAry[2 + 1] = { 0.0052506427, 4.2844901E-006,
        -0.0052463582 };
    fCvd = bAry[0] * fmulsw_mdif;
    while (--i > 0) {
        fIn[i] = fIn[i - 1];
        fOut[i] = fOut[i - 1];
        fCvd += bAry[i] * fIn[i] - aAry[i] * fOut[i];
    }
    fOut[0] = fCvd;
    fIn[0] = fmulsw_mdif;
}
#ifdef _DEBUG
fGblUdif_dig = fCvd;
#endif
#ifdef _DEBUG
fGblsenotetab = fD_2;
#endif
_ProcSciOutput(6, fCvt);
_ProcSciOutput(7, fatenuador);
PS_ExitPwm1General();
GpioDataRegs.GPACLEAR.bit.GPIO31 = 1;
}

//Inicializa os periféricos de PWM e do conversor A/D
void Initialize(void) {
    PS_SysInit(30, 10);
    PS_StartStopPwmClock(0);
    PS_InitTimer(0, 0xffffffff);
    PS_InitPwm(1, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM1 para 25 kHz
    PS_SetPwmPeakOffset(1, 5, 0, 1.0 / 5);
    PS_SetPwmIntrType(1, ePwmIntrAdc0, 1, 0);
    PS_SetPwmVector(1, ePwmIntrAdc0, Task);
    PS_SetPwm1Rate(0);
    PS_StartPwm(1);
    PS_InitPwm(3, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM3 para 25 kHz
    PS_SetPwmPeakOffset(3, 5, 0, 1.0 / 5);
    PS_SetPwmIntrType(3, ePwmNoAdc, 1, 0);
    PS_SetPwm3Rate(0);
    PS_StartPwm(3);
    PS_InitPwm(4, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM4 para 25 kHz
    PS_SetPwmPeakOffset(4, 5, 0, 1.0 / 5);
    PS_SetPwmIntrType(4, ePwmNoAdc, 1, 0);
    PS_SetPwm4Rate(0);
    PS_StartPwm(4);
    PS_InitPwm(5, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM5 para 25 kHz
    PS_SetPwmPeakOffset(5, 5, 0, 1.0 / 5);
    PS_SetPwmIntrType(5, ePwmNoAdc, 1, 0);
    PS_SetPwm5Rate(0);
    PS_StartPwm(5);
}

```



```

PS_InitPwm(6, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM6 para 25 kHz
PS_SetPwmPeakOffset(6, 5, 0, 1.0 / 5);
PS_SetPwmIntrType(6, ePwmNoAdc, 1, 0);
PS_SetPwm6Rate(0);
PS_StartPwm(6);
PS_InitPwm(2, 0, fsw * 1, (1e-6) * 1e6, PWM_TWO_OUT, 5999); //configura o PWM2 para 25 kHz
PS_SetPwmPeakOffset(2, 5, 0, 1.0 / 5);
PS_SetPwmIntrType(2, ePwmNoAdc, 1, 0);
PS_SetPwm2Rate(0);
PS_StartPwm(2);
PS_ResetAdcConvSeq();
PS_SetAdcConvSeq(eAdc0Intr, 0, 2.5); //Configura os canais A/D
PS_SetAdcConvSeq(eAdc0Intr, 1, 2.5);
PS_SetAdcConvSeq(eAdc0Intr, 2, 2.5);
PS_SetAdcConvSeq(eAdc0Intr, 3, 0.92);
PS_SetAdcConvSeq(eAdc0Intr, 4, 1);
PS_SetAdcConvSeq(eAdc0Intr, 5, 1);
PS_SetAdcConvSeq(eAdc0Intr, 6, 2.06);
PS_SetAdcConvSeq(eAdc0Intr, 7, 2);
PS_AdcInit(1, !1);
//Configura a comunicação serial
PS_SciInit(0 / 10, 0 % 10, 115200, 0, aGblSciOutBuf, 5000,
           &_ProcSciInputItem);
PS_StartStopPwmClock(1);
}
//Programa principal
void main() {
    Initialize();
    PS_EnableIntr();
    // Habilita interrupção global
    PS_EnableDbgm();
    ajustes();
    for (;;) {
        _ProcSciWaitStart(); //Chama a rotina de inicialização da comunicação serial
    }
}

```