



UNIVERSIDADE FEDERAL DO CEARÁ
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

CAIO KERSON OLIVEIRA VERAS

**CONVERSOR CUK-BUCK ZCS PARA CARREGAMENTO DE BATERIA E
SUPORTE DE CARGAS AUXILIARES DE VEÍCULOS ELÉTRICOS**

FORTALEZA

2019

CAIO KERSON OLIVEIRA VERAS

CONVERSOR CUK-BUCK ZCS PARA CARREGAMENTO DE BATERIA E SUPORTE
DE CARGAS AUXILIARES DE VEÍCULOS ELÉTRICOS

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica.

Orientador: Prof. Dr. Paulo Peixoto Praça.

Coorientador: Prof. Dr. Demercil de Souza Oliveira Júnior

FORTALEZA

2019

Dados Internacionais de Catalogação na Publicação
Universidade Federal do Ceará
Biblioteca Universitária
Gerada automaticamente pelo módulo Catalog, mediante os dados fornecidos pelo(a) autor(a)

- V584c Veras, Caio Kerson Oliveira.
Conversor CUK-BUCK ZCS para carregamento de bateria e suporte de cargas auxiliares de veículos elétricos / Caio Kerson Oliveira Veras. – 2019.
117 f. : il. color.
- Dissertação (mestrado) – Universidade Federal do Ceará, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2019.
Orientação: Prof. Dr. Paulo Peixoto Praça.
Coorientação: Prof. Dr. Demercil de Souza Oliveira Júnior.
1. Conversor quase-ressonante. 2. comutação suave ZCS. 3. carregamento de bateria. 4. veículos elétricos. I. Título.

CDD 621.3

CAIO KERSON OLIVEIRA VERAS

CONVERTOR CUK-BUCK ZCS PARA CARREGAMENTO DE BATERIA E SUPORTE
DE CARGAS AUXILIARES DE VEÍCULOS ELÉTRICOS

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica.

Aprovada em: 30 / 10 / 2019

BANCA EXAMINADORA

Prof. Dr. Paulo Peixoto Praça (Orientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. Demercil de Souza Oliveira Júnior (Coorientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. Fernando Luiz Marcelo Antunes
Universidade Federal do Ceará (UFC)

Prof. Dr. Bruno Ricardo de Almeida
Universidade Federal de Fortaleza (UNIFOR)

Prof. Dr. Hermínio Miguel de Oliveira Filho
Universidade da Integração Internacional da Lusofonia Afro-Brasileira (UNILAB)

A Deus.

Aos meus pais, Benedito Veras e
Cleide Veras.

Ao meu irmão, Chaves Veras.

À minha namorada, Bianca Larissa.

AGRADECIMENTOS

À Deus, por sempre iluminar o meu caminho e por ter proporcionado uma experiência inesquecível durante estes dois anos de Pós-graduação na Universidade Federal do Ceará (UFC).

Aos meus pais, Benedito Veras e Cleide Veras, pela educação, amor e apoio que foram a base da construção de minha vida.

Ao meu irmão Chaves Veras, pelo incentivo e por sempre me apoiar.

À minha namorada, Bianca Larissa, pelo amor, paciência e compreensão, durante esse período de mestrado.

Ao meu orientador Paulo Peixoto Praça, por acreditar no meu trabalho e por sempre estar disposto a ajudar.

Ao coorientador Demercil de Souza Oliveira Júnior, sempre presente auxiliando em diversas dúvidas e apoio que tanto contribuiu para realização deste trabalho.

Ao professor Fernando Luiz Marcelo Antunes, professor Bruno Ricardo de Almeida e professor Hermínio Miguel de Oliveira Filho por participarem desta banca avaliadora.

A todos os professores e funcionários do Departamento de Engenharia Elétrica, que tive o privilégio de conviver durante essa longa caminhada. A todos que direta ou indiretamente contribuíram para concretização deste trabalho.

Aos colegas de pós-graduação, que tive o privilégio de conviver durante este período, compartilhando conhecimentos e experiências. Em especial os amigos: Bruno Ricardo, Bruno Alves, Breno Chaves, Samuel Soares, Samanta Gadelha, Juliano Pacheco, Luan Mazza Marcus Anderson e Willamy Medeiros.

Aos órgãos governamentais, que contribuíram com o apoio financeiro necessário à realização deste trabalho, no sentido de promover o desenvolvimento científico e tecnológico.

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

Por fim, agradeço a todos aqueles que de alguma maneira contribuíram para conclusão deste trabalho.

“Tudo posso naquele que me fortalece.”
(Filipenses 4:13)

“A persistência é o caminho do êxito.”
(Charles Chaplin)

RESUMO

Este trabalho propõe o estudo e desenvolvimento de um conversor CC-CC da família quase-ressonante para o estágio de carregamento de bateria de veículos elétricos (VEs). A topologia é denominada Cuk-Buck ZCS e opera sob corrente nula (ZCS). As principais características deste conversor é a redução das perdas por comutação nos interruptores, capacidade de operar com frequência de comutação elevada, diminuição de peso e volume. Um estudo teórico é realizado através das análises qualitativa e quantitativa, além das análises das perdas nos componentes do conversor. Propõe-se também, uma estratégia de controle por frequência variável que garanta as características de comutação suave proposta à topologia. São apresentados os projetos das malhas de controle de tensão e corrente. Por fim, é realizada a validação do estudo através de resultados de simulação e experimentais parciais em regime permanente, transitório para um conversor de 200W, tensão de entrada de 12V e 48V de saída. Os resultados apresentaram consistência entre as modelagens desenvolvidas e os valores obtidos em simulação e experimental parciais (malha aberta).

Palavras-chave: Conversor quase-ressonante, comutação suave ZCS, carregamento de baterias, veículos elétricos.

ABSTRACT

This work proposes the study and development of a quasi-resonant family DC-DC converter for the electric vehicle (EV) battery charging stage. The topology is called Cuk-Buck ZCS and operates under zero current (ZCS). The main features of this converter are switching losses reducing, ability to operate at high switching frequency, weight and volume reduction. In addition, theoretical study is carried out through qualitative and quantitative analysis, besides the analysis of converting semiconductor losses. It is also proposed a variable frequency control strategy that guarantees the smooth switching characteristics proposed to the topology. The designs of the voltage and current control meshes are presented. Finally, the study is validated by means of simulation and experimental results in permanent and transient state for 200W converter, 12V input voltage and 48V output voltage. The results showed consistency among the developed models and the values obtained in partial simulation and experimental (open mesh).

Keywords: Quasi-resonant converter, soft- switching ZCS, battery charging, electric vehicles.

LISTA DE FIGURAS

Figura 1.1 – Aplicação de carregamento de bateria para VEs.....	18
Figura 1.2 – Aplicação de carregamento de bateria para VEs.....	19
Figura 2.1 – Curva de carga por célula de baterias chumbo-ácido com método CC-CV	22
Figura 2.2 – Curva de carga por célula de baterias Ni-Mh.....	23
Figura 2.3 – Curva característica por célula de baterias Li-Íon.....	24
Figura 2.4 – Perdas em chaves semicondutoras (P_{on} , P_{cond} e P_{off})	25
Figura 2.5 – Comutação em zero de tensão (ZVS)	26
Figura 2.6 – Comutação em zero de corrente (ZCS).....	27
Figura 2.7 – Comutação em zero de corrente e zero de tensão (ZCZVT).....	27
Figura 2.8 – Estruturas ressonantes. (a) sob corrente nula (ZCS) e (b) sob tensão nula (ZVS).	28
Figura 2.9 – Configurações ZCS. (a) meia-onda e (b) onda completo.....	29
Figura 2.10 – Configurações ZVS. (a) meia-onda e (b) onda completo.	29
Figura 2.11 – Conversores <i>buck</i> e <i>boost</i> nas configurações básica, ZCS e ZVS.	30
Figura 2.12 – Carregador baseado no conversor Buck ZCS.	31
Figura 2.13 – Carregador baseado no conversor Buck ZVS.	31
Figura 2.14 – Carregador baseado no conversor Boost ZCS.	32
Figura 2.15 – Topologia <i>Four-Switch Step-Down Storage</i>	33
Figura 2.16 – Topologia Cuk-Buck ZCS	34
Figura 3.1 – Etapa de Operação da topologia proposta.....	37
Figura 3.2 – Formas de onda teóricas da topologia proposta.	38
Figura 3.3 – Circuito equivalente da primeira etapa de operação	40
Figura 3.4 – Circuito equivalente da segunda etapa de operação.....	42
Figura 3.5 – Circuito equivalente da terceira etapa de operação.....	43
Figura 3.6 – Circuito equivalente da segunda etapa de operação.....	46
Figura 3.7 – Forma de onda das correntes em L_{r1} , L_{r2} e I_o	47
Figura 3.8 – Característica de saída do conversor Cuk-Buck ZCS	51
Figura 4.1 – Gráfico de perdas nos componentes do conversor.....	71
Figura 5.1 – Circuito equivalente do conversor Cuk-Buck ZCS.....	74
Figura 5.2 – Degrau de perturbação de 1% na função de transferência $G_i(s)$	75
Figura 5.3 – Degrau de perturbação de 1% na função de transferência $G_v(s)$	76

Figura 5.4 – Fluxograma da estratégia de controle	78
Figura 5.5 – Diagrama de blocos do controle em cascata	79
Figura 5.6 – Projeto do compensador da malha de corrente	80
Figura 5.7 – Diagrama de Bode das unções de Transferência sem e com compensador (FTLMsci e FTLMcci)	81
Figura 5.8 – Projeto do compensador da malha de tensão	82
Figura 5.9 – Diagrama de Bode das Funções de Transferência sem e com compensador (FTLMscv e FTLMccv)	83
Figura 6.1 – Tensão e corrente nos interruptores S_1 (a) e S_2 (b)	84
Figura 6.2 – Corrente através dos interruptores (a) e capacitor ressonante C_r (b)	85
Figura 6.3 – (a) Sinais de comando em S_1 e S_2 . (b) Tensão sobre C_r . (c) Correntes L_{r1} e L_{r2} . (d) Tensão em D_2 e D_3 e (e) Corrente nos diodos D_1 , D_2 e D_3	86
Figura 6.4 – Teste dinâmico das malhas de controle do conversor: (a) sinal da frequência de chaveamento f_s , (b) tensão de saída V_o , (c) corrente de saída I_o , (d) tensão e corrente no interruptor S_1 e (e) tensão e corrente no interruptor S_2	87
Figura 6.5 – Protótipo do conversor Cuk-Buck ZCS	90
Figura 6.6 – Visão superior da placa eletrônica do Protótipo	91
Figura 6.7 – Vista isométrica superior da placa eletrônica em 3D	92
Figura 6.8 – Visão isométrica inferior da placa eletrônica em 3D	92
Figura 6.9 – Formas de onda de tensão e corrente nos interruptores (S_1 e S_2)	93
Figura 6.10 – Formas de onda de tensão e corrente no acionamento dos interruptores (a) S_1 e (b) S_2	94
Figura 6.11 – Corrente através dos interruptores (S_1 e S_2) e capacitor ressonante C_r	94
Figura 6.12 – Formas de onda de tensão no capacitor ressonante C_r e corrente nos indutores ressoantes (L_{r1} e L_{r2}).	95
Figura 6.13 – Tensão no capacitor ressonante C_r e tensões nos diodos de roda livre (D_2 e D_3)	95
Figura 6.14 – Formas de onda da tensão de saída V_o e corrente de saída I_o	96

LISTA DE TABELAS

Tabela 3.1 – Restrições para o conversor operar com comutação suave ZCS	51
Tabela 4.1 – Especificação do conversor Cuk-Buck ZCS.....	61
Tabela 4.2 – Considerações de projeto do conversor Cuk-Buck ZCS	61
Tabela 4.3 – Esforços nos semicondutores do conversor Cuk-Buck ZCS	62
Tabela 4.4 – Dados dos interruptores (S_1 e S_2).....	63
Tabela 4.5 – Dados dos diodos (D_1 , D_2 e D_3).....	63
Tabela 4.6 – Parâmetros dos componentes ressonantes	64
Tabela 4.7 – Dados do capacitor eletrolítico (C_o)	65
Tabela 4.8 – Parâmetros para o cálculo de perdas nos enrolamentos dos indutores L_{r1} e L_{r2} ..	67
Tabela 4.9 – Parâmetros para o cálculo de perdas nos enrolamentos dos indutores L_{r1} e L_{r2} ..	68
Tabela 4.10 – Resumo do projeto físico dos indutores ressonantes (L_{r1} e L_{r2})	68
Tabela 4.11 – Perdas nos enrolamentos dos indutores L_{r1} e L_{r2}	69
Tabela 5.1 – Especificações do conversor Cuk-Buck ZCS	73
Tabela 5.2 – Estado das chaves de acordo com os tempos das etapas	77
Tabela 5.3 – Funções de transferência e ganhos envolvidos com a malha de corrente.....	79
Tabela 5.4 – Funções de transferência da malha de tensão	81
Tabela 6.1 – Comparativo entre valores calculados e simulados das condições iniciais e finais nos componentes ressonantes das etapas de operação do conversor Cuk-Buck ZCS.....	88
Tabela 6.2 – Comparativo entre os valores calculados e simulados para os esforços nos semicondutores do conversor Cuk-Buck ZCS	89

LISTA DE ABREVIATURAS E SIGLAS

CC	Corrente Contínua
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PI	Proporcional-Integral
ZCS	<i>Zero Current Switching</i> (Comutação sob Corrente Nula)
ZVS	<i>Zero Voltage Switching</i> (Comutação sob Tensão Nula)
ZCZVT	<i>Zero Current and Zero Voltage Transition</i> (Comutação sob corrente e tensão nula)

SUMÁRIO

1	INTRODUÇÃO	16
2	REVISÃO TOPOLÓGICA DE CONVERSORES QUASE-RESSONANTES PARA VEÍCULOS ELÉTRICOS	21
2.1	Métodos de Carregamento de Baterias	21
2.1.1	<i>Técnicas de Carregamento de Baterias Chumbo-Ácido</i>	21
2.1.2	<i>Técnica de Carregamento de Baterias Ni-Mh</i>	23
2.1.3	<i>Técnica de Carregamento de Baterias de Li-Íon</i>	23
2.2	Perdas nos Semicondutores	24
2.3	Comutação Suave	25
2.3.1	<i>Comutação em Zero de Tensão (ZVS)</i>	26
2.3.2	<i>Comutação em Zero de Corrente (ZCS)</i>	26
2.3.3	<i>Comutação em Zero de Corrente e Zero de Tensão (ZCZVT)</i>	27
2.4	Conversores Quase-Ressonantes	28
2.5	Topologias não isoladas de carregadores de Baterias	30
2.5.1	<i>Buck ZCS</i>	30
2.5.2	<i>Buck ZVS</i>	31
2.5.3	<i>Boost ZCS</i>	32
2.6	Topologia Base	33
2.7	Topologia Proposta	34
2.8	Conclusões Parciais	35
3	ANÁLISE DO CONVERSOR CUK-BUCK ZCS	36
3.1	Análise Qualitativa	36
3.1.1	<i>Princípio de Operação</i>	36
3.1.2	<i>Formas de Onda Teóricas</i>	38
3.2	Análise Quantitativa	39
3.2.1	<i>Primeiro Estágio $[t_0, t_1]$</i>	39
3.2.2	<i>Segundo Estágio $[t_1, t_2]$</i>	42
3.2.3	<i>Terceiro Estágio $[t_2, t_3]$</i>	43
3.2.4	<i>Quarto Estágio $[t_3, t_4]$</i>	45
3.3	Características de Saída	47
3.3.1	<i>Cálculo da área 1 (A_1)</i>	48
3.3.2	<i>Cálculo da área 2 (A_2)</i>	48

3.3.3	<i>Cálculo da área 3 (A_3)</i>	49
3.3.4	<i>Cálculo da área 4 (A_4)</i>	49
3.4	Corrente média de carga	50
3.5	Análise dos Esforços de Tensão e Corrente nos Semicondutores	52
3.5.1	<i>Esforços de Tensão e Corrente na Chave S_1</i>	52
3.5.1.1	<i>Tensão Máxima</i>	52
3.5.1.2	<i>Corrente Máxima</i>	52
3.5.1.3	<i>Corrente Média</i>	53
3.5.1.4	<i>Corrente Efícaz</i>	53
3.5.2	<i>Esforços de Tensão e Corrente na Chave S_2</i>	54
3.5.2.1	<i>Tensão Máxima</i>	54
3.5.2.2	<i>Corrente Máxima</i>	54
3.5.2.3	<i>Corrente Média</i>	55
3.5.2.4	<i>Corrente Efícaz</i>	55
3.5.3	<i>Esforços de Tensão e Corrente no Diodo D_1</i>	55
3.5.3.1	<i>Tensão Máxima</i>	55
3.5.3.2	<i>Corrente Máxima</i>	56
3.5.3.3	<i>Corrente Média</i>	56
3.5.3.4	<i>Corrente Efícaz</i>	56
3.5.4	<i>Esforços de Tensão e Corrente no Diodo D_2</i>	57
3.5.4.1	<i>Tensão Máxima</i>	57
3.5.4.2	<i>Corrente Máxima</i>	57
3.5.4.3	<i>Corrente Média</i>	57
3.5.4.4	<i>Corrente Efícaz</i>	58
3.5.5	<i>Esforços de Tensão e Corrente no Diodo D_3</i>	58
3.5.5.1	<i>Tensão Máxima</i>	58
3.5.5.2	<i>Corrente Máxima</i>	59
3.5.5.3	<i>Corrente Média</i>	59
3.5.5.4	<i>Corrente Efícaz</i>	59
3.6	Conclusões Parciais	60
4	PROJETO DO CONVERSOR PROPOSTO	61
4.1	Especificações e Considerações de Projeto	61
4.2	Dimensionamento dos semicondutores	61
4.2.1.1	<i>Esforços nos Semicondutores</i>	61

4.2.1.2	<i>Escolha dos interruptores (S_1 e S_2)</i>	62
4.2.1.3	<i>Escolha dos diodos (D_1, D_2 e D_3)</i>	63
4.3	Dimensionamento dos componentes ressonantes	63
4.4	Dimensionamento do Capacitor de Saída C_o	64
4.5	Análise de Perdas no Conversor	65
4.5.1	<i>Perdas nos Interruptores S_1 e S_2</i>	65
4.5.1.1	<i>Perda por condução em S_1</i>	65
4.5.1.2	<i>Perda por condução em S_2</i>	66
4.5.1.3	<i>Perda por comutação em S_1 e S_2</i>	66
4.5.1.4	<i>Perdas Totais nos Interruptores</i>	66
4.5.2	<i>Perdas nos Diodos D_1, D_2 e D_3</i>	67
4.5.2.1	<i>Perda em D_1, D_2 e D_3</i>	67
4.5.3	<i>Perdas nos Componentes Ressonantes C_r, L_{r1} e L_{r2}</i>	68
4.5.3.1	<i>Perdas nos indutores L_{r1} e L_{r2}</i>	68
4.5.3.2	<i>Perdas no capacitor C_r</i>	69
4.5.3.3	<i>Perda Total nos Componentes Ressonantes</i>	70
4.5.4	<i>Perdas no Capacitor de Saída C_o</i>	70
4.5.5	<i>Perdas Totais no Conversor</i>	70
4.5.6	<i>Rendimento Teórico</i>	71
4.6	Conclusões Parciais	72
5	ESTRATÉGIA DE CONTROLE DO CONVERSOR PROPOSTO	73
5.1	Modelagem do Conversor Proposto	73
5.2	Estratégia de Controle	76
5.3	Projeto da Malha de Corrente	79
5.4	Projeto da Malha de Tensão	81
5.5	Conclusões Parciais	83
6	RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS	84
6.1	Resultados de Simulação	84
6.1.1	<i>Corrente e Tensão nos Interruptores S_1 e S_2</i>	84
6.1.2	<i>Corrente nos Interruptores (S_1 e S_2) e no Capacitor Ressonante</i>	85
6.1.3	<i>Tensão e Corrente nos demais Componentes do Conversor</i>	85
6.1.4	<i>Transitórios de Carga</i>	86
6.1.5	<i>Estudo Comparativo (Calculado x Simulado)</i>	88
6.1.5.1	<i>Condição dos Componentes Ressonantes</i>	88

6.1.5.2	<i>Esforços nos Semicondutores</i>	89
6.2	Especificações do Protótipo	90
6.3	Projeto da Placa de Circuito Impresso (PCB)	91
6.4	Resultados Experimentais	93
6.5	Rendimento do conversor	96
6.6	Conclusões Parciais	96
7	CONCLUSÃO GERAL	98
	REFERÊNCIAS	100
	APÊNDICE A – SCRIPT DO CÓDIGO C NO PSIM EM MALHA FECHADA	103
	APÊNDICE B – CIRCUITO DE SIMULAÇÃO	106
	APÊNDICE C – DIAGRAMA DO ESQUEMÁTICO DA PLACA DE POTÊNCIA E DO CIRCUITO DE CONTROLE	107
	APÊNDICE D – SCRIPT DO CÓDIGO NO DSP EM MALHA ABERTA	108

1 INTRODUÇÃO

Atualmente as baterias têm sido amplamente utilizadas em diversas aplicações, tais como: sistemas de geração de energia renováveis, veículos elétricos (VEs) e híbridos (PHEV), fontes de alimentação ininterrupta (UPS) e de telecomunicações (CHUANG, 2010; MAREI et al., 2005). Para atender ao consumo contínuo de energia elétrica através destes dispositivos, há necessidade de conversores eletrônicos dedicados a recarga de baterias, os mesmos devem apresentar alta qualidade, tamanho pequeno, peso leve, alta confiabilidade e conversões de energia altamente eficientes e não destrutivas, isto é, que não impactem severamente na vida útil das baterias.

Como desvantagem do uso de sistemas com banco de baterias são o alto custo das mesmas, e o lixo gerado com o seu descarte após esgotamento de sua vida útil. Afim de reduzir o seu custo financeiro e aumentar sua durabilidade, diversas tecnologias vêm sendo estudadas, além de métodos de carga que aumentem sua viabilidade econômica e vida útil (KHALIGH; D'ANTONIO, 2019).

De acordo com as recomendações apresentadas pelos fabricantes, o carregamento das baterias depende principalmente do seu tipo, da capacidade e tempo de carga. Além do mais, o tempo de carregamento e a vida útil da bateria estão fortemente relacionadas as características dos conversores carregadores e dos métodos de carga (CHUANG; KE, 2008; MOHAPATRA; PADHEE; JENA, 2018). Existem diversas estratégias de carga da bateria, como a tensão constante (TC), corrente constante (CC) e corrente constante e tensão constante (CC-CV) (CHEN; HUANG; WU, 2007). Dentre estas, a mais utilizada nos dias de hoje é a CC-CV. Utilizando-se desta estratégia, para atingir cerca de 80% da capacidade de carga total no modo CC leva-se cerca de 25% a 40% do período total de carregamento da bateria, e o tempo necessário para os 20% restantes da capacidade no modo CV leva cerca de três vezes o tempo de carregamento no modo CC (WANG; KHALIGH, 2013).

Outro mercado crescente e intimamente ligado a demanda de bateria é o de veículos elétricos. Com o crescimento da demanda na criação e utilização de VEs fez-se necessária a evolução das tecnologias aplicadas não somente em carregadores de bateria, mas também na infraestrutura a ser melhorada, devido ao aumento da demanda de energia que esse crescimento proporcionará ao setor elétrico.

Os veículos elétricos apresentam benefícios como emissão reduzida de Gases de efeito estufa (GHG), além de performance veicular superior, aliada a competitividade dos custos quando comparados aos motores de combustão interna (ICE) e considerado o uso de

baterias de íon de lítio. Com o aumento das capacidades das baterias nos VEs, dada necessidade de aumento de performance, a evolução dos carregadores se torna evidente, subindo de níveis de potência de 3.3 kW para valores de até 11 kW atualmente (KHALIGH; D'ANTONIO, 2019). Dado esse aumento de potência, o desafio atual é manter os carregadores compactos já que devem estar alocados junto a outros diversos componentes nos VEs que também demandam uma parcela de energia.

Em (KHALIGH; D'ANTONIO, 2019) é apresentado um overview sobre tópicos inerentes a veículos elétricos, com ênfase em carregadores on-board (OBC – *On-Board Chargers*) além das tendências mundiais deste mercado. No mesmo são apresentadas as duas principais categorias para sistemas OBCs de alta potência, sendo elas integradas e não integradas; as categorias de carregadores OBCs com base no nível de potência e tipo de tensão utilizada; além das tendências principais no desenvolvimento de VEs, destacando-se as seguintes: aumento da capacidade da bateria, aumento da tensão de bateria, aumento da potência dos OBCs e elevação da autonomia veicular, isto é, aumento da distância percorrida pelo automóvel com um único ciclo de carga da bateria.

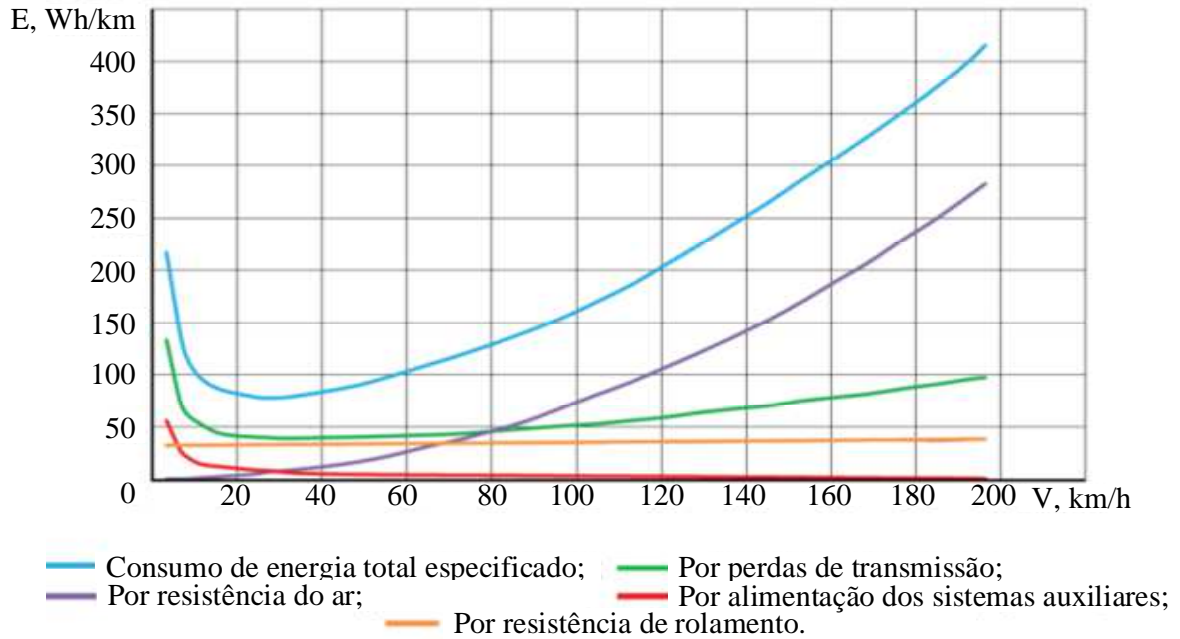
Para elevação da performance veicular, além das características da bateria e do motor elétrico, torna-se importante considerar os demais sistemas eletrônicos e funcionalidades inerentes aos automóveis, resumidos na categoria sistemas auxiliares. Como exemplo deste, pode-se citar: lanternas, limpadores de janela, sistema de climatização, travas elétricas, volante, entre outros.

Em (EVTIMOV; IVANOV; SAPUNDJIEV, 2017) é estudado o impacto dos sistemas auxiliares no consumo final do veículo elétrico, isto é, na performance do mesmo. O mesmo demonstra que o consumo dos circuitos auxiliares, usualmente alimentados em 12V, está diretamente ligado com a eficiência do conversor CC-CC responsável pelo ajuste dos níveis de tensão. Na Figura 1.1 é ilustrado o consumo de energia do veículo *Tesla Roadster* para diferentes valores de velocidade. Através do mesmo, observa-se que a distribuição do consumo varia com a velocidade, e que para baixos valores, os sistemas auxiliares representam uma parcela considerável no consumo final do veículo. Logo, atrelados ao avanço tecnológico das baterias e dos carregadores da mesma, deve-se também se preocupar com os conversores destinados a alimentação das cargas auxiliares, podendo estes estarem integrados ou não aos carregadores.

Dentro dos conversores destinados a carregamento de baterias, ganham destaque os conversores ressonantes modulados em frequência (MF), que, quando comparados aos conversores com modulação por largura de pulso (PWM), apresentam vantagens tais como:

perdas de comutação reduzidas, aumentando a eficiência de conversão; e capacidade de operar com frequências de comutação mais elevadas, reduzindo o tamanho dos componentes magnéticos e, assim, melhorando a densidade de potência (CHUANG; KE, 2008).

Figura 1.1 – Aplicação de carregamento de bateria para VEs



Fonte: Adaptado de (KHALIGH; D'ANTONIO, 2019).

Métodos de comutação suave também são aplicados aos carregadores para diminuir o estresse nos componentes causados pela dissipação de potência nos interruptores, reduzindo as perdas por comutação, sendo estas perdas significativas na eficiência global de um conversor. Entre os métodos de comutação suave destacam-se a comutação em tensão nula (ZVS) e/ou comutação em corrente nula (ZCS), que são utilizados para evitar a sobreposição entre a tensão e corrente nas chaves durante abertura e fechamento das mesmas, reduzindo os surtos de di/dt e dv/dt e eliminando algumas fontes de interferências eletromagnética (EMI) (CHUANG; KE, 2007; CUK; NIGUEL, 2012).

Neste contexto, o presente trabalho propõe a utilização de um conversor Cuk-Buck quase-ressonante para o estágio de carregamento de baterias de alta eficiência para veículos elétricos e alimentação dos sistemas auxiliares. Para o mesmo é utilizado modulação MF, com comutação ZCS para uma ampla faixa de frequência.

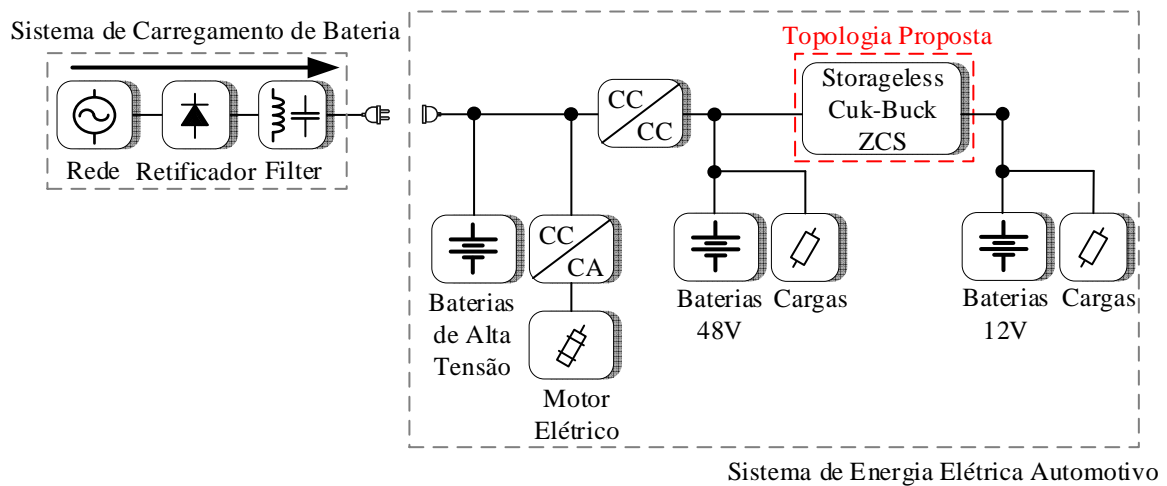
Segundo Ackermann (2019), existem três níveis de barramento aplicados no sistema elétrico automotivo:

- 800V a 400V: Permite carregamento mais rápido da bateria de alta tensão e alimentação dos demais conversores conectados a este barramento;

- 800V & 400V a 48V: Alimentação de bombas de arrefecimento do motor, suspensão ativa e suspensão de chassis;
- 48V a 12V: Aplicações de parada de partida, potência para sistemas de chassis, vidros elétricos, assentos aquecidos, sistema de iluminação, áudio, *infotainment* e etc.

A Figura 1.2 ilustra a topologia proposta aplicada a um sistema genérico, conectando uma bateria de 12V e cargas dos sistemas auxiliares do veículo elétrico. O conversor será responsável por ajustar o nível do barramento de 48V ao nível da tensão 12V da bateria (ACKERMANN, 2019).

Figura 1.2 – Aplicação de carregamento de bateria para VEs



Fonte: Próprio autor.

As análises pertinentes ao conversor assim como os resultados de simulação e experimentais são apresentados no decorrer desta dissertação de mestrado, que está organizada em seis capítulos, sendo o primeiro o presente tópico de apresentação do tema, e os demais descritos em sequência:

Capítulo 2 – Revisão topológica de conversores quase-ressonantes para veículos elétricos. Neste ponto são apresentados os principais conversores quase-ressonantes descritos na literatura, enfatizando suas principais características e diferenças. Por fim, é apresentado a topologia proposta pelo presente trabalho.

Capítulo 3 – Análise do conversor Cuk-Buck ZCS. Apresentado a topologia proposta, neste capítulo a mesma é estudada detalhadamente. Primeiramente é apresentado uma análise qualitativa do mesmo, com seu princípio de operação e principais formas de onda. Por seguinte são apresentadas a análise quantitativa, as características de saída e a

potência média de carga. Também é apresentado o gráfico que delimita as regiões de operação com comutação suave da topologia proposta.

Capítulo 4 – Projeto do conversor proposto. É apresentado o projeto dos componentes do circuito de potência e a modelagem de perdas dos componentes do conversor para determinar o rendimento teórico da topologia.

Capítulo 5 – Estratégia de controle do conversor proposto. Analisado o conversor, propõe-se uma estratégia de controle que garantam as características propostas à topologia. São apresentados os projetos das malhas de tensão e corrente e seus compensadores.

Capítulo 6 – Resultados de simulação e experimentais. Neste tópico o conversor é validado inicialmente por resultados de simulação, cujas as especificações são definidas previamente. Por seguinte, o conversor é validado experimentalmente, cujo as especificações e características construtivas do protótipo são apresentadas junto com seus resultados experimentais.

Capítulo 7 – Conclusão. Por último, as considerações finais do trabalho são apresentadas, discutindo-se detalhadamente o estudo desenvolvido e ressaltando suas características, além da proposição de sugestões para continuidade da pesquisa em termos de trabalhos futuros.

2 REVISÃO TOPOLÓGICA DE CONVERSORES QUASE-RESSONANTES PARA VEÍCULOS ELÉTRICOS

Este capítulo apresenta um estudo sobre as estratégias de carregamento de baterias, destacando-se apenas as técnicas apropriadas para os principais tipos. Em seguida, é discutido sobre as perdas nos semicondutores que acarretam na redução do rendimento dos conversores estáticos, e que podem ser solucionados com o emprego de técnicas de comutação suave, e assim, elevar o rendimento dos conversores. Posteriormente, é apresentado uma revisão da literatura sobre topologias de conversores quase-ressonantes aplicados no carregamento de baterias de veículos elétricos de alta eficiência. Por fim, é apresentada a topologia do conversor proposto nesta dissertação.

2.1 Métodos de Carregamento de Baterias

De acordo com as recomendações apresentadas pelos fabricantes, o carregamento das baterias para VEs depende principalmente do tipo de bateria, da capacidade do banco de bateria e tempo de carga. Além do mais, o tempo de carregamento e a vida útil da bateria estão fortemente relacionados as características dos conversores carregadores e dos métodos de carga (CHUANG et al., 2015; MOHAPATRA; PADHEE; JENA, 2018).

As técnicas consistem basicamente em manipular a tensão e a corrente de carga em três ou quatro estágios distintos. Porém, para alguns tipos de método, é recomendado controlar a temperatura para evitar que ultrapasse a limite de risco, o qual pode danificar a bateria ou até mesmo causar acidentes (LAFUENTE, 2011; PACHECO, 2016).

Como as estratégias de carregamento dependem do tipo da bateria, a seguir é apresentado as técnicas para cada tipo de bateria utilizada em Ves (CHEN; HUANG; WU, 2007; MONIZ, 2015).

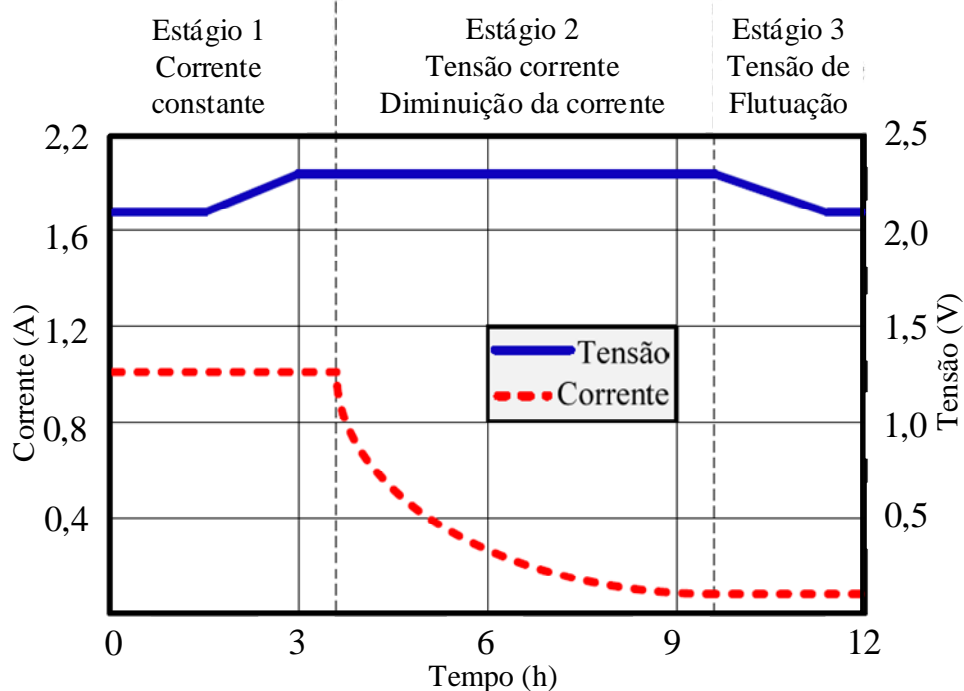
2.1.1 *Técnicas de Carregamento de Baterias Chumbo-Ácido*

Dentre as estratégias apresentadas anteriormente, a mais utilizada nos dias de hoje é os métodos da corrente constante e tensão constante (CC-CV). O processo de carregamento é composto por três estágios, conforme descrito a seguir.

No primeiro estágio, é aplicado uma corrente constante durante cinco horas até que a tensão nominal da bateria seja atingida. Durante esta etapa, a bateria recebe em torno de

70% de sua capacidade. No segundo estágio, a corrente diminui progressivamente até que a célula da bateria se torne saturada, o que significa que a célula da bateria não tem mais capacidade de armazenamento energia. Nesta etapa, a tensão é constante e o tempo de duração é de aproximadamente cinco horas. A segunda etapa é considerada fundamental no processo de carregamento, pois prolonga a vida útil da bateria e, caso seja omitida, a bateria fica vulnerável à perda de capacidade de carga (LAFUENTE, 2011; MONIZ, 2015; PACHECO, 2016). Por fim, o terceiro estágio carregamento é denominado etapa de flutuação. Nesta etapa é aplicada uma tensão ondulatória e uma corrente mínima, com o intuito de compensar o efeito da auto descarga da bateria (processo natural), além de manter a tensão nominal de saída em flutuação quando a bateria não estiver em uso (BASTOS, 2013; MONIZ, 2015; PACHECO, 2016).

Figura 2.1 – Curva de carga por célula de baterias chumbo-ácido com método CC-CV

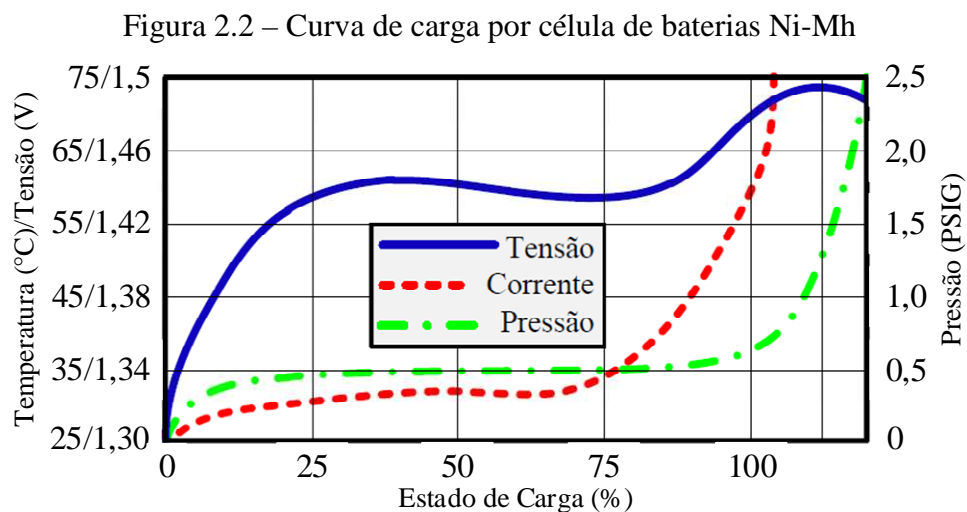


Fonte: Adaptado de (BASTOS, 2013; PACHECO, 2016).

Este método é bastante utilizado para carregamento de baterias de Chumbo-Ácido, e leva em torno de 12 a 16 horas para seu carregamento efetivo, podendo chegar até 36 horas para bancos de baterias de grande capacidade. A principal desvantagem deste método é justamente o tempo de carregamento da bateria (CARCONE, 1994; THOMAS; STIENEKER; DONCKER, 2011).

2.1.2 Técnica de Carregamento de Baterias Ni-Mh

Segundo (LAFUENTE, 2011; MONIZ, 2015; PACHECO, 2016) existem variações no método de carregamento de baterias de Ní-Mh, conforme apresentado na Fig. 2.2. Observa-se que além da tensão e corrente, a pressão é outra variável bastante importante que também deve ser controlada. Assim, o algoritmo de carga se torna mais complexo em comparação com outros tipos de baterias.



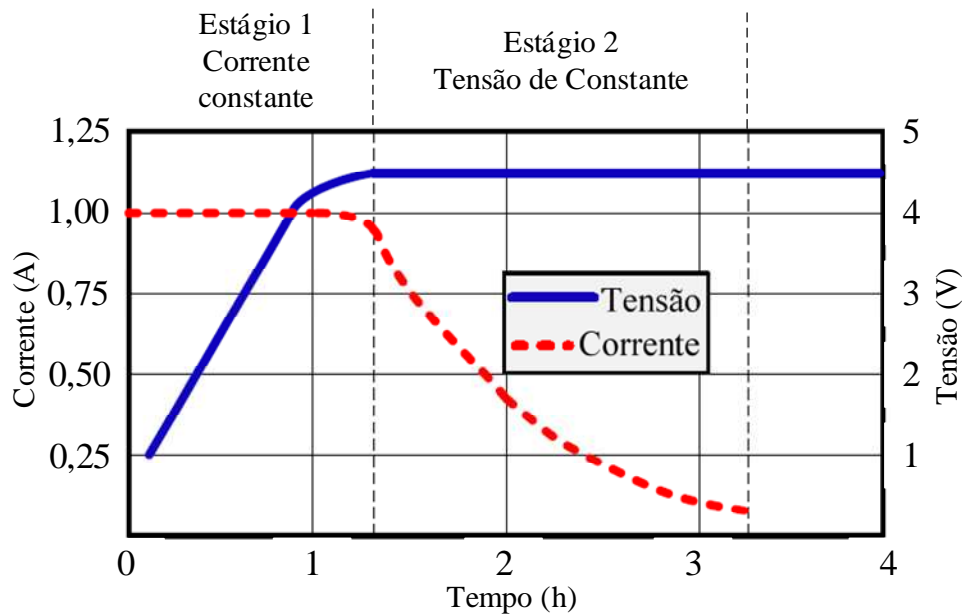
Fonte: Adaptado de (LAFUENTE, 2011; MONIZ, 2015; PACHECO, 2016).

As baterias de Ni-Mh devem ser carregadas de modo relativamente rápido, devido a formação cristalina que reduz o tempo de vida útil da bateria em carregamento mais lento. Os carregadores devem realizar a gestão entre a rapidez de carga e a temperatura máxima, que deverá estar de acordo com os valores admitidos pelo fabricante. Este tipo de bateria não tolera sobrecarga, podendo se degradarem facilmente, assim, os carregadores devem interromper imediatamente o fornecimento de energia após as baterias estiverem carregadas (FREITAS, 2012).

2.1.3 Técnica de Carregamento de Baterias de Li-Íon

As baterias de Li-íon possuem uma estrutura química, assim, não podem ser carregadas em processos rápidos. Os fabricantes são rigorosos nas recomendações de carregamento deste tipo de bateria, conforme ilustra na Fig. 2.3.

Figura 2.3 – Curva característica por célula de baterias Li-Íon



Fonte: Adaptado de (LAFUENTE, 2011; PACHECO, 2016).

Este método possui dois estágios de carregamento. No primeiro estágio, é aplicado uma corrente constante de 1A para um aumento progressivo da tensão de até 4,2V por célula. O segundo estágio, é aplicado uma tensão constante e reduzir a corrente gradativamente até atingir um valor de 3% da corrente nominal da célula. Neste ponto, a bateria é considerada totalmente carregada em um período em torno de três horas (LAFUENTE, 2011; MONIZ, 2015; PACHECO, 2016).

2.2 Perdas nos Semicondutores

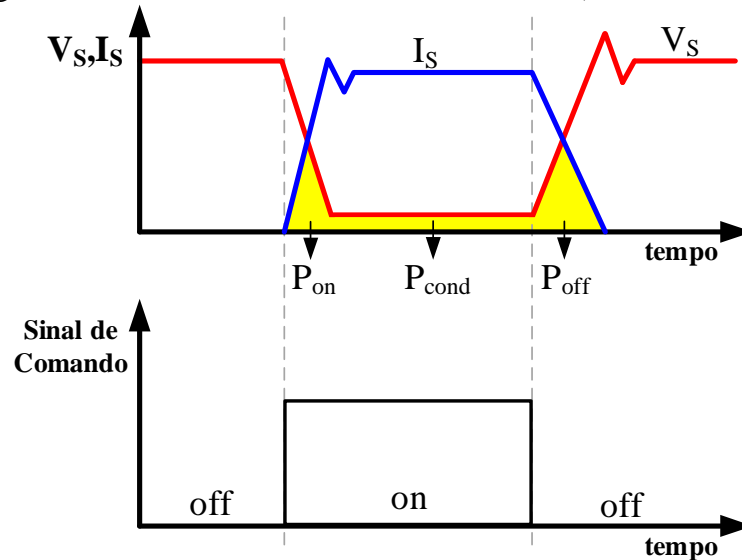
Componentes semicondutores, como MOSFETs, IGBTs e diodos, apresentam perdas em conversores estáticos de potência. Estas perdas podem ser divididas em dois tipos: perdas por condução e perdas por comutação (AFFONSO, 2007; MORAIS, 2017).

As perdas por condução (P_{on}) ocorrem durante o processo de condução da chave, ou seja, após o transitório de tensão e corrente sobre a mesma. Estas perdas acontecem em função da oposição à passagem de corrente, exercida pelo semicondutor (MONIZ, 2015; MORITZ, 2014).

As perdas por comutação ocorrem no processo de transição de estado das chaves semicondutores, ou seja, há uma sobreposição da tensão com a corrente sobre chave, ocasionando uma dissipação de energia na forma de calor. Estas perdas podem ser divididas em perda de entrada em condução (P_{on}) e perda de bloqueio de condução (P_{off}) (MONIZ,

2015; MORITZ, 2014). A Figura 2.4 ilustra a transição de estados de uma chave semicondutora com suas respectivas perdas por condução e comutação.

Figura 2.4 – Perdas em chaves semicondutoras (P_{on} , P_{cond} e P_{off})



Fonte: Adaptado de (AFFONSO, 2007).

Na Figura 2.4 observa-se a existência de oscilações de tensão e corrente durante a entrada e bloqueio de condução. Estas oscilações aumentam os picos tensão (dv/dt) e/ou corrente (di/dt) que a chave está submetida, contribuindo também para o aumento do nível de interferência eletromagnética (EMI) que a chave irá emitir, além de provocar stress nos componentes, reduzindo sua vida útil (CHUANG; KE, 2007; MONIZ, 2015).

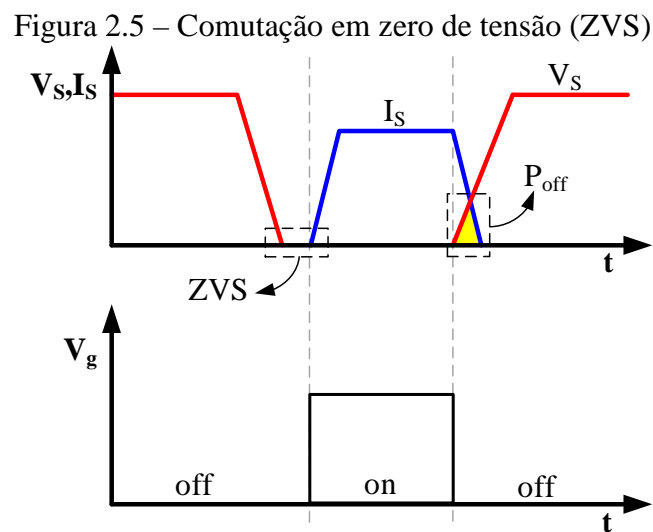
Neste contexto, diversas técnicas de comutação suave são empregadas para reduzir as perdas por comutação (P_{on} e P_{off}) e atenuar as formas de onda de tensão e corrente, reduzindo o nível de EMI provocado pela chave. A partir da redução das perdas por comutação, é possível operar com frequências mais elevadas, tornando os elementos magnéticos mais compactos, e, conseqüentemente, menor peso e volume dos conversores estáticos de potência (AFFONSO, 2007; MORAIS, 2017; WANG; KHALIGH, 2013).

2.3 Comutação Suave

Existem três técnicas para reduzir ou até mesmo eliminar as perdas por comutação, tais como: comutação em zero de tensão (ZVS), comutação em zero de corrente (ZCS) e comutação em zero de corrente e zero de tensão (ZCZVS) (KE, 2007, WANG; KHALIGH, 2013).

2.3.1 Comutação em Zero de Tensão (ZVS)

Uma comutação em zero de tensão é denominada de ZVS (do inglês, *Zero Voltage Switching*). Esta técnica ocorre quando a tensão sobre a chave semicondutora se anula antes da chave entrar em condução. Assim, no instante em que a tensão sobre a chave é nula, a corrente circula através da mesma (CHUANG; KE, 2008; MORAIS, 2017). A Figura 2.5, adaptada de (AFFONSO, 2007), mostra a tensão e a corrente na chave com comutação ZVS.



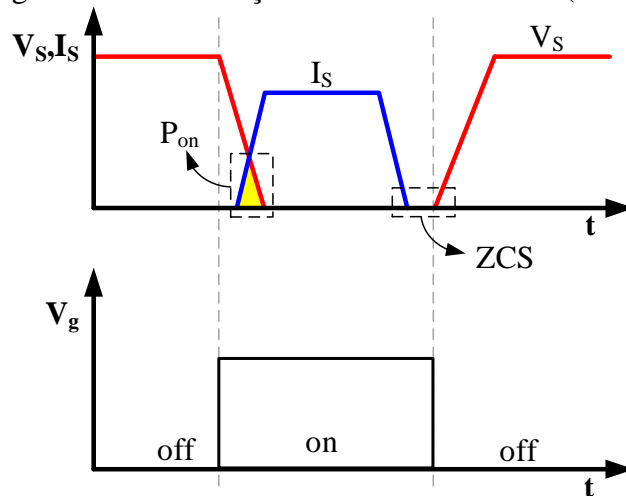
Fonte: Adaptado de (AFFONSO, 2007).

Observa-se na Figura 2.6 que no ZVS, a tensão dos terminais do semicondutor é zero quando este é ligado, assim, não há perdas por entrada em condução ($P_{on} = 0$). Porém, o bloqueio ocorre com perdas, devido a sobreposição da corrente e tensão na chave. Dessa forma, existirá uma potência dissipada no semicondutor ($P_{off} > 0$) (AFFONSO, 2007; CHUANG; KE, 2008; MORAIS, 2017).

2.3.2 Comutação em Zero de Corrente (ZCS)

Uma comutação em zero de corrente é denominada de ZCS (do inglês, *Zero Current Switching*). No caso do ZCS, a chave é desligada quando a corrente já é nula, ou seja, a corrente no semicondutor se anula antes da chave bloquear, assim, a tensão sobre ela cresce até seu estado de tensão nominal (CHUANG; KE, 2008; MORAIS, 2017). A Figura 2.6, adaptada de (AFFONSO, 2007), mostra a tensão e a corrente na chave com comutação ZCS.

Figura 2.6 – Comutação em zero de corrente (ZCS)



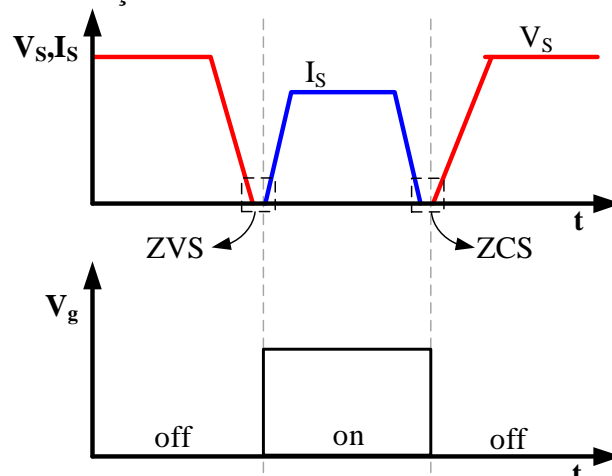
Fonte: Adaptado de (AFFONSO, 2007).

Verifica-se na Figura 2.6 que na comutação ZCS, a corrente na chave se anula antes da chave bloquear, assim, não existirá perdas no desligamento da chave ($P_{off} = 0$). No entanto, na entrada em condução haverá uma sobreposição da tensão e corrente no semicondutor, ocasionando uma potência dissipada na chave ($P_{on} > 0$) (AFFONSO, 2007; CHUANG; KE, 2008; MORAIS, 2017).

2.3.3 Comutação em Zero de Corrente e Zero de Tensão (ZCZVT)

Uma comutação em zero de corrente e zero de tensão é denominada de ZCZVT (do inglês, *Zero Current and Zero Voltage Transition*). Neste caso, a comutação ZCZVT ocorre quando apresentar perdas nulas tanto na entrada em condução da chave, quanto seu bloqueio (CHUANG; KE, 2008; MORAIS, 2017). A Figura 2.7, adaptada de (AFFONSO, 2007), mostra a tensão e a corrente na chave com comutação ZCZVT.

Figura 2.7 – Comutação em zero de corrente e zero de tensão (ZCZVT)



Fonte: Adaptado de (AFFONSO, 2007).

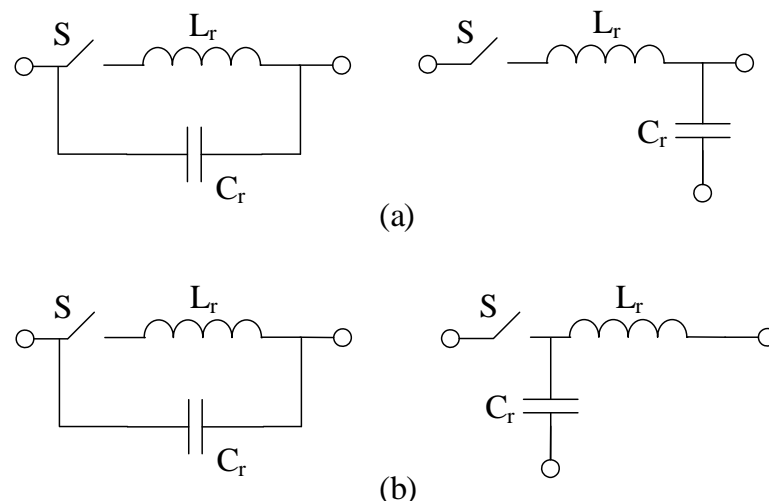
De acordo com a Figura 2.5, a comutação ZCZVT corresponde à comutação em zero de corrente e zero de tensão na qual não ocorre dissipação de potência em nenhum momento do chaveamento ($P_{on} = P_{off} = 0$) (AFFONSO, 2007; CHUANG; KE, 2008; MORAIS, 2017).

2.4 Conversores Quase-Ressonantes

Os conversores quase-ressonante associam as técnicas de comutação suave bastante utilizadas nos conversores ressonantes. No caso de topologias quase-ressonante, estas técnicas são empregadas nas topologias clássicas, como: *buck*, *boost*, *Ćuk* e etc (LEE, 1987; MAKSIMOVIC; CUK, 1991).

Estas topologias associam um circuito ressonante às chaves semicondutoras de modo que as mudanças de estado das chaves ocorram sem dissipação de potência, sob corrente nula (ZCS) e/ou sob tensão nula (ZVS). O circuito ressonante é composto por um indutor e um capacitor em série ou paralelo (MAKSIMOVIC; CUK, 1991). A Figura 2.8 ilustra as estruturas ressonantes agregadas nas chaves, as quais, substituem os interruptores nas topologias básicas, permitindo assim, operar com comutação suave.

Figura 2.8 – Estruturas ressonantes. (a) sob corrente nula (ZCS) e (b) sob tensão nula (ZVS).

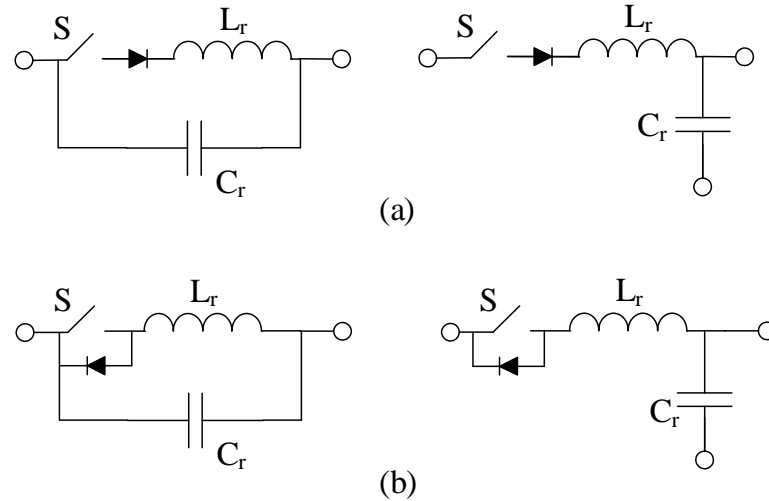


Fonte: Adaptado (POMILIO, 2014).

A estrutura ZCS é implementada de modo que seja possível a circulação de corrente em apenas um sentido. Assim, ele é denominado de meia-onda. Caso o fluxo de corrente circule nos dois sentidos, é conhecido como onda completa (MAKSIMOVIC; CUK,

1991). A Fig. 2.2 ilustra as duas configurações para se obter comutação suave sob corrente nula.

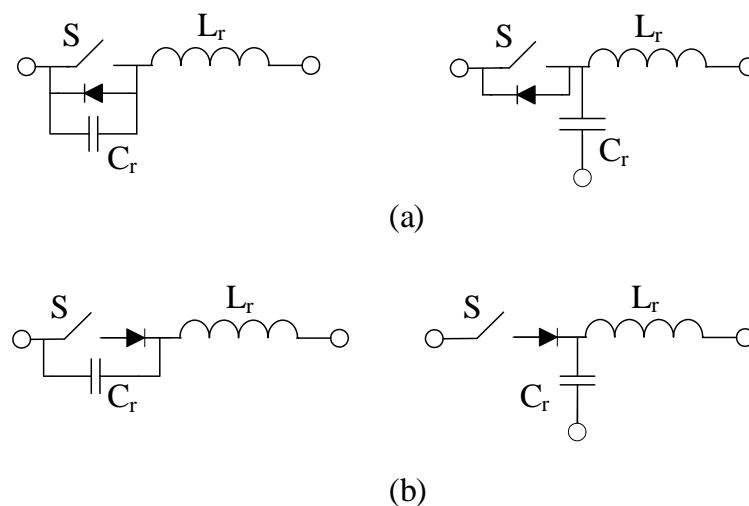
Figura 2.9 – Configurações ZCS. (a) meia-onda e (b) onda completo.



Fonte: Adaptado (POMILIO, 2014).

A estrutura ZVS também apresenta duas configurações, as de meia-onda e onda completa. A tensão na chave só pode assumir uma polaridade na configuração de meia-onda, por outro lado, na configuração de onda completa, a chave pode suportar ambas polaridades (MAKSIMOVIC; CUK, 1991). A Figura 2.10 apresenta as configurações para se obter comutação suave sob tensão nula.

Figura 2.10 – Configurações ZVS. (a) meia-onda e (b) onda completo.



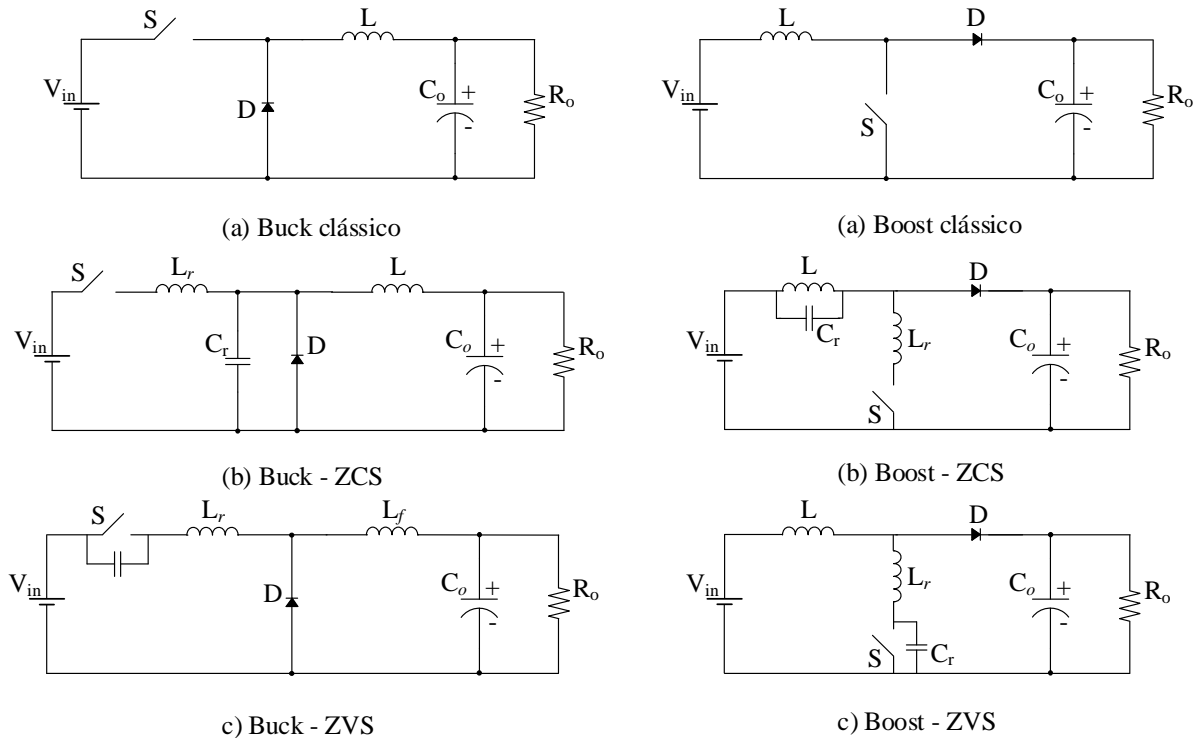
Fonte: Adaptado (POMILIO, 2014).

A seguir são apresentadas as topologias bases (*buck e boost*) associadas com circuitos ressonantes operando com comutação ZCS e ZVS.

2.5 Topologias não isoladas de carregadores de Baterias

A Figura 2.4 ilustra as topologias *buck* e *boost* associadas com circuitos ressonantes operando com comutação ZCS e ZVS. Observa-se que a única mudança nos conversores estáticos básicos é a substituição do circuito ressonante nas chaves.

Figura 2.11 – Conversores *buck* e *boost* nas configurações básica, ZCS e ZVS.



Fonte: Adaptado (POMILIO, 2014).

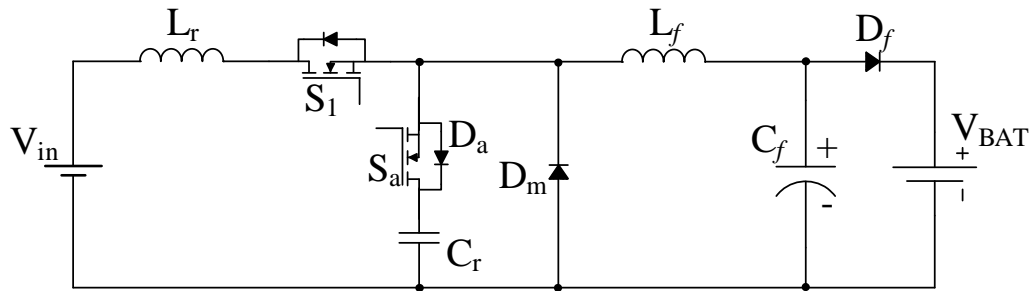
A seguir são apresentadas as topologias de conversores clássicos associados com os circuitos ressonantes para carregamento de baterias, além de mostrar algumas vantagens e rendimento dos conversores quase-ressonantes em comparação aos conversores tradicionais.

2.5.1 Buck ZCS

A topologia baseada no conversor Buck ZCS foi apresentada como carregador de baterias em (CHUANG, 2010) e é ilustrado na Figura 2.5. Esta topologia associa o circuito ressonante no conversor Buck clássico e obtém comutação sob corrente nula.

O conversor Buck ZCS apresenta as seguintes vantagens: redução significativa das perdas de comutação nos interruptores ativos; baixo custo; controle simples e alta eficiência (CHUANG, 2010).

Figura 2.12 – Carregador baseado no conversor Buck ZCS.



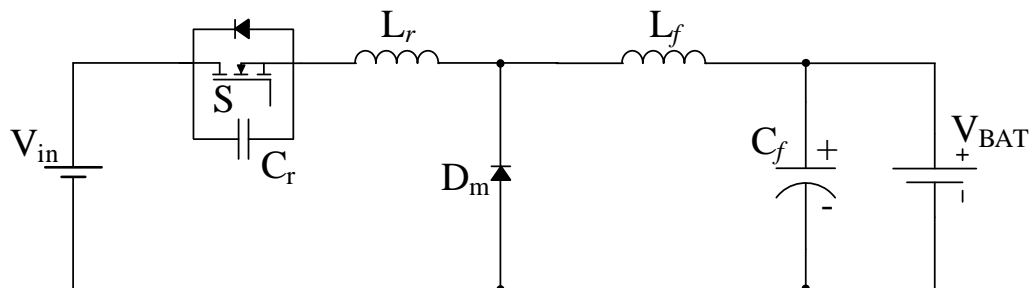
Fonte: Adaptado (CHUANG, 2010) .

Em (CHUANG, 2010) o conversor foi testado com as seguintes especificações: tensão de entrada $V_{in} = 20V$, tensão de saída $V_o = 16V$, potência de saída 120W, indutor ressonante $L_r = 2,58\mu F$, capacitor ressonante $C_r = 0,568\mu H$, frequência de ressonância = 150kHz e frequência de chaveamento 105kHz. O protótipo foi testado em uma bateria de chumbo-ácido de 12V/48Ah. Para as condições de teste, o rendimento máximo da topologia é de 90,3%, o que é mais elevado do que um carregador de bateria tradicional nas mesmas condições de operação.

2.5.2 Buck ZVS

O conversor ressonante baseado na topologia Buck ZVS foi apresentada como carregador de baterias em (CHUANG; KE, 2007). Este conversor é associado com o circuito ressonante e opera com comutação suave sob tensão nula. A Figura 2.13 ilustra o carregador de bateria de alta eficiência.

Figura 2.13 – Carregador baseado no conversor Buck ZVS.



Fonte: Adaptado de (CHUANG; KE, 2007).

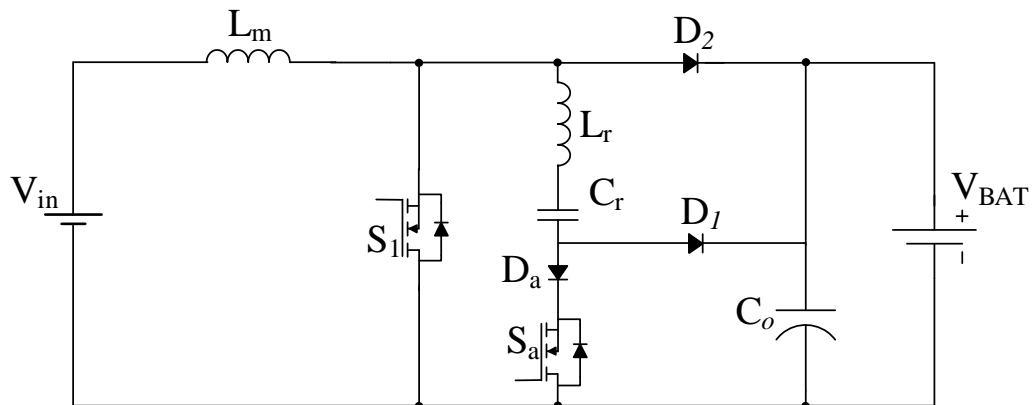
O conversor Buck ZVS apresenta inúmeras vantagens em comparação aos conversores tradicionais, dentre elas, a topologia oferece menor perda de comutação, conseqüentemente maior eficiência, maior densidade de potência, além de apresentar redução de interferência eletromagnéticas (EMI) (CHUANG; KE, 2007).

Em (CHUANG; KE, 2007) o conversor foi testado com as seguintes especificações: tensão de entrada $V_{in} = 24V$, tensão de saída $V_o = 15V$, indutor ressonante $L_r = 50\mu F$, capacitor ressonante $C_r = 0,2\mu H$ e frequência de ressonância = 50kHz e frequência de chaveamento 18kHz. O protótipo foi testado em uma bateria de chumbo-ácido de 12V/48Ah. Para as condições de teste, o rendimento máximo da topologia é de 80% e excede a eficiência de 68% dos conversores tradicionais.

2.5.3 Boost ZCS

Em (CHUANG et al., 2015) é apresentado a topologia baseada no conversor Boost ZCS tradicional para carregamento de baterias. Esta topologia associa um circuito ressonante e obtém comutação sob corrente nula. Na Figura 2.14 é ilustrado o conversor Boost ZCS modificado.

Figura 2.14 – Carregador baseado no conversor Boost ZCS.



Fonte: Adaptado de (CHUANG et al., 2015).

O conversor Boost ZCS apresenta as seguintes vantagens: elimina a ondulação da corrente de carregamento na bateria, maximizando a via útil da bateria sem aumentar o volume do conversor, estrutura simples, baixo custo, volume reduzido, controle simples e alta eficiência, visto que opera com comutação suave nos interruptores (CHUANG et al., 2015).

Em (CHUANG et al., 2015) o conversor foi testado com as seguintes especificações: tensão de entrada $V_{in} = 24V$, tensão de saída $V_o = 31,7V$, indutor do conversor $L_m = 3mH$, indutor ressonante $L_r = 5,05\mu F$, capacitor ressonante $C_r = 0,102\mu H$, frequência de ressonância = 222kHz e frequência de chaveamento 80kHz. O protótipo foi testado em uma bateria de chumbo-ácido de 24V/50Ah. Para as condições de teste, o rendimento máximo

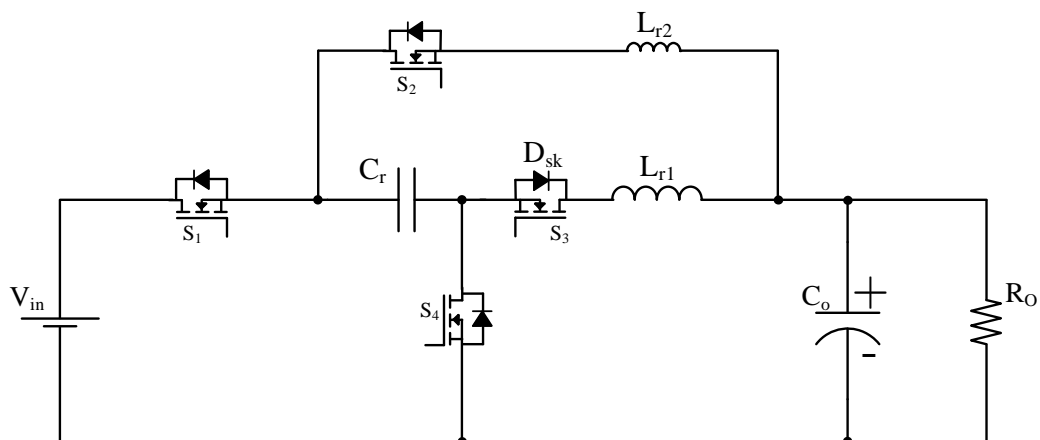
alcançado da topologia foi de 95,8%, o que torna a topologia adequada para aplicações de carregamento de baterias.

2.6 Topologia Base

A topologia *Four-Switch Step-Down Storageless* é apresentada em (CUK; NIGUEL, 2012) e é ilustrada na Figura 2.5. O conversor é composto por quatro interruptores, um diodo schottky, dois indutores ressonantes, um capacitor ressonante e um capacitor de filtro.

Esta topologia apresenta comutação suave ZVS e ZCS em todas as chaves semicondutores, além das vantagens em relação ao tamanho dos magnéticos e peso. Este conversor é ideal para aplicações de 12V a 1V para o fornecimento de microprocessadores, pois substitui de quatro a oito módulos de um conversor multifásico com um único conversor (CUK; NIGUEL, 2012).

Figura 2.15 – Topologia *Four-Switch Step-Down Storageless*



Fonte: (CUK; NIGUEL, 2012).

Os dois interruptores S_1 , S_2 , S_3 e S_4 operam como retificadores síncronos, e são utilizados com o intuito de reduzir as perdas por condução, caso fossem diodos de roda livre. Observe que em S_3 é utilizado um diodo D_{sk} com o intuito de não permitir o fluxo de corrente na direção oposta. Isso manterá a direção da corrente sempre da fonte de entrada para a carga (CUK; NIGUEL, 2012).

Em (CUK; NIGUEL, 2012) o conversor foi testado com as seguintes especificações: tensão de entrada $V_{in} = 48V$, tensão de saída $V_o = 24V$, potência de saída 200W, componentes ressonantes ($L_{r1} = 1\mu F$, $L_{r2} = 1\mu F$ e $C_r = 1\mu H$), frequência de ressonância

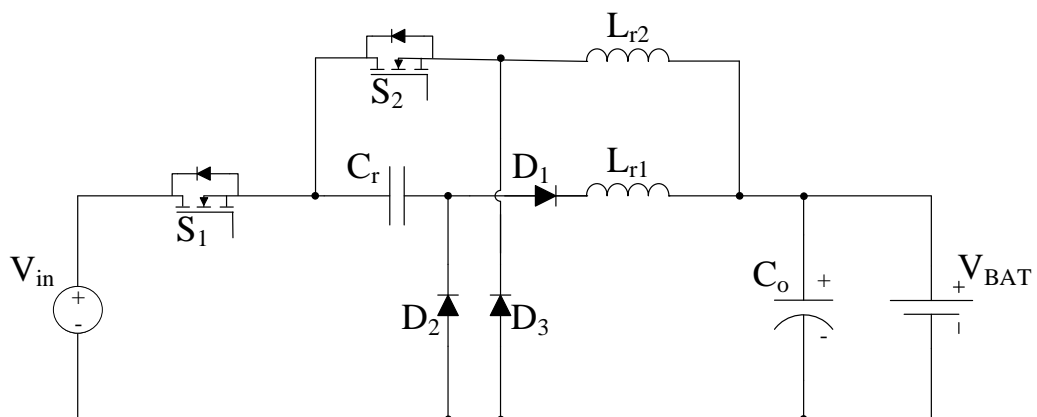
= 133kHz e frequência de chaveamento = 50kHz. Pode-se observar que o conversor apresentou uma eficiência de 99%.

2.7 Topologia Proposta

A topologia proposta neste trabalho é representada na Figura 2.16, que consiste em uma melhoria do circuito baseado na topologia *Four-Switch Step-Down Storageless* (CUK; NIGUEL, 2012). Este conversor é denominado Cuk-Buck ZCS e opera com frequência variável e comutação ZCS. O Cuk-Buck ZCS apresenta uma estrutura simples, composta por: um capacitor de ressonância (C_r), dois indutores de ressonância (L_{r1} e L_{r2}), três diodos de ação rápida (D_1 , D_2 e D_3), dois interruptores ativos (S_1 e S_2) e um capacitor de filtro (C_o).

A melhoria realizada nesta topologia consiste em adicionar os diodos de roda livre D_1 , D_2 e D_3 , que possibilita reduzir possíveis perdas por comutação. Assim, o conversor opera com comutação ZCS nos interruptores S_1 e S_2 para outros níveis de ganho. Como descrito anteriormente, a tologia *Four-Switch Step-Down Storageless* obtém comutação suave (ZVS e ZCS) com ganho de $V_o/V_{in} = 0,5$. Por exemplo, para níveis de tensão de alimentação serem duas vezes maior do que a tensão de saída (12-6V; 24-12V; 48-24V). Dessa forma, a aplicação para a topologia base sem perder sua característica de comutação suave fica restrita para apenas ganhos de 0,5.

Figura 2.16 – Topologia Cuk-Buck ZCS



Fonte: Próprio autor.

Como visto na Figura 2.5, a chave S_1 está em série com o diodo D_1 , de modo que durante o intervalo de tempo ativo de S_1 , eles formam um modo de corrente unidirecional imposto por D_1 . O mesmo ocorre com os semicondutores S_2 e D_2 . Portanto, a corrente

ressonante senoidal só será capaz de fluir em direções positivas (fonte de alimentação V_{in}) para bateria (V_{BAT}).

2.8 Conclusões Parciais

Este capítulo apresentou a fundamentação teórica para justificar o desenvolvimento do conversor proposto para carregamento de baterias aplicados a veículos elétricos.

Inicialmente, foi apresentado um estudo sobre as estratégias de carregamento para cada tipo de bateria existente. Contemplou-se ainda um estudo sobre as perdas nos semicondutores que reduzem o rendimento dos conversores estáticos, e que podem ser solucionados com a inserção de conversores quase-ressonante com garantia de comutação suave e elevar o rendimento dos conversores.

Ao final, foi apresentada a nova topologia Cuk-Buck ZCS, com base na associação de circuitos ressonantes para proporcionar a comutação suave sob corrente nula (ZCS), elevar o rendimento, reduzir peso e volume do conversor proposto.

3 ANÁLISE DO CONVERSOR CUK-BUCK ZCS

Este capítulo tem como objetivo apresentar o conversor Cuk-Buck ZCS, suas etapas de operação e as principais formas de onda teóricas detalhando a comutação suave sob corrente nula (ZCS). Na análise quantitativa será desenvolvido o equacionamento de cada etapa de operação em um período completo de chaveamento, obtendo equações que possibilitam determinar os intervalos de tempo, tensão no capacitor ressonante e corrente nos indutores ressonantes em cada etapa de funcionamento do conversor proposto. A partir destes valores, pode-se calcular as características de saída, ganho estático e esforços de corrente e tensão nos semicondutores.

3.1 Análise Qualitativa

3.1.1 Princípio de Operação

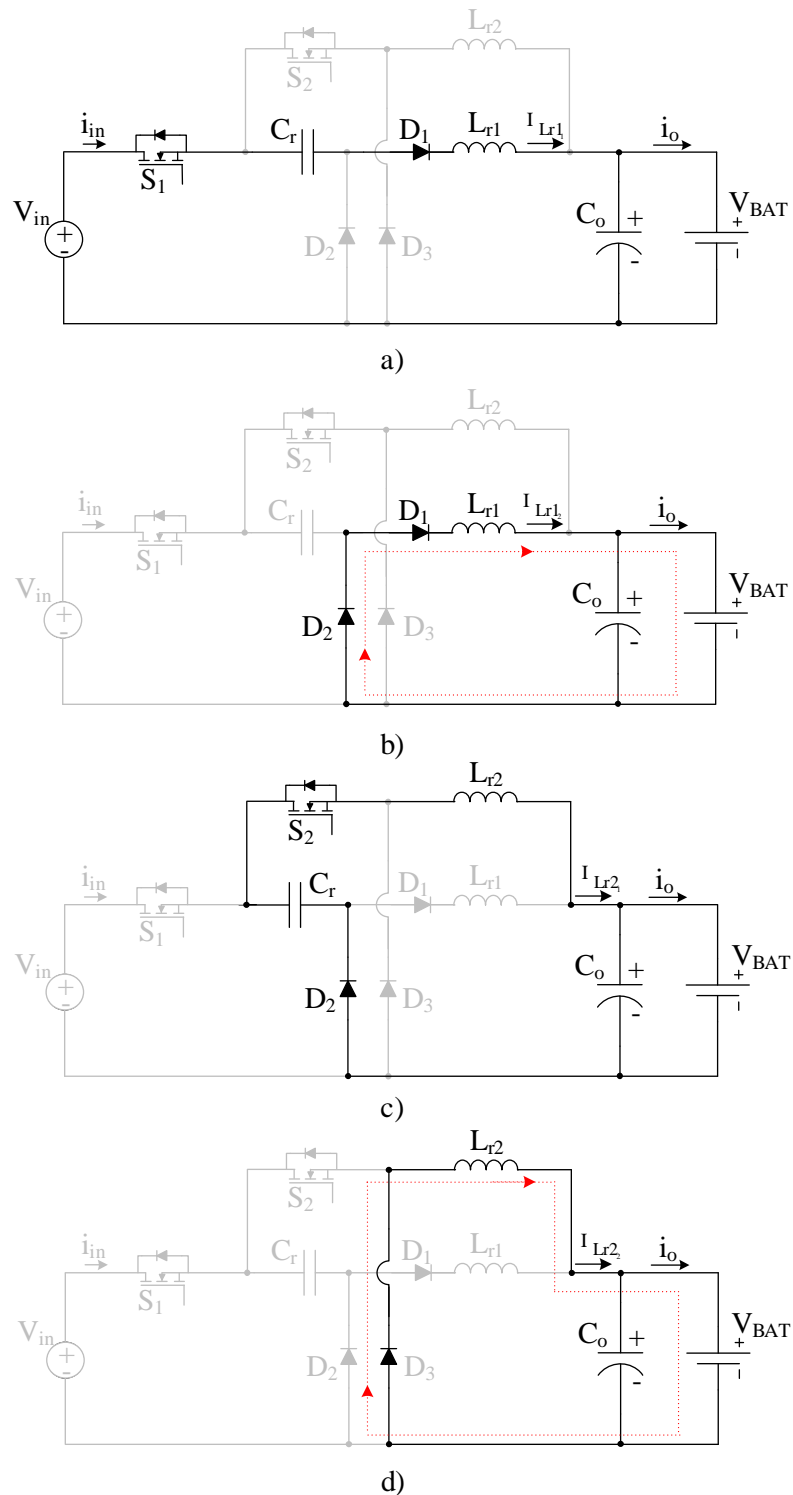
Primeira Etapa $[t_0, t_1]$: A princípio, considera-se que os interruptores S_1 e S_2 foram bloqueadas em ZCS. No instante t_0 a chave S_1 é acionada, a fonte V_{in} fornece energia para C_r , L_{r1} e a bateria. A corrente I_{Lr1} começa a crescer senoidalmente através do circuito ressonante composto por C_r , D_1 e L_{r1} . Esta corrente é forçada a cessar pela chave S_1 devido o capacitor ressonante C_r que se carrega com V_{in} e, portanto, polariza diretamente o diodo D_2 ao final desta etapa. Dessa forma, a chave S_1 é desligada sob corrente nula. Pode-se observar também que a chave S_1 conduz a corrente de carga. O circuito equivalente a esta etapa de operação é ilustrado na Fig. 3.1(a).

Segunda Etapa $[t_1, t_2]$: Durante esta etapa de operação, o capacitor ressonante C_r está carregado com V_{in} , o diodo D_2 é polarizado diretamente, forçando o decréscimo linear da corrente I_{Lr1} até se tornar nula. Esta etapa termina quando a chave S_2 é acionada. O circuito equivalente desta etapa de operação é ilustrado na Fig. 3.1(b).

Terceira Etapa $[t_2, t_3]$: Quando a chave S_2 é acionada, o capacitor C_r transfere toda energia armazenada para à bateria. Neste momento ocorre outra ressonância entre o capacitor C_r em série com o indutor ressonante L_{r2} . Esta etapa é similar a primeira etapa de operação. A corrente I_{Lr2} cresce senoidalmente. Conseqüentemente, a tensão sobre o capacitor C_r começa a decrescer para ao final desta etapa polarizar diretamente o diodo D_3 , forçando a corrente I_{Lr2} parar de circular pela chave S_2 , promovendo assim, o desligamento da mesma em ZCS. O circuito equivalente a esta etapa é ilustrado na Fig. 3.1(c).

Quarta Etapa [t_3, t_4]: Esta etapa inicia quando a chave S_2 é desligada em ZCS. A corrente através do indutor ressonante I_{Lr2} decresce linearmente através do diodo de roda livre D_3 para a bateria. Quando a chave S_1 é acionada, a quarta etapa termina, dando início a um novo ciclo de chaveamento. Esta etapa de operação é ilustrada pela Fig. 3.1(d).

Figura 3.1 – Etapa de Operação da topologia proposta.

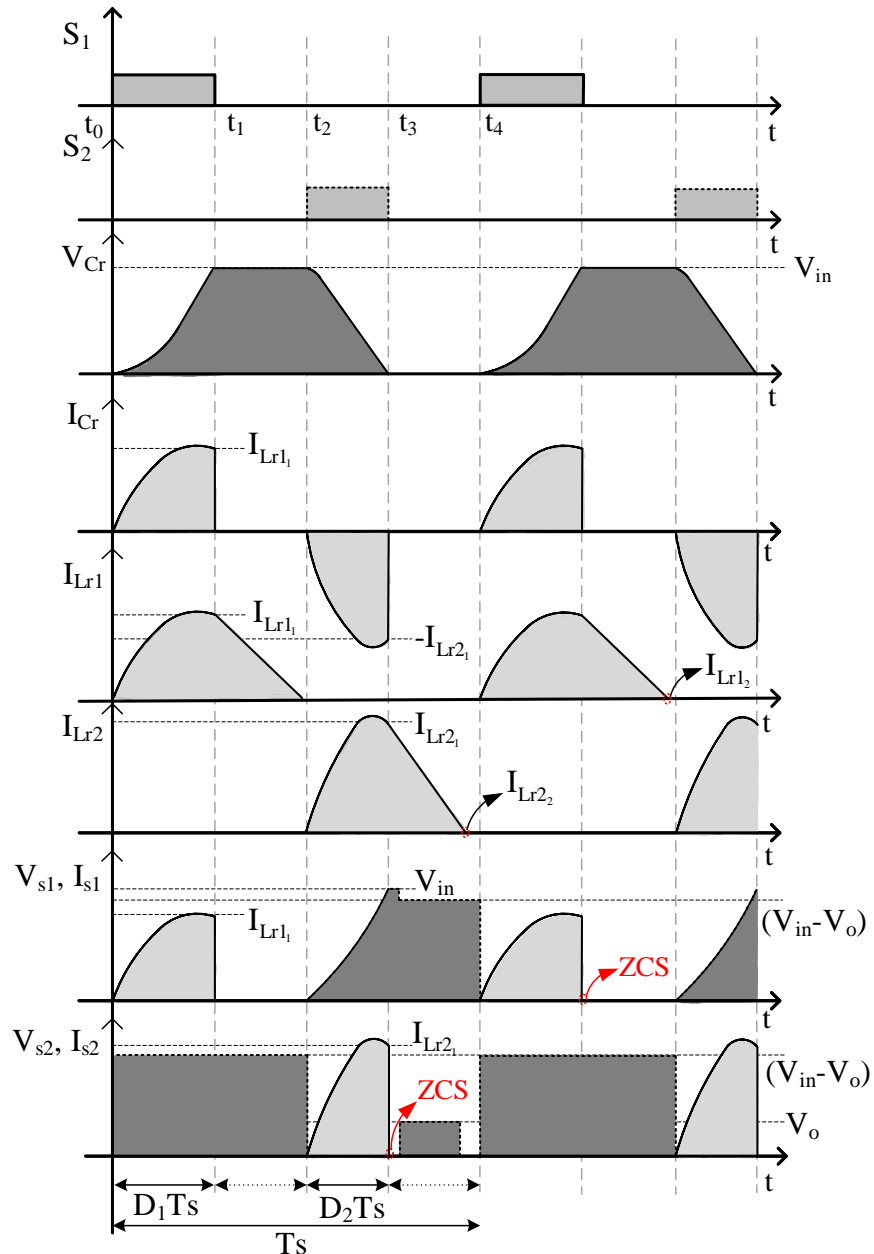


Fonte: Próprio autor.

3.1.2 Formas de Onda Teóricas

As principais formas de onda do conversor Cuk-Buck ZCS são apresentadas na Figura 3.2, sendo obtidas a partir das etapas de operação que foram apresentadas na seção anterior. Destacam-se as transições de estado das chaves em ZCS.

Figura 3.2 – Formas de onda teóricas da topologia proposta.



Fonte: Próprio autor.

A partir das formas de onda teórica, é possível notar que a tensão sobre os interruptores não ultrapassa o valor da fonte de entrada V_{in} .

3.2 Análise Quantitativa

Com referência à análise qualitativa realizada anteriormente é realizada a análise quantitativa do conversor proposto, na qual é deduzido o equacionamento de todas as etapas de operação. Esses equacionamentos são feitos para um período T_S de operação em que o tempo desse ciclo é determinado pela equação (3.1) onde a frequência de chaveamento é dada por f_s .

$$T_S = \frac{1}{f_s} \quad (3.1)$$

A impedância do circuito ressonante é um parâmetro baseado na indutância e na capacitância de ressonância de cada tanque ressonante, conforme a equação (3.2). A frequência de ressonância é uma característica do circuito de ressonância e é definida na equação (3.3).

$$Z = \sqrt{\frac{L_r}{C_r}} \quad (3.2)$$

$$f_r = \frac{1}{2\pi\sqrt{L_r.C_r}} \quad (3.3)$$

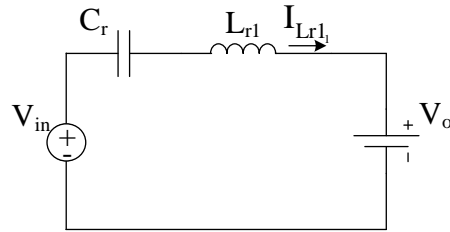
Foram determinadas as expressões para a tensão no capacitor ressonante, as correntes nos indutores ressoantes e o tempo de duração de cada etapa, com o objetivo de se obter o ganho estático do conversor, além da a corrente média na carga. Considerou-se que todos os componentes e interruptores ativos são ideais e a fonte de alimentação V_{in} não apresenta variação. A seguir é são apresentados os circuitos equivalentes para cada etapa e suas respectivas expressões.

3.2.1 Primeiro Estágio $[t_0, t_1]$

Assumindo as seguintes condições iniciais:
$$\begin{cases} V_{Cr}(t) = 0 \\ I_{Lr1}(t) = 0 \end{cases}$$

Na Fig. 3.3 tem-se o circuito equivalente da primeira etapa de operação.

Figura 3.3 – Circuito equivalente da primeira etapa de operação



Fonte: Próprio autor.

De acordo com o circuito elétrico anterior, pôde-se obter as seguintes equações do sistema:

$$V_{in} = V_{C_r}(t) + V_{L_{r1}}(t) + V_o \quad (3.4)$$

$$I_{L_{r1}}(t) = I_{C_r}(t) \quad (3.5)$$

Reorganizando as equações (3.4) e (3.5), têm-se:

$$V_{in} - V_o = V_{C_r}(t) + L_{r1} \frac{dI_{L_{r1}}(t)}{dt} \quad (3.6)$$

$$I_{L_{r1}}(t) = C_r \frac{dv_{C_r}(t)}{dt} \quad (3.7)$$

Aplicando a transformada de Laplace em (3.6), têm-se:

$$\frac{V_{in} - V_o}{s} = V_{C_r}(s) + s^2 \cdot L_{r1} \cdot C_r \cdot V_{C_r}(s) \quad (3.8)$$

Reorganizando, têm-se:

$$V_{C_r}(s) = \frac{V_{in} - V_o}{s \cdot (s^2 \cdot L_{r1} \cdot C_r + 1)} \quad (3.9)$$

Dividindo por $L_{r1} \cdot C_r$

$$V_{C_r}(s) = (V_{in} - V_o) \cdot \frac{\frac{1}{L_{r1} \cdot C_r}}{s \cdot (s^2 \cdot L_{r1} \cdot C_r + 1)} \quad (3.10)$$

Definindo:

$$\omega_{01} = \frac{1}{\sqrt{L_{r1} \cdot C_r}} \quad (3.11)$$

$$L_{r1} \cdot C_r = \frac{1}{\omega_{01}^2} \quad (3.12)$$

$$\sqrt{\frac{C_r}{L_{r1}}} = \frac{1}{Z_1} \quad (3.13)$$

Substituindo a equação (3.12) em (3.10), têm-se

$$V_{Cr}(s) = (V_{in} - V_o) \cdot \frac{\omega_{01}^2}{s \cdot (s^2 + \omega_{01}^2)} \quad (3.14)$$

Aplicando a inversa de Laplace em (3.14), tem-se a condições final desta etapa da tensão sobre o capacitor ressonante.

$$V_{Cr}(t) = (V_{in} - V_o) \cdot (1 - \cos(\omega_{01} \cdot t_1)) \quad (3.15)$$

A condição final da corrente através do indutor ressonante L_{r1} pode ser obtida substituindo a equação (3.15) em (3.7).

$$I_{Lr1}(t) = C_r \frac{d[(V_{in} - V_o) \cdot (1 - \cos(\omega_{01} \cdot t_1))]}{dt} \quad (3.16)$$

Derivando a equação (3.16), obtêm-se:

$$I_{Lr1}(t) = C_r [(V_{in} - V_o) \cdot \omega_{01} \cdot \sin(\omega_{01} \cdot t_1)] \quad (3.17)$$

Substituindo a equação (3.13) em (3.17) e reorganizando para obter a condição final da corrente através do indutor ressonante L_{r1} .

$$I_{Lr1}(t) = (V_{in} - V_o) \cdot \frac{1}{Z_1} \cdot \sin(\omega_{01} \cdot t_1) \quad (3.18)$$

Esta etapa termina quando a tensão no capacitor ressonante se iguala a tensão da fonte de alimentação ($V_{Cr} = V_{in}$). Pode-se então calcular sua duração como apresentado em (3.19).

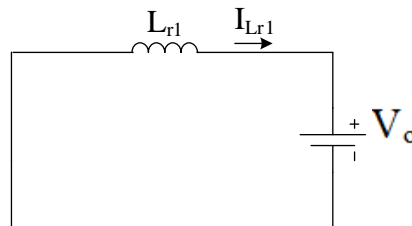
$$t_1 = \frac{\arccos\left(\frac{V_o}{V_{in} - V_o}\right)}{\frac{1}{\sqrt{L_{r1} \cdot C_r}}} \quad (3.19)$$

3.2.2 Segundo Estágio [t_1, t_2]

Assumindo as seguintes condições iniciais: $\begin{cases} V_{Cr}(t) = V_{in} \\ I_{Lr12}(t) = I_{Lr11} \end{cases}$

A seguir é apresentado o circuito equivalente desta etapa.

Figura 3.4 – Circuito equivalente da segunda etapa de operação



Fonte: Próprio autor.

O circuito é representado pela equação (3.20). Assim, pôde-se obter a equação da corrente através do indutor ressonante L_{r1} .

$$-V_o - V_{Lr1}(t) = 0 \quad (3.20)$$

$$-V_o - L_{r1} \frac{dI_{Lr1}(t)}{dt} = 0 \quad (3.21)$$

Aplicando a transformada de Laplace na equação (3.21), obtém-se:

$$-L_{r1} \cdot (s \cdot I_{Lr1}(s) - I_{Lr1}) - \frac{V_o}{s} = 0 \quad (3.22)$$

Isolando I_{Lr1} ,

$$I_{Lr2}(s) = I_{Lr1} \cdot \frac{1}{s} - \frac{V_o}{L_{r1}} \cdot \frac{1}{s^2} \quad (3.23)$$

Aplicando a inversa de Laplace em (3.23), tem-se a condições final desta etapa da corrente através do indutor ressonante L_{r1} .

$$I_{Lr2}(t) = I_{Lr1} - \frac{V_o(t_2)}{L_{r1}} \quad (3.24)$$

A partir da expressão (3.24) é possível determinar o instante t_2 , que é o momento em que se dá por encerrada esta 2ª etapa de operação.

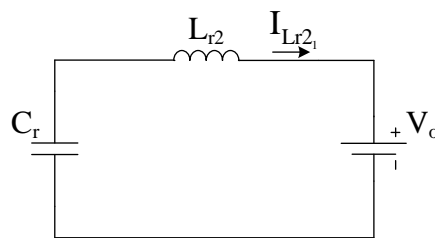
$$t_2 = \frac{L_{r1} (I_{Lr1} - I_{Lr2})}{V_o} \quad (3.25)$$

3.2.3 Terceiro Estágio [t_2, t_3]

Assumindo as seguintes condições iniciais: $\begin{cases} V_{Cr}(t) = V_{in} \\ I_{Lr2_1}(t) = 0 \end{cases}$

Na Fig. 3.5 tem-se o circuito equivalente da primeira etapa de operação.

Figura 3.5 – Circuito equivalente da terceira etapa de operação



Fonte: Próprio autor.

De acordo com o circuito elétrico anterior, pôde-se obter as seguintes equações do sistema:

$$V_{Cr}(t) = V_{Lr2}(t) + V_o \quad (3.26)$$

$$I_{Lr2_1}(t) = -I_{Cr}(t) \quad (3.27)$$

Reorganizando as equações (3.26) e (3.27), têm-se:

$$V_{Cr}(t) = L_{r2} \frac{dI_{Lr2}(t)}{dt} + V_o \quad (3.28)$$

$$I_{Lr2_1}(t) = -C_r \frac{dv_{Cr}(t)}{dt} \quad (3.29)$$

Aplicando a transformada de Laplace em (3.28) e (3.29), têm-se:

$$V_{Lr2}(s) = s.L_{r2}.I_{Lr2_1}(s) \quad (3.30)$$

$$I_{Lr2_1}(s) = -C_r.(s.V_{Cr}(s) - V_{in}) \quad (3.31)$$

Substituindo a equação (3.31) em (3.30), têm-se:

$$V_{Lr2}(s) = -L_{r2}.s.[C_r.(s.V_{Cr}(s) - V_{in})] \quad (3.32)$$

Substituindo a equação (3.32) em (3.26), tem-se:

$$V_{Cr}(s) - \frac{V_o}{s} + s^2.L_{r2}.V_{Cr}(s) - s.L_{r2}.C_r.V_{in} = 0 \quad (3.33)$$

Isolando $V_{Cr}(s)$,

$$V_{Cr}(s) = L_{r2}.C_r.V_{in} \cdot \frac{s}{(1 + s^2.L_{r2}.C_r)} + V_o \cdot \frac{1}{(1 + s^2.L_{r2}.C_r)} \quad (3.34)$$

Definindo:

$$\omega_{02} = \frac{1}{\sqrt{L_{r2}.C_r}} \quad (3.35)$$

$$L_{r2}.C_r = \frac{1}{\omega_{02}^2} \quad (3.36)$$

$$\sqrt{\frac{C_r}{L_{r2}}} = \frac{1}{Z_2} \quad (3.37)$$

Dividindo por $L_{r2}.C_r$ e aplicando as equações (3.35) e (3.36), tem-se:

$$V_{Cr}(s) = V_{in} \cdot \frac{s}{(\omega_{02}^2 + s^2)} + V_o \cdot \frac{\omega_{02}^2}{s \cdot (\omega_{02}^2 + s^2)} \quad (3.38)$$

Aplicando a inversa de Laplace em (3.38), tem-se a condições final da tensão no capacitor ressonante desta etapa.

$$V_{Cr}(t) = (V_{in} \cdot \cos(\omega_{02} \cdot t_3)) + V_o \cdot (1 - \cos(\omega_{02} \cdot t_3)) \quad (3.39)$$

A condição final da corrente através do indutor ressonante L_{r2} pode ser obtida substituindo a equação (3.39) em (3.29), conforme observado a seguir:

$$I_{Lr2_2}(t) = -C_r \frac{d \left[(V_{in} \cdot \cos(\omega_{02} \cdot t_3)) + V_o \cdot (1 - \cos(\omega_{02} \cdot t_3)) \right]}{dt} \quad (3.40)$$

Derivando a equação (3.40), obtêm-se:

$$I_{Lr2_2}(t) = -C_r \left[(-V_{in} \cdot \omega_{02} \cdot \sin(\omega_{02} \cdot t_3)) + V_o \cdot \omega_{02} (\sin(\omega_{02} \cdot t_3)) \right] \quad (3.41)$$

Substituindo a equação (3.37) em (3.41) e reorganizando para obter a condição final da corrente através do indutor ressonante L_{r2} .

$$I_{Lr2_2}(t) = (V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3) \quad (3.42)$$

A terceira etapa de operação termina quando a tensão no capacitor ressonante chega a zero ($V_{Cr} = 0$). Pode-se então calcular sua duração como apresentado em (3.43).

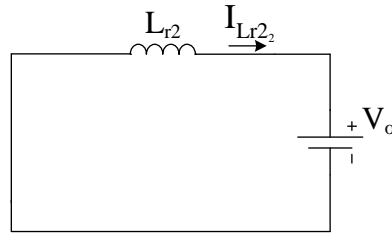
$$t_3 = \frac{\arccos\left(\frac{V_o}{V_{in} - V_o}\right)}{\omega_{02}} \quad (3.43)$$

3.2.4 Quarto Estágio [t_3, t_4]

Assumindo as seguintes condições iniciais: $\begin{cases} V_{Cr}(t) = 0 \\ I_{Lr2_2}(t) = I_{Lr2_1} \end{cases}$

A seguir é apresentado o circuito equivalente desta etapa.

Figura 3.6 – Circuito equivalente da segunda etapa de operação



Fonte: Próprio autor.

O circuito é representado pela equação (3.44). Assim, pôde-se obter a equação da corrente através do indutor ressonante L_{r2} .

$$-V_o - V_{Lr2}(t) = 0 \quad (3.44)$$

$$-V_o - L_{r2} \frac{dI_{Lr2}(t)}{dt} = 0 \quad (3.45)$$

Aplicando a transformada de Laplace na equação (3.45), obtém-se:

$$-L_{r2} \cdot (s \cdot I_{Lr2_2}(s) - I_{Lr2_1}) - \frac{V_o}{s} = 0 \quad (3.46)$$

Isolando I_{Lr2_2} ,

$$I_{Lr2_2}(s) = I_{Lr2_1} \cdot \frac{1}{s} - \frac{V_o}{L_{r2}} \cdot \frac{1}{s^2} \quad (3.47)$$

Aplicando a inversa de Laplace em (3.47), tem-se a condições final desta etapa da corrente através do indutor ressonante L_{r2} .

$$I_{Lr2_2}(t) = I_{Lr2_1} - \frac{V_o(t_4)}{L_{r2}} \quad (3.48)$$

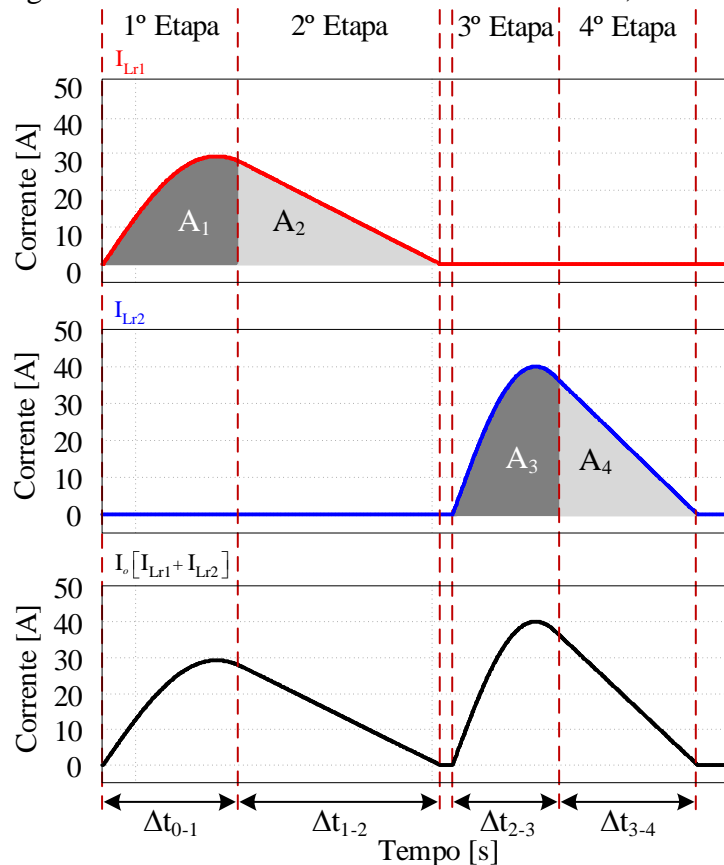
A partir da expressão (3.48) é possível determinar o instante t_4 , que é o momento em que se dá por encerrada esta 4ª etapa de operação.

$$t_4 = \frac{L_{r2} (I_{Lr2_1} - I_{Lr2_2})}{V_o} \quad (3.49)$$

3.3 Características de Saída

Para se obter a corrente média na carga será analisada a forma de onda da corrente nos dois indutores ressonantes (L_{r1} e L_{r2}) para o modo de operação descontinuo. Assim, a partir do conhecimento das áreas (A_1 e A_2) e (A_3 e A_4) da forma de onda das correntes em L_{r1} e L_{r2} obtém-se a corrente média da carga I_o , visto que a corrente que vai para carga é a soma das duas correntes em L_{r1} e L_{r2} em cada etapa de operação, conforme observado na Figura 3.7.

Figura 3.7 – Forma de onda das correntes em L_{r1} , L_{r2} e I_o



Fonte: Próprio autor.

Para calcular a corrente média, basta somar as áreas calculadas e dividir pelo período de chaveamento T_s . A equação (3.50) representa a corrente média na carga.

$$I_{o_med} = \frac{A_1 + A_2 + A_3 + A_4}{T_s} \quad (3.50)$$

3.3.1 Cálculo da área 1 (A_1)

Para o cálculo da A_1 , basta integrar a função da corrente no período Δt_{0-1} , conforme apresentado a seguir:

$$A_1 = \int_0^{t_1} \left[\frac{(V_{in} - V_o) \cdot \sin(\omega_{01} t_1)}{Z_1} \right] d\Delta t \quad (3.51)$$

Integrando a equação (3.51), tem-se:

$$A_1 = \frac{(V_{in} - V_o)}{Z_1 \cdot \omega_{01}} \cdot [\cos(\omega_{01} t_1) - \cos(0)] \quad (3.52)$$

Definindo:

$$\cos(\omega_{01} t_1) = 1 - \frac{V_{in}}{(V_{in} - V_o)}, \quad \cos(0) = 1 \quad (3.53)$$

Substituindo a equação (3.53) em (3.52) e reorganizando, tem-se que a A_1 pode ser determinada pela equação (3.54)

$$A_1 = \frac{V_{in}}{Z_1 \cdot \omega_{01}} \quad (3.54)$$

3.3.2 Cálculo da área 2 (A_2)

Observando a área 2 na Fig. 3.7, nota-se que é igual a um triângulo retângulo, de modo que fica simples o cálculo de A_2 , conforme apresentado na equação (3.55).

$$A_2 = \frac{I_{Lr1} \cdot t_2}{2} \quad (3.55)$$

3.3.3 Cálculo da área 3 (A_3)

Utilizando a mesma metodologia para o cálculo da área A_1 , pode-se obter a área A_4 . Integrando a função da corrente no período Δt_{2-3} , conforme apresentado a seguir:

$$A_3 = \int_0^{t_3} [(V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3)] d\Delta t \quad (3.56)$$

Integrando a equação (3.51), tem-se:

$$A_3 = \frac{-(V_{in} - V_o) \cdot Z_2}{\omega_{02}} \cdot [\cos(\omega_{02} \cdot t_3) - \cos(0)] \quad (3.57)$$

Definindo:

$$\cos(\omega_{02} \cdot t_3) = \frac{V_o}{(V_{in} - V_o)}, \quad \cos(0) = 1 \quad (3.58)$$

Substituindo a equação (3.53) em (3.52) e reorganizando, tem-se que a A_3 pode ser determinada pela equação (3.59).

$$A_3 = \frac{V_{in} \cdot Z_2}{\omega_{02}} \quad (3.59)$$

3.3.4 Cálculo da área 4 (A_4)

Da mesma forma que foi calculado a área 2, pode-se calcular a área A_4 . Observando a área 4 na Fig. 3.7, nota-se que é igual a um triângulo retângulo, assim, calculasse A_2 , conforme apresentado na equação (3.60).

$$A_4 = \frac{I_{Lr2_1} \cdot t_4}{2} \quad (3.60)$$

3.4 Corrente média de carga

A partir das equações das áreas ($A_1 + A_2 + A_3 + A_4$) é possível determinar a corrente média da carga $I_{o_{med}}$, conforme a equação (3.61). Substituindo as funções das áreas, tem-se:

$$I_{o_{med}} = \frac{\frac{V_{in}}{Z_1 \cdot \omega_{01}} + \frac{I_{Lr1} \cdot t_2}{2} + \frac{V_{in} \cdot Z_2}{\omega_{02}} + \frac{I_{Lr2} \cdot t_4}{2}}{T_s} \quad (3.61)$$

Reorganizando e simplificando a equação (3.61), a corrente média de saída é expressa como:

$$I_{o_{med}} = \frac{f_s}{2\pi \cdot f_{01}} \cdot \frac{V_{in}^2}{V_o \cdot Z_1} \quad (3.62)$$

Observa-se então, que a corrente de saída é proporcional a frequência de chaveamento e não depende da carga, conforme a expressão (3.62). Pode-se verificar também, que a frequência de chaveamento f_s é a única variável que pode ser controlada uma vez que as duas frequências de ressonância f_{01} e f_{02} foram previamente determinadas.

A potência média de saída pode ser expressão como:

$$P_{o_{med}} = \frac{f_s}{2\pi \cdot f_{01}} \cdot \frac{V_{in}^2}{Z_1} \quad (3.63)$$

Definindo:

$$\mu_o = \frac{f_s}{f_{01}} \quad (3.64)$$

Substituindo as equações (3.64) em (3.63), têm-se:

$$P_{o_{med}} = \frac{\mu_o}{2\pi} \cdot \frac{V_{in}^2}{Z_1} \quad (3.65)$$

A partir da modelagem das etapas de funcionamento do conversor e da equação (3.66), pode-se determinar algumas restrições para que o conversor opere com comutação suave ZCS, conforme apresentado na Tabela 3.1.

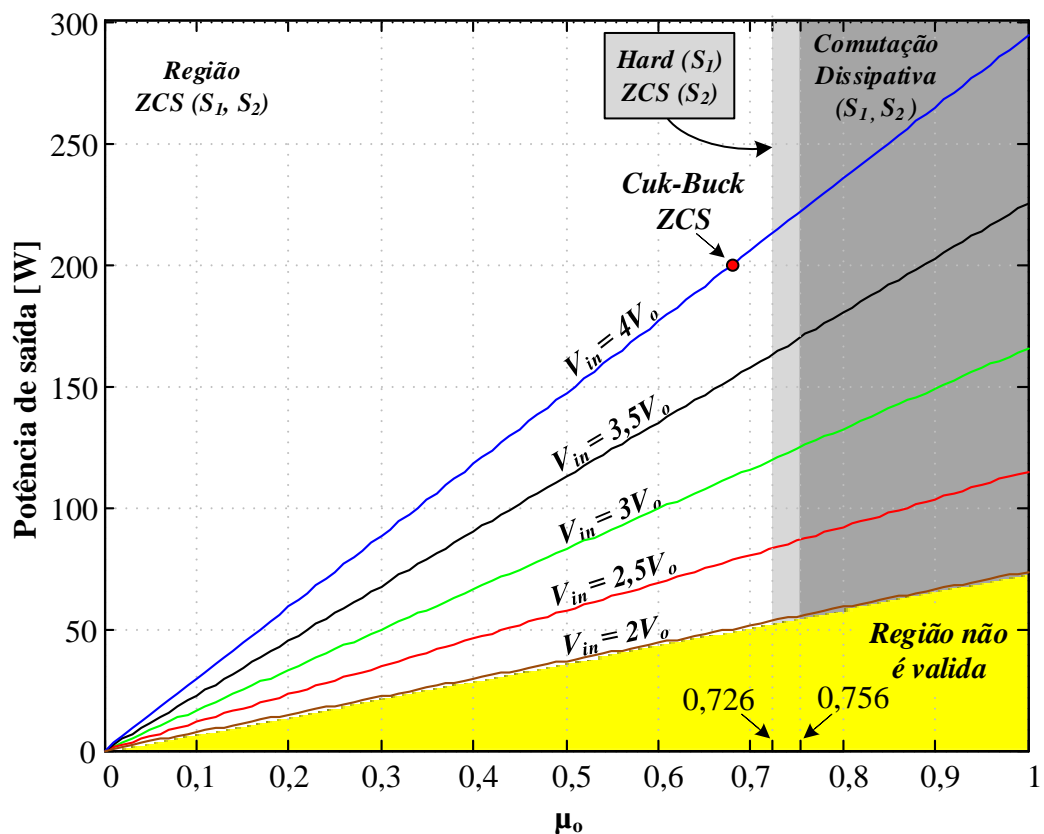
Tabela 3.1 – Restrições para o conversor operar com comutação suave ZCS

Relação de frequências $\mu_o = f_s/f_{o1}$	Modo de comutação das Chaves
$\mu_o < 0,726$	ZCS (S_1 e S_2)
$0,756 \leq \mu_o \leq 0,726$	Dissipativa (S_1) - <i>Hard</i> ZCS (S_2)
$\mu_o > 0,756$	Dissipativa (S_1 e S_2) - <i>Hard</i>

Fonte: Próprio autor.

A Figura 3.8 ilustra os limites para o conversor operar com comutação suave em uma ou nas duas chaves. É apresentado também os limites de tensão de saída para que as equações da topologia são válidas.

Figura 3.8 – Característica de saída do conversor Cuk-Buck ZCS



Fonte: Próprio autor.

Observa-se que na Figura 3.8 existe uma região que não é válida para o equacionamento e operação do conversor. Esta restrição está atrelada a condição da equação de tempo (3.19) e (3.43). A tensão de entrada não pode ser menor ou igual a duas vezes a tensão de saída, pois, não haverá tempo suficiente na primeira ou terceira etapa de operação para que o capacitor ressonante se carregue ou descarregue.

3.5 Análise dos Esforços de Tensão e Corrente nos Semicondutores

Nesta subseção, serão apresentadas as análises de tensão máxima, e das correntes máxima, média e eficaz para os semicondutores.

3.5.1 Esforços de Tensão e Corrente na Chave S_1

A chave principal S_1 conduz somente na primeira etapa de operação. Assim, para o cálculo é considerado somente esta etapa.

3.5.1.1 Tensão Máxima

Na análise do circuito da Fig. 3.1(c), nota-se a tensão máxima na chave S_1 durante a terceira etapa de operação, quando o C_r está grampeado com a tensão de entrada (V_{in}) e descarrega toda sua energia para a carga, polarizando diretamente o diodo D_3 . Nesta etapa a chave S_1 não conduz, e a tensão V_{Cr} polariza diretamente S_1 com a tensão de entrada. Assim, a máxima tensão sobre S_1 é a tensão da fonte de alimentação.

$$V_{S_1_max} = V_{in} \quad (3.66)$$

3.5.1.2 Corrente Máxima

Para obter a corrente máxima da chave S_1 , a derivada da equação (3.18) em função do tempo t_{pk_1} deve ser igual a zero, conforme a equação (3.67). Reorganizando e isolando t_{pk_1} , tem-se o tempo em que a corrente máxima na chave S_1 é atingida, de acordo com a equação (3.68).

$$\frac{d}{d(t_{pk})} \frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_{pk_1})}{Z_1} = 0 \quad (3.67)$$

$$t_{pk_1} = \frac{\arccos(0)}{\omega_{01}} \quad (3.68)$$

Substituindo a equação (3.68) em (3.18), tem-se o esforço de máxima corrente que circula através da chave S_1 .

$$I_{S_1_max} = \frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_{pk_1})}{Z_1} \quad (3.69)$$

3.5.1.3 Corrente Média

Aplicando o conceito de corrente média na equação (3.18), tem-se:

$$I_{S_1_med} = \frac{1}{T_s} \int_0^{t_1} \left[\frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_1)}{Z_1} \right] \quad (3.70)$$

Reorganizando a equação (3.70), tem-se a corrente média que circula na chave S_1 .

$$I_{S_1_med} = \frac{2 \cdot (V_{in} - V_o) \cdot \sin\left(\frac{\omega_{01} \cdot t_1}{2}\right)^2}{T_s \cdot Z_1 \cdot \omega_{01}} \quad (3.71)$$

3.5.1.4 Corrente Eficaz

A corrente eficaz na chave S_1 é calculada utilizando a equação (3.72).

$$I_{S_1_ef} = \sqrt{\frac{1}{T_s} \int_0^{t_1} \left[\frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_1)}{Z_1} \right]^2} \quad (3.72)$$

Reorganizando a equação (3.72), tem-se:

$$I_{S_1-ef} = \sqrt{\frac{(V_{in} - V_o)^2 \cdot (\sin(2 \cdot \omega_{01} \cdot t_1) - 2 \cdot \omega_{01} \cdot t_1)}{Z_1^2 \cdot \omega_{01} \cdot T_s}}{2}} \quad (3.73)$$

3.5.2 Esforços de Tensão e Corrente na Chave S₂

A chave S₂ conduz somente na terceira etapa de funcionamento. A seguir é apresentado o equacionamento dos esforços.

3.5.2.1 Tensão Máxima

Analisando o circuito da Fig. 3.1(a), a primeira etapa de funcionamento apresenta a máxima tensão sobre a chave S₂. Logo, o máximo esforço de tensão sobre S₂ é a tensão de entrada (V_{in}) menos a tensão de saída (V_o).

$$V_{S_2-max} = V_{in} - V_o \quad (3.74)$$

3.5.2.2 Corrente Máxima

Utilizando a mesma metodologia do cálculo da máxima corrente da chave S₁, pôde-se determinar a corrente máxima que circula na chave S₂, derivando a equação (3.42) em função do tempo t_{pk_2} , conforme a equação (3.75). Assim, o tempo em que a corrente atinge o valor máximo é da acordo por (3.76).

$$\frac{d}{d(t_{pk_2})} \left[(V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_{pk_2}) \right] = 0 \quad (3.75)$$

$$t_{pk_2} = \frac{\arccos(0)}{\omega_{02}} \quad (3.76)$$

Substituindo a equação (3.76) em (3.42), tem-se o esforço de máxima corrente que circula através da chave S₁.

$$I_{S_2-pk} = (V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_{pk_2}) \quad (3.77)$$

3.5.2.3 Corrente Média

Aplicando o conceito de corrente média na equação (3.42), tem-se:

$$I_{S_2_med} = \frac{1}{T_s} \int_0^{t_3} [(V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3)] \quad (3.78)$$

Reorganizando a equação (3.78), tem-se a corrente média que circula na chave S₂.

$$I_{S_2_med} = \frac{2 \cdot Z_2 \cdot (V_{in} - V_o) \cdot \sin\left(\frac{\omega_{02} \cdot t_3}{2}\right)^2}{T_s \cdot \omega_{02}} \quad (3.79)$$

3.5.2.4 Corrente Eficaz

A corrente eficaz na chave S₂ é calculada utilizando a equação (3.72).

$$I_{S_2_ef} = \sqrt{\frac{1}{T_s} \int_0^{t_3} [(V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3)]^2} \quad (3.80)$$

Reorganizando a equação (3.80), tem-se:

$$I_{S_2_ef} = \sqrt{\frac{Z_2^2 \cdot (V_{in} - V_o)^2 \cdot (\sin(2 \cdot \omega_{02} \cdot t_3) - 2 \cdot \omega_{02} \cdot t_3)}{\omega_{02} \cdot T_s}} \quad (3.81)$$

3.5.3 Esforços de Tensão e Corrente no Diodo D₁

O diodo D₁ está em série com a chave S₁ e conduz na primeira e segunda etapa de operação.

3.5.3.1 Tensão Máxima

A máxima tensão a qual o diodo D₁ está submetida é na terceira etapa de operação, e é igual a tensão negativa de saída (V_o).

$$V_{D_1\text{-max}} = -V_o \quad (3.82)$$

3.5.3.2 Corrente Máxima

A corrente máxima submetida ao diodo D_1 é a mesma corrente máxima da chave S_1 , visto que o pico ocorre no período da ressonância e neste período o diodo está conduzindo a mesma corrente de ressonância para carga. Assim, a corrente máxima submetida ao diodo é definida por (3.83).

$$I_{D_1\text{-pk}} = I_{S_1\text{-pk}} = \frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_{pk_1})}{Z_1} \quad (3.83)$$

3.5.3.3 Corrente Média

A corrente media no diodo D_1 é expressa como:

$$I_{D_1\text{-med}} = \frac{1}{T_s} \left\{ \int_0^{t_1} \left[\frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_1)}{Z_1} \right] \cdot dt + \int_0^{t_2} \frac{I_{Lr1} \cdot t_2}{2} \cdot dt \right\} \quad (3.84)$$

Substituindo os intervalos de tempos referente a cada etapa de operação e a expressão (3.18) da corrente através do indutor ressonante I_{Lr1} , encontra-se a corrente média no diodo D_1 . Assim, a corrente média em D_1 é expressa por (3.85).

$$I_{D_1\text{-med}} = \frac{\left[2 \cdot (V_{in} - V_o) \cdot L_{r1} \cdot \sin\left(\frac{\omega_{01} \cdot t_1}{2}\right)^2 - \frac{V_o \cdot Z_1 \cdot \omega_{01} \cdot t_2^2}{2} + L_{r1} \cdot \omega_{01} \cdot t_2 \cdot \sqrt{V_{in} \cdot (V_{in} - 2 \cdot V_o)} \right]}{T_s \cdot Z_1 \cdot \omega_{01} \cdot L_{r1}} \quad (3.85)$$

3.5.3.4 Corrente Eficaz

A corrente eficaz na chave S_2 é calculada utilizando a equação (3.86).

$$I_{D_1\text{-ef}} = \sqrt{\frac{1}{T_s} \left(\int_0^{t_1} \left[\frac{(V_{in} - V_o) \cdot \sin(\omega_{01} \cdot t_1)}{Z_1} \right] \cdot dt + \int_0^{t_2} \frac{I_{Lr1} \cdot t_2}{2} \cdot dt \right)^2} \quad (3.86)$$

Substituindo os intervalos de tempos referente a cada etapa de operação e a expressão (3.18) da corrente através do indutor ressonante I_{Lr1} , encontra-se a corrente eficaz no diodo D_1 . Dessa forma, a corrente eficaz em D_1 é expressa por (3.87).

$$I_{D_1-ef} = \sqrt{\frac{V_o^2 \cdot t_2^3 + \frac{V_{in} \cdot t_2 \cdot (V_{in} - 2 \cdot V_o)}{Z_1^2} - \frac{(V_{in} - V_o)^2 \cdot [\sin(2 \cdot \omega_{01} \cdot t_1) - 2 \cdot \omega_{01} \cdot t_1]}{4 \cdot Z_1^2 \cdot \omega_{01}} - \frac{V_o \cdot t_2^2 \cdot \sqrt{V_{in} \cdot (V_{in} - 2 \cdot V_o)}}{L_{r1} \cdot Z_1}}{T_s}} \quad (3.87)$$

3.5.4 Esforços de Tensão e Corrente no Diodo D_2

O diodo de roda livre D_2 está em série com o indutor ressonante (L_{r1}) e conduz na segunda e terceira etapa de operação.

3.5.4.1 Tensão Máxima

A máxima tensão a qual o diodo D_2 está submetida é no início da primeira etapa de operação, visto que a tensão no capacitor ressonante C_r ainda é zero e ainda não se iniciou a ressonância entre o indutor ressonante (L_{r1}). Neste instante, o diodo está em paralelo com a fonte de entrada (V_{in}). Assim, a tensão máxima no diodo D_2 é igual a tensão de entrada.

$$V_{D_2-max} = V_{in} \quad (3.88)$$

3.5.4.2 Corrente Máxima

A corrente máxima submetida ao diodo de roda livre D_3 é a corrente máxima da chave S_2 , visto que o pico de corrente ocorre no período da ressonância e neste instante o diodo está conduzindo a mesma corrente. Assim, a corrente máxima submetida ao diodo é definida por (3.83).

$$I_{D_1-pk} = I_{S_2-pk} = (V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_{pk_2}) \quad (3.89)$$

3.5.4.3 Corrente Média

A corrente media no diodo D_2 é expressa como:

$$I_{D_2_med} = \frac{1}{T_s} \left\{ \int_0^{t_2} \frac{I_{Lr1} \cdot t_2}{2} \cdot dt + \int_0^{t_3} (V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3) \cdot dt \right\} \quad (3.90)$$

Substituindo os intervalos de tempos referente a cada etapa de operação e a expressão (3.42) da corrente através do indutor ressonante I_{Lr1} , obteve-se a corrente média através do diodo D_2 , conforme a equação (3.91).

$$I_{D_2_med} = \frac{\left[2 \cdot (V_{in} - V_o) \cdot L_{r1} \cdot \sin\left(\frac{\omega_{01} \cdot t_1}{2}\right)^2 - \frac{V_o \cdot Z_1 \cdot \omega_{01} \cdot t_2^2}{2} + L_{r1} \cdot \omega_{01} \cdot t_2 \cdot \sqrt{V_{in} \cdot (V_{in} - 2 \cdot V_o)} \right]}{T_s \cdot Z_1 \cdot \omega_{01} \cdot L_{r1}} \quad (3.91)$$

3.5.4.4 Corrente Eficaz

A corrente eficaz no diodo D_2 é calculada utilizando a equação (3.92).

$$I_{D_2_ef} = \sqrt{\frac{1}{T_s} \left(\int_0^{t_2} \frac{I_{Lr1} \cdot t_2}{2} \cdot dt + \int_0^{t_3} [(V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3)] \cdot dt \right)^2} \quad (3.92)$$

Substituindo os intervalos de tempos referente a cada etapa de operação, obtém-se encontra-se a corrente eficaz no diodo D_2 , conforme expressa em (3.93).

$$I_{D_2_ef} = \sqrt{\frac{Z_1^2 \cdot t_3 \cdot (V_{in} - V_o)^2 \cdot \sin(\omega_{02} \cdot t_3)^2 + \frac{t_2 \cdot (3 \cdot L_{r1} \cdot V_{in}^2 - 6 \cdot L_{r1}^2 \cdot V_{in} \cdot V_o + V_o^2 \cdot Z_1^2 \cdot t_2^2 - 3 \cdot L_{r1} \cdot V_o \cdot Z_1 \cdot t_2 \cdot \sqrt{V_{in}^2 - 2 \cdot V_{in} \cdot V_o})}{3 \cdot Z_1^2 \cdot L_{r1}^2}}{T_s}} \quad (3.93)$$

3.5.5 Esforços de Tensão e Corrente no Diodo D_3

O diodo de roda livre D_3 está em série com o indutor ressonante (L_{r2}) e conduz a corrente de carga na quarta etapa de operação.

3.5.5.1 Tensão Máxima

A máxima tensão a qual o diodo D_3 está submetida é no início da terceira etapa operação, visto que a tensão no capacitor ressonante (C_r) é igual a tensão de entrada (V_{in}) e

ainda não se iniciou a ressonância com o indutor ressonante L_{r2} . Neste instante, o diodo D_3 está em paralelo com a fonte de entrada (V_{in}). Assim, a tensão máxima no diodo D_3 é igual a tensão de entrada.

$$V_{D_3_max} = V_{in} \quad (3.94)$$

3.5.5.2 Corrente Máxima

A máxima corrente submetida no diodo de roda livre D_3 é a mesma corrente através de L_{r2} no fim da terceira etapa de operação, quando acaba a ressonância entre C_r . Assim, a condição final de corrente através de L_{r2} é igual a corrente de pico em D_3 .

$$I_{D_3_pk} = I_{L_{r2}} = (V_{in} - V_o) \cdot Z_2 \cdot \sin(\omega_{02} \cdot t_3) \quad (3.95)$$

3.5.5.3 Corrente Média

A corrente media no diodo D_3 é expressa como:

$$I_{D_3_med} = \frac{1}{T_s} \int_0^{t_4} \left(I_{L_{r2_1}} - \frac{V_o \cdot t_4}{L_{r1}} \right) dt \quad (3.96)$$

Substituindo os intervalos de tempos referente a cada etapa de operação e a expressão (3.32) da corrente através do indutor ressonante $I_{L_{r2_1}}$, obteve-se a corrente média através do diodo de roda livre D_3 , conforme a equação (3.97).

$$I_{D_3_med} = \frac{\left[V_o \cdot t_4 - 2 \cdot (V_{in} - V_o) \cdot L_{r2} \cdot Z_2 \cdot \frac{\sqrt{V_{in} \cdot (V_{in} - 2 \cdot V_o)}}{(V_{in} - V_o)^2} \right] \cdot t_4}{2 \cdot T_s \cdot L_{r2}} \quad (3.97)$$

3.5.5.4 Corrente Efícaz

A corrente eficaz no diodo de roda livre D_3 é calculada utilizando a equação (3.98).

$$I_{D_3-ef} = \sqrt{\frac{1}{T_s} \int_0^{t_4} \left(I_{Lr2_1} - \frac{V_o \cdot t_4}{L_{r2}} \right)^2 dt} \quad (3.98)$$

Substituindo os intervalos de tempos de cada etapa de operação, tem-se a corrente eficaz no diodo D₃, conforme expressa em (3.99).

$$I_{D_3-ef} = \sqrt{\frac{3 \cdot t_4 \cdot \left[V_o^2 \cdot t_4^2 + 3 \cdot L_{r2}^2 \cdot V_{in}^2 \cdot Z_2^2 - 6 \cdot L_{r2}^2 \cdot V_{in} \cdot V_o \cdot Z_2^2 - 3 \cdot L_{r2} \cdot V_o \cdot Z_2 \cdot t_4 \cdot (V_{in} - V_o) \sqrt{\frac{V_{in}^2 - 2 \cdot V_{in} \cdot V_o}{(V_{in} - V_o)^2}} \right]}{T_s \cdot L_{r2}^2}}}{3}} \quad (3.99)$$

3.6 Conclusões Parciais

Neste capítulo foi apresentado o estudo do conversor Cuk-Buck ZCS proposto, no qual compõem o objetivo principal desta dissertação.

Inicialmente, na análise qualitativa, foram determinadas as etapas de operação do conversor e apresentadas as formas de onda teóricas para um período de comutação, destacando-se a comutação suave sob corrente nula (ZCS) em ambas as chaves.

Em seguida, na análise quantitativa do conversor, foram obtidas as expressões matemáticas que possibilitam determinar os intervalos de tempo, tensão no capacitor ressonante e corrente nos indutores ressonante em cada etapa de operação da topologia proposta. A partir destas expressões, pode-se obter as características de saída, delimitar as regiões limites de operação do conversor e os esforços nos semicondutores.

4 PROJETO DO CONVERSOR PROPOSTO

Neste capítulo é apresentado o projeto do conversor proposto. As especificações e considerações de projeto são apresentados com o intuito de dimensionar os elementos ressonantes. A partir da modelagem dos esforços nos componentes realizada no capítulo 3, é determinado quais os interruptores, diodos e demais elementos que compõem o circuito de potência que serão utilizados. Por fim, é realizado todo o equacionamento de perdas e o rendimento teórico da topologia.

4.1 Especificações e Considerações de Projeto

As especificações e considerações de projeto do conversor Cuk-Buck ZCS são apresentados na Tabela 4.1 e 4.2, respectivamente.

Tabela 4.1 – Especificação do conversor Cuk-Buck ZCS

Potência nominal P_o	200W
Tensão de entrada V_{in}	48V
Tensão de saída V_o	12V

Fonte: Próprio autor.

Tabela 4.2 – Considerações de projeto do conversor Cuk-Buck ZCS

Frequência de chaveamento f_s	90 kHz
Ondulação da tensão no capacitor ΔV_{C_o}	2%

Fonte: Próprio autor.

4.2 Dimensionamento dos semicondutores

4.2.1.1 Esforços nos Semicondutores

A partir dos equacionamentos da subseção 3.5, pode-se determinar os esforços nos semicondutores e assim determinar os elementos do circuito de potência do conversor proposto. A Tabela 4.3 apresenta os esforços de tensão e corrente nos semicondutores.

Tabela 4.3 – Esforços nos semicondutores do conversor Cuk-Buck ZCS

Chave S₁		Valor
Tensão Máxima	$V_{S_1_max}$	48,00V
Corrente Máxima	$I_{S_1_max}$	28,43 A
Corrente Média	$I_{S_1_med}$	4,20 A
Corrente Eficaz	$I_{S_1_ef}$	11,16A
Chave S₂		
Tensão Máxima	$V_{S_2_max}$	36,00 V
Corrente Máxima	$I_{S_2_max}$	40,20 A
Corrente Média	$I_{S_2_med}$	4,20 A
Corrente Eficaz	$I_{S_2_ef}$	12,90 A
Diodo D₁		
Tensão Máxima	$V_{D_1_max}$	-12,00V
Corrente Máxima	$I_{D_1_max}$	28,43 A
Corrente Média	$I_{D_1_med}$	8,13 A
Corrente Eficaz	$I_{D_1_ef}$	13,00 A
Diodo D₂		
Tensão Máxima	$V_{D_2_max}$	48,00 V
Corrente Máxima	$I_{D_2_max}$	40,20 A
Corrente Média	$I_{D_2_med}$	8,13 A
Corrente Eficaz	$I_{D_2_ef}$	14,10 A
Diodo D₃		
Tensão Máxima	$V_{D_3_max}$	48,00 V
Corrente Máxima	$I_{D_3_max}$	37,83 A
Corrente Média	$I_{D_3_med}$	4,02 A
Corrente Eficaz	$I_{D_3_ef}$	10,07 A

Fonte: Próprio autor.

A partir dos resultados, pode-se determinar os componentes que serão utilizados no desenvolvimento do protótipo, conforme apresentado a seguir.

4.2.1.2 Escolha dos interruptores (S_1 e S_2)

Para o projeto adotou-se os interruptores *MOSFET* devido as suas características de tensão e corrente. A Tabela 4.4 apresenta os dados dos interruptores escolhidos.

Tabela 4.4 – Dados dos interruptores (S_1 e S_2)

Tipo	<i>MOSFET</i>
Fabricante	<i>INTERNATIONAL RECTIFIER</i>
Referência	IRFB3307
Máxima tensão coletor-emissor V_{DSS}	75V
Máxima corrente de coletor I_C	130A
Resistência $R_{DS(on),max}$	6,5 m Ω

Fonte: International Rectifier (2006).

Foi utilizado o interruptor com menor resistência de condução, com o intuito de reduzir as perdas na condução das chaves, visto que o conversor opera com correntes elevadas e assim não impactar nas perdas.

4.2.1.3 Escolha dos diodos (D_1 , D_2 e D_3)

Para os diodos D_1 , D_2 e D_3 adotou-se o diodo do tipo ultrarrápido (*SCHOTTKY*).

A Tabela 4.5 apresenta os dados do diodo são obtidos em (ON SEMICONDUCTOR, 2014).

Tabela 4.5 – Dados dos diodos (D_1 , D_2 e D_3)

Tipo	<i>SCHOTTKY</i>
Fabricante	<i>ON SEMICONDUCTOR</i>
Referência	MBRB2060CTG
Máxima tensão reversa (V_{R_D})	60V
Máxima corrente direta (I_{F_D})	20A
Máxima corrente repetitiva (I_{FM_D})	20A
Queda de tensão em condução direta (V_{F_D})	
Faixa de operação para temperatura de junção	-65 °C a +175 °C
Resistência térmica junção-encapsulamento (R_{thjc_D})	2 °C/W
Resistência térmica junção-ambiente (R_{thja_D})	50 °C/W
Resistência térmica encapsulamento-dissipador (R_{thcd_D})	0,5 °C/W

Fonte: On Semiconductor (2014).

4.3 Dimensionamento dos componentes ressonantes

A potência média de saída descrita pela equação (3.65), depende da impedância do circuito ressonante composto por L_{r1} e C_r . Nesta equação, observa-se que a potência é em

função da relação de frequências μ_o e tensão de entrada V_{in} e da impedância Z_1 , e não depende da impedância Z_2 .

Isolando L_{r1} , obtém-se o valor da indutância ressonante em função da potência média de carga e do capacitor ressonante C_r .

$$L_{r1} = C_r \cdot \left(\frac{\mu_o}{2\pi} \cdot \frac{V_{in}^2}{P_{o_med}} \right)^2 \quad (4.1)$$

O indutor ressonante L_{r2} foi dimensionado com o intuito de se carregar com mais corrente do que o indutor L_{r1} . As correntes que circulam nos indutores ressonantes são as mesmas que passam através das chaves S_1 e S_2 . Devido a chave S_1 está diretamente conectado com a fonte de entrada, ela deve apresentar um menor esforço. Assim, a corrente maior deve circular através do indutor ressonante L_{r2} e chave S_2 . Esta situação ocorre na terceira etapa de operação, conforme descrito na subseção 3.1.1.

A relação das duas indutâncias pode ser definida em (4.2).

$$L_{r2} = \frac{L_{r1}}{2} \quad (4.2)$$

A Tabela 4.6 apresenta os parâmetros calculados dos componentes ressonantes.

Tabela 4.6 – Parâmetros dos componentes ressonantes

Componentes ressonantes	Valor
L_{r1}	$1,5\mu H$
C_r	$0,9645\mu F$
L_{r2}	$0,75\mu H$

Fonte: Próprio autor.

4.4 Dimensionamento do Capacitor de Saída C_o

Neste projeto adotou-se o uso de dois capacitores eletrolíticos da Epcos (B43545) em paralelo com capacitância de $200 \mu F$. Os dados do capacitor são apresentados na Tabela 4.7.

Tabela 4.7 – Dados do capacitor eletrolítico (C_o)

Tipo	Eletrolítico
Fabricante	<i>EPCOS</i>
Referência	B43501
Capacitância nominal (C_o)	100 μF
Tensão máxima ($V_{C_o_max}$)	400 V
Resistência típica (R_{se})	630 $m\Omega$

Fonte: Epcos (2014).

Os valores equivalentes da capacitância e da resistência da associação de capacitores são apresentados a seguir:

$$C_o = 2 \cdot 100 = 200 \mu F \quad (4.3)$$

$$R_{se_Co} = \frac{630 \cdot 10^{-3}}{2} \cong 315 m\Omega \quad (4.4)$$

4.5 Análise de Perdas no Conversor

Nesta seção é realizada a modelagem das perdas nos componentes do conversor Cuk-Buck ZCS. Ao fim é apresentando um gráfico com o objetivo de ilustrar o percentual de perdas em cada componente da topologia. Além de apresentar o rendimento teórico do conversor.

4.5.1 Perdas nos Interruptores S_1 e S_2

4.5.1.1 Perda por condução em S_1

Através da linearização das curvas do catálogo de dados do *MOSFET* (*IRFB3307*), obtém-se a tensão limiar $V_{DS_on} = 0,024V$ e a resistência de condução da chave $R_{DS_on} = 6,3 m\Omega$. Com estes dados, calcula-se a perda por condução no interruptor S_1 .

$$P_{cond_S1} = I_{S1_ef}^2 \cdot V_{DS_on} + I_{S1_med} \cdot R_{DS_on} \quad (4.5)$$

Substituindo os valores de corrente média, eficaz da Tabela 4.3 e as informações obtidas no catálogo de dados do *MOSFET* utilizado em (4.5), obtém-se o valor da potência média dissipada na condução do interruptor S_1 .

$$P_{cond_S1} = 11,16^2 \cdot 6,3 \cdot 10^{-3} + 4,2 \cdot 0,024 = 0,885W \quad (4.6)$$

4.5.1.2 Perda por condução em S₂

Foi utilizado o mesmo *MOSFET* em S₂. Dessa forma, utilizou-se os mesmos dados obtidos no catálogo de dados. Assim, pode-se determinar a perda por condução no interruptor S₂.

$$P_{cond_S2} = I_{S2_ef}^2 \cdot V_{DS_on} + I_{S2_med} \cdot R_{DS_on} \quad (4.7)$$

Substituindo os valores de corrente média e eficaz da Tabela 4.3 e as informações obtidas no catálogo de dados do *MOSFET* utilizado em (4.7), obtém-se o valor da potência média dissipada na condução do interruptor S₂.

$$P_{cond_S1} = 12,9^2 \cdot 6,3 \cdot 10^{-3} + 4,2 \cdot 0,024 = 1,149W \quad (4.8)$$

4.5.1.3 Perda por comutação em S₁ e S₂

As perdas por comutação em ambos os interruptores são desprezadas, visto que existe apenas uma pequena sobreposição no cruzamento entre a tensão a corrente que circula nas chaves, conforme pode-se verificar a Figura 6.10.

4.5.1.4 Perdas Totais nos Interruptores

As perdas totais nos interruptores são representadas pela somatória de todas as perdas envolvidas nos interruptores, conforme apresentado em (4.9).

$$P_{Stotal} = P_{con_S1,2} + P_{com_S1,2} \quad (4.9)$$

Substituindo os valores de perdas em (4.9), tem-se as perdas totais dos interruptores.

$$P_{IS} = 0,885 + 1,149 = 2,035W \quad (4.10)$$

4.5.2 Perdas nos Diodos D_1 , D_2 e D_3

4.5.2.1 Perda em D_1 , D_2 e D_3

Para o cálculo das perdas por condução, utiliza-se o método de linearização das curvas características apresentadas na folha de dados do diodo *SCHOTTKY*. Obtém-se a tensão de limiar $V_{F0_D} = 0,3V$. Com a linearização da curva, a corrente que flui através do diodo é $I_{FN_D} = 9A$ e o valor de tensão $V_{FN_D} = 0,6V$. Com estes dados, pode-se determinar a resistência de condução nos diodos, conforme e assim, calcular a perda por condução.

$$R_{D_on} = \frac{V_{FN_D} - V_{F0_D}}{I_{FN_D}} \quad (4.11)$$

Substituindo os valores obtidas no catálogo de dados do diodo, pode-se determinar a resistência de condução nos diodos.

$$R_{D_on} = \frac{0,6 - 0,3}{9} = 33,34m\Omega \quad (4.12)$$

A partir dos dados do diodo apresentados na Tabela 4.5 e dos esforços encontrados na Tabela 4.3 e da resistência de condução, calculam-se as perdas nos diodos D_1 , D_2 e D_3 .

$$P_{cond_D} = I_{D_ef}^2 \cdot V_{D_on} + I_{D_med} \cdot R_{D_on} \quad (4.13)$$

A partir da equação (4.13), pode-se calcular as perdas por condução nos diodos D_1 , D_2 e D_3 , conforme apresentado na Tabela 4.8.

Tabela 4.8 – Parâmetros para o cálculo de perdas nos enrolamentos dos indutores L_{r1} e L_{r2} .

Descrição	Perdas [W]
Diodo D_1	8,075
Diodo D_2	9,069
Diodo D_3	4,63
Perdas Totais (P_{TD})	21,775

Fonte: Próprio autor.

4.5.3 Perdas nos Componentes Ressonantes C_r , L_{r1} e L_{r2}

4.5.3.1 Perdas nos indutores L_{r1} e L_{r2}

Como os indutores possuem núcleo de ar, as perdas existentes são somente nos enrolamentos do cobre. A metodologia de análise de perdas nos indutores foi seguida de acordo com os trabalhos (OLIVEIRA FILHO, 2010; PACHECO, 2016).

Os parâmetros necessários para determinar as perdas nos enrolamentos são apresentados na Tabela 4.9 e 4.10.

Tabela 4.9 – Parâmetros para o cálculo de perdas nos enrolamentos dos indutores L_{r1} e L_{r2}

Parâmetros	Valor
Resistividade do cobre a 20 °C	$\rho_{(20^\circ C)} = 1,708 \cdot 10^{-6} \Omega \cdot cm$
Coefficiente térmico do cobre	$A_{Cu} = 0,00393^\circ C^{-1}$
Temperatura ambiente	$T_{amb} = 40^\circ C$
Elevação máxima de temperatura	$\Delta T = 40^\circ C$

Fonte: Oliveira Filho (2010).

Tabela 4.10 – Resumo do projeto físico dos indutores ressonantes (L_{r1} e L_{r2})

Parâmetros	Valor
Indutor ressonante L_{r1}	
Número de espiras	$N_{e_{L_{r1}}} = 6$
Fio utilizado	AWG 26
Área do cobre	$A_{cufio} = 0,001287 \text{ cm}^2$
Número de fios em paralelo	$N_{p_{L_{r1}}} = 20$
Comprimento do fio	18cm
Comprimento médio de uma espira	3cm
Indutor ressonante L_{r2}	
Número de espiras	$N_{e_{L_{r2}}} = 9$
Fio utilizado	AWG 26
Área do cobre $N_{e_{L_{r2}}}$	$A_{cufio} = 0,001287 \text{ cm}^2$
Número de fios em paralelo	$N_{p_{L_{r1}}} = 26$
Comprimento do fio	26cm
Comprimento médio de uma espira	2,4cm

Fonte: Próprio autor.

A resistividade do cobre é determinada para a máxima temperatura no enrolamento, conforme a equação (4.14).

$$\rho_{Cu(T_e)} = \rho_{Cu(20^\circ C)} \left[1 + \alpha_{Cu} \cdot (T_e - 20^\circ C) \right] \quad (4.14)$$

Onde, T_e é a Temperatura efetiva, e é determinada pela equação a seguir:

$$T_e = T_{amb} + \Delta T \quad (4.15)$$

Substituindo os parâmetros da Tabela 4.7 em (4.14), obtém-se a resistência do cobre para a temperatura efetiva.

$$\rho_{Cu(T_e)} = 1,708 \cdot 10^{-6} \cdot \left[1 + 0,00393 \cdot (80 - 20) \right] = 2,11 \cdot 10^{-6} \Omega \cdot cm \quad (4.16)$$

A resistência do fio de cobre é dada por:

$$R_{fio} = N_{e_{L_r}} \cdot \rho_{Cu(T_e)} \cdot \frac{CME}{A_{Cu_fio} \cdot N_{e_real_{L_r}}} \quad (4.17)$$

Assim, as perdas no cobre podem ser dadas por:

$$P_{Cu} = R_{fio} \cdot I_{L_r_ef}^2 \quad (4.18)$$

A partir da metodologia apresentada, pode-se determinar as perdas nos dois enrolamentos, conforme apresentado na Tabela 4.11.

Tabela 4.11 – Perdas nos enrolamentos dos indutores L_{r1} e L_{r2}

Descrição	Perdas [W]
Indutor ressonante L_{r1}	0,914
Indutor ressonante L_{r2}	0,614
Perdas Totais (P_{cu_Lr})	1,528

Fonte: Próprio autor.

4.5.3.2 Perdas no capacitor C_r

As perdas por condução no capacitor ressonante do tipo filme metalizado são dadas por:

$$P_{Cr} = R_{se} \cdot I_{Cr_ef}^2 \quad (4.19)$$

A corrente através do capacitor ressonante é de aproximadamente $I_{Cr_ef} = 13A$. Sua resistência pode ser obtida a partir da folha de dados, e é de $R_{se} = 1,4m\Omega$. Substituindo os valores em (4.19), obtém-se:

$$P_{Cr} = 1,4 \cdot 10^{-3} \cdot 13^2 = 0,237W \quad (4.20)$$

4.5.3.3 Perda Total nos Componentes Ressonantes

As perdas totais são representadas pelo somatório de todas as perdas nos elementos ressonantes.

$$P_{CR} = P_{CuLr} + P_{Cr} \quad (4.21)$$

Substituindo os valores em (4.21), tem-se que as perdas totais nos componentes ressonantes são em torno de 1,765W.

4.5.4 Perdas no Capacitor de Saída C_o

De acordo com o capacitor eletrolítico escolhido anteriormente, a resistência série $R_{se_Co} = 315m\Omega$ e a corrente eficaz através do mesmo é $I_{Co_ef} = 12,3A$. As perdas por condução no capacitor eletrolítico do barramento de saída são dadas por:

$$P_{Co} = R_{se_Co} \cdot I_{Co_ef}^2 \quad (4.22)$$

Substituindo os valores em (4.22), obtém-se:

$$P_{Co} = 315 \cdot 10^{-3} \cdot 12,3^2 = 47,66W \quad (4.23)$$

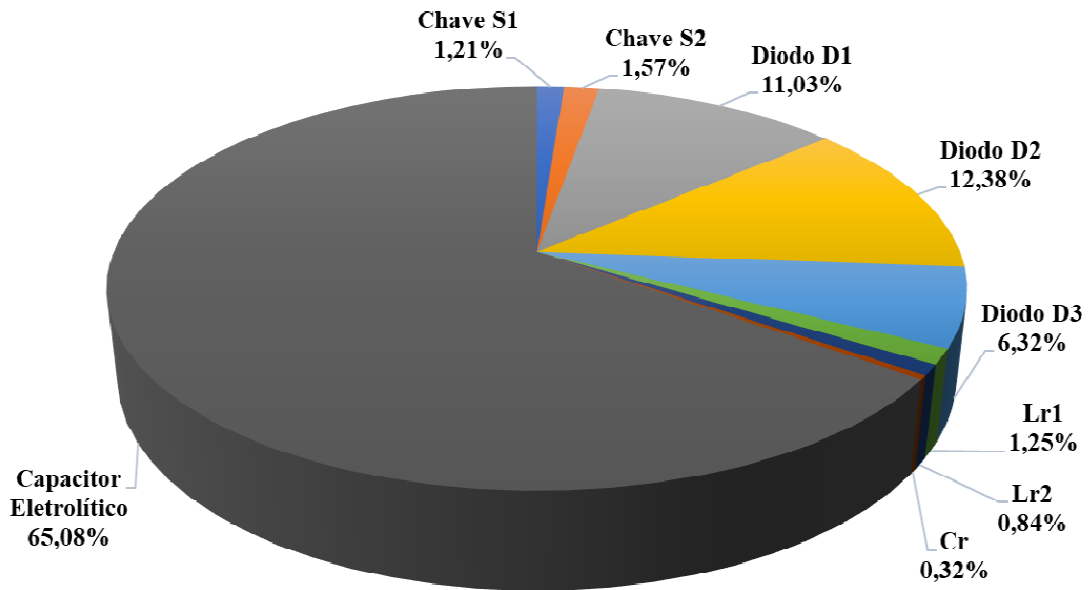
4.5.5 Perdas Totais no Conversor

As perdas totais do conversor são representadas pelo somatório das perdas em todos os componentes, conforme apresentando em (4.24).

$$P_{\text{totais}} = P_{\text{IS}} + P_{\text{ID}} + P_{\text{CR}} + P_{\text{Co}} \quad (4.24)$$

Substituindo os valores correspondente da perda em cada elemento em (4.23), obtém-se uma perda total de 73,23W. A seguir é apresentando o gráfico de perdas nos componentes do conversor proposto.

Figura 4.1 – Gráfico de perdas nos componentes do conversor



Fonte: Próprio autor.

Conforme pode-se observar na Figura 4.1, a perda com maior representatividade é no capacitor eletrolítico com 65,08% das perdas totais. A perda neste capacitor é devido a corrente eficaz elevada que circula pelo mesmo e sua resistência série. Outras perdas que apresentam uma parcela considerável são nos díodos D₁, D₂ e D₃. Estas perdas também são devidas as correntes elevadas que circulam através dos mesmos.

4.5.6 Rendimento Teórico

O conversor opera com comutação dissipativa na entrada em condução das duas

$$\eta_t = \frac{1}{1 + \frac{P_{\text{totais}}}{P_o}} \cdot 100\% \quad (4.25)$$

Substituindo os valores em (4.25), obtém-se:

$$\eta_t = \frac{1}{1 + \frac{73,231}{200}} \cdot 100\% = 73,2\% \quad (4.26)$$

4.6 Conclusões Parciais

Neste capítulo foi apresentado as especificações e considerações de projeto para o desenvolvimento do protótipo de 200W. Também foi dimensionado os componentes ressonantes e determinado quais as chaves e diodos serão utilizados na montagem do protótipo. Por fim, realizou-se a análise de perdas em todos os elementos do conversor, com o intuito de determinar seu rendimento teórico.

5 ESTRATÉGIA DE CONTROLE DO CONVERSOR PROPOSTO

Neste capítulo é apresentado a modelagem e a estratégia de controle adotada para o conversor proposto. Inicialmente, é realizada a modelagem do circuito equivalente do conversor a fim de determinar as funções de transferência que relacionam as variáveis de controle. Para a estratégia de carregamento da bateria, será implementado um controle cascata com duas malhas, sendo uma malha externa de tensão de saída V_o e uma malha interna de corrente de saída I_o . O projeto dos controladores foi realizado através de alocação de polos e zeros. A implementação do circuito é realizada de forma digital utilizando um DSP da *Texas Instruments* (TMS320F28379D).

5.1 Modelagem do Conversor Proposto

Do ponto de vista da carga, o conversor Cuk-Buck ZCS é visto como uma fonte de corrente ideal. Assim, pode ser representado por um ganho de corrente. Sua dinâmica se dá através do capacitor de filtro de saída e seu circuito equivalente é apresentado na Figura 4.1. Esta análise também é realizada em um conversor serie ressonante proposta por (BARBI, 1999).

A Tabela 5.1 apresenta algumas especificações para a modelagem do conversor proposto.

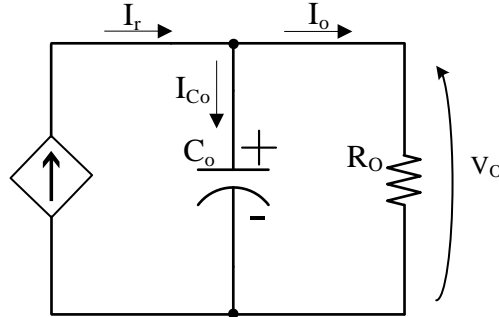
Tabela 5.1 – Especificações do conversor Cuk-Buck ZCS

Tensão de entrada V_{in}	48 V
Tensão de saída V_o	12 V
Potência de saída P_o	200 W
Frequência de chaveamento f_s	90 kHz
(Condição Nominal)	
Período de comutação T_s	11,11 μs
Indutor ressonante L_{r1}	1,5 μH
Indutor ressonante L_{r2}	0,75 μH
Capacitor ressonante C_r	0,9645 μF
Resistência de carga R_o	0,72
Capacitor de filtro C_o	200 μF

Fonte: Próprio autor.

A Figura 5.1 ilustra o circuito equivalente para análise e modelagem das duas malhas de controle.

Figura 5.1 – Circuito equivalente do conversor Cuk-Buck ZCS



Fonte: Próprio autor.

Conforme descrito anteriormente, o conversor é uma fonte de corrente ideal e é representado por um ganho. O mesmo pode ser representado pela seguinte expressão:

$$I_r(t) = f_s(t) \cdot G_i \quad (5.1)$$

Aplicando o divisor de corrente no circuito equivalente do conversor Cuk-Buck ZCS, tem-se:

$$I_o(s) = I_r(s) \cdot \frac{\frac{1}{C_o s}}{\frac{1}{C_o s} + R_o} \quad (5.2)$$

Reorganizando a equação (5.2) e substituindo na equação (5.1), tem-se a função de transferência que relaciona a corrente de saída com a frequência de chaveamento.

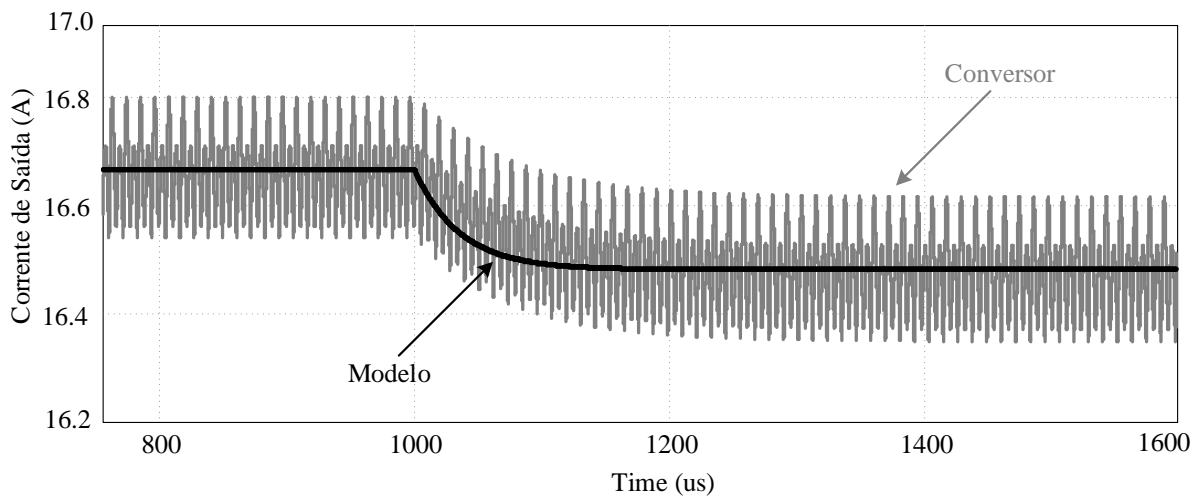
$$\frac{I_o(s)}{f_s(s)} = \frac{G_i}{R_o C_o s + 1} \quad (5.3)$$

A equação (5.4) define a função de transferência do conversor Cuk-Buck ZCS que relaciona a corrente de saída $I_o(s)$ com a frequência de chaveamento $f_s(s)$.

$$G_{i_o} = \frac{I_o(s)}{f_s(s)} = \frac{1,852 \cdot 10^{-4}}{1,44 \cdot 10^{-4} s + 1} \quad (5.4)$$

A validação da função de transferência obtida é realizada através da aplicação de um degrau de perturbação da ordem de 1% na frequência de chaveamento. A partir do degrau pode-se observar que o modelo de pequenos sinais representado pela função de transferência é válido para pequenas perturbações em torno do ponto de operação do conversor. Observa-se que após o degrau, o erro obtido entre os dois sinais foi de 0,21%. A Figura 4.2 ilustra a resposta ao degrau da topologia e do modelo de pequenos sinais da função de transferência apresentada na equação (5.5).

Figura 5.2 – Degrau de perturbação de 1% na função de transferência $G_{i_o}(s)$



Fonte: Próprio autor.

Aplicando Leis de dos nós de *Kirchhoff* no circuito equivalente da Figura 5.1, tem-se:

$$I_r(t) = I_{C_o}(t) \cdot I_o(t) \quad (5.6)$$

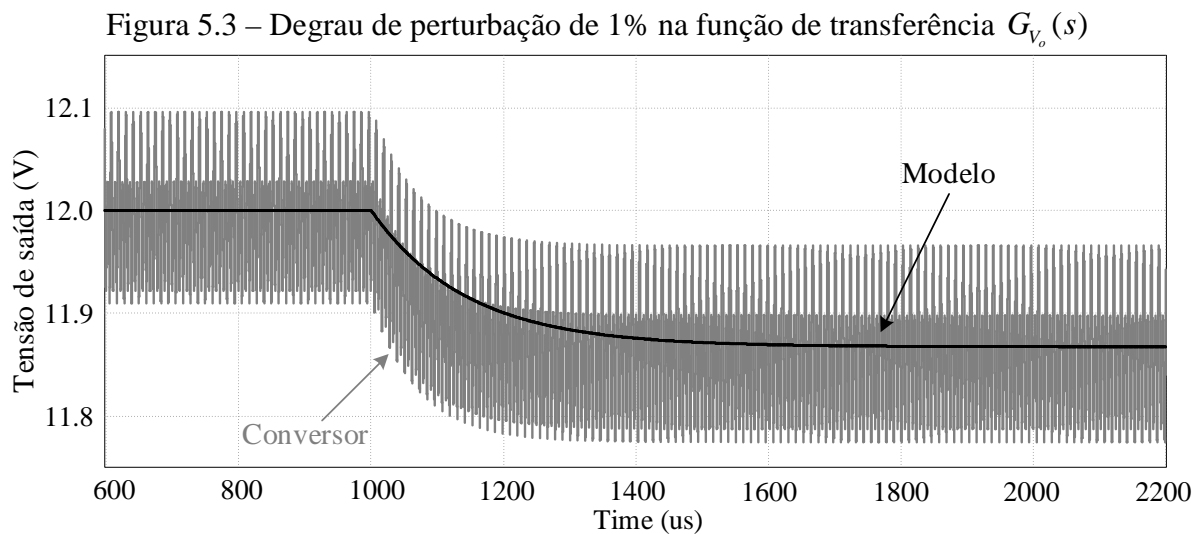
Reorganizando a equação (5.6) e aplicando Laplace, obtém-se a função de transferência que relaciona a tensão de saída V_o com a corrente de saída I_o .

$$\frac{V_o(s)}{I_o(s)} = \frac{R_o}{R_o C_o s + 1} \quad (5.7)$$

A função de transferência da expressão (5.8) relaciona a tensão de saída $V_o(s)$ com a corrente de saída $I_o(s)$.

$$G_{V_o} = \frac{V_o(s)}{I_o(s)} = \frac{0,72}{1,44 \cdot 10^{-4} s + 1} \quad (5.8)$$

A validação da função de transferência da expressão (5.7) é realizada através da aplicação de um degrau de perturbação da ordem de 1% na corrente de saída. O erro entre os dois sinais foi em torno de 0,28%. A Figura 5.3 apresenta a resposta ao degrau da topologia e do modelo de pequenos sinais da função de transferência apresentada na equação (5.8).



Fonte: Próprio autor.

5.2 Estratégia de Controle

O conversor opera largura de pulso fixa e o controle da malha interna de corrente é realizado variando-se a frequência de chaveamento. Os pulsos de comando das chaves S_1 e S_2 são defasados de 180° e acionados durante um intervalo de tempo fixo, enquanto o intervalo de tempo dos interruptores em aberto variam de acordo com a frequência de chaveamento. Para facilitar o entendimento do algoritmo de controle implementado, na Figura 4.3 é apresentado um fluxograma da estratégia de controle.

O controle deve gerar os pulsos para as chaves de modo a assegurar o funcionamento correto do conversor com comutação suave. Para isso, é medido as tensões de entrada e saída do conversor, com o objetivo de atualizar os tempos das etapas. A largura do pulso só altera, caso o ganho do conversor mude, ou seja, caso haja variação da tensão de entrada ou saída. A partir da ação de controle das malhas, é realizado as devidas atualizações no período de chaveamento, e conseqüentemente, na frequência de chaveamento. Quando a

frequência de chaveamento varia, o período da segunda etapa (t_1-t_2) e terceira etapa (t_3-t_4) variam. Assim, é possível obter a largura do pulso fixo e variar a frequência de chaveamento.

Para garantir o desligamento da chave em ZCS para maior faixa de valores de ganho, é possível aumentar ou diminuir a largura dos pulsos. Assim, se garante que o interruptor só desligue quando a corrente através dele cessar, ou seja, comutar com ZCS.

O momento em que as chaves devem ser acionadas dependem apenas de atualização dos tempos das etapas, ou seja, os tempos já são predefinidos devido as etapas de ressonância do conversor. Para melhor entendimento, na Tabela 5.2 é ilustrado o estado de acionamento das chaves a partir de equações de tempo.

Tabela 5.2 – Estado das chaves de acordo com os tempos das etapas

Pulsos de acionamento		Tempo de mudança de estado
S ₁	S ₂	
1	0	$\Delta t_1 = D_1 \cdot T_s$
0	0	$\Delta t_2 = \Delta t_m = \frac{1}{2}(1 - (D_1 + D_2)) \cdot T_s$
0	1	$\Delta t_3 = D_2 \cdot T_s$
0	0	$\Delta t_4 = \Delta t_m = \frac{1}{2}(1 - (D_1 + D_2)) \cdot T_s$

Legenda: Δt_1 - Tempo em que S₁ fica acionada;

Δt_3 - Tempo em que S₂ fica acionada;

$\Delta t_m, \Delta t_2$ e Δt_4 - Tempo em que ambas as chaves ficam em aberto (desligadas).

Fonte: Próprio autor.

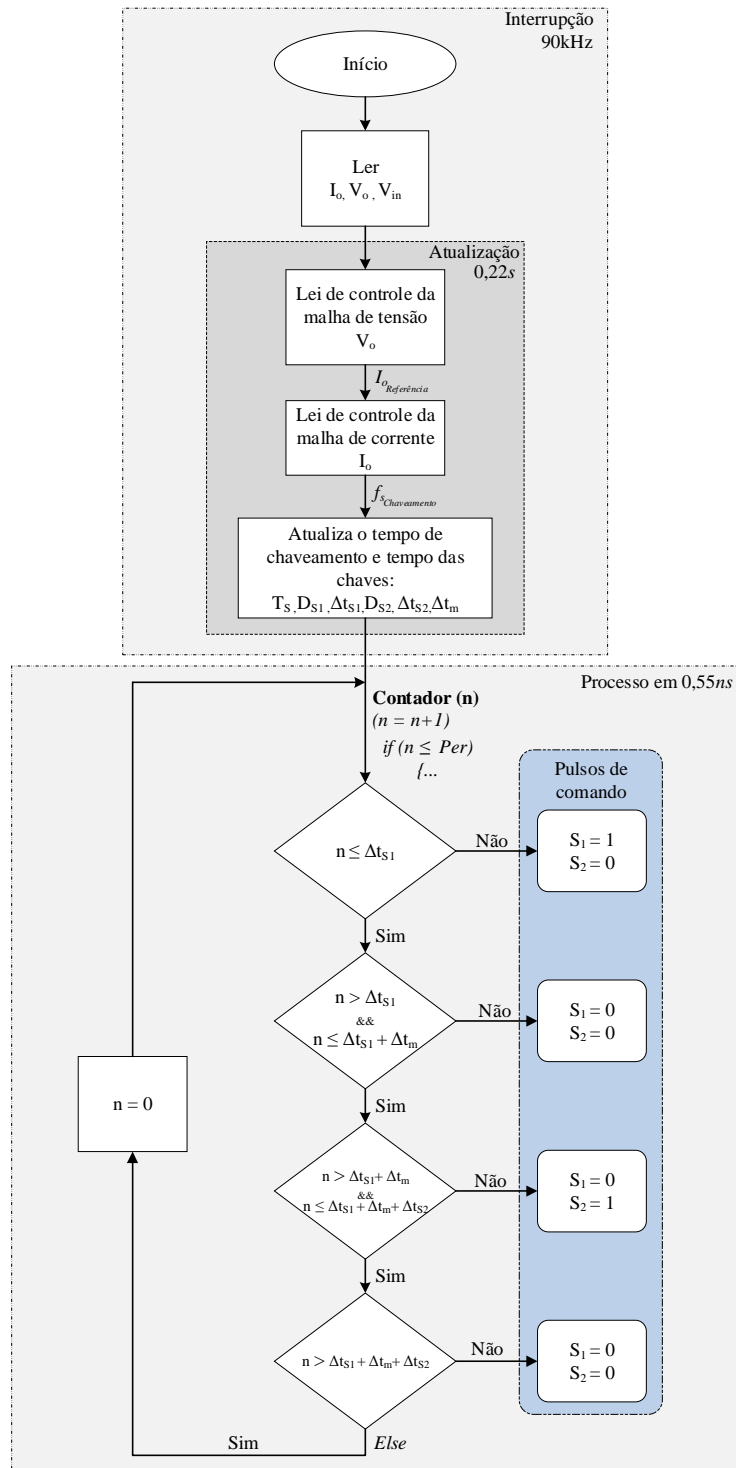
A razão cíclica D₁ e D₂ pode ser calculada a partir das equações (5.9) e (5.10).

$$D_1 = \left[\frac{\left(a \cos \left(1 - \frac{V_{in}}{V_{in} - V_o} \right) \right)}{\omega_{o1}} \right] \cdot f_{s_{nom}} \quad (5.9)$$

$$D_2 = \left[\frac{\left(a \cos \left(\frac{-V_o}{V_{in} - V_o} \right) \right)}{\omega_{o2}} \right] \cdot f_{s_{nom}} \quad (5.10)$$

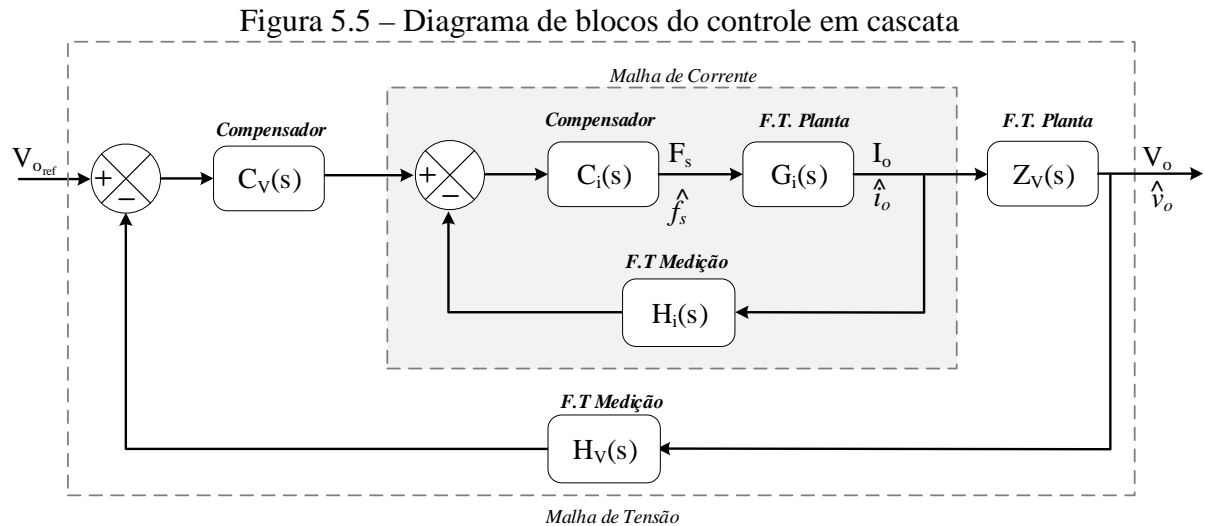
Analisando as equações (5.9) e (5.10), pode-se notar que a razão cíclica da chave é definida com as expressões de ressonância da primeira e terceira etapa de operação. As expressões dependendo das tensões de entrada e saída, frequência de ressonância e frequência de chaveamento nominal.

Figura 5.4 – Fluxograma da estratégia de controle



Fonte: Próprio autor.

A Figura 5.5 representa o diagrama de blocos das estratégias de controle em cascata. O diagrama compreende uma estrutura com duas malhas de controle, uma malha externa de tensão e uma malha interna de corrente. As malhas são acopladas e operam sem atraso.



Fonte: Próprio autor.

5.3 Projeto da Malha de Corrente

Para o projeto do controlador de corrente é utilizado as funções de transferência apresentadas na Tabela 5.3. O projeto do controlador é realizado pelo método de alocação de polos e zeros apresentado em (OGATA, 2003).

Tabela 5.3 – Funções de transferência e ganhos envolvidos com a malha de corrente

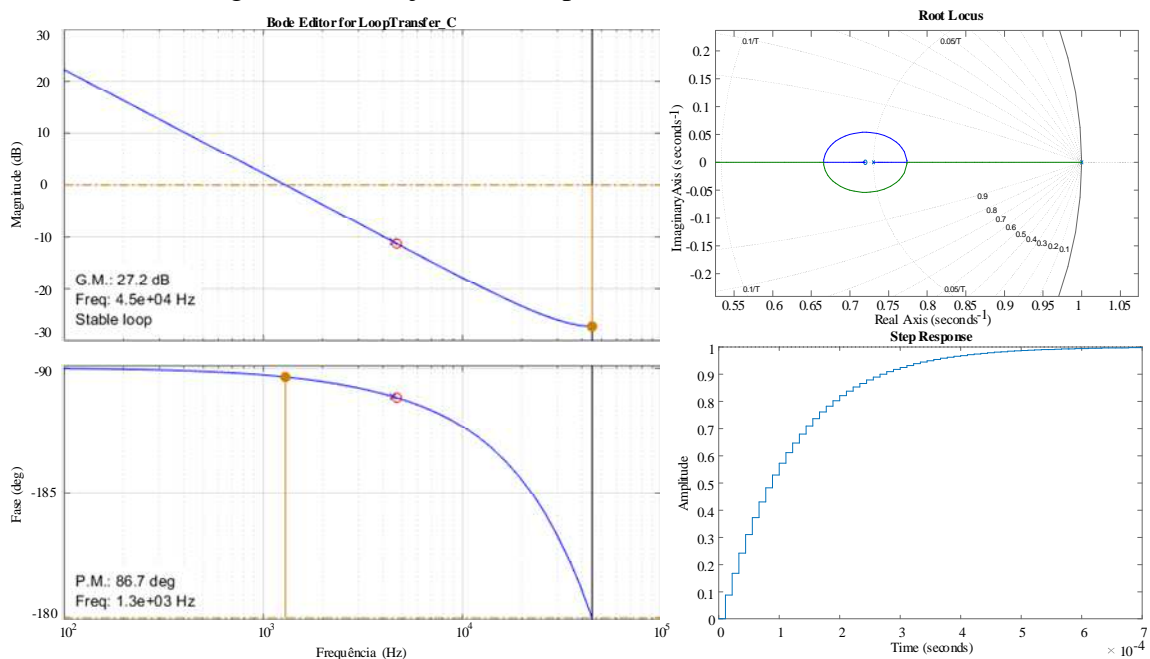
Função de transferência de laço aberto sem compensador de corrente	$FTLA_{sci} = G_{i_o}(s) \cdot H_i(s)$
Função de transferência de laço aberto com compensador de corrente	$FTLA_{cci}(s) = FTLA_{sci}(s) \cdot C_{i_o}(s)$
Função de transferência de laço aberto compensado (em z)	$C_{i_o}(z) = \frac{1751,5z - 1261,08}{z - 1}$
Função de transferência de malha fechada (em z)	$G_{i_o}(z) = \frac{I_o(z)}{f_s(z)} = \frac{87,444 \cdot 10^{-3} z - 62,959 \cdot 10^{-3}}{z^2 - 1,642z - 0,9074}$

Fonte: Próprio autor.

O controlador da malha de corrente foi projetado usando alocação de polos e zeros aplicada a função de transferência da planta. Alocou-se o polo na origem para retirar o erro estático, e um zero do compensador na frequência do polo da planta para que a margem de fase trabalhe em torno de 90° .

A Figura 5.6 apresenta o projeto do compensador com auxílio da ferramenta *sisootool* do *software* Matlab 18.0. É ilustrado o diagrama de bode da função de transferência compensada, a localização do polo e zero e a resposta ao degrau do sistema. A frequência de cruzamento adotada foi de 1,3kHz e margem de fase de $86,7^\circ$.

Figura 5.6 – Projeto do compensador da malha de corrente

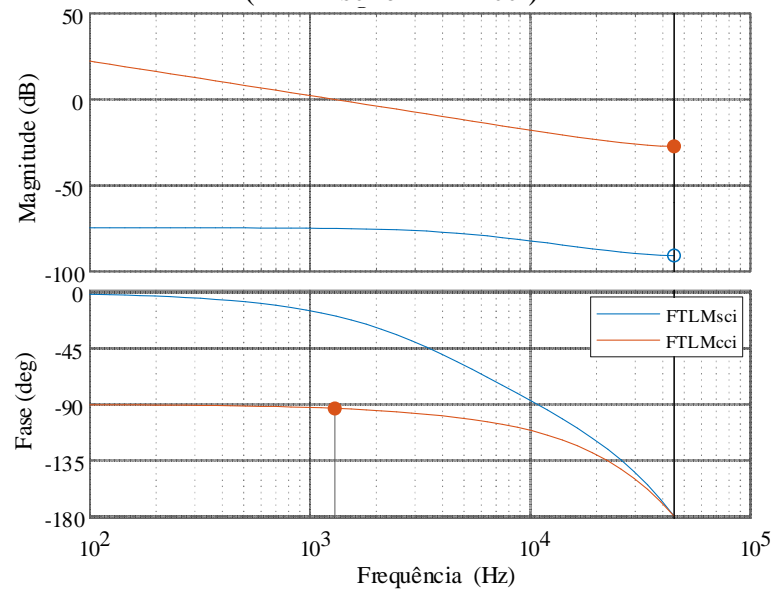


Fonte: Próprio autor.

Nota-se também que a resposta ao degrau da malha apresentou uma resposta de primeira ordem.

A partir das funções de transferência descritas na Tabela 5.1, é possível representar o conversor Cuk-Buck ZCS e obter os respectivos diagramas de Bode compostos pelo ganho e fase, e assim, compreender o comportamento dinâmico do sistema em laço aberto sem e com o compensador para corrigir a dinâmica do sistema. A Figura 5.7 apresenta os diagramas de Bode obtidos a partir das funções de transferência de laço aberto sem e com compensado.

Figura 5.7 – Diagrama de Bode das Funções de Transferência sem e com compensador (FTLMsci e FTLMcci)



Fonte: Próprio autor.

De acordo com o diagrama de Bode da Figura 5.7, constata-se que a planta compensada cruza por zero numa frequência de cruzamento de aproximadamente 1,3kHz desejada e a margem de fase em torno de 90°.

5.4 Projeto da Malha de Tensão

Para o projeto do controlador de corrente é utilizado as funções de transferência apresentadas na Tabela 5.4. O projeto do controlador é realizado pelo método de alocação de polos e zeros apresentado em (OGATA, 2003).

Tabela 5.4 – Funções de transferência da malha de tensão

Função de transferência de laço aberto sem compensador de tensão	$FTLA_{scv} = G_{V_o}(s).H_V(s)$
Função de transferência de laço aberto com compensador de tensão com a função da malha fechada de corrente (em z)	$FTLA_{cci}(z) = FTLA_{scv}(z).C_{V_o}(z).FTLM_{cci}(z)$
Função de transferência de laço aberto compensado (em z)	$C_{V_o}(z) = \frac{1,4763z - 1,4045}{z - 1}$
Função de transferência de malha fechada	

$$G_{V_o}(z) = \frac{V_o(z)}{I_o(z)} = \frac{990,96 \cdot 10^{-6} z^3 - 786,52 \cdot 10^{-6} z^2 - 774,91 \cdot 10^{-6} z + 595,79 \cdot 10^{-6}}{z^5 - 4,2589 z^4 + 7,3640 z^3 - 6,2810 z^2 + 2,6665 z - 0,4506}$$

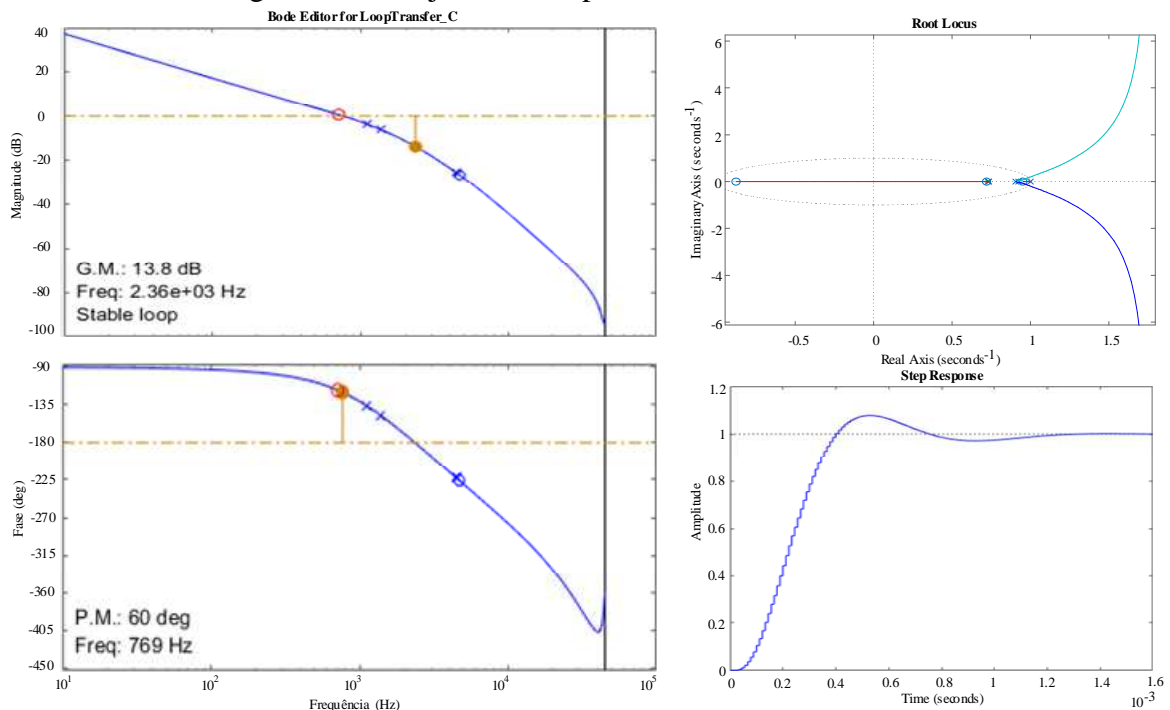
Fonte: Próprio autor.

Para o projeto do compensador da malha de controle de tensão, considerou-se a função da malha fechada de corrente para que as duas malhas estejam acopladas e atuem sem atraso.

O projeto da malha de tensão seguiu a mesma metodologia da malha de corrente. Usou-se alocação de polos e zeros aplicada a função de transferência da planta que relaciona as vareáveis de controle. Alocou-se o polo na origem para retirar o erro estático, e um zero do compensador próximo da frequência do polo da planta para que a margem de fase trabalhe em 60° .

A Figura 5.8 apresenta o projeto do compensador com auxílio da ferramenta *sisootool* do *software* Matlab. É ilustrado o diagrama de bode da função de transferência compensada, a localização do polo e zero e a resposta ao degrau do sistema. A frequência de cruzamento adotada foi de 769Hz e margem de fase de 60° .

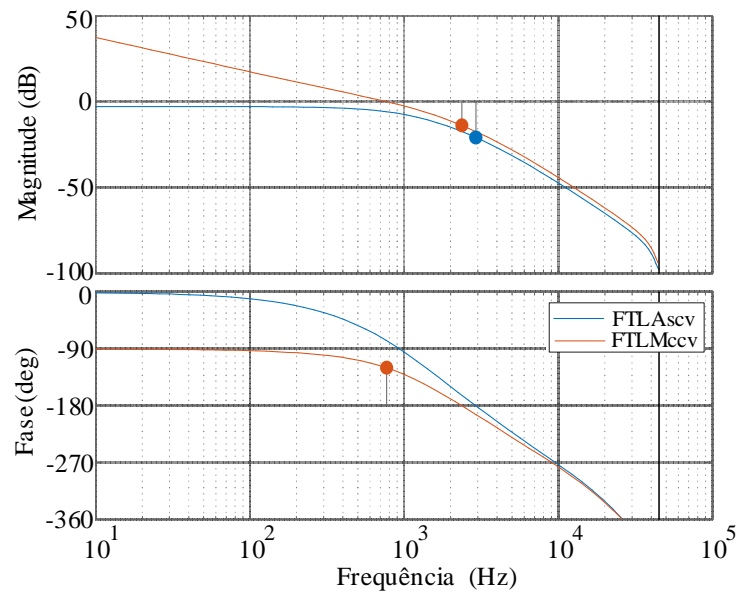
Figura 5.8 – Projeto do compensador da malha de tensão



Fonte: Próprio autor.

A Figura 5.9 ilustra os diagramas de Bode obtidos a partir das funções de transferência de laço aberto sem e com o compensador.

Figura 5.9 – Diagrama de Bode das Funções de Transferência sem e com compensador (FTLMscv e FTLMccv)



Fonte: Próprio autor.

De acordo com o diagrama de Bode da Figura 5.9, constata-se que a planta compensada cruza por zero numa frequência de cruzamento de aproximadamente 769Hz desejada e a margem de fase de 60°.

5.5 Conclusões Parciais

Neste capítulo foi apresentada a estratégias de controle adotada para o conversor Cuk-Buck ZCS. Foi realizado a validação do modelo equivalente com o conversor. É utilizado um controle cascata com duas malhas de controle, uma malha externa de tensão e uma malha interna de corrente.

Nos projetos dos controladores, foi utilizado a metodologia de alocação de polos e zeros. A implementação do circuito é realizada de forma digital utilizando um DSP da *Texas Instruments* (TMS320F28379D).

A partir das FT do conversor, pode-se analisar os diagramas de Bode e compreender o comportamento dinâmico do sistema em laço aberto sem e com o compensador para as duas malhas de controle.

6 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

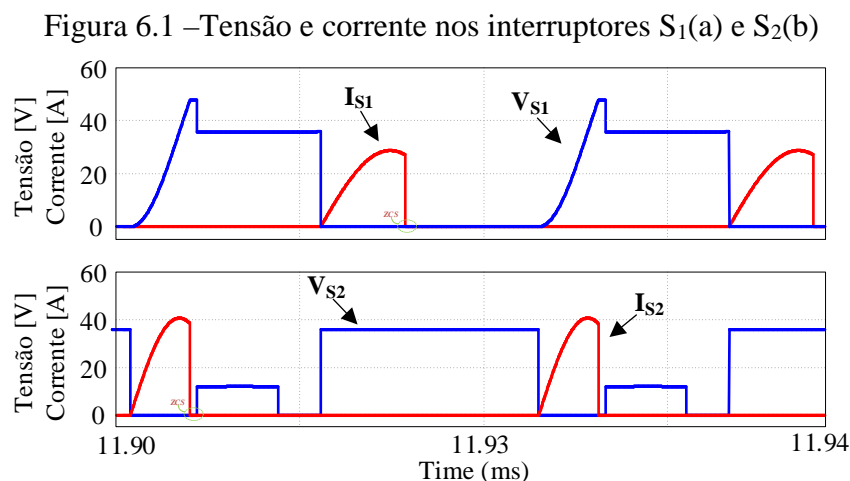
Neste capítulo, será apresentado os resultados de simulação e experimentais em malha aberta, obtidos com o protótipo de 200W. Inicialmente, o conversor foi testado via *software* para validar a análise teórica. Posteriormente, o protótipo foi montado em laboratório e obteve-se os resultados em malha aberta em condições nominais. O protótipo foi testado com carga puramente resistiva com o intuito de validar o correto funcionamento do conversor.

6.1 Resultados de Simulação

Nesta seção, são apresentados os resultados de simulação com o intuito observar as formas de onda e o comportamento do conversor proposto em regime permanente e dinâmico. Este circuito foi simulado utilizando o *software* PSIM (PowerSim®). As formas de onda correspondem ao conversor operando em potência nominal.

6.1.1 Corrente e Tensão nos Interruptores S_1 e S_2

As Figuras 6.1(a) e 6.1(b) ilustram as formas de onda de tensão e corrente nos interruptores S_1 e S_2 , respectivamente, destacando-se as transições de estado das chaves em ZCS. Nota-se que a máxima tensão V_{S1} sobre o interruptor S_1 não ultrapassa o valor da tensão de alimentação V_{in} . Esta questão é interessante sob o ponto de vista financeiro, pois níveis elevados de tensão acarretam em maiores custos dos semicondutores. Observa-se que ambas chaves são desligadas sob corrente nula, além de reduzir significativamente a sobreposição da tensão e corrente no acionamento.



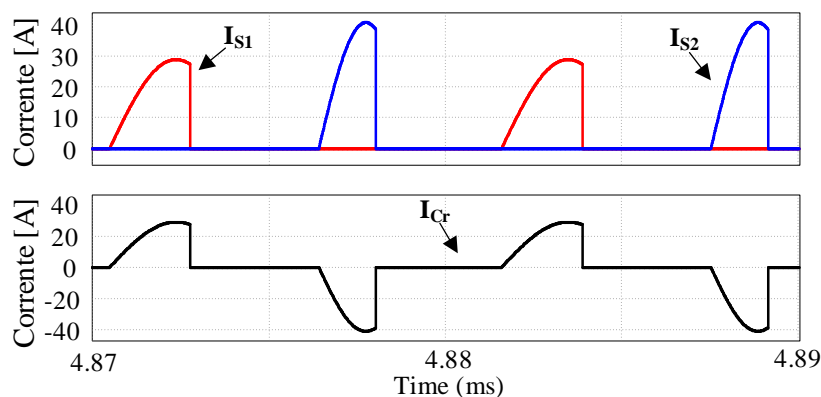
Fonte: Próprio autor.

Destaca-se que ao final da ressonância, as correntes através dos interruptores cessam abruptamente, e assim, obtém-se a comutação suave sob corrente nula. Em S_1 a chave é desligada e apresenta um tempo de folga para que a tensão sobre ela aumente. Já em S_2 , a chave é desligada e tem um tempo mínimo de $111.8ns$ antes que a tensão cresça na chave.

6.1.2 Corrente nos Interruptores (S_1 e S_2) e no Capacitor Ressonante

As Figuras 6.2(a) e 6.2(b) ilustram as formas de onda da corrente através dos interruptores (S_1 e S_2) e do capacitor ressonante C_r . Nota-se que a corrente através do capacitor C_r é composta pela contribuição das correntes que circulam pelos dois interruptores. O formato da corrente senoidal é devido ao efeito da ressonância na primeira etapa e terceira etapa de operação, visto que nestes dois períodos há um indutor ressonante em série com C_r .

Figura 6.2 – Corrente através dos interruptores (a) e capacitor ressonante C_r (b)



Fonte: Próprio autor.

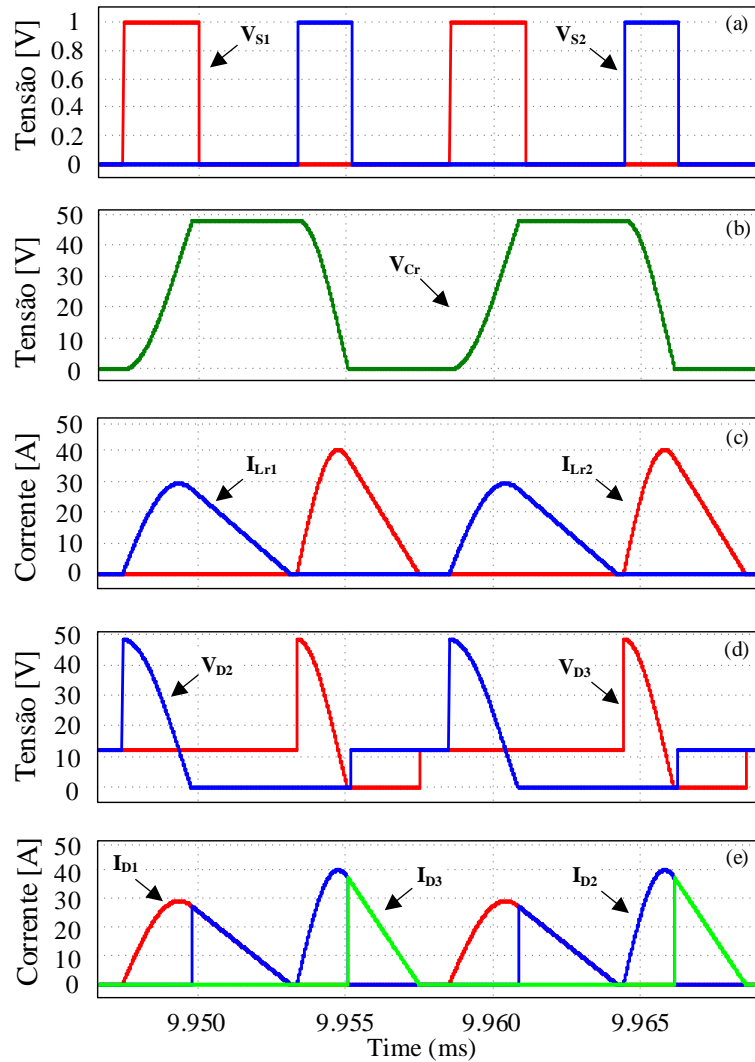
6.1.3 Tensão e Corrente nos demais Componentes do Conversor

A Figura 6.3 apresenta as formas de onda do sinal de comando dos interruptores (S_1 e S_2), correntes através dos indutores ressonantes (L_{r1} e L_{r2}), tensão sobre o capacitor C_r e tensão e corrente dos diodos de roda livre (V_{D1} e V_{D3}).

Conforme observado em 6.3(a), 6.3(b), 6.3(c) e 6.3(d), quando o interruptor S_1 é acionado, o capacitor começa a carregar até atingir o valor de V_{in} , polarizando diretamente o diodo D_2 ao final da etapa, sendo o fim da ressonância entre C_r e L_{r1} . A partir deste instante, a corrente através de L_{r1} decresce linearmente até atingir zero, circulando através dos diodos de roda livre D_1 e D_2 , conforme a Fig. 6.3(e). Na etapa seguinte, o capacitor fica grampeado na tensão de alimentação até o interruptor S_2 ser acionado, dando o início a segunda ressonância entre C_r e L_{r2} , na terceira etapa de operação, o capacitor descarrega até atingir zero,

polarizando diretamente o diodo D_3 ao final da etapa. Ao fim desta ressonância, a corrente através de L_{r2} também decresce linearmente até atingir zero, circulando pelo diodo de roda livre D_3 .

Figura 6.3 – (a) Sinais de comando em S_1 e S_2 . (b) Tensão sobre C_r . (c) Correntes L_{r1} e L_{r2} . (d) Tensão em D_2 e D_3 e (e) Corrente nos diodos D_1 , D_2 e D_3 .



Fonte: Próprio autor.

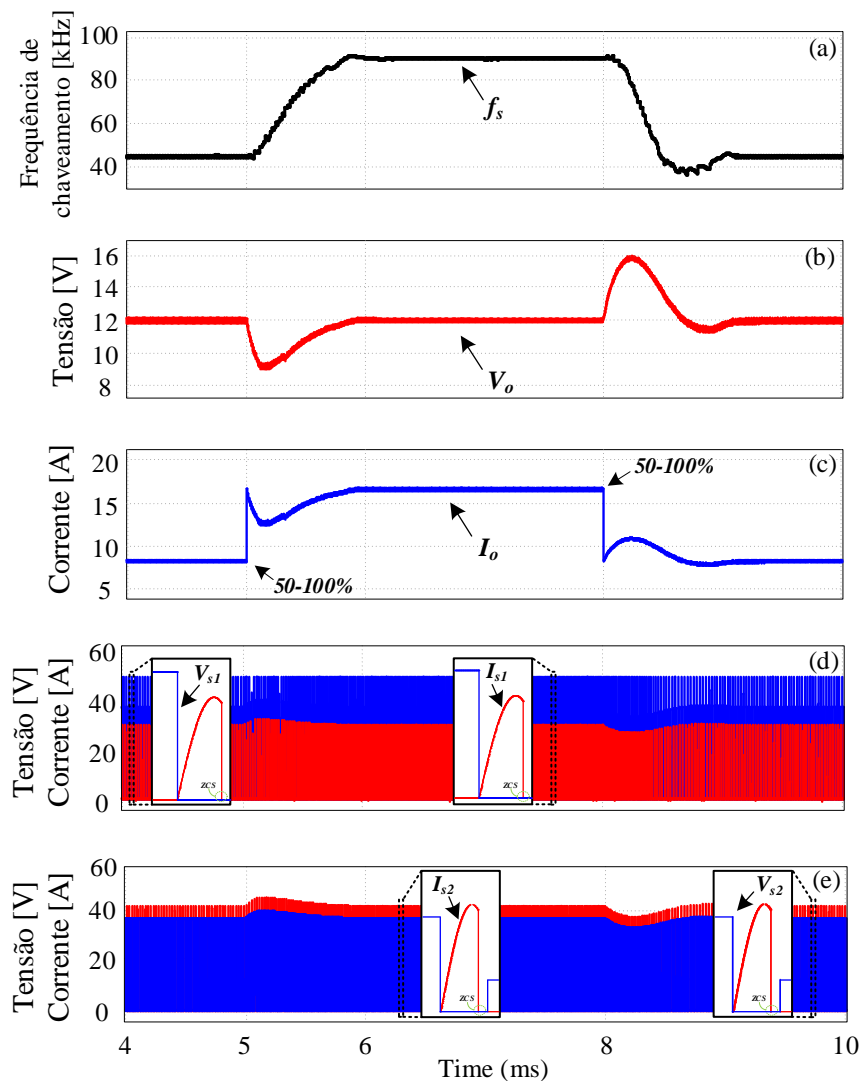
Nota-se que as formas de onda apresentadas na Figura 6.3 obedecem às etapas de operação do conversor proposto, e assim, são validas com as análises teóricas apresentadas nas subseções 3.1.1. e 3.1.2.

6.1.4 Transitórios de Carga

A Figura 6.4 apresenta as formas de onda de tensão de saída V_o , corrente de saída I_o , frequência de chaveamento f_s , tensão e corrente nos interruptores S_1 e S_2 . Um degrau de

carga de 50% para 100% é aplicado na saída do conversor no instante $t=5ms$, observa-se um tempo de acomodação de aproximadamente $1ms$. A tensão de saída V_o não apresentou sobre sinal. No instante $t=8ms$ é aplicado um degrau decrescente de carga de 100% para 50%. Durante o degrau decrescente, o conversor também apresenta um tempo de resposta de acomodação de $1ms$. Nota-se também que as ondulações de tensão e corrente de saída foram atendidas em 1%.

Figura 6.4 – Teste dinâmico das malhas de controle do conversor: (a) sinal da frequência de chaveamento f_s , (b) tensão de saída V_o , (c) corrente de saída I_o , (d) tensão e corrente no interruptor S_1 e (e) tensão e corrente no interruptor S_2 .



Fonte: Próprio autor.

É importante destacar que a frequência de chaveamento apresenta um range de operação para esta situação dinâmica de 45kHz a 90kHz, atuando no ponto de operação da corrente de saída. Observa-se ainda na Fig. 6.4(d) e 6.4(e) que é possível obter comutação

suave em todo o range de frequência de chaveamento, garantindo assim, a elevada eficiência em mais situações de operação do conversor.

6.1.5 Estudo Comparativo (Calculado x Simulado)

6.1.5.1 Condição dos Componentes Ressonantes

Na Tabela 6.1 é realizado uma comparação entre os valores calculados e simulados das condições iniciais e finais de tensão e corrente nos componentes ressonantes, com o objetivo de validar o estudo teórico via simulação. As expressões utilizadas estão descritas na seção 3.2.

Tabela 6.1 – Comparativo entre valores calculados e simulados das condições iniciais e finais nos componentes ressonantes das etapas de operação do conversor Cuk-Buck ZCS

ETAPAS DE OPERAÇÃO	VARIÁVEIS		CALCULADO		SIMULADO	
			Condição Inicial	Condição Final	Condição Inicial	Condição Final
1°	Tensão no Capacitor Ressonante	V_{Cr}	0 V	48 V	0 V	48 V
	Corrente no Indutor Ressonante L_{r1}	$I_{L_{r1}}$	0 A	27,21 A	0 A	27,27 A
	Corrente no Indutor Ressonante L_{r2}	$I_{L_{r2}}$	0 A	0 A	0 A	0 A
2°	Tensão no Capacitor Ressonante	V_{Cr}	48 V	48 V	48 V	48 V
	Corrente no Indutor Ressonante L_{r1}	$I_{L_{r1}}$	27,21 A	0 A	27,27 A	0 A
	Corrente no Indutor Ressonante L_{r2}	$I_{L_{r2}}$	0 A	0 A	0 V	0 V
3°	Tensão no Capacitor Ressonante	V_{Cr}	48 V	0 V	48 V	0 V
	Corrente no Indutor Ressonante L_{r1}	$I_{L_{r1}}$	0 V	0 V	0 V	0 V
	Corrente no Indutor Ressonante L_{r2}	$I_{L_{r2}}$	0 A	38,49 A	0 V	38,56 A
4°	Tensão no Capacitor Ressonante	V_{Cr}	0V	0V	0 V	0 V
	Corrente no Indutor Ressonante L_{r1}	$I_{L_{r1}}$	0A	0A	0 A	0 A
	Corrente no Indutor Ressonante L_{r2}	$I_{L_{r2}}$	38,49 A	0A	38,56 A	0 A

Fonte: Próprio autor.

Pode-se verificar na Tabela 6.1 os valores calculados e simulados foram próximos, validando assim as análises teóricas apresentadas anteriormente.

6.1.5.2 Esforços nos Semicondutores

Na Tabela 6.2 é realizado uma comparação entre os valores calculados e simulados dos esforços de tensão e corrente nos semicondutores, com o objetivo de validar o estudo teórico via simulação.

Tabela 6.2 – Comparativo entre os valores calculados e simulados para os esforços nos semicondutores do conversor Cuk-Buck ZCS

CHAVE S₁		CALCULADO	SIMULADO	ERRO (%)
Tensão Máxima	$V_{S_1_max}$	48,00V	48,00 V	0,00
Corrente Máxima	$I_{S_1_max}$	28,43 A	28,91 A	1,68
Corrente Média	$I_{S_1_med}$	4,20 A	4,16 A	0,95
Corrente Eficaz	$I_{S_1_ef}$	11,16A	10,90 A	2,33
CHAVE S₂				
Tensão Máxima	$V_{S_2_max}$	36,00 V	36,00 V	0,00
Corrente Máxima	$I_{S_2_max}$	40,20 A	40,88 A	1,69
Corrente Média	$I_{S_2_med}$	4,20 A	4,16 A	0,95
Corrente Eficaz	$I_{S_2_ef}$	12,90 A	12,56 A	2,63
DIODO D₁				
Tensão Máxima	$V_{D_1_max}$	-12,00V	-12,00 V	0,00
Corrente Máxima	$I_{D_1_max}$	28,43 A	28,91 A	1,68
Corrente Média	$I_{D_1_med}$	8,13 A	8,33 A	2,46
Corrente Eficaz	$I_{D_1_ef}$	13,00 A	13,27 A	2,07
DIODO D₂				
Tensão Máxima	$V_{D_2_max}$	48,00 V	48,00 V	0,00
Corrente Máxima	$I_{D_2_max}$	40,20 A	40,88 A	1,69
Corrente Média	$I_{D_2_med}$	8,13 A	8,33 A	2,46
Corrente Eficaz	$I_{D_2_ef}$	14,10 A	14,76 A	4,68
DIODO D₃				
Tensão Máxima	$V_{D_3_max}$	48,00 V	48,00 V	0,00
Corrente Máxima	$I_{D_3_max}$	37,83 A	38,54 A	1,87
Corrente Média	$I_{D_3_med}$	4,02 A	4,16 A	3,48
Corrente Eficaz	$I_{D_3_ef}$	10,07 A	10,34 A	2,68

Fonte: Próprio autor.

Como pode ser observado na Tabela 6.2 os valores calculados e simulados foram próximos, validando assim o estudo teórico apresentado nos capítulos anteriores. A partir dos

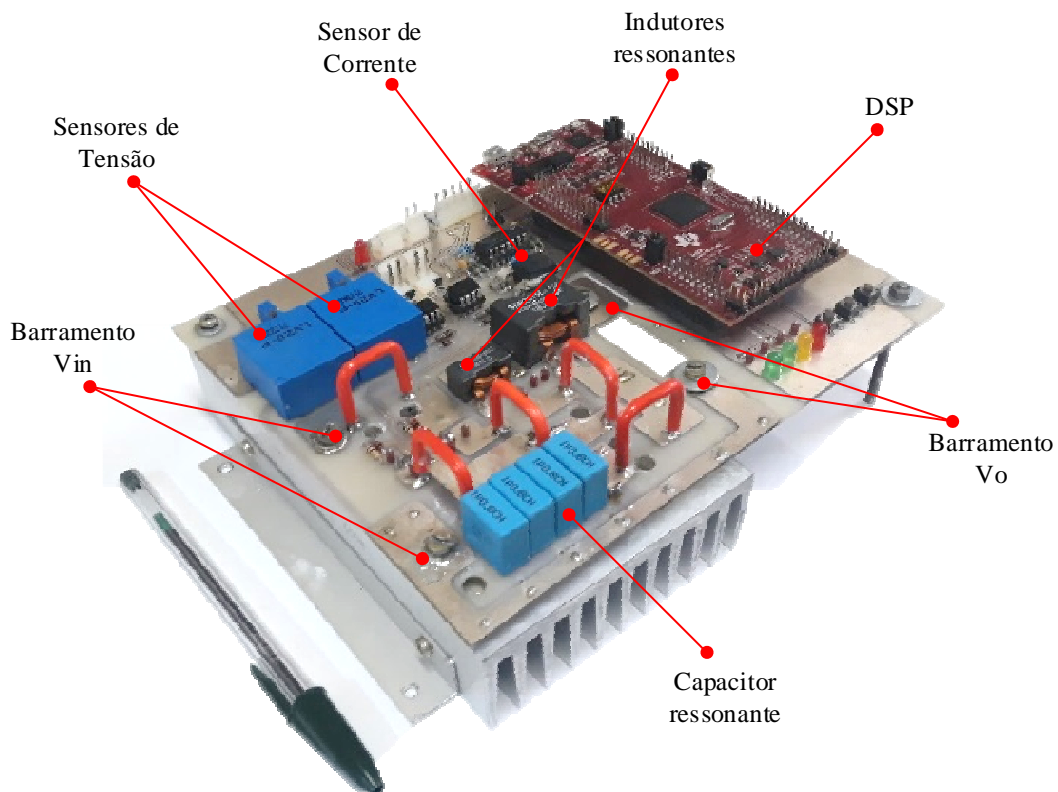
destes resultados, pode-se determinar os componentes que serão utilizados no desenvolvimento do protótipo, conforme apresentado a seguir.

6.2 Especificações do Protótipo

A partir das especificações do protótipo apresentado na Tabela 6.1, foi desenvolvido o protótipo com o objetivo de validar a análise teórica e os resultados de simulação do conversor proposto.

A Figura 6.5 ilustra o protótipo do conversor Cuk-Buck ZCS para carregamento de baterias de VEs e alimentação de cargas auxiliares. É possível visualizar: o circuito de potência, composto por dois indutores ressonantes e um capacitor ressonante, os outros componentes (mosfets, diodos e capacitor de filtro) estão conectados no verso da placa; o circuito de controle, contendo o DSP da *Texas Instruments*, drives, amplificadores operacionais, sensores de tensão e corrente; barramentos de baixa tensão V_{in} e V_o ; e o sistema de resfriamento das chaves e diodos, formado pelo dissipador.

Figura 6.5 – Protótipo do conversor Cuk-Buck ZCS



Fonte: Próprio autor.

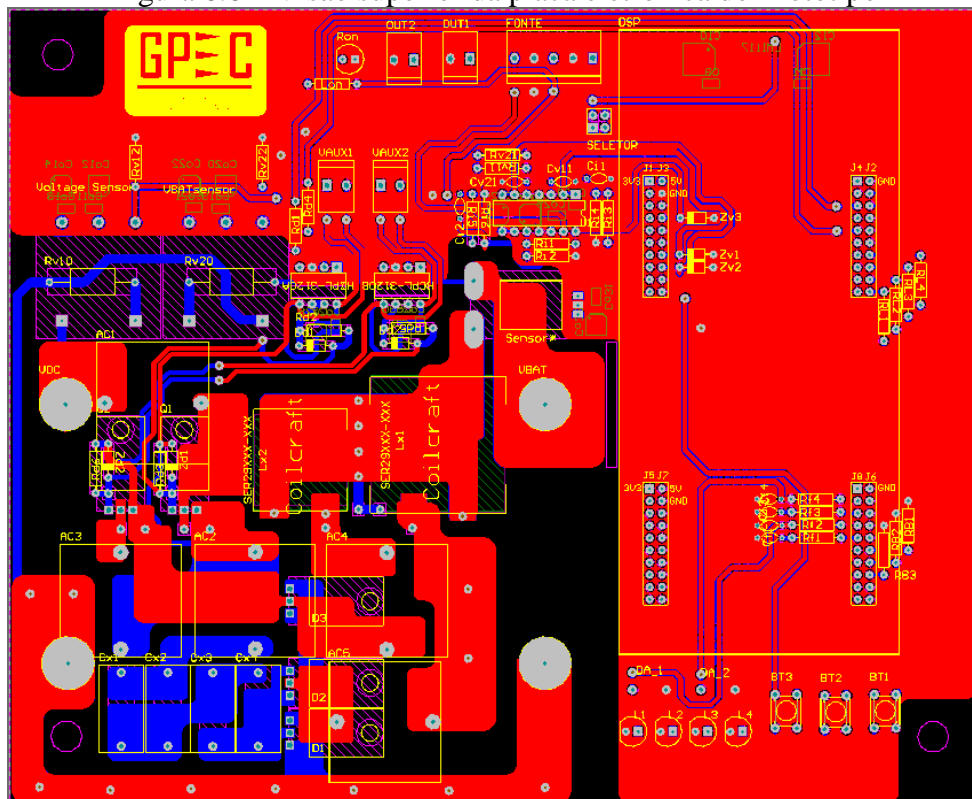
Observa-se que o capacitor ressonante e os indutores ressonantes ocupam um pequeno espaço na placa com seu volume reduzido. Dessa forma, o conversor também reduz seu peso e volume. Nota-se que o protótipo possui alguns *jumpers*, que facilita as medições de corrente através dos componentes ressonantes do circuito de potência.

6.3 Projeto da Placa de Circuito Impresso (PCB)

O desenvolvimento da PCB é bastante importância para o correto funcionamento do conversor, principalmente para conversores ressonantes que necessitam de precisão em seus valores de indutância e capacitância do circuito de potência, e podem ser influenciados pelas indutâncias parasitas induzidas pelos grandes caminhos de condução formadas pelas trilhas da PCB, que em alta frequência podem gerar *spikes* de tensão nos semicondutores, levando a sua falha de operação.

Tentando evitar estes problemas, foi desenvolvido a PCB do conversor proposta. As Figuras 6.6, 6.7 e 6.8, ilustram, respectivamente, a visão superior da placa eletrônica desenvolvida, a representação em 3D do protótipo visão superior e inferior da placa.

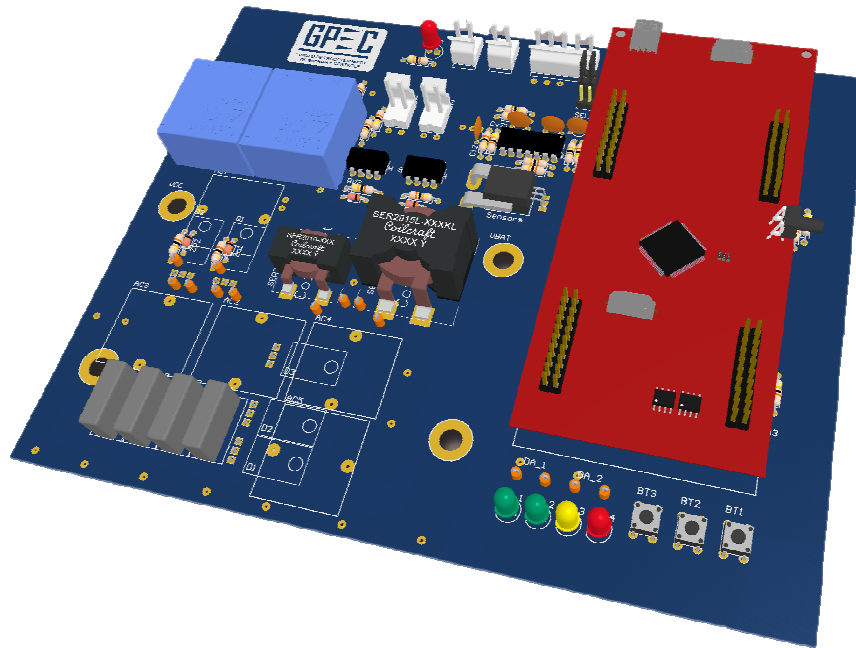
Figura 6.6 – Visão superior da placa eletrônica do Protótipo



Fonte: Próprio autor.

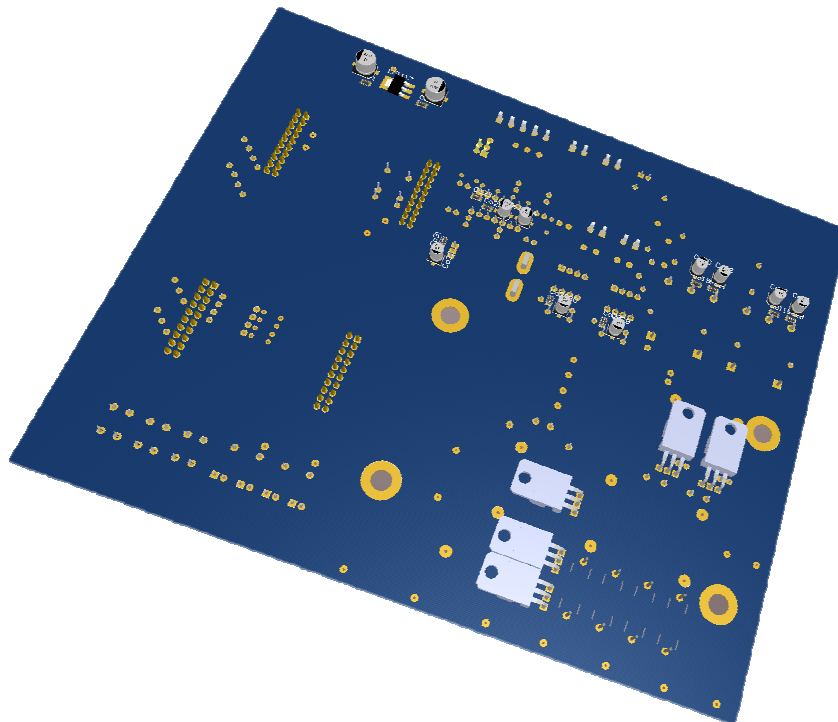
Visando reduzir possíveis interferências, volume e peso do conversor, buscou-se otimizar a disposição dos dispositivos em um menor espaço, na qual o mesmo apresenta as seguintes dimensões: $201,16 \times 163,95 \text{mm}$. O esquemático foi desenvolvido no *Software Altium* e encontram-se em alta resolução no apêndice A.

Figura 6.7 – Vista isométrica superior da placa eletrônica em 3D



Fonte: Próprio autor.

Figura 6.8 – Visão isométrica inferior da placa eletrônica em 3D



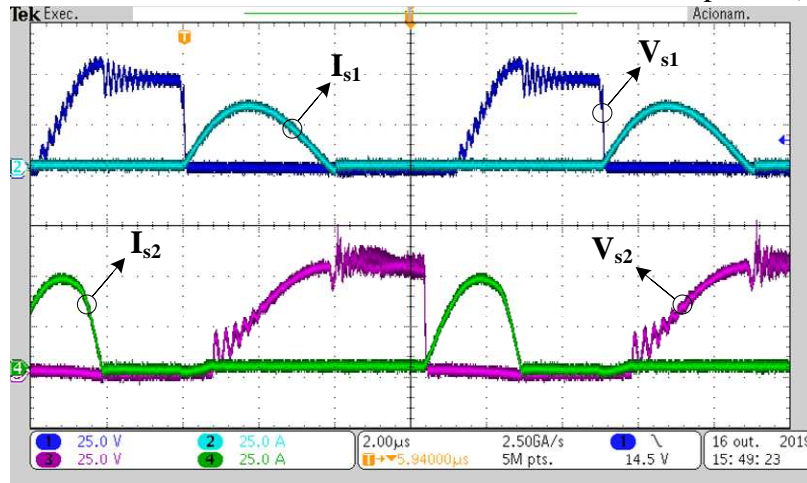
Fonte: Próprio autor.

6.4 Resultados Experimentais

Nesta seção são apresentados os resultados experimentais em malha aberta do conversor Cuk-Buck ZCS de 200W. É utilizado um DSP da Texas Instrumentes (TMS320F28379D) para implementar a estratégias de controle e condicionamento do conversor. São ilustrados os principais resultados buscando validar a modelagem e confrontar com os resultados de simulação. Para os testes iniciais foi utilizada uma carga puramente resistiva, a fim de comprovar o correto funcionamento do conversor proposto. Os resultados apresentados a seguir são para as condições de tensão nominal de entrada e carga nominal conectada à saída do conversor.

A Figura 6.9 apresenta as formas de onda de tensão e corrente nos interruptores S_1 e S_2 , destacando-se as transições de estado das chaves em ZCS com frequência de chaveamento de 90kHz. Desta forma, observa-se que ambas as chaves são desligadas sob corrente nula, reduzindo significativamente as perdas de comutação, consequentemente elevando o rendimento do conversor.

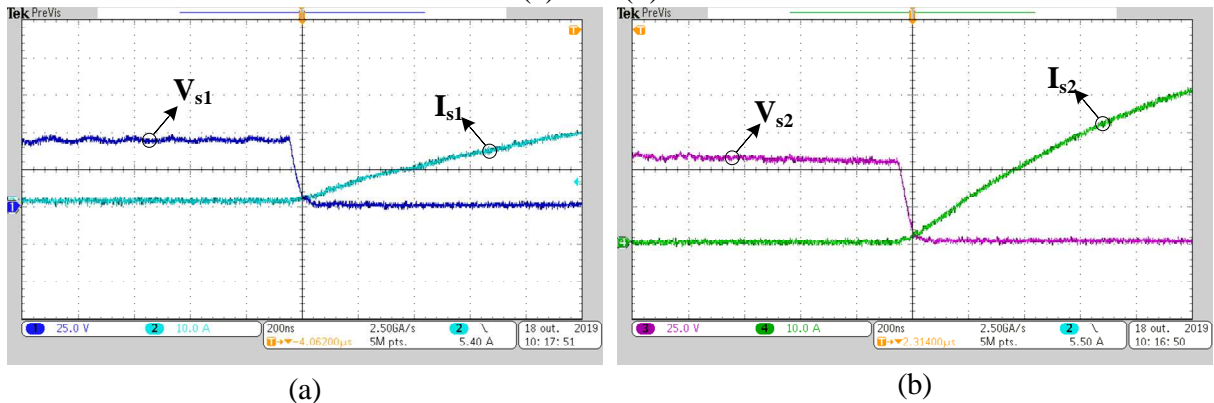
Figura 6.9 – Formas de onda de tensão e corrente nos interruptores (S_1 e S_2)



Fonte: Próprio autor.

Nota-se que na Figura 6.9, as chaves são desligadas sob corrente nula. No entanto, no acionamento das mesmas, ocorrem uma pequena sobreposição de tensão e corrente, ocasionando um perdas por comutação na entrada em condução da chave, conforme pode-se observar na Figura 6.10. Estas perdas são desprezadas na análise de perdas do conversor.

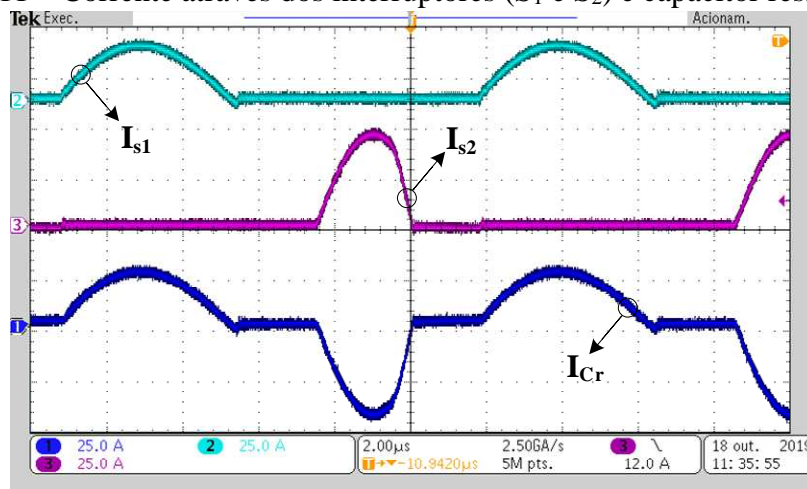
Figura 6.10 – Formas de onda de tensão e corrente no acionamento dos interruptores
(a) S_1 e (b) S_2



Fonte: Próprio autor.

A Figura 6.11 ilustra as formas de onda da corrente através dos interruptores e do capacitor ressonante C_r . Observa-se que a corrente ressonante em S_1 e S_2 é senoidal até o final da ressonância de cada etapa, cujo valor de pico de aproximadamente 48A e 28A, respectivamente. Nota-se também, que a corrente através do capacitor C_r é a resultante da soma das duas correntes que circula por S_1 e S_2 .

Figura 6.11 – Corrente através dos interruptores (S_1 e S_2) e capacitor ressonante C_r

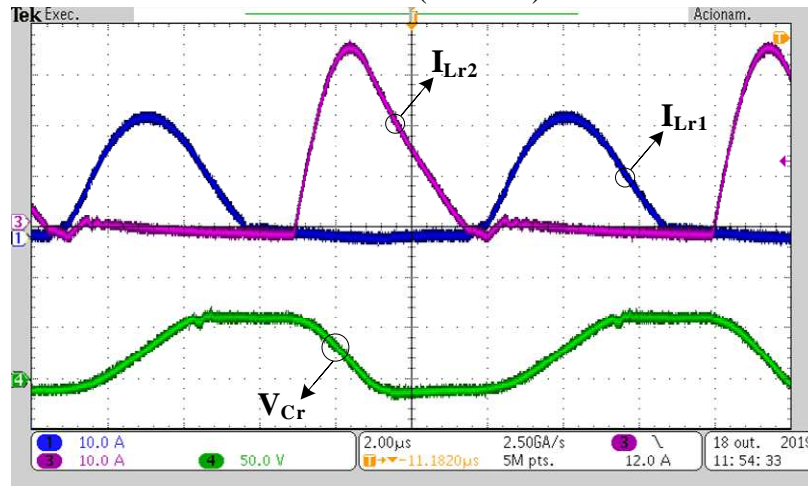


Fonte: Próprio autor.

A Figura 6.12 apresenta as formas de onda das correntes através dos dois indutores ressonantes (L_{r1} e L_{r2}) e a tensão no capacitor ressonante C_r . Observa-se que as correntes em L_{r1} e L_{r2} são as mesmas correntes que circulam nos interruptores até o final da ressonância da primeira e terceira etapa. Após etapas de ressonância entre os indutores ressonantes com o capacitor ressonante, ocorre o descarregamento dos indutores pelos diodos de roda livre. Observe que corrente decresce linearmente no tempo, validando as equações (3.24) e (3.48). Nota-se ainda, que a corrente I_{Lr2} apresenta um pico de ressonância maior que

I_{Lr1} , com o intuito de reduzir o esforço de corrente na chave S_1 que está conectada diretamente com a fonte de entrada.

Figura 6.12 – Formas de onda de tensão no capacitor ressonante C_r e corrente nos indutores ressonantes (L_{r1} e L_{r2}).

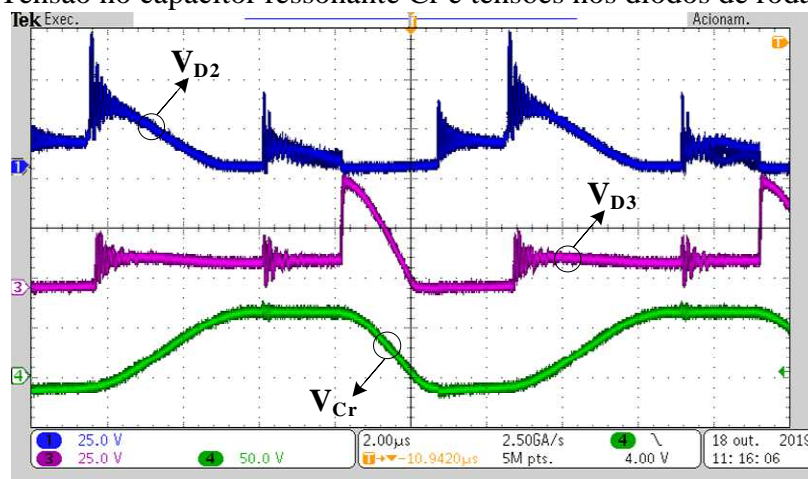


Fonte: Próprio autor.

Pode-se destacar as quatro etapas de operação do conversor proposto na forma de onda da tensão sobre capacitor ressonante e corrente através dos indutores ressonantes, conforme descrito na subseção 3.1.1. Na primeira etapa de operação, é período de carregamento do C_r até atingir a tensão de alimentação ($V_{in} = 48V$), sendo o fim da primeira ressonância com L_{r1} . Na segunda etapa, C_r está grampeamento em V_{in} quando as chaves estão desligadas e se descarrega quando S_2 é ligado na terceira etapa, acontecendo a segunda ressonância com L_{r2} .

A Figura 6.13 ilustra as formas de onda tensão no C_r , e as tensões nos diodos de roda livre (D_2 e D_3). Nota-se que os valores de tensões médias e máximas são atendidos.

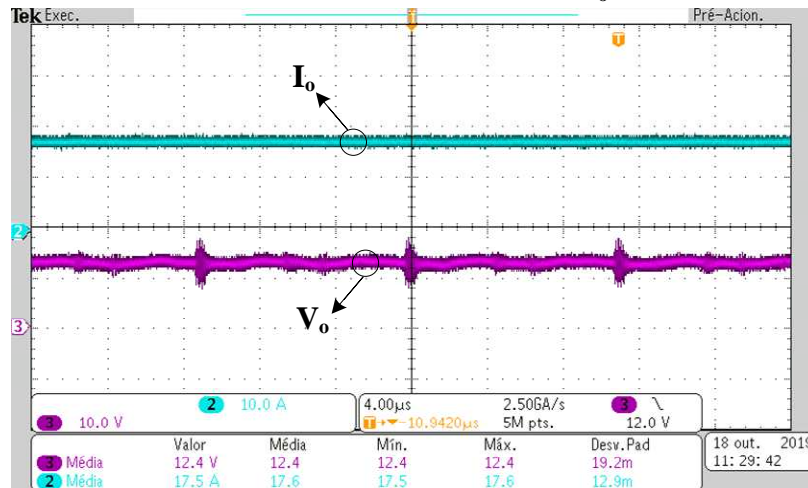
Figura 6.13 – Tensão no capacitor ressonante C_r e tensões nos diodos de roda livre (D_2 e D_3)



Fonte: Próprio autor.

A Figura 6.14 apresenta as formas de onda de tensão de saída V_o e corrente de saída I_o . Observa-se que a tensão de saída apresenta um valor médio de 12,4V e a corrente de saída apresenta um valor médio de 17,5A. O erro de regime de aproximadamente 4,76% é constatado no valor da corrente média de carga. Observa-se também que as ondulações de tensão e corrente foram atendidas de acordo com as considerações de projeto.

Figura 6.14 – Formas de onda da tensão de saída V_o e corrente de saída I_o



Fonte: Próprio autor.

6.5 Rendimento do conversor

Foi realizado o teste de rendimento para o ponto de operação nominal do conversor. Para o valor de potência nominal, o rendimento obtido foi de aproximadamente 73%. Este rendimento pode ser justificado na análise de perdas do conversor, descrita na subseção 4.5.

6.6 Conclusões Parciais

Neste capítulo foi apresentado a análise dos resultados de simulação em malha fechada, experimentais em malha aberta, um estudo comparativo entre os resultados teóricos e simulados do conversor Cuk-Buck ZCS e por fim, o rendimento da topologia. Este conversor tem as vantagens de modulação por frequência variável e largura de pulso fixo, além de apresentar um tamanho e volume reduzido.

Nota-se que as formas de onda apresentadas em simulação e experimentais obedecem às etapas de funcionamento do conversor proposto, e assim, são validadas com as

análises teóricas. De modo geral, pode-se concluir que os resultados comprovam o funcionamento da topologia proposta em condições nominais com carga resistiva.

7 CONCLUSÃO GERAL

Neste trabalho, foram realizados a análise, o projeto e a montagem do conversor Cuk-Buck ZCS para carregamento de baterias de veículos elétricos, tendo como fonte primária o barramento CC de baixa tensão de 48V, e obtendo-se como resultado final um barramento de tensão CC de saída de 12V. A topologia proposta é uma opção bastante atrativa para aplicação em carregamento de VEs por ser compacta e possuir a característica de comutação suave com o intuito de elevada eficiência do conversor.

Foi abordado a fundamentação teórica de topologias da família quase-ressonante com a mesma aplicação da topologia proposta. Logo, foi realizado um estudo detalhado do novo conversor Cuk-Buck ZCS. Esse estudo foi realizado em duas etapas: análise qualitativa, na qual foram demonstradas as etapas de operação do conversor e suas principais formas de onda; e a análise quantitativa, onde foram apresentados todo o equacionamento das condições iniciais e finais de tensão e corrente dos componentes ressonantes, tempos de cada etapa de operação, característica de saída, limites de operação do conversor com comutação suave em uma ou nas duas chave e os esforços de tensão e corrente nos semicondutores do circuito de potência. Posteriormente, foi realizado o projeto do circuito de potência e a análise de perdas nos componentes da topologia, além de determinar seu rendimento teórico.

Em seguida, realizou-se o estudo da estratégia de controle adotada. A partir da análise quantitativa, verificou-se que a corrente de saída do conversor teria que ser controlada atuando na frequência de chaveamento. Para o projeto de controle das malhas de tensão e corrente, validou-se as funções de transferência do modelo obtido a partir do circuito equivalente com conversor, na qual, foi obtido um erro menor que 1% para ambas FT. É utilizado um controle cascata com duas malhas de controle, uma malha externa de tensão e uma malha interna de corrente. Assim, a partir do projeto do circuito de potência e do projeto de controle, pode-se verificar o funcionamento do conversor proposto através de simulação computacional e da montagem de um protótipo em laboratório.

Os resultados de simulação e experimentais (malha aberta) obtidos, validaram a análise teórica e o projeto do conversor. Foi confrontado os resultados obtidos na modelagem com os simulados com o objetivo de validar o estudo teórico via simulação.

Para aquisição dos resultados experimentais foi desenvolvido um protótipo de 200W. Os resultados experimentais comprovam que os interruptores são chaveados com comutação suave sob corrente nula (ZCS) devido às duas etapas de ressonância, que ocorrem na primeira e terceira etapa de funcionamento. O rendimento obtido foi de aproximadamente

73%. Este rendimento foi comprovado na análise de perdas do conversor, na qual, o mesmo opera com correntes elevadas e apresenta perdas significativas nos diodos e capacitor eletrolítico. O rendimento do conversor pode ser maior com a substituição de diodos com menor resistência, e adição de mais capacitores em paralelo para reduzir a resistência série. Todavia, acredita-se que com as devidas modificações sejam uma alternativa para melhorar o rendimento da topologia.

De modo geral, os resultados obtidos comprovaram o funcionamento da topologia, pois a mesma realiza a comutação ZCS em ambas as chaves, operando numa frequência em torno de 90kHz.

Sugestões para Trabalhos Futuros

Algumas sugestões para trabalhos futuros e continuação no desenvolvimento de pesquisas a partir deste trabalho são apresentadas a seguir:

- i) Utilizar esta topologia com níveis de tensão de entrada e saída maiores, e assim, reduzir as correntes elevadas;
- ii) Substituir os componentes com menor resistência de condução que apresentam uma perda elevada;
- iii) Implementação do controle digital em malha fechada;
- iv) Implementar métodos de carregamento de baterias.

REFERÊNCIAS

ACKERMANN, Roland R.. DISRUPTION CONVENTIONAL ELECTRICAL POWER WITHIN AUTOMOTIVE. **Bodo's Power Systems**, v. 2, n. 10, p.20-21, 2019.

AFFONSO, A. A. **Estudo, modelagem e simulação de um inversor de comutação suave para aplicação em filtros ativos de potência monofásicos**. 2007. 240 f. Tese (Doutorado em Engenharia Elétrica) Departamento de Engenharia Elétrica, Escola de Engenharia de São Carlos, 2007.

BARBI, I.; SOUZA, F. P.. **Conversores cc-cc isolados de alta frequência com comutação suave**. Florianópolis: Inep, 1999. 376 p.

BASTOS, R. F. **Sistema de gerenciamento para carga e descarga de baterias (chumbo-ácido) e para busca do ponto de máxima potência gerada em painéis fotovoltaicos empregados em sistemas de geração distribuída**. 2013. 91 f. Dissertação (Mestrado em Engenharia Elétrica) Departamento de Engenharia Elétrica, Escola de Engenharia de São Carlos, 2013.

CARCONE, J. A. Performance of lithium-ion battery systems. In: WESCON CONFERENCE RECORD, 1994, Anaheim. **Proceedings...** Anaheim, 1994, p. 242-248.

CHEN, L.; HUANG, C.; WU, S. A Design of A Li-ion Battery Duty-Variied Pulse Charger. In: 33RD ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY, 2007, Taipei. **Proceedings...** Taipei, 2007, p 402-407.

CHUANG, Y. et al. Highly efficient ZCS boost converter used in rechargeable batteries. In: 11TH INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS, 2015, Sydney. **Proceedings...** Sydney, 2015, p. 964-974.

CHUANG, Y. C. High-efficiency ZCS buck converter for rechargeable batteries. **IEEE Transactions on Industrial Electronics**, v. 57, n. 7, p. 2463–2472, 2010.

CHUANG, Y.; KE, Y. A Novel High-Efficiency Battery Charger With a Buck Zero-Voltage-Switching Resonant Converter. **IEEE Transactions on Energy Conversion**, v. 22, n. 4, p. 848–854, 2007.

CHUANG, Y.; KE, Y. High-Efficiency and Low-Stress ZVT–PWM DC-to-DC Converter for Battery Charger. **IEEE Transactions on Industrial Electronics**, v. 55, n. 8, p. 3030–3037, 2008.

CUK, S.; NIGUEL, L. **Four-switch Step-down storageless converter**. v. 2, n. 12, p. 1–48, 2012.

EPCOS AG. **Folha de dados de capacitores eletrolíticos de alumínio: Snap-in capacitors**. 2014. Disponível em: < <https://www.alldatasheet.com/datasheet-pdf/pdf/184273/EPCOS/B43501.html>>. Acesso em: 10 de out. de 2019.

EVTIMOV, I.; IVANOV, R.; SAPUNDJIEV, M. Energy consumption of auxiliary systems of

electric cars. In: MATEC WEB OF CONFERENCES, 2017, Bulgaria. **Proceedings...** Bulgaria, 2017, p. 2–6.

FREITAS, C. N. Projeto e Análise ao Funcionamento de Carros Elétricos. p. 187, 2012.
KHALIGH, A.; D'ANTONIO, M. Global Trends in High-Power On-Board Chargers for Electric Vehicles. **IEEE Transactions on Vehicular Technology**, v. 68, n. 4, p. 3306–3324, 2019.

MBRB2060CTG **Datasheet: schottky barrier rectifiers**, 2014. ON SEMICONDUCTOR. Disponível em: <
http://www.ndone.cn/Uploads/image/file/20180831/20180831104836_21174.pdf>. Acesso e: 10 de out. de 2019.

LAFUENTE, C. O. **Carregador de baterias monofásico para aplicação em veículos elétricos**. 2011. 133 f. Dissertação (Mestrado em Engenharia Elétrica) - Centro de Tecnologia, Universidade Federal do Ceará, Fortaleza, 2011.

LEE, F. C. High-Frequency Quasi-Resonant Converter Technologies. **IEEE**, v. 76, n. 4, p. 377–390, 1987.

MAKSIMOVIC, D.; CUK, S. A general approach to synthesis and analysis of quasi-resonant converters. **IEEE Transactions on Power Electronics**, v. 6, n. 1, p. 127–140, 1991.

MAREI, M. I. et al. DC/DC converters for fuel cell powered hybrid electric vehicle. In: IEEE VEHICLE POWER AND PROPULSION CONFERENCE, 2005, Chicago. **Proceedings...** Chicago, 2005, p. 126-129.

MOHAPATRA, D.; PADHEE, S.; JENA, J. Design of Solar Powered Battery Charger: An Experimental Verification. In: IEEE INTERNATIONAL STUDENTS' CONFERENCE ON ELECTRICAL, ELECTRONICS AND COMPUTER SCIENCE (SCEECS), 2018, Bhopal. **Proceedings...** Bhopal, 2018, p. 1-5.

MONIZ, D. F. C. **Conversor dc-dc bidirecional isolado ressonante aplicado a veículos elétricos**. 2015. 121 f. Dissertação (Mestrado em Eletrotécnica e de Computadores). Departamento de Engenharia Eletrotécnica e de Computadores, Universidade de Coimbra, 2015.

MORAIS, J. **Desenvolvimento de um conversor CC-CC de três portas parcialmente isolado baseado na integração dos conversores Cuk bidirecional e LC série ressonante**. 2017. 147 f. Dissertação (Mestrado em Engenharia Elétrica e Informática Industrial). Departamento de Engenharia Elétrica e Informática, Universidade Tecnológica Federal do Paraná, 2017.

MORITZ, R. M. B. **Estudo de perdas por comutação, condução e cálculo térmico de um inversor trifásico de dois níveis**. 2014. 124 f. Monografia (Trabalho de conclusão de curso em Engenharia Elétrica). Centro de Ciências Tecnológicas, Universidade do Estado de Santa Catarina, 2014.

OLIVEIRA FILHO, H. M. **Conversor estático de três estágios para carregamento de baterias a partir de sistemas Eólicos**. Dissertação (Mestrado em Engenharia Elétrica),

Universidade Federal do Ceará, Fortaleza - CE, 2010.

OGATA, K. **Engenharia de Controle Moderno**. 4^o ed. São Paulo: Prentice-Hall, 2003.

PACHECO, J. O. **Conversor CA/CC \acute{c} uk baseado na célula de comutação de três estados com correção de fator de potência aplicado em carregador de banco de baterias**. 2017. Dissertação (Mestrado em Engenharia Elétrica), Departamento de Engenharia Elétrica, Universidade Federal do Ceará, Fortaleza, 2017.

POMILIO, J. A. **Fontes Chaveadas. Publicação FEE 13/95**. ed. Campinas: [s.n.], 2014.

THOMAS, S.; STIENEKER, M.; DONCKER, R. W. DE. Development of a modular high-power converter system for battery energy storage systems. In: 14TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, 2011, Birmingham, **Proceedings...** Birmingham, 2011, p. 1-10.

WANG, H.; KHALIGH, A. Comprehensive topological analyses of isolated resonant converters in PEV battery charging applications. In: IEEE TRANSPORTATION ELECTRIFICATION CONFERENCE AND EXPO (ITEC), 2013, Detroit, **Proceedings...** Detroit, 2013, p. 1-10.

APÊNDICE A – SCRIPT DO CÓDIGO C NO PSIM EM MALHA FECHADA

```

#include <Stdlib.h>
#include <String.h>
#include <math.h>
//----- Definição - Tempos de comutação-----
float Ds1;
float Ds2;
float Dmorto;
float At1= 0;
float At2= 0;
float ATm= 0;
static float step = 0.001; // em 0.1 microsegundos
float Per=19990;
static Pfixo=19990;
float n=0;
//----- Definição - Modulação em Frequência – Controle -----
static double Fmin=88000;
static double Fnom=90000;
static double Fmax=92000;
//----- Definição – Variáveis dos Sensores -----
static float Ts = 1/90000;
float fs;
static float Wo1 = 816496.58092773;
static float Wo2 = 1154700.5383792515;
static float Z1=1.224744871391589;
static double I_deg;
static double Io_sensor;
static double Vin_sensor;
static double Vo_sensor;
static double Vport1;
static double Vport2;
double cont_fs=0;
double cont_d=0;
static float a;
//ganhos
static float AD = 204.8;
static float Gio = 0.0428;
static float Gvi = 0.05208;
static float Gvo = 0.208;
static float Gfiltro =0.631;
static double Iref =16.667; //valor de referencia = 2.5 V analogico
static double Vref=12; //valor de referencia
static double I_deg;

static double eV1=0, eV=0, uV=0, u1V=0, uV1=0; // Malha de Tensão

static double ek=0, e1k=0,uk=0, u1k=0; // Malha de Corrente

//Entrada
Io_sensor = (in[0]/(AD*Gio));
Vin_sensor = (in[1]/(AD*Gvi));
Vo_sensor = (in[2]/(AD*Gvo));
I_deg = in[3];

```

```

out[2] =I_deg;
out[7] =Io_sensor;
out[3]=Vin_sensor;
out[4]=Vo_sensor;
cont_fs++;
//----- **** Malha de Corrente (Loop Externo) **** -----//
if(cont_fs>=20000)
{
//----- **** Malha de Regulação de Tensão **** -----//
// Cálculo do erro de tensão

    eV = Vref - Vo_sensor;

// Lei de Controle

    uV= 0.01021506*eV1 + 0.00003992092*eV + uV1;

// Atualização
    eV1 = eV;
    uV1 = uV;
    I_deg = uV;

//----- **** Malha de Corrente **** -----//

    ek = (I_deg-Io_sensor); //calculo do erro

// eq. de Malha Aberta

    //fs= ((I_deg*Wo1*Vo_sensor*Z1)/(Vin_sensor*Vin_sensor));

// eq. das diferenças PI discreto Corrente

    uk = 741.8242*ek - 293.7686*e1k + u1k;

// saturador

//if(uk>Fmax)uk =Fmax;
//if (uk<Fmin) uk =Fmin;

// atualização de variaveis
e1k = ek;
u1k = uk;
// Cálculo do novo período
Per = 1799998560/uk;
cont_fs = 0;
}

//----- Atualização dos Tempos de Disparo -----//
cont_d++;
if(cont_d>=19990){

a= (Vin_sensor-Vo_sensor);
    if (a>0)

        {

```

```

//Função - Chave S1
Ds1= ((acos(1 - (Vin_sensor/a)))/Wo1)* Fnom*1.1;
At1=Pfixo*Ds1;

//Função - Chave S2
Ds2=(acos((-Vo_sensor)/a)/Wo2)* Fnom*1.1;
At2=Pfixo* Ds2;

//Função - Tempo morto
ATm=(Per-At1-At2)/2;

cont_d = 0;
}
}
//----- Moduladoras -----//
n=n+1;

if (n<=Per){

    if (n <=At1)
    {
        out[0] = 1;
        out[1] = 0;
    }

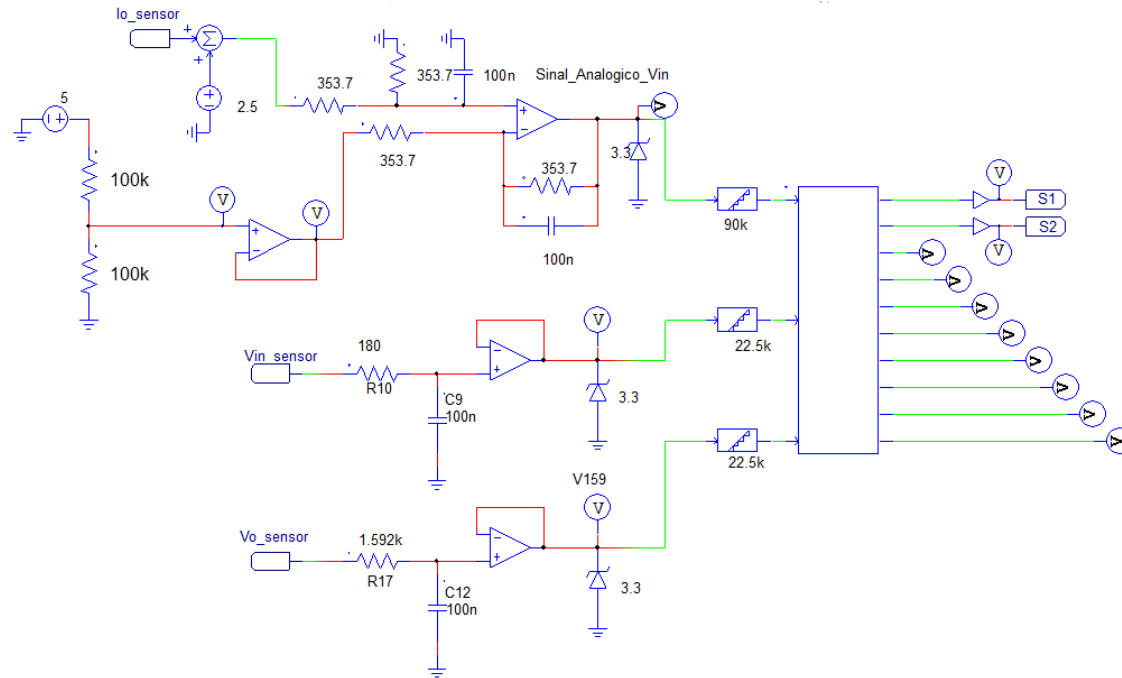
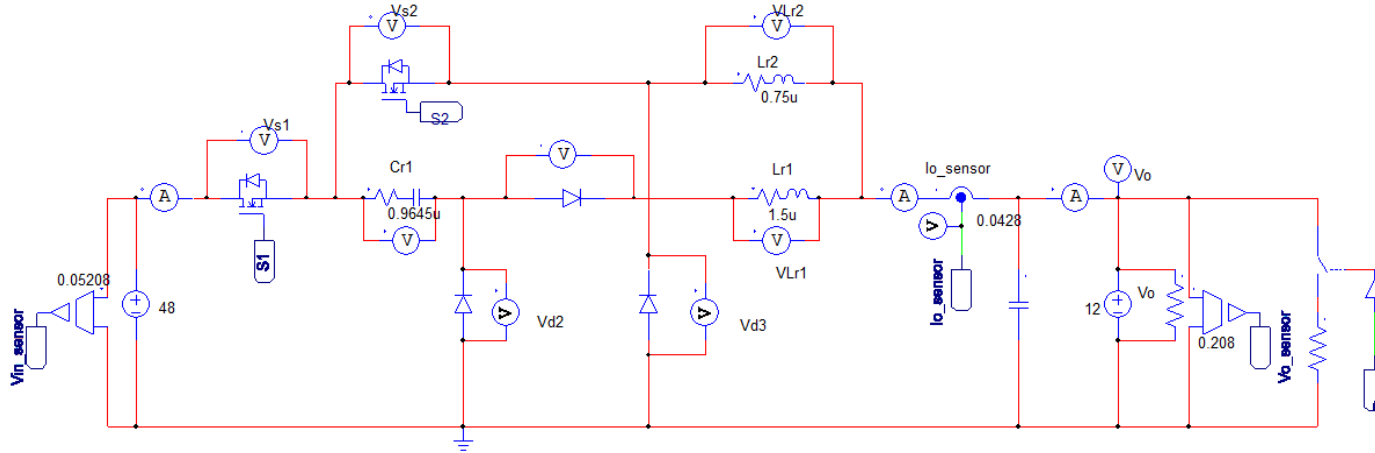
    if((n > At1)&&( n <= (At1+ATm)))
    {
        out[0] = 0;
        out[1] = 0;
    }

    if((n > (At1+ATm))&&(n <= (At1+ATm+At2)))
    {
        out[0] = 0;
        out[1] = 1;
    }

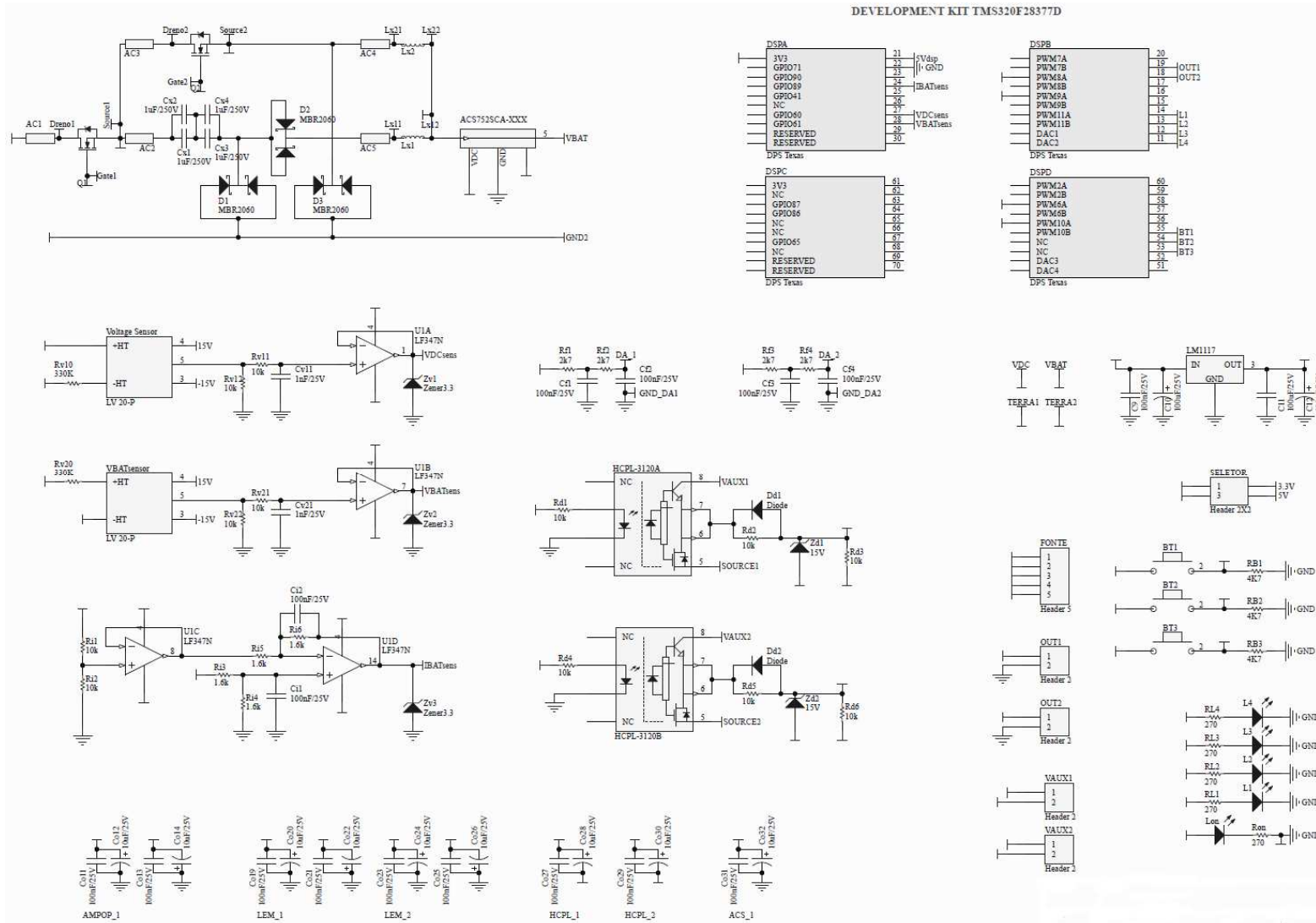
    if( (n > (At1+ATm+At2)))
    {
        out[0] = 0;
        out[1] = 0;
    }
}
else
{
n=0;
}
}

```

APÊNDICE B – CIRCUITO DE SIMULAÇÃO



APÊNDICE C – DIAGRAMA DO ESQUEMÁTICO DA PLACA DE POTÊNCIA E DO CIRCUITO DE CONTROLE



APÊNDICE D – SCRIPT DO CÓDIGO NO DSP EM MALHA ABERTA

```

#include <math.h>
#include <stdio.h>
#include "F28x_Project.h" // Device Headerfile and Examples Include File

// Prototipagem das funções.
void SetupADC(void);
void InitEPWMs(void);
void DesligaEPWMs (void);
void LigaEPWMs (void);

__interrupt void adca1_isr(void);

// Variaveis Globais
Uint16 ui16CtrlMedia4 = 0;
float32 f32TesteS1;
float32 f32TesteS2;
//Uint16 pulso1 = 276;
Uint16 divisoramostragem = 0;
Uint16 LIMITE_Fs_ref = 276;
float32 freq;
float32 pulso1 = 276;
float32 uf=90000;
float32 uk_teste =90000;

int16 i16Vin[4] = {0,0,0,0};
int16 i16Vin_media = 0;
int16 i16Vin_zero = 0;

int16 i16Io[4] = {0,0,0,0};
int16 i16Io_media = 0;
int16 i16Io_zero = 0;

int16 i16Vo[4] = {0,0,0,0};
int16 i16Vo_media = 0;
int16 i16Vo_zero = 0;

// Definições de variáveis
#define EPWM_DB_UP 30 // Tempo Morto - 500n
#define EPWM_DB_DOWN 30 // Tempo Morto - 500n
#define UK_MAG_SAT 20 // Saturação Magnetizante
#define UK_MAG_SAT2 20 // Saturação Magnetizante
#define BT_PASSO1 10 // S1 95
#define BT_PASSO2 10 // S2 66
#define BT_LIMITE1 900
#define BT_LIMITE2 900

//Referências
Uint16 Vref_Vo = 12;

// Variaveis das malhas de controle
float32 eV1=0, eV=0, uV=0, u1V=0, uV1=0; // Malha de Tensão
float32 ek=0, e1k=0, uk=0, u1k=0; // Malha de Corrente

```

```

float32 I_deg=0;

float32 Vo_media;
float32 Vin_media;
float32 Io_media;

//MINHAS VARIÁVEIS
//Ganhos de controle
#define Gad      204.8      // Gad=3/4095
#define Gio      0.0428    //
#define Gvi      0.05208
#define Gvo      0.208

// ganhos calculados
float32 GVo = 307.5; // (Gad*Gvo);
float32 GVin = 76.667; // (Gad*Gvi);
float32 GIo= (Gad*Gvi);

//Saturadores
//define LIMITE_Vo_ref_Io      16.7      // Limite do sinal de saída da malha de tensão que é a
referência da malha de corrente, controlado por uV
//define LIMITE_Fs_ref      91000      // Limite de corrente CA do HVS, controlado por ukv

//Configura os Botões e Leds
#define BT3 GpioDataRegs.GPBDAT.bit.GPIO63 //GPIO63 - PINO 55
#define BT2 GpioDataRegs.GPCDAT.bit.GPIO64 //GPIO64 - PINO 54
#define BT1 GpioDataRegs.GPADAT.bit.GPIO26 //GPIO26 - PINO 53

#define LED1on GpioDataRegs.GPASET.bit.GPIO29 = 1; // LED1 = 0
#define LED2on GpioDataRegs.GPDSET.bit.GPIO125 = 1; // LED2 = 0
#define LED3on GpioDataRegs.GPDSET.bit.GPIO124 = 1; // LED3 = 0
#define LED4on GpioDataRegs.GPBSET.bit.GPIO59 = 1; // LED4 = 0

#define LED1off GpioDataRegs.GPACLEAR.bit.GPIO29 = 1; // LED1 = 0
#define LED2off GpioDataRegs.GPDCLEAR.bit.GPIO125 = 1; // LED2 = 0
#define LED3off GpioDataRegs.GPDCLEAR.bit.GPIO124 = 1; // LED3 = 0
#define LED4off GpioDataRegs.GPBCLEAR.bit.GPIO59 = 1; // LED4 = 0

void main(void)
{
    InitSysCtrl();
    //Seleciona MUX EPWM (Fig. 13-7) Regs. pag. 1754
    EALLOW;
    SyncSocRegs.SYNCSELECT.bit.EPWM10SYNCIN = 2;
    EDIS;

    InitGpio();

// Habilita PWM1-3
    CpuSysRegs.PCLKCR2.bit.EPWM1=1;
    CpuSysRegs.PCLKCR2.bit.EPWM2=1;
    CpuSysRegs.PCLKCR2.bit.EPWM3=1;

// Clear all interrupts and initialize PIE vector table:
// Disable CPU interrupts

```

```

DINT;

// Initialize the PIE control registers to their default state.
InitPieCtrl();
// Disable CPU interrupts and clear all CPU interrupt flags:
IER = 0x0000;
IFR = 0x0000;

InitPieVectTable();

// Interrupts that are used in this example are re-mapped to
// ISR functions found within this file.
EALLOW;
PieVectTable.ADCA1_INT = &adca1_isr;    //function for ADCA interrupt 1
EDIS;

PieCtrlRegs.PIECTRL.bit.ENPIE = 1;    // Enable the PIE block
PieCtrlRegs.PIEIER1.bit.INTx1 = 1;

// CONFIGURA OS PINOS DOS LEDS/RELES/OUTs -----
-
// -----
EALLOW;
GpioCtrlRegs.GPAPUD.bit.GPIO29 = 0; // LED1
GpioCtrlRegs.GPAGMUX2.bit.GPIO29= 0;
GpioCtrlRegs.GPADIR.bit.GPIO29 = 1;

GpioCtrlRegs.GPDPUD.bit.GPIO125 = 0; // LED2
GpioCtrlRegs.GPDGMUX2.bit.GPIO125= 0;
GpioCtrlRegs.GPDDIR.bit.GPIO125 = 1;

GpioCtrlRegs.GPDPUD.bit.GPIO124 = 0; // LED3
GpioCtrlRegs.GPDGMUX2.bit.GPIO124= 0;
GpioCtrlRegs.GPDDIR.bit.GPIO124 = 1;

GpioCtrlRegs.GPBPUD.bit.GPIO59 = 0; // LED4
GpioCtrlRegs.GPBGMUX2.bit.GPIO59= 0;
GpioCtrlRegs.GPBDIR.bit.GPIO59 = 1;

// CONFIGURA OS PINOS DOS BOTÕES -----
// -----
GpioCtrlRegs.GPAPUD.bit.GPIO26 = 0; // BT1
GpioCtrlRegs.GPAGMUX2.bit.GPIO26= 0;
GpioCtrlRegs.GPADIR.bit.GPIO26 = 0;

GpioCtrlRegs.GPCPUD.bit.GPIO64 = 0; // BT2
GpioCtrlRegs.GPCGMUX1.bit.GPIO64= 0;
GpioCtrlRegs.GPCDIR.bit.GPIO64 = 0;

GpioCtrlRegs.GPBPUD.bit.GPIO63 = 0; // BT3
GpioCtrlRegs.GPBGMUX2.bit.GPIO63= 0;
GpioCtrlRegs.GPBDIR.bit.GPIO63 = 0;
EDIS;

//CONFIGURA DEMAIS PINOS - SINAIS DE SAÍDA-----

```



```

//OUT1 - Tensão Io
GpioCtrlRegs.GPBPUD.bit.GPIO45 = 0;    // Enable Pullup // FLT - GPIO45 - PIN 92
GpioCtrlRegs.GPBGMUX1.bit.GPIO45= 0;    // GPIO72 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO45 = 0;    // GPIO72 = input
//OUT2 - Tensão Vin
GpioCtrlRegs.GPFPUD.bit.GPIO164 = 0;    // Enable Pullup // RELE - GPIO164 - PIN 170
GpioCtrlRegs.GPFGMUX1.bit.GPIO164 = 0;    // GPIO82 = IO
GpioCtrlRegs.GPFDIR.bit.GPIO164 = 1;    // GPIO82 = output
//OUT3 - Tensão Vo
GpioCtrlRegs.GPCPUD.bit.GPIO72 = 0;    // Enable Pullup // FLT - GPIO74 - PIN 139
GpioCtrlRegs.GPCGMUX1.bit.GPIO72 = 0;    // GPIO72 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO72 = 1;    // GPIO72 = input
//OUT4 - - Frequência
GpioCtrlRegs.GPCPUD.bit.GPIO70 = 0;    // Enable Pullup // FLT - GPIO74 - PIN 139
GpioCtrlRegs.GPCGMUX1.bit.GPIO70 = 0;    // GPIO72 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO70 = 1;    // GPIO72 = input

LED1on;
LED2on;
LED3on;
LED4on;

DesligaEPWMs();

EALLOW;
CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 0;
EDIS;

SetupADC();
InitEPWMs();

EALLOW;
CpuSysRegs.PCLKCR0.bit.TBCLKSYNC =1; //Sync PWM
EDIS;

IER |= M_INT1; // Enable CPU INT1
EINT; // Enable Global __interrupt INTM
ERTM; // Enable Global realtime __interrupt DBGM

EPwm1Regs.ETSEL.bit.SOCAEN = 1; //enable SOCA

LED1off;
LED2off;
LED3off;
LED4off;

LigaEPWMs();

while(1) {

    // BOTÕES IHM -----
    if (BT1)
        while (BT1) // Aguarda o botão GPIO0 ser solto
            DELAY_US(500); // Delay "anti bouncing"
}

```

```

    f32TesteS1 = f32TesteS1 + BT_PASSO1;
    if (f32TesteS1 >= BT_LIMITE1) f32TesteS1 = BT_LIMITE1;

    LED1on;
}

if (BT2)
{
    while (BT2) // Aguarda o botão GPIO0 ser solto
        DELAY_US(500); // Delay "anti bouncing"

    f32TesteS2 = f32TesteS2 + BT_PASSO2;
    if (f32TesteS2 >= BT_LIMITE2) f32TesteS2 = BT_LIMITE2;

    LED2on;
}

if (BT3)
{
    while (BT3) // Aguarda o botão GPIO0 ser solto
        DELAY_US(500); // Delay "anti bouncing"

    f32TesteS1 = f32TesteS1 - BT_PASSO1;
    if (f32TesteS1 <= 0) f32TesteS1 = 0;

    f32TesteS2 = f32TesteS2 - BT_PASSO2;
    if (f32TesteS2 <= 0) f32TesteS2 = 0;

    //frequencia = frequencia + freq;
    // if (frequencia >=276) frequencia = 276;

    LED1off;LED2off;

}
}
} // THE END

// -----
__interrupt void adca1_isr(void)
{
    if (divisoramostragem == 0) divisoramostragem = 1;
    else
    {
        divisoramostragem = 0;

        if (ui16CtrlMedia4 >= 3) ui16CtrlMedia4 = 0;
        else ui16CtrlMedia4++;

        // AQUISIÇÃO DAS LEITURAS ADs -----

        // i16Vin[ui16CtrlMedia4] = AdcaResultRegs.ADCRESULT0; //AD-A3 pin 27 - Vin
        i16Vo[ui16CtrlMedia4] = AdcbResultRegs.ADCRESULT2;
    }
}

```

```

i16Vin[ui16CtrlMedia4] = AdccResultRegs.ADCRESULT4;
i16Io[ui16CtrlMedia4] = AdccResultRegs.ADCRESULT6;

// MEDIAS DAS ULTIMAS LETIRAS ADs -----
i16Vo_media = (i16Vo[0] + i16Vo[1] + i16Vo[2] + i16Vo[3])>>2;
i16Vin_media = (i16Vin[0] + i16Vin[1] + i16Vin[2] + i16Vin[3])>>2;
i16Io_media = (i16Io[0] + i16Io[1] + i16Io[2] + i16Io[3])>>2;

Vo_media = i16Vo_media/GVo;
Vin_media = i16Vin_media/GVin;
Io_media = i16Io_media*(1/GIo);

freq = (uf/uk_teste)*pulso1;

// ATUALIZA REGISTRADORES DOS PWMS -----
----
// -----

EPwm2Regs.CMPA.bit.CMPA = f32TesteS1; // Lagura do pulso S1
EPwm3Regs.CMPA.bit.CMPA = f32TesteS2; // Lagura do pulso S2

EPwm2Regs.TBPRD = freq; // Set timer period 50kHz
EPwm2Regs.TBPHS.bit.TBPHS = 0; // Phase is 120° = 276

EPwm3Regs.TBPRD = freq; // Set timer period XXkHz
EPwm3Regs.TBPHS.bit.TBPHS = freq; // Phase is 276-552

// FIM DA INTERRUPTÃO -----
// -----
AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //clear INT1 flag
PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
}

void SetupADC(void)
{
    EALLOW;
    //write configurations
    AdcaRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4
    AdcbRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4
    AdccRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4
    AdcdRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4

    AdcaRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdcaRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdcaRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
    AdcbRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdcbRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdcbRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
    AdccRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdccRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdccRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
    AdcdRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdcdRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdcdRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
    o //Set pulse positions to late

```

```

AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcbRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdccRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcdRegs.ADCCTL1.bit.INTPULSEPOS = 1;
//power up the ADCs
AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdcbRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdccRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdcdRegs.ADCCTL1.bit.ADCPWDNZ = 1;

EDIS;
DELAY_US(2000);
EALLOW;

//Configuração ADC-A
AdcaRegs.ADCSOC0CTL.bit.CHSEL = 2; //SOC0 will convert pin A2 - Vin
AdcaRegs.ADCSOC0CTL.bit.ACQPS = 28;
AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 5; //trigger on ePWM1 SOCA/C

AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0; //end of SOC0 will set INT1 flag
AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; //enable INT1 flag
AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //make sure INT1 flag is cleared

//Configuração ADC-B
AdcbRegs.ADCSOC2CTL.bit.CHSEL = 2; //SOC0 will convert pin B2 - Vo
AdcbRegs.ADCSOC2CTL.bit.ACQPS = 28;
AdcbRegs.ADCSOC2CTL.bit.TRIGSEL = 5; //trigger on ePWM1 SOCA/C

//Configuração ADC-C
AdccRegs.ADCSOC4CTL.bit.CHSEL = 2; //SOC0 will convert pin C2 - Vi
AdccRegs.ADCSOC4CTL.bit.ACQPS = 28;
AdccRegs.ADCSOC4CTL.bit.TRIGSEL = 5; //trigger on ePWM1 SOCA/C

AdccRegs.ADCSOC6CTL.bit.CHSEL = 3; //SOC0 will convert pin C2 - Vi
AdccRegs.ADCSOC6CTL.bit.ACQPS = 28;
AdccRegs.ADCSOC6CTL.bit.TRIGSEL = 5; //trigger on ePWM1 SOCA/C

EDIS;
}
// -----
void LigaEPWMs()
{
EALLOW;
GpioCtrlRegs.GPAPUD.bit.GPIO2 = 0; // Enable Pullup // PWM2A
GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1; // GPIO2 = PWM
GpioCtrlRegs.GPADIR.bit.GPIO2 = 1; // GPIO2 = output
GpioCtrlRegs.GPAPUD.bit.GPIO3 = 0; // Enable Pullup // PWM2B
GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 1; // GPIO3 = PWM
GpioCtrlRegs.GPADIR.bit.GPIO3 = 1; // GPIO3 = output

GpioCtrlRegs.GPAPUD.bit.GPIO4 = 0; // Enable Pullup // PWM3A
GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 1; // GPIO4 = PWM
GpioCtrlRegs.GPADIR.bit.GPIO4 = 1; // GPIO4 = output
GpioCtrlRegs.GPAPUD.bit.GPIO5 = 0; // Enable Pullup // PWM3B
GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 1; // GPIO5 = PWM

```

```

    GpioCtrlRegs.GPADIR.bit.GPIO5 = 1; // GPIO5 = output
    EDIS;
}

// CONFIGURA OS PINOS PWMs COMO IO = 0 -----

void DesligaEPWMs()
{
    EALLOW;
    GpioCtrlRegs.GPAPUD.bit.GPIO2 = 0; // Enable Pullup // PWM2A - PWM1 - CHAVE 1
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 0; // GPIO2 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO2 = 1; // GPIO2 = output
    GpioDataRegs.GPACLEAR.bit.GPIO2 = 1; // PWM2A = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO3 = 0; // Enable Pullup // PWM2B
    GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 0; // GPIO3 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO3 = 1; // GPIO3 = output
    GpioDataRegs.GPACLEAR.bit.GPIO3 = 1; // PWM2B = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO4 = 0; // Enable Pullup // PWM3A - PWM2 - CHAVE 2
    GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 0; // GPIO4 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO4 = 1; // GPIO4 = output
    GpioDataRegs.GPACLEAR.bit.GPIO4 = 1; // PWM3A = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO5 = 0; // Enable Pullup // PWM3B
    GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 0; // GPIO5 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO5 = 1; // GPIO5 = output
    GpioDataRegs.GPACLEAR.bit.GPIO5 = 1; // PWM3B = 0;

    EDIS;
}

void InitEPWMs()
{
    // ePWM 1 -----

    EPwm1Regs.TBPRD = 552; // Set timer period 180kHz
    EPwm1Regs.TBPHS.bit.TBPHS = 0; // Phase is 0
    EPwm1Regs.TBCTR = 0x0000; // Clear counter

    EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
    EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE; // Disable phase loading
    EPwm1Regs.TBCTL.bit.PHSDIR = 1; // Direção Phase 1 Positivo - 0 Negativo
    EPwm1Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to SYSCLKOUT
    EPwm1Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers every ZERO
    EPwm1Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
    EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
    EPwm1Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

    // EPwm1Regs.CMPA.bit.CMPA = 500;

```

```

EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm1Regs.AQCTLA.bit.CAD = AQ_SET;
EPwm1Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm1Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm1Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm1Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm1Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm1Regs.DBRED.bit.DBRED = EPWM_DB_UP;
EPwm1Regs.DBFED.bit.DBFED = EPWM_DB_DOWN;

EPwm1Regs.ETSEL.bit.SOCAEN = 0;          // Disable SOC on A group
EPwm1Regs.ETSEL.bit.SOCASEL = 0b001;    // Select SOC on up-count
// 001 TBCTR = 0 (Inicio)
// 010 TBCTR = TBPRD (Pico)
// 011 Inicio ou Pico
EPwm1Regs.ETPS.bit.SOCAPRD = 1;        // Generate pulse on 1st event

// ePWM 2 -----
// -----
EPwm2Regs.TBPRD = 276;                  // Set timer period 90kHz
EPwm2Regs.TBPHS.bit.TBPHS = 30;        // Phase is 120° = 667
EPwm2Regs.TBCTR = 0x0000;              // Clear counter

EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up
EPwm2Regs.TBCTL.bit.PHSEN = TB_ENABLE;    // Enable phase loading
EPwm2Regs.TBCTL.bit.PHSDIR = 0;          // Direção Phase 1 Positivo - 0 Negativo
EPwm2Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;  // Clock ratio to SYSCLKOUT
EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;    // Slow just to observe on the

EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers every ZERO
EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// EPwm2Regs.CMPA.bit.CMPA = 500;

EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm2Regs.AQCTLA.bit.CAD = AQ_SET;
EPwm2Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm2Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm2Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm2Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm2Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm2Regs.DBRED.bit.DBRED = EPWM_DB_UP;
EPwm2Regs.DBFED.bit.DBFED = EPWM_DB_DOWN;

// ePWM 3 -----
// -----
EPwm3Regs.TBPRD = 276;                  // Set timer period 90kHz
EPwm3Regs.TBPHS.bit.TBPHS = 276;        // Phase is 180
EPwm3Regs.TBCTR = 0x0000;              // Clear counter

```

```

EPwm3Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up
EPwm3Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase loading
EPwm3Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1 Positivo - 0 Negativo
EPwm3Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm3Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to SYSCLKOUT
EPwm3Regs.TBCTL.bit.CLKDIV = TB_DIV1; // Slow so we can observe on

EPwm3Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers every ZERO
EPwm3Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm3Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm3Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// EPwm3Regs.CMPA.bit.CMPA = 500;

EPwm3Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm3Regs.AQCTLA.bit.CAD = AQ_SET;
EPwm3Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm3Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm3Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm3Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm3Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm3Regs.DBRED.bit.DBRED = EPWM_DB_UP;
EPwm3Regs.DBFED.bit.DBFED = EPWM_DB_DOWN;
}

//=====
// No more.

//=====

```