



UNIVERSIDADE FEDERAL DO CEARÁ
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
MESTRADO EM ENGENHARIA ELÉTRICA

BRENO BEZERRA CHAVES

**MODELAGEM E CONTROLE DE DOIS CONVERSORES CC-CC DE ALTO GANHO
DE TENSÃO INTERCALADOS BASEADOS NA CCTE**

FORTALEZA

2019

BRENO BEZERRA CHAVES

MODELAGEM E CONTROLE DE DOIS CONVERSORES CC-CC DE ALTO GANHO DE
TENSÃO INTERCALADOS BASEADOS NA CCTE

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Programa de Pós-Graduação em Engenharia Elétrica do Centro de Tecnologia da Universidade Federal do Ceará, como requisito parcial à obtenção do título de mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica

Orientador: Prof. Dr. René Pastor Torrico Bascopé

FORTALEZA

2019

Dados Internacionais de Catalogação na Publicação
Universidade Federal do Ceará
Biblioteca Universitária
Gerada automaticamente pelo módulo Catalog, mediante os dados fornecidos pelo(a) autor(a)

C438m Chaves, Breno Bezerra.
Modelagem e controle de dois conversores CC-CC de alto ganho de tensão intercalados baseados na CCTE / Breno Bezerra Chaves. – 2019.
150 f. : il. color.

Dissertação (mestrado) – Universidade Federal do Ceará, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2019.

Orientação: Prof. Dr. René Pastor Torrico Bascopé.

1. Alto ganho de tensão. 2. Conversor intercalado. 3. Célula de Comutação de Três Estados. 4. Balanceamento ativo de corrente. 5. Controle por modo corrente média. I. Título.

CDD 621.3

BRENO BEZERRA CHAVES

MODELAGEM E CONTROLE DE DOIS CONVERSORES CC-CC DE ALTO GANHO DE
TENSÃO INTERCALADOS BASEADOS NA CCTE

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Programa de Pós-Graduação em Engenharia Elétrica do Centro de Tecnologia da Universidade Federal do Ceará, como requisito parcial à obtenção do título de mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica

Aprovada em: 29 de Outubro de 2019

BANCA EXAMINADORA

Prof. Dr. René Pastor Torrico Bascopé (Orientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. Dalton de Araújo Honório
Universidade Federal do Ceará (UFC)

Prof. Dr. Luiz Daniel Santos Bezerra
Instituto Federal de Educação, Ciência e Tecnologia
do Ceará (IFCE)

Prof. Dr. Paulo Peixoto Praça
Universidade Federal do Ceará (UFC)

Ao meu Deus.

Aos meus pais, Laci e Evanir.

À minha pátria amada Brasil.

AGRADECIMENTOS

Aos meus pais pelo apoio e amor incomensuráveis. Aos meus tios e primos por todo o suporte, cuidado e carinho. Aos meus familiares e amigos em geral que sempre estiveram ao meu lado, me apoiando nas dificuldades e compreendendo os muitos momentos que tive de me fazer ausente.

Ao prof. René Pastor Torrico-Bascopé pela excelente orientação, por sua paciência e amizade, eu agradeço.

Aos professores Demercil Oliveira e Fabrício Gonzalez pelas sugestões durante a qualificação e aos professores Dalton Honório, Paulo Praça e Luis Daniel Bezerra pela participação na banca de defesa e suas sugestões. Também agradeço à todos os demais professores da PPGEE que de maneira direta ou indireta contribuíram para engrandecer o meu conhecimento.

Aos companheiros Caio Kerson, Bruno Souza e Janiere por todos os momentos sofridos e momentos de alegria vividos ao longo do percurso. Aos meus três prezados companheiros Bruno Almeida, Juliano Pacheco e Marcos Anderson por todas as dicas, ajuda, conselhos e amizade.

Ao amigo Francisco Brito Jr. por toda a influência que teve na minha vida acadêmica, pelos ensinamentos, companheirismo e amizade.

Ao grande mestre Cícero Alysson pelas dicas fundamentais e conhecimento compartilhado, e ao meu amigo e vizinho de baía Kristian Pessoa pelo incentivo, apoio e companhia nos dias de luta.

À Debora Damasceno pela ajuda durante o mestrado, seu apoio e amizade, e ao Welton Lima pela parceria.

Aos colegas Felipe, Andresa, Samanta, Rosana, Marcos Davi, René Descartes, Janaína, Luan, Samuel, Jefferson e demais membros do GPAR (Grupo de Pesquisa em Automação, Controle e Robótica) e GPEC (Grupo de Processamento de Energia e Controle) por todo esse tempo de convivência, conhecimentos trocados e *happy hours*.

Agradeço ao professor Jarbas Ariel, ao Julio Vitorino, à Andréa, ao Acácio, dona Fátima e a todo o pessoal do Laboratório de Engenharia de Sistemas de Computação (LESC) pela oportunidade de tocarmos um projeto em conjunto e pelo bom ambiente de trabalho. Agradeço também ao Jancarle Laurentino e ao Fabrício Borges da Schneider-Electric pela oportunidade e confiança depositados.

Aos técnicos dos laboratórios do DEE (Departamento de Engenharia Elétrica) Gleidson, Ernande, Eliezer e Pedro por sua disponibilidade e pela assistência.

Ao Mário Sérgio e a Hannah da secretaria/coordenação do Departamento de Engenharia Elétrica.

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

"O que for a profundidade do teu ser, assim será teu desejo. O que for o teu desejo, assim será tua vontade. O que for a tua vontade, assim serão teus atos. O que forem teus atos, assim será teu destino."

(Brihadaranyaka Upanishad IV, 4.5)

RESUMO

A presente dissertação aborda uma metodologia de modelagem e projeto do controle digital de um conversor CC-CC Boost intercalado com alto ganho de tensão, o qual é baseado na Célula de Comutação de Três Estados (CCTE). A perspectiva do trabalho é a de garantir o balanceamento de corrente entre os módulos em paralelo e entre os enrolamentos dos transformadores de multi-interfase (TMIF) de cada módulo, bem como viabilizar a utilização do conversor intercalado para aplicações com carga não-linear. Essa topologia possui a capacidade de dividir a corrente de entrada e distribuir os esforços de corrente entre as fases dos transformadores, além de ser adequada para aplicações que requerem alto ganho de tensão entre a entrada e a saída. Para a modelagem da planta, aplica-se uma metodologia para obtenção de um modelo de ordem reduzida, resultando em um conversor *Boost* equivalente, o qual descreve o comportamento dinâmico do sistema do ponto de vista dos enrolamentos dos TMIFs. A corrente de cada um dos enrolamentos é então controlada de maneira independente, utilizando-se uma estratégia de controle por modo corrente média. Na estratégia adotada, quatro malhas internas são utilizadas visando o balanceamento de corrente. Uma malha externa é adicionada para regular a tensão no barramento de saída. O sinal de controle na saída da malha de tensão é então utilizado para estabelecer o valor-alvo de referência para as malhas de corrente. Para validar a eficácia do controle implementado, o conversor é submetido à degraus de carga, à situações de desbalanceamento das correntes de fase e à operação com carga não-linear. Os resultados de simulação em malha fechada são satisfatórios quando contrastados com os resultados da simulação para o conversor em malha aberta nas mesmas condições de teste.

Palavras-chave: Alto Ganho de Tensão. Conversor Intercalado. Célula de Comutação de Três Estados. Balanceamento Ativo de Corrente. Controle por Modo Corrente Média.

ABSTRACT

This masters dissertation brings a modeling and design methodology for the digital control of a DC-DC High Voltage Gain Interleaved Boost converter, which is based on the Three-State Switching Cell (CCTE). This work aims to ensure current balancing between the parallel modules and between the windings of the Multi-Interphase Transformers (TMIF) of each module, as well as enabling the use of the interleaved converter for nonlinear load applications. This topology has the ability to split the input current and distribute the current efforts between the transformer phases, and it is also suitable for applications requiring high voltage gain from the input to output port. For modeling the plant, a methodology is applied to obtain a reduced order model, resulting in an equivalent Boost converter, which describes the dynamic behavior of the system from the point of view of the TMIFs windings. The current of each winding is then independently controlled using the average current mode control. The control strategy adopted uses four internal loops to balance the currents and an outer loop to regulate voltage on the output DC-link . The control signal at the voltage loop output is then used as the set-point for the current loops. In order to validate the effectiveness of the implemented control, the converter is subjected to step-load variation, phase current unbalance situations and nonlinear load operation. The closed loop simulation results are satisfactory when contrasted with the simulation results for open loop control under same test conditions.

Keywords: High Voltage Gain. Interleaved Converter. Three-State Switching Cell. Active Current Sharing. Averaged Current Mode Control.

LISTA DE FIGURAS

Figura 2.1 – Classificação dos conversores não-isolados derivados do conversor <i>Boost</i> quanto à faixa de conversão.	22
Figura 2.2 – Conversores <i>Boost</i> em cascata com único transistor de potência.	24
Figura 2.3 – Conversor tipo elevador com multiplicadores de tensão Cockcroft–Walton em cascata.	25
Figura 2.4 – Topologias de alto ganho de tensão integradas com conversores empilhados dos tipos (a) e (b).	25
Figura 2.5 – Conversor CC-CC a capacitor chaveado (topologia clássica em escada). . .	26
Figura 2.6 – Conversor CC-CC <i>Boost</i> multinível.	27
Figura 2.7 – Conversor <i>Boost</i> híbrido com capacitor chaveado em cascata.	28
Figura 2.8 – Topologia Tipo 2 da nova família de conversores com alta taxa de conversão proposta por Ismail <i>et al.</i> (2008).	28
Figura 2.9 – Topologia baseada no chaveamento de capacitores e com circuito de permutação ativa.	29
Figura 2.10–Conversor <i>Boost</i> de alto ganho de tensão intercalado usando células multiplicadoras de tensão.	30
Figura 2.11–Conversor <i>Boost</i> intercalado de alto ganho de tensão com indutores acoplados e circuito dobrador de tensão.	30
Figura 2.12–Conversor <i>Boost</i> de alto ganho de tensão que integra indutor acoplado com circuito dobrador de tensão.	31
Figura 2.13–Variação do Conversor <i>Boost</i> de alto ganho que integra indutor acoplado com circuito dobrador de tensão.	32
Figura 2.14–Conversor <i>Boost</i> bidirecional intercalado integrado com o conversor DAHB.	32
Figura 2.15–Conversor de alto ganho de tensão híbrido <i>Boost-Flyback</i>	33
Figura 2.16–Célula de Comutação de Três Estados (CCTE) estudada por Torrico-Bascopé e Barbi (2000).	34
Figura 2.17–Conversor <i>Boost</i> -CCTE.	35
Figura 2.18–Conversor <i>Boost</i> de alto ganho de tensão baseado na CCTE.	36
Figura 2.19–Conversor de alto ganho de tensão baseado na CCTE e células multiplicadoras de tensão.	37
Figura 2.20–Conversor SEPIC baseado na CCTE com alto ganho de tensão.	38

Figura 2.21–Conversor de alto ganho de tensão baseado na CCTE e retificador de onda completa com <i>tap</i> central.	38
Figura 2.22–Conversor de alto ganho de tensão bidirecional de três portas baseado na CCTE.	39
Figura 2.23–Conversor <i>Buck-Boost</i> de alto ganho de tensão baseado na CCTE.	40
Figura 2.24–Conversor de alto ganho de tensão baseado na CCME.	41
Figura 2.25–Conversor <i>Boost</i> não-isolado com alto ganho de tensão baseado na CCTE e retificador de tensão.	42
Figura 2.26–Conversor CA-CC com alto ganho de tensão baseado na CCTE tipo T apresentado por Linard <i>et al.</i> (2018).	43
Figura 2.27–Conversor <i>Boost</i> de alto ganho de tensão baseado na CCTE intercalado.	44
Figura 2.28–Estratégias de balanceamento de corrente usualmente empregadas em conversores CC-CC.	46
Figura 2.29–Proposta da dissertação.	50
Figura 2.30–Estratégia de controle digital em modo corrente média.	51
Figura 3.1 – Topologia do Conversor CC-CC <i>Boost</i> de Alto Ganho de Tensão Intercalado	52
Figura 3.2 – Quatro principais etapas de operação de um único <i>Boost</i> de Alto Ganho de Tensão baseado na CCTE.	53
Figura 3.3 – Principais formas de onda do conversor <i>Boost</i> de Alto Ganho de Tensão Intercalado	54
Figura 3.4 – Ganho estático M do conversor em função de D e a	56
Figura 3.5 – Ilustração das relações de autotransformação.	57
Figura 3.6 – Conversor <i>Boost</i> intercalado de alto ganho de tensão alimentando (a) inversor <i>Full-Bridge</i> monofásico; (b) carga não-linear de teste.	58
Figura 3.7 – Valor da indutância em função da frequência e da ondulação de corrente	60
Figura 4.1 – Redução do conversor intercalado a um único conversor de alto ganho.	63
Figura 4.2 – Parametros referidos ao conversor <i>Boost</i> -CCTE.	65
Figura 4.3 – Equivalência dos elementos magnéticos.	66
Figura 4.4 – Circuito Equivalente <i>Boost</i> Intercalado: com e sem Indutores Acoplados	67
Figura 4.5 – Obtenção do conversor <i>Boost</i> equivalente por enrolamento.	67
Figura 4.6 – Conversor <i>Boost</i> equivalente.	69
Figura 4.7 – Chaveamento do Conversor <i>Boost</i> Equivalente.	70
Figura 4.8 – Formas de onda teóricas do Conversor <i>Boost</i> Equivalente.	71

Figura 4.9 – Modelo de grandes sinais do <i>Boost</i> equivalente:	72
Figura 4.10–Modelo de Pequenos Sinais do Conversor <i>Boost</i> Equivalente.	74
Figura 4.11–Comportamento das correntes (a) e tensões (b) do conversor de alto ganho de tensão (azul), do <i>Boost</i> equivalente (vermelho) e modelo de pequenos sinais (verde) ao degrau na razão cíclica.	77
Figura 4.12–Reposta em frequência: (a) tensão de saída e (b) corrente do enrolamento por razão cíclica.	77
Figura 4.13–Diagrama de blocos completo.	80
Figura 4.14–Diagrama de blocos das malhas de corrente.	80
Figura 4.15–Diagrama de Bode: FT de laço aberto sem compensador de corrente (azul); com compensador (vermelho).	84
Figura 4.16–Lugar das raízes e resposta ao degrau do sistema com o compensador de corrente projetado.	85
Figura 4.17–Lugar das raízes e resposta ao degrau do sistema com o compensador de corrente e FT de malha aberta não compensada discretizados.	86
Figura 4.18–Diagrama de blocos da malha de tensão.	87
Figura 4.19–Diagrama de Bode: FT de laço aberto sem compensador de tensão (azul); com compensador (vermelho).	88
Figura 4.20–Lugar das raízes e resposta ao degrau do sistema com o compensador de tensão projetado.	89
Figura 4.21–Lugar das raízes e resposta ao degrau do sistema com o compensador de tensão e FT de malha aberta não compensada discretizados.	90
Figura 5.1 – Circuito de simulação	91
Figura 5.2 – Cargas utilizadas para testes: nominal, degrau de 25 a 100% e carga não-linear monofásica.	92
Figura 5.3 – Correntes nos enrolamentos $i_{B,n}$, corrente nos indutores i_{L_B} e corrente de entrada i_i com carga resistiva em regime permanente e simetria de parâmetros.	93
Figura 5.4 – Tensão de saída v_o , correntes de saída de cada módulo em paralelo $i_{B,o}$ e corrente total de saída i_o com carga resistiva em regime permanente e simetria de parâmetros.	93
Figura 5.5 – Correntes $i_{B,n}$, i_{L_B} e i_i com carga não-linear monofásica em regime permanente e simetria de parâmetros.	94

Figura 5.6 – Tensão v_o e correntes $i_{B,o}$ e i_o com carga não-linear monofásica em regime permanente e simetria de parâmetros.	95
Figura 5.7 – Resposta dinâmica das correntes $i_{B,n}$, i_{LB} e i_i ao degrau de 25 a 100% da carga (e vice-versa) para carga resistiva e simetria de parâmetros.	96
Figura 5.8 – Resposta dinâmica da tensão v_o e das correntes $i_{B,o}$ e i_o ao degrau de 25 a 100% da carga (e vice-versa) para carga resistiva e simetria de parâmetros.	96
Figura 5.9 – Correntes $i_{B,n}$, i_{LB} e i_i para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.	97
Figura 5.10–Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.	98
Figura 5.11–Simulação para carga linear: efeito do incremento da razão cíclica de uma das fases ao longo do tempo.	99
Figura 5.12–Correntes $i_{B,n}$, i_{LB} e i_i para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de razão cíclica.	99
Figura 5.13–Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.	100
Figura 5.14–Correntes $i_{B,n}$, i_{LB} e i_i : ensaio de desbalanço, não-linear e parâmetros assimétricos de indutância de resistência dos interruptores.	101
Figura 5.15–Tensão v_o e correntes $i_{B,o}$ e i_o : ensaio de desbalanço com carga não-linear monofásica e com parâmetros assimétricos de indutância de resistência dos interruptores.	102
Figura 5.16–Correntes $i_{B,n}$, i_{LB} e i_i para ensaio de desbalanço com carga não-linear monofásica e com parâmetros assimétricos de razão cíclica.	103
Figura 5.17–Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga não-linear monofásica e com parâmetros assimétricos de indutância e resistência dos interruptores.	103
Figura 5.18–Correntes $i_{B,n}$ e i_{LB} considerando as não-idealidades dos transformadores.	105
Figura 5.19–Corrente diferencial nos transformadores T_X e T_Y considerando as não-idealidades.	105
Figura A.1 – Formas de onda de corrente e tensão no conversor intercalado de alto ganho de tensão quando operando com carga não-linear.	121
Figura A.2 – Circuito de simulação para carga monofásica não-linear de teste.	122

Figura A.3 – Subcircuito do inversor <i>Full-bridge</i> monofásico	123
Figura A.4 – Detalhes do subcircuito do inversor <i>Full-Bridge</i> monofásico.	123
Figura C.1 – Representação de um sistema de conversão CC-CC-CA.	129
Figura C.2 – Formas de onda teóricas da tensão e potência no barramento CC.	131
Figura D.1 – Subcircuito com modelo dos transformadores.	133
Figura D.2 – Subcircuito dos módulos B.	133
Figura D.3 – Circuito do sensor resistivo e condicionamento de tensão	134
Figura D.4 – Circuito do sensor e condicionamento de corrente.	134
Figura D.5 – Valores das variáveis no bloco <i>File</i>	134
Figura D.6 – Modulador PWM com atraso.	135

LISTA DE TABELAS

Tabela 3.1 – Especificações de projeto.	59
Tabela 3.2 – Considerações admitidas em projeto.	59
Tabela 3.3 – Principais esforços de tensão e corrente para dimensionamento dos semicondutores.	61
Tabela 3.4 – Componentes utilizados para o circuito de potência.	62
Tabela 4.1 – Tabela resumo: conversão para valores equivalentes.	76
Tabela 4.2 – Ganhos da $FTLA_{sCi}(s)$	82
Tabela 4.3 – Ganhos da $FTLA_{sCi}(s)$	83
Tabela 4.4 – Dados para projeto do compensador $Ci(s)$	83
Tabela 4.5 – Dados para projeto do compensador $Cv(s)$	89
Tabela 5.1 – Parâmetros não-ideais medidos nos transformadores projetados.	104
Tabela B.1 – Especificações de projeto dos magnéticos.	124
Tabela B.2 – Considerações para o projeto dos magnéticos.	124
Tabela B.3 – Dados do núcleo NEE 42/21/20.	125
Tabela B.4 – Dados do fio de cobre esmaltado AWG26.	125

SUMÁRIO

1	INTRODUÇÃO GERAL	19
2	REVISÃO BIBLIOGRÁFICA E PROPOSTA DO TRABALHO	22
2.1	Classificação dos Conversores Elevadores de Tensão.	22
2.2	Conversores de Alto Ganho de Tensão.	23
2.3	Breve Revisão Sobre a Célula de Comutação de Três Estrados (CCTE) .	34
2.4	Conversores de Alto Ganho de Tensão Baseados na CCTE	36
2.5	Problemática do Desbalanceamento de Corrente.	44
2.5.1	<i>Ocorrência nos conversores intercalados.</i>	44
2.5.2	<i>Descrição da problemática.</i>	45
2.5.3	<i>Técnicas para balanceamento de corrente.</i>	46
2.5.3.1	<i>Técnicas passivas para balanceamento de corrente.</i>	46
2.5.3.2	<i>Técnicas ativas para balanceamento de corrente.</i>	48
2.6	Proposta do Trabalho.	50
3	ANÁLISE DO CONVERSOR DE ALTO GANHO DE TENSÃO INTERCALADO	52
3.1	Considerações Iniciais	52
3.2	Análise do Conversor	52
3.2.1	<i>Princípios de operação</i>	53
3.2.2	<i>Relações de transformação de tensão</i>	56
3.3	Conexão com Carga Não-Linear	58
3.4	Exemplo de Projeto	59
3.5	Considerações Finais	62
4	MODELAGEM E CONTROLE	63
4.1	Considerações Iniciais	63
4.2	Redução do Conversor Intercalado a um Único Conversor	63
4.3	Conversor <i>Boost</i> Equivalente por Enrolamento	64
4.3.1	<i>Condições para o circuito equivalente por enrolamento</i>	64
4.3.2	<i>Processo de obtenção do conversor equivalente por enrolamento</i>	65
4.4	Obtenção das Funções de Transferência	69
4.4.1	<i>Modelo Médio de grandes sinais do conversor boost equivalente</i>	69

4.4.2	<i>Modelo CA de pequenos sinais</i>	73
4.4.3	<i>Funções de transferência do conversor equivalente</i>	75
4.4.4	<i>Validação das funções de transferência</i>	76
4.4.5	<i>Funções de transferência do conversor de alto ganho de tensão intercalado</i>	78
4.5	Projeto das Malhas de Controle	79
4.5.1	<i>Estratégia de controle</i>	79
4.5.2	<i>Compensadores das malhas de corrente</i>	79
4.5.3	<i>Compensador da malha de tensão</i>	86
4.6	Considerações Finais	90
5	RESULTADOS DE SIMULAÇÃO	91
5.1	Considerações Iniciais	91
5.2	Circuito de Simulação	91
5.3	Resultados de Simulação em Regime Permanente com Simetria de Parâmetros	92
5.3.1	<i>Carga resistiva pura</i>	92
5.3.2	<i>Carga não-linear monofásica</i>	94
5.4	Resultados de Simulação em Regime Dinâmico com Simetria de Parâmetros para Carga Resistiva Pura	95
5.5	Resultados de Simulação em Regime Permanente com Assimetria de Parâmetros	97
5.5.1	<i>Carga resistiva pura, razões cíclicas iguais, e indutores e chaves diferentes</i>	97
5.5.2	<i>Carga resistiva pura, razões cíclicas diferentes, e indutores e chaves iguais</i>	98
5.5.3	<i>Carga não-linear monofásica, razões cíclicas iguais, e indutores e chaves diferentes</i>	101
5.5.4	<i>Carga não-linear monofásica, razões cíclicas diferentes, indutores e interruptores iguais.</i>	102
5.5.5	<i>Carga resistiva pura e parâmetros não-ideais dos transformadores</i>	104
5.6	Considerações Finais	106
6	CONCLUSÕES E TRABALHOS FUTUROS	107
	REFERÊNCIAS	109
	APÊNDICES	121
	APÊNDICE A – Dimensionamento da Carga Não-Linear	121

APÊNDICE B – Projeto para Confecção dos Magnéticos	124
APÊNDICE C – Dimensionamentos do Capacitor do <i>Link</i> CC	129
APÊNDICE D – Circuitos para Simulação	133
APÊNDICE E – Publicações Durante o Mestrado	140
APÊNDICE F – Códigos-fonte do MATLAB	141

1 INTRODUÇÃO GERAL

No âmbito das aplicações industriais e comerciais são identificadas situações nas quais se faz necessário produzir um ponto de conexão CC (Corrente Contínua) em alta tensão a partir de uma fonte de baixa tensão. Um exemplo comum é o caso dos sistemas de potência ininterruptos ou UPS (*Uninterruptible Power Supply*), onde o barramento de entrada do inversor deve ser gerado a partir de um banco de baterias com tensão relativamente baixa (BASCOPE *et al.*, 2011). No cenário descrito, o inversor comporta-se como uma carga não-linear para o conversor CC-CC. Uma alta taxa de conversão de tensão também pode ser requerida em aplicações com células a combustível para veículos elétricos (SETHAKUL *et al.*, 2009) e na aplicação de conversores de interface para inserção de sistemas de geração distribuída no barramento principal de uma microrrede de distribuição CC (OLIVEIRA; DONOSO-GARCIA, 2015).

O conversor *Boost* clássico tem um ganho estático restrito para esses tipos de aplicação. Devido às não idealidades do indutor, interruptor de potência e do diodo de saída, o ganho de tensão realizável do conversor *Boost* não é maior que 4 (quatro), na maioria dos casos vai diminuindo à medida em que se aumentam a tensão e potência de saída requeridas (CHOI *et al.*, 2011). Além disso, para um maior ganho de tensão, o aumento da razão cíclica degrada consideravelmente a eficiência do conversor, o estresse de tensão nos semicondutores se torna significativamente grande e a corrente de recuperação reversa pode se tornar um problema devido ao curtíssimo intervalo de tempo em que o diodo fica em condução (MOHAN *et al.*, 2003).

Conforme revisado no capítulo 2, para superar essas restrições, o desenvolvimento de estruturas com alto ganho de tensão é uma prática comum encontrada na literatura técnica. Dentre as diversas abordagens possíveis, pode-se utilizar um transformador para obter uma elevação no ganho de tensão do conversor conforme necessário. Essa abordagem é utilizada nos conversores *Push-Pull* alimentado em corrente e estruturas CC-CC baseadas no conversor *Full-Bridge*. Com as devidas modificações no circuito, a substituição desse transformador por um autotransformador projetado para mesma potência poderia apresentar potencial vantagem em redução de custo, tamanho e melhoria da eficiência.

Quanto ao nível de potência processada, as aplicações em eletrônica de potência estão sujeitas a situações onde os dispositivos semicondutores estão restritos aos níveis atuais de corrente suportada, ou, ainda, a limitações de orçamento que inviabilizam o uso de dispositivos para a corrente nominal estimada (BRAGA; BARBI, 1997). O paralelismo de interruptores,

diodos e dos próprios conversores de potência se tornam interessantes para aplicações que demandam alta corrente. Uma maneira bastante difundida de paralelismo é o intercalamento, que consiste em acionar os conversores em paralelo com defasagem entre si (MACOMBER, 2011).

Em se tratando de aplicações com níveis de tensão e corrente consideráveis, os conversores intercalados são frequentemente assinalados como uma escolha proeminente (SANGKARAK *et al.*, 2016). Dentre as vantagens obtidas, à medida que o número de fases (módulos em paralelo) aumenta, podem ser destacadas: a melhor distribuição das perdas de potência e do estresse térmico nos dispositivos semicondutores, levando a uma melhor utilização do tamanho e disposição dos dissipadores; a redução da ondulação de corrente tanto na entrada quanto na saída do conversor intercalado, reduzindo os requisitos de filtragem; e a redução do volume dos elementos magnéticos que enxergam a corrente com frequência igual ao número de conversores em paralelo multiplicado pela frequência de chaveamento. Logo, uma potencial redução de volume e aumento da densidade de potência podem ser obtidos (VELANDIA *et al.*, 2016).

Como desvantagem, mesmo uma ligeira diferença entre os valores dos componentes ou entre as razões cíclicas dos canais podem levar a uma distribuição assimétrica de corrente entre os módulos em paralelo, aumentando os esforços através de um grupo de dispositivos semicondutores que foram anteriormente dimensionados para um nível de corrente menor. Uma estratégia de balanceamento de corrente, quer seja ativa, quer seja passiva, deve ser implementada de modo a garantir que todos os módulos possuam a mesma corrente média (TORRICO-BASCOPE *et al.*, 2013) com o objetivo de obter uma operação segura. Em conversores baseados em transformadores ou indutores acoplados, o desbalanceamento das correntes acompanha o deslocamento do fluxo nos elementos magnéticos rumo à saturação.

Tendo em vista os principais pontos levantados até aqui, neste trabalho é realizada a modelagem de um conversor CC-CC *Boost* intercalado de alto ganho de tensão com dois módulos idênticos em paralelo. Com o intuito de garantir o balanceamento de corrente entre esses módulos e evitar a saturação dos elementos magnéticos, realiza-se o projeto das malhas de controle de modo a implementar uma estratégia para controlar a corrente de cada um dos enrolamentos dos Transformadores de Multi-Interfase (TMIF) individualmente. Apresenta-se também uma breve análise do conversor de alto ganho de tensão e seus princípios de operação, bem como um exemplo de projeto para um protótipo de 1 kW, o qual é validado por meio de simulação computacional.

No capítulo 2, define-se, no âmbito do presente trabalho, a classificação das to-

pologias com alto ganho de tensão derivadas do conversor CC-CC *Boost* básico não-isolado. Apresenta-se uma revisão sobre as diferentes maneiras de se obter um conversor de alto ganho de tensão, com ênfase nos conversores baseados na Célula de Comutação de Três Estados (CCTE). Caracteriza-se ainda a problemática do balanceamento de corrente, a qual é recorrente em conversores intercalados, e técnicas encontradas na literatura para contornar tal situação. Já o capítulo 3 traz uma apresentação formal do conversor de alto ganho de tensão intercalado sob estudo, bem como uma análise que contempla seu princípio de funcionamento e as principais formas de onda. Apresenta-se também as equações de projeto do circuito de potência.

No capítulo 4 mostra-se o desenvolvimento de um modelo *Boost* equivalente que representa o comportamento dinâmico do ponto de vista de um dos enrolamentos dos TMIFs. As relações de equivalência são apresentadas, bem como a obtenção das funções de transferência relevantes a partir do modelo médio do conversor *Boost* clássico. Utiliza-se a estratégia de controle por corrente média em cascata, na qual há uma malha de corrente para cada enrolamento, visando o balanceamento de corrente, e uma malha externa de tensão, visando a regulação do barramento de tensão de saída.

Finalmente, no capítulo 5 apresenta-se os resultados de simulação obtidos para conversor em malha fechada sob condições de teste de degrau de carga, situações de desbalanceamento de corrente e operação com carga não-linear. Os resultados são discutidos em comparação aos resultados obtidos em malha aberta para as mesmas condições de teste.

As informações complementares contidas nos Apêndices referenciados ao longo do texto podem ser necessárias ao entendimento do trabalho. Nos Apêndices podem ser encontrados procedimentos de projeto, demonstração de conceitos e expressões utilizadas, circuitos para condicionamentos de sinal, detalhamento dos circuitos de simulação, detalhamento das sugestões para trabalhos futuros, dentre outros.

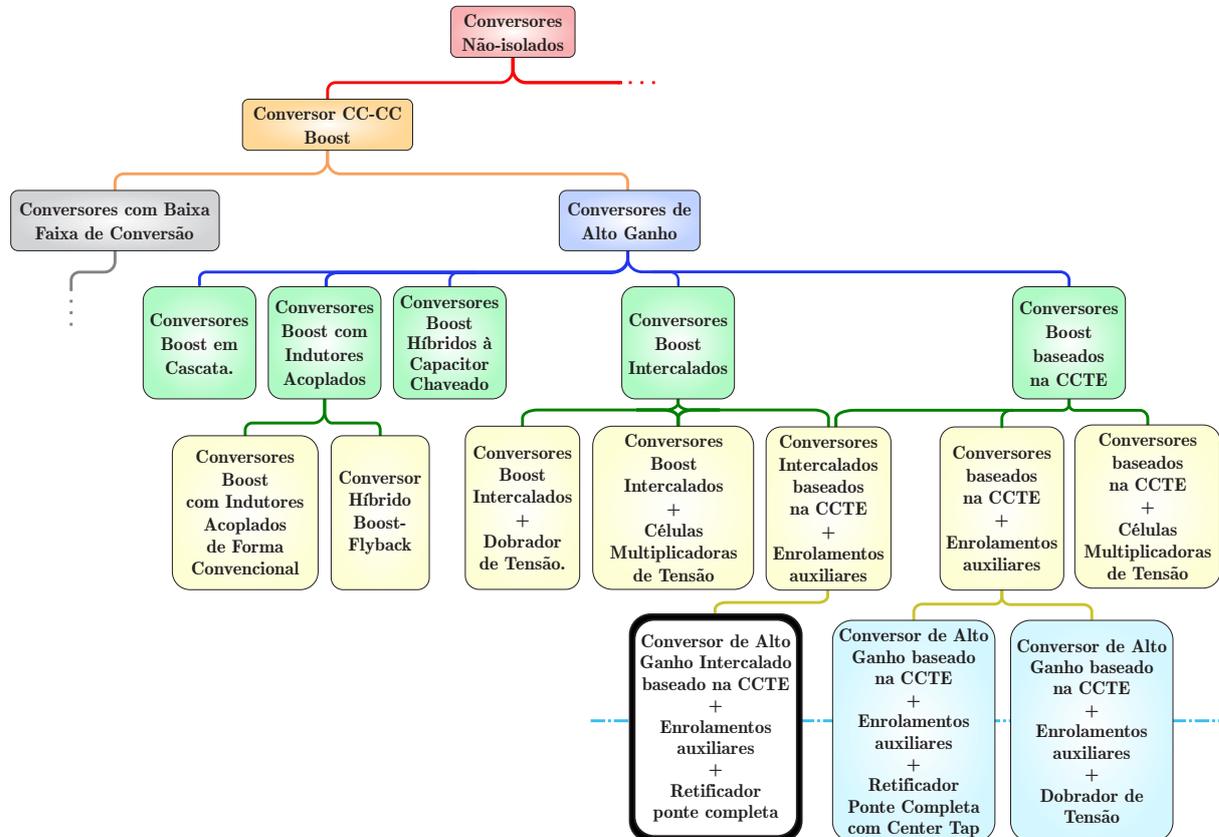
2 REVISÃO BIBLIOGRÁFICA E PROPOSTA DO TRABALHO

A revisão bibliográfica tem como foco os conversores CC-CC não-isolados com alto ganho de tensão derivados da família *Boost*. É também realizada uma síntese sobre a problemática do balanceamento de corrente entre conversores que apresentam paralelismo de estruturas. Ocasionalmente, estudos sobre topologias fora das delimitações do trabalho, tais como conversores CA-CC/CC-CA e derivados de outras topologias básicas, são citados para ilustrar técnicas e princípios de funcionamento análogos.

2.1 Classificação dos Conversores Elevadores de Tensão.

De modo geral, os conversores de potência CC-CC podem ser classificados como elevadores e/ou abaixadores de tensão, e como conversores isolados e não-isolados. Dentre os elevadores de tensão, a Figura 2.1 ilustra uma possível classificação das topologias não-isoladas derivadas do conversor CC-CC *Boost*.

Figura 2.1 – Classificação dos conversores não-isolados derivados do conversor *Boost* quanto à faixa de conversão.



Fonte: o próprio autor, adaptado de Paula *et al.* (2015).

Na Figura 2.1, é destacado o conversor que é objeto do presente trabalho, estendendo a classificação sugerida por Paula *et al.* (2014), na qual os conversores derivados do *Boost* clássico podem ser classificados quanto à sua taxa de conversão da tensão de entrada para a saída (ganho estático). Os conversores que possuem ampla faixa de conversão são então classificados como conversores de alto ganho de tensão.

Haja visto que determinadas aplicações não necessitam de isolamento entre os lados de baixa e alta tensão, diferentes formas de se obter conversores não-isolados com ganho de tensão superior ao ganho estático efetivo de um *Boost* clássico são apresentadas na literatura técnica. As principais abordagens relatadas consistem no cascadeamento de conversores da mesma natureza ou natureza distinta, na integração de conversores por empilhamento, na concepção de conversores híbridos com indutor e capacitor chaveado, que incorporam células multiplicadoras de tensão, e de técnicas baseadas no acoplamento de indutores.

Na Seção 2.2 são apresentadas algumas das possíveis estruturas CC-CC com alto ganho de tensão não-isoladas baseadas nas técnicas supracitadas. Existem ainda topologias não-isoladas que possuem um transformador ou autotransformador embutido (*built-in transformer*) e o utilizam para obter um alto ganho de tensão. Destacam-se nesse tipo de abordagem os conversores baseados na Célula de Comutação de Três Estados (CCTE), recapitulada de forma breve na Seção 2.3. Tais conversores de alto ganho de tensão são especialmente revisados na Seção 2.4 devido a sua relevância no contexto deste trabalho.

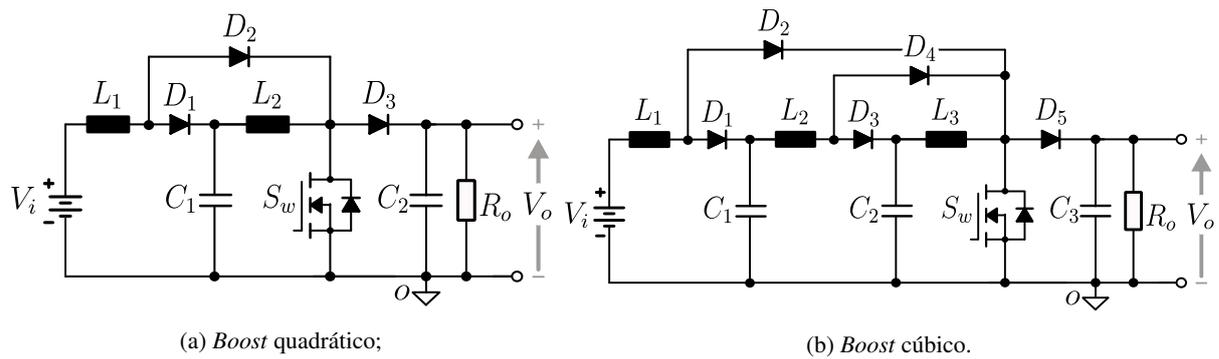
2.2 Conversores de Alto Ganho de Tensão.

Uma abordagem inicial na busca por ampliar a faixa de conversão de tensão no âmbito dos conversores CC-CC não-isolados se dá pelo cascadeamento de topologias básicas (MAKSIMOVIC; CUK, 1991). Dois conversores *Boost* em cascata, por exemplo, resultam em uma razão de conversão que equivale ao quadrado do ganho estático de um único conversor. O assim chamado *Boost* quadrático pode ser então modificado de modo a utilizar apenas um transistor de potência (DIAZ-SALDIERNA *et al.*, 2009) conforme ilustrado na Figura 2.2(a).

Adicionando mais um conversor em cascata à topologia da Figura 2.2(a) e fazendo as devidas modificações, pode-se obter ainda o assim chamado *Boost* cúbico com um único transistor de potência (ver Figura 2.2(b)), que apresenta ganho superior comparado ao *Boost* quadrático e ao *Boost* convencional, porém com eficiência reduzida (LÓPEZ-SANTOS *et al.*, 2013).

Por outro lado, o ganho estático desses conversores é determinado unicamente pela razão cíclica, o que os torna limitados pelas perdas à medida que se necessita aumentar a taxa de conversão. Além disso, o transistor de potência está submetido ao valor da tensão de saída, o que representa outro inconveniente. Propostas de melhoria ao circuito do *Boost* quadrático são apresentadas usando indutores acoplados em Kim *et al.* (2011b) e indutores acoplados com circuito *snubber* passivo não-dissipativo em Lee e Do (2018).

Figura 2.2 – Conversores *Boost* em cascata com único transistor de potência.



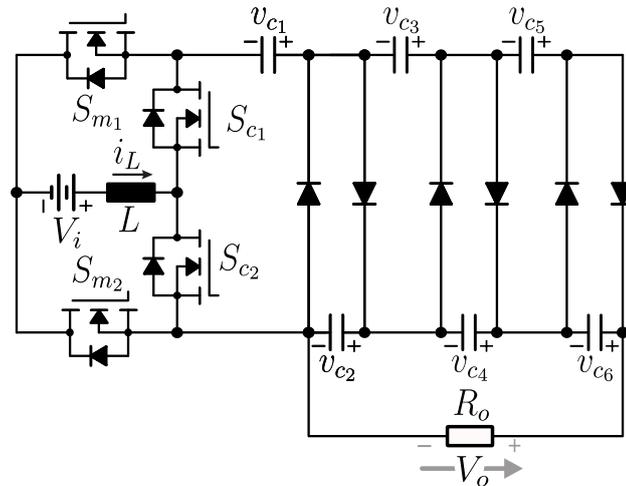
Fonte: Diaz-Saldierna *et al.* (2009) e López-Santos *et al.* (2013).

Na Figura 2.3 apresenta-se um conversor tipo elevador com três multiplicadores de tensão Cockcroft–Walton (CW) em cascata. Esse conversor emprega quatro transistores de potência, dos quais S_{m1} e S_{m2} controlam o armazenamento de energia no indutor L , de modo a obter a característica elevadora de tensão de um conversor *Boost*; S_{c1} e S_{c2} são utilizados para converter a tensão de entrada CC na tensão alternada que alimenta os multiplicadores de tensão CW. Trata-se, por tanto, de um conversor CC-CC que possui uma etapa CC-CA intermediária.

O protótipo de 200W da topologia mostrada na Figura 2.3 possui eficiência degradada devido a quantidade de estágios em série, em torno de 90% para condição nominal de operação. Outro inconveniente é a necessidade de circuitos de acionamento isolados para $S_{m,1}$ e $S_{c,1}$ que possuem referência flutuante, o que aumenta a complexidade do circuito e o encarece.

No trabalho de Villanueva e Barbi (2011) é proposto um conversor elevador baseado na técnica de empilhamento (ou escada) de conversores (LUO, 2005). A topologia mostrada na Figura 2.4(a) é composta por três conversores básicos *Buck-Boost* modificados que são integrados em escada de modo a obter um alto ganho de tensão com esforços de tensão reduzidos sobre os dispositivos de comutação. No entanto, segundo Mademlis *et al.* (2017), a capacidade deste conversor de atingir diferentes razões de conversão sem desbalancear as tensões nos capacitores é limitada.

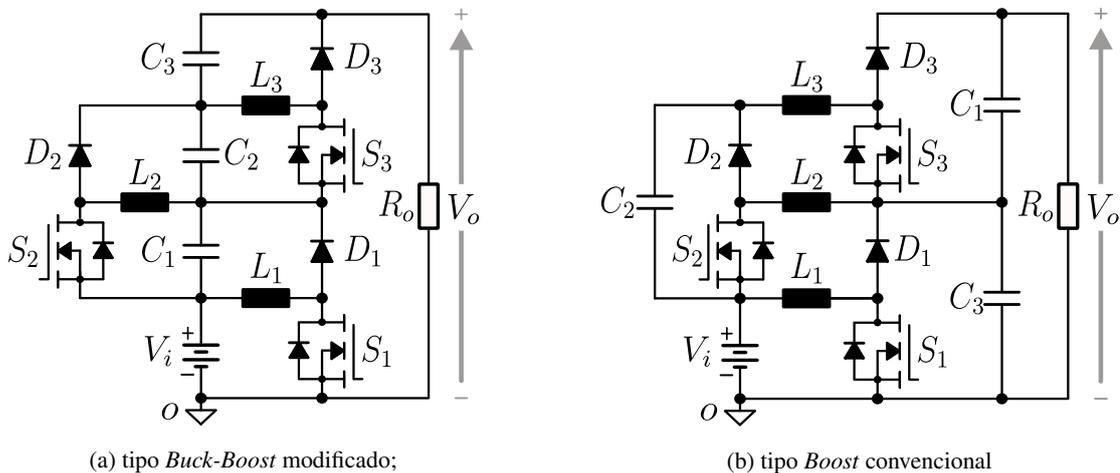
Figura 2.3 – Conversor tipo elevador com multiplicadores de tensão Cockcroft-Walton em cascata.



Fonte: proposto por Young *et al.* (2013).

De maneira semelhante ao conversor da Figura 2.4(a), em Cacau *et al.* (2016) apresenta-se um conversor integrado com três conversores do tipo *Boost* convencional empilhados, mostrado na Figura 2.4(b). Segundo o autor, este conversor possui um balanceamento natural de tensão sobre os capacitores.

Figura 2.4 – Topologias de alto ganho de tensão integradas com conversores empilhados dos tipos (a) e (b).



(a) tipo *Buck-Boost* modificado;

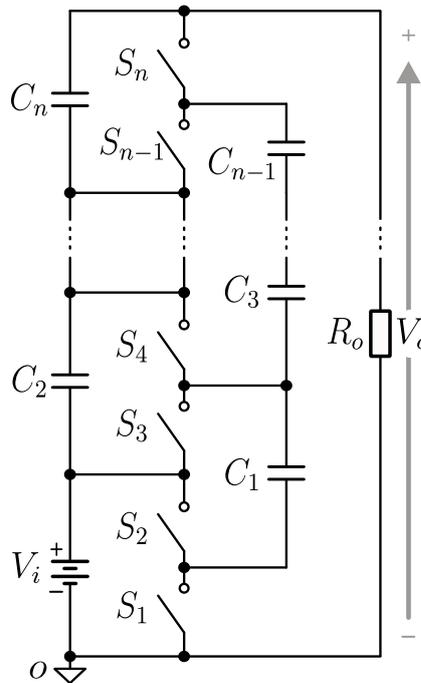
(b) tipo *Boost* convencional

Fonte: (a) proposto por Villanueva e Barbi (2011); e (b) proposto por Cacau *et al.* (2016).

Uma outra alternativa para se obter um alto ganho de tensão é a utilização de conversores a capacitor chaveado. Esta abordagem também proporciona uma operação sem elementos magnéticos (*magnetic-less*) — indutores e transformadores —, o que confere menor volume e peso aos conversores, além de maior eficiência e reduzida emissão de EMI (interferência eletromagnética) conforme afirma Ioinovici (2001).

O conversor elevador CC-CC multinível, reportado no trabalho de Lopez *et al.* (2012), é baseado na topologia clássica em escada (*classical ladder topology*) dos circuitos a capacitor chaveado. Essa topologia é mostrada na Figura 2.5.

Figura 2.5 – Conversor CC-CC a capacitor chaveado (topologia clássica em escada).



Fonte: adaptado de Lopez *et al.* (2012).

Mais variações de topologias baseadas no conceito de operação sem elementos magnéticos e na utilização de células a capacitor chaveado puro podem ser encontradas nas publicações de Ioinovici (2001), Peng *et al.* (2003), Seeman e Sanders (2008), Zhang *et al.* (2008), Seeman (2009), Qian *et al.* (2012) e Ben-Yaakov (2012).

Cabe observar que os circuitos a capacitor chaveado puro seguem um processo de carga e descarga semelhante a um circuito RC, tal que a corrente de pico é limitada apenas pelas resistências parasitas. Isto implica em altos picos de corrente entre os capacitores e através dos semicondutores durante os transientes de comutação, o que, para Rosas-Caro *et al.* (2015), ainda faz dos conversores com chaveamento de indutores mais adequados para maiores níveis de processamento de potência. Além disso, Cacau *et al.* (2016) afirma que os circuitos a capacitor chaveado apresentam uma pobre regulação da tensão de saída.

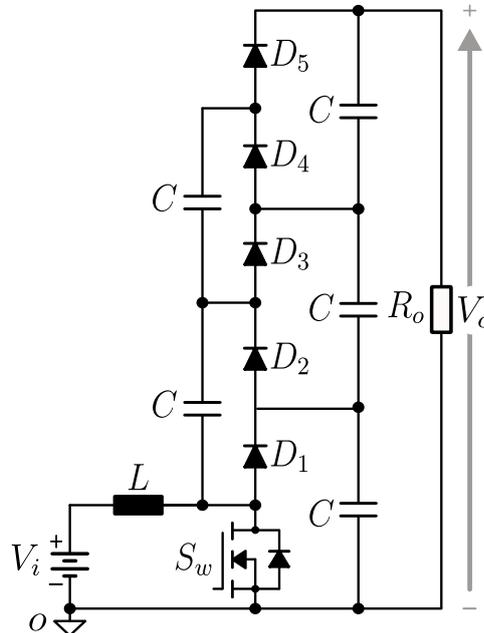
Para contornar o inconveniente dos picos de corrente, propõe-se a adição de um pequeno indutor ressonante ao circuito de capacitor chaveado em trabalhos como o de Qian *et al.*

(2012). Já para superar a limitação da baixa regulação de tensão, a concepção de conversores híbridos, que combinam estágios a capacitor chaveado com conversores baseados em indutores, é largamente explorada na literatura técnica.

Os circuitos multiplicadores de tensão, como o Cockcroft-Walton apresentado na Figura 2.3 anteriormente, são classificados por Seeman e Sanders (2008) como topologias a capacitor chaveado do tipo elevadoras. Os conversores apresentados a seguir empregam multiplicadores de tensão adicionados em cascata ou integrados em escada aos conversores básicos com indutor chaveado de modo a se obter um ganho de tensão final mais elevado.

Em Rosas-Caro *et al.* (2008) é proposto um *Boost* multinível, Figura 2.6, no qual estágios multiplicadores de tensão são empilhados de forma semelhante à topologia clássica em escada de uma conversor a capacitor chaveado puro (cf. Lopez *et al.* (2012)). Segundo Valentim-Silva *et al.* (2015), a topologia mostrada na Figura 2.6 pode ser entendida como um conversor *Boost* híbrido com capacitor chaveado que utiliza diodos no lugar de transistores para gerenciar o armazenamento de energia nos *flying capacitors* (capacitores flutuantes).

Figura 2.6 – Conversor CC-CC *Boost* multinível.

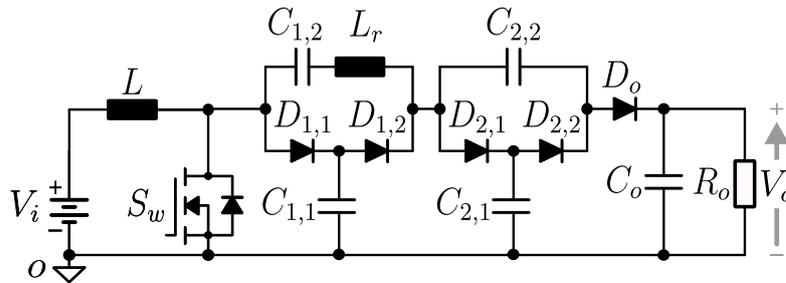


Fonte: proposto por Rosas-Caro *et al.* (2008).

A topologia elevadora de tensão explorada no trabalho de Prudente *et al.* (2008), mostrada na Figura 2.7, é relatada por Seeman (2009) como um conversor *Boost* híbrido com capacitores chaveados em cascata, diferente do arranjo apresentado por Rosas-Caro *et al.* (2008).

Um indutor ressonante de pequena indutância é incluído de modo a permitir a comutação suave na entrada em condução sob condição de corrente nula (*zero-current-switching* - ZCS) e minimizar problemas relativos à corrente de recuperação dos diodos.

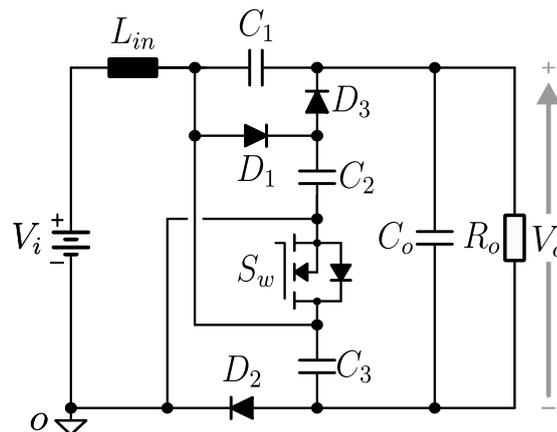
Figura 2.7 – Conversor *Boost* híbrido com capacitor chaveado em cascata.



Fonte: proposto por Prudente *et al.* (2008).

No trabalho de Ismail *et al.* (2008) é proposta uma nova família de conversores com alta taxa de conversão e com único transistor de potência. Na Figura 2.8 é mostrado o conversor do Tipo 2, denominado pelo autor, que resulta da substituição da célula de comutação básica de um conversor Luo auto-elevador de tensão (LUO, 1997; LUO, 2002) por uma célula a capacitor chaveado de quatro terminais.

Figura 2.8 – Topologia Tipo 2 da nova família de conversores com alta taxa de conversão proposta por Ismail *et al.* (2008).

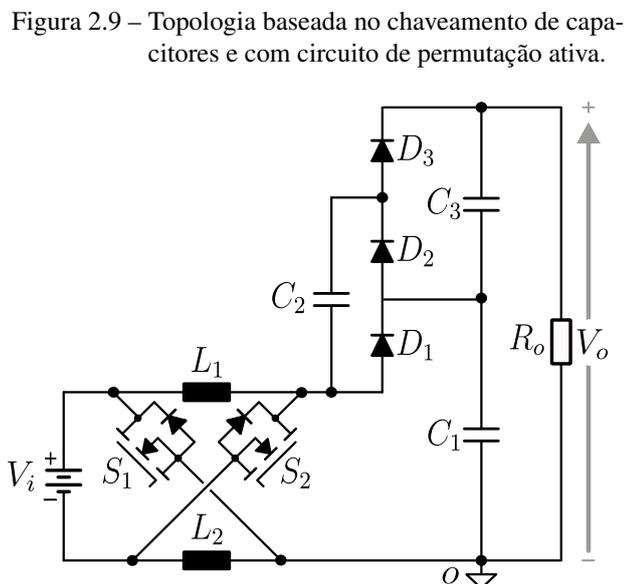


Fonte: proposto por Ismail *et al.* (2008).

A topologia na Figura 2.8 possui como principais vantagens o número reduzido de transistores e o baixo estresse de tensão sobre os semicondutores. No entanto, diferentemente dos conversores híbridos anteriormente apresentados, seu ganho estático teórico depende exclu-

sivamente da razão cíclica, o que o torna limitado pelas perdas de potência e com um ganho prático em torno de apenas duas vezes o de um conversor *Boost* convencional.

Em Tang *et al.* (2014) é apresentado um conversor de alto ganho de tensão baseado no chaveamento de capacitores e circuito de permutação ativa (ver Figura 2.9). O controle do acionamento dos interruptores S_1 e S_2 permuta a conexão dos indutores L_1 e L_2 que ora estão conectados em paralelo, ora em série. O ganho estático desse conversor é aproximadamente quatro vezes maior que o de um *Boost* convencional. Este ganho ainda pode ser ampliado pelo empilhamento de mais diodos e capacitores que compõem a célula a capacitor chaveado na saída. Essa topologia necessita de um circuito de acionamento isolado adicional para um dos interruptores, o que adiciona complexidade e custo ao projeto.



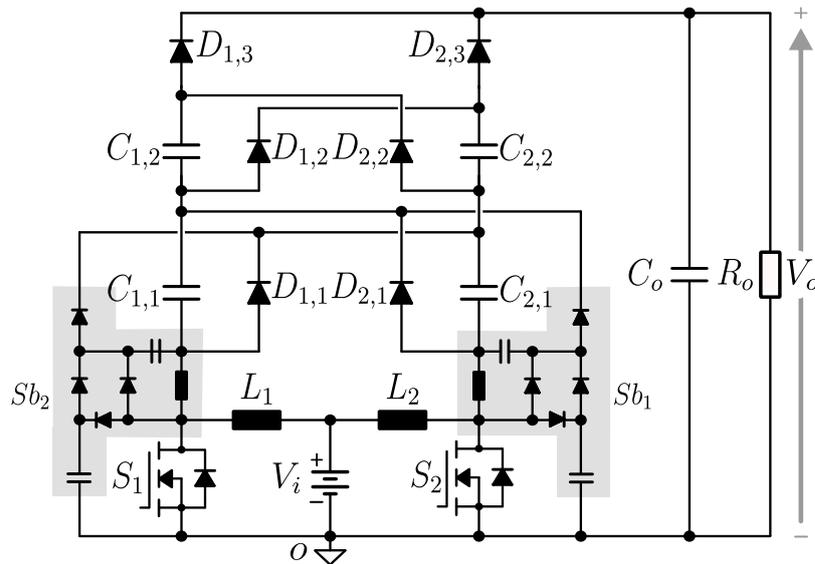
Fonte: proposto por Tang *et al.* (2014).

Outras variações de conversores elevadores de tensão híbridos com indutor e capacitor chaveado podem ser encontradas em trabalhos como os de Abutbul *et al.* (2003), Axelrod *et al.* (2005), Hsieh *et al.* (2011), Rosas-Caro *et al.* (2013) e Vanitha e Geetha (2018).

A ideia de adicionar células multiplicadoras de tensão para prover alto ganho de tensão também pode ser empregada nos conversores intercalados, como realizado nos trabalhos de Franco *et al.* (2003) e Prudente *et al.* (2008). Na Figura 2.10 é mostrado o conversor *Boost* intercalado com alto ganho de tensão utilizando células multiplicadoras. Além de ampla taxa de conversão, essa topologia apresenta o benefício da divisão do estresse de corrente entre os semicondutores graças ao intercalamento. Para melhorar a eficiência, adicionou-se um circuito

snubber regenerativo (Sb_1 e Sb_2) a cada um dos conversores em paralelo, o que pode ser visto como um inconveniente dado o significativo aumento do número de componentes necessários à implementação.

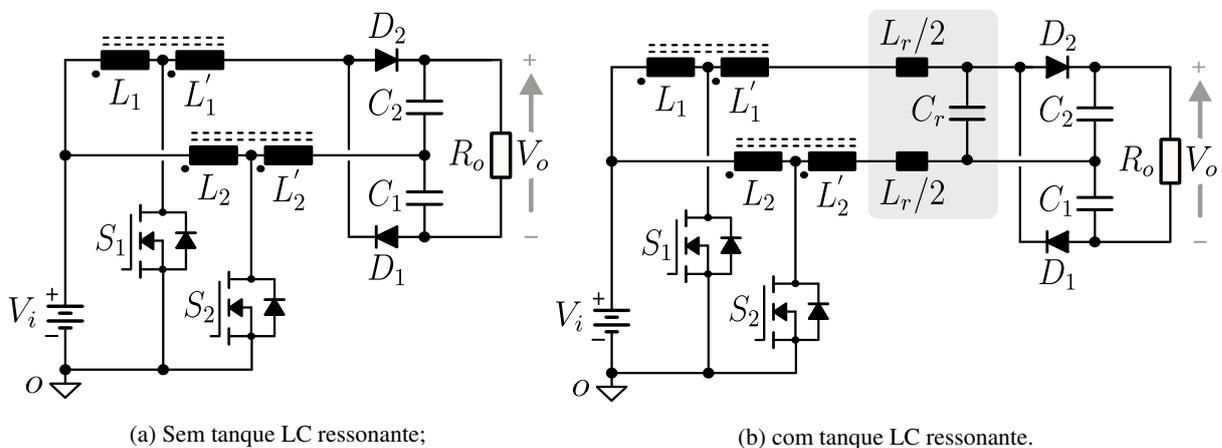
Figura 2.10 – Conversor *Boost* de alto ganho de tensão intercalado usando células multiplicadoras de tensão.



Fonte: proposto por Franco *et al.* (2003).

Já em Silva *et al.* (2006), indutores acoplados são utilizados para prover ganho adicional ao conversor intercalado da Figura 2.11(a) sem aumentar os esforços de tensão sobre os interruptores. O ganho estático depende da relação de transformação do indutor acoplado, mantendo-se uma razão cíclica fixa, e do estágio dobrador de tensão capacitivo. Na Figura

Figura 2.11 – Conversor *Boost* intercalado de alto ganho de tensão com indutores acoplados e circuito dobrador de tensão.



(a) Sem tanque LC ressonante;

(b) com tanque LC ressonante.

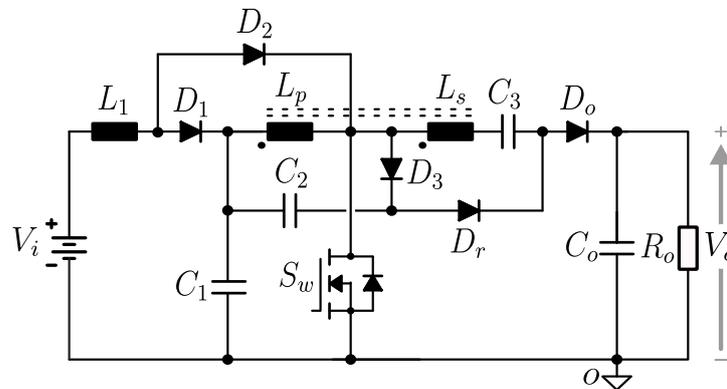
Fonte: proposto por Silva *et al.* (2006).

2.11(b), um tanque LC ressonante é adicionado para lidar com os problemas de comutação causados pela indutância de dispersão dos indutores acoplados. O rendimento desse conversor no entanto é prejudicado pelas perdas associadas a não idealidades dos elementos magnéticos.

A utilização de indutores acoplados no trabalho de Silva *et al.* (2006) é mais uma abordagem reportada na literatura técnica pela qual se busca obtenção de conversores com alto ganho de tensão. No trabalho de Hu e Gong (2014), Figura 2.12, é proposto um conversor *Boost* que integra um indutor acoplado com um dobrador de tensão estendido. Além de dobrador de tensão, o circuito composto por diodos e capacitores é conectado aos enrolamentos do indutor acoplado de modo a possibilitar o grampeamento passivo da tensão sobre o interruptor S_w e permitir reciclar a energia armazenada na indutância de dispersão.

A eficiência deste conversor depende de um compromisso entre a razão cíclica de operação escolhida e a relação de transformação do indutor acoplado. Para uma razão cíclica maior que 0,7, a eficiência fica comprometida; para manter um mesmo ganho estático com razão cíclica menor, o número de espiras no indutor acoplado deve ser acrescido, o que implica em maior volume de cobre e do núcleo magnético com conseqüente aumento das perdas.

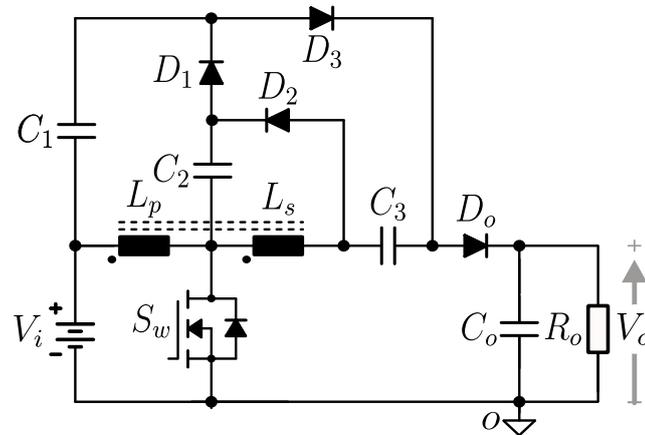
Figura 2.12 – Conversor *Boost* de alto ganho de tensão que integra indutor acoplado com circuito dobrador de tensão.



Fonte: proposto por Hu e Gong (2014).

O conversor proposto por Ajami *et al.* (2015), Figura 2.13, pode ser entendido como uma variação do conversor proposto por Hu e Gong (2014) apresentado anteriormente. Possui as mesmas vantagens de grampeamento de tensão sobre o transistor e reciclagem da energia da indutância de dispersão, além do mesmo número de componentes. No entanto, a relação de transformação do indutor acoplado, para uma mesma razão cíclica, necessita ser maior para que o seu ganho seja igualado ao ganho do conversor da Figura 2.12.

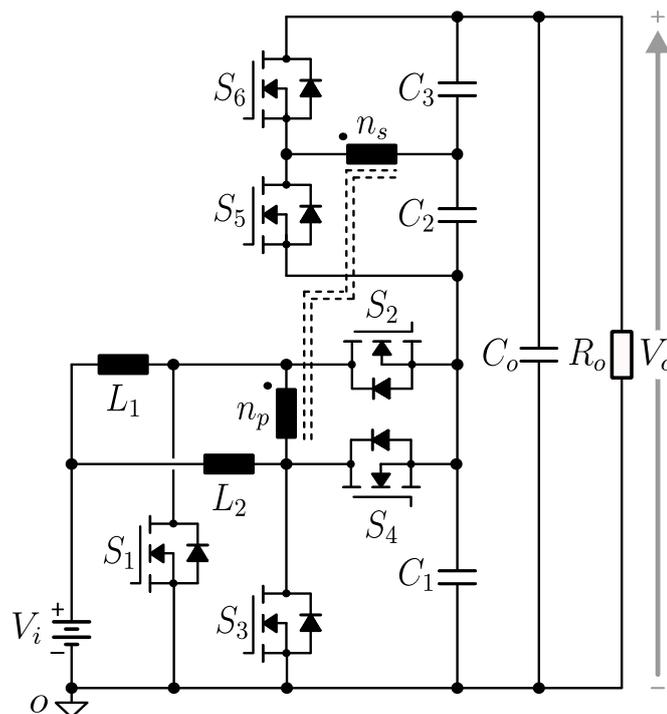
Figura 2.13 – Variação do Conversor *Boost* de alto ganho que integra indutor acoplado com circuito dobrador de tensão.



Fonte: proposto por Ajami *et al.* (2015).

O conversor bidirecional apresentado por Bahrami *et al.* (2018) na Figura 2.14 apresenta o acoplamento de indutores para uma topologia que integra o conversor *dual-active half-bridge* (DAHB) a um conversor *Boost* intercalado. O conversor intercalado e o DAHB são conectados de modo empilhado com suas saídas em série, o que resulta na tensão total de saída V_o . Com esse conversor integrado é possível conseguir comutação suave sob tensão nula (ZVS)

Figura 2.14 – Conversor *Boost* bidirecional intercalado integrado com o conversor DAHB.



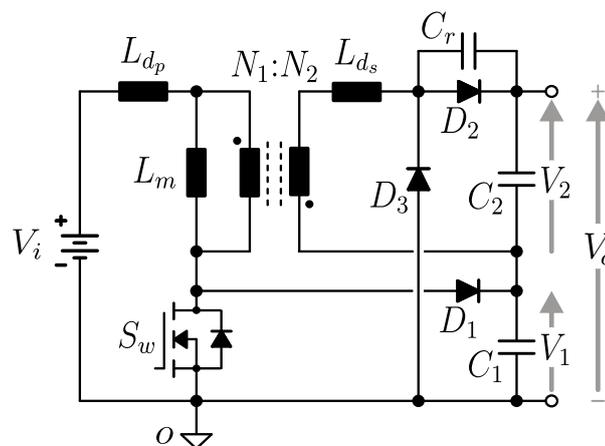
Fonte: proposto por Bahrami *et al.* (2018).

- *zero-voltage-switching*) no ligamento de todos os interruptores ativos. Além disso, a técnica de intercalamento permite dividir o estresse de corrente entre os semicondutores e reduzir a ondulação da corrente de entrada. Um bom rendimento pode ser obtido dentro de uma faixa de variação de carga razoável e com tensão de bloqueio sobre os transistores com valor menor que a tensão de saída. Devido a presença do DAHB, a operação se dá com base na modulação *phase-shift* (por defasagem angular).

O conversor híbrido *Boost-Flyback* mostrado na Figura 2.15 foi proposto por Liang e Tseng (2005). Pode ser entendido como uma topologia não-isolada que integra o conversor isolado *Flyback* com o conversor *Boost*, este último operando como um circuito *snubber* não-dissipativo que acumula no capacitor C_1 a energia da indutância de dispersão L_{dp} do indutor acoplado. A tensão total de saída resulta da soma das tensões sobre os capacitores C_1 e C_2 e, devido a integração das topologias, o ganho estático da entrada para a saída é dependente da relação de transformação do indutor *flyback* e não somente da razão cíclica.

Essa topologia apresenta como inconveniente a característica pulsada da corrente de entrada, o que pode ser problemático para aplicações que envolvem elevado processamento de potência. Também é relatada a ocorrência de oscilações parasitas no desligamento do diodo D_2 , associadas ao efeito de ressonância entre a capacitância C_r intrínseca ao diodo e as indutâncias de dispersão L_{dp} e L_{ds} do indutor acoplado. De modo a mitigar as oscilações parasitas, no estudo de Spiazzi *et al.* (2010), o circuito é modificado com a adição do diodo de grampeamento D_3 .

Figura 2.15 – Conversor de alto ganho de tensão híbrido *Boost-Flyback*.



Fonte: proposto por Liang e Tseng (2005) e modificado por Spiazzi *et al.* (2010).

Ainda sobre a topologia da Figura 2.15, segundo Villanueva (2012), os esforços de

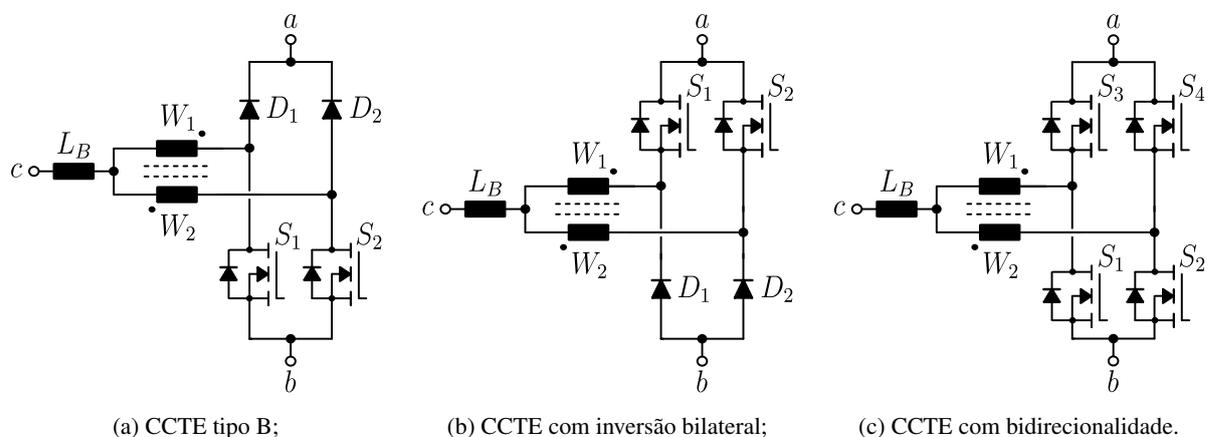
tensão envolvidos no capacitor C_2 e no diodo D_2 , à medida que a tensão V_2 é elevada, também representam uma desvantagem dessa topologia. Uma modificação e aplicação mais recente desse conversor foi proposta por Li e Wang (2017), na qual substitui-se o retificador de meia onda no secundário do conversor *Flyback* por um circuito a capacitor chaveado multiplicador de tensão, além de utilizar um conversor *Boost* síncrono no lugar do *Boost* clássico. Comutação ZVS é obtida, porém sem significativo aumento de rendimento em relação à topologia original.

Outras topologias de alto ganho de tensão baseadas no acoplamento de indutores podem ser encontradas nos trabalhos de Wai e Duan (2005), Li e He (2008), Wai *et al.* (2012), Liang *et al.* (2014), Aamir *et al.* (2015) e Kadalgi e Dhanalakshmi (2018). Conversores que utilizam tal abordagem podem apresentar uma baixa eficiência devido as perdas associadas a indutância de dispersão dos indutores acoplados (CACAU *et al.*, 2016).

2.3 Breve Revisão Sobre a Célula de Comutação de Três Estrados (CCTE)

O conceito de Célula de Comutação de Três Estados (CCTE) foi introduzido em Torrico-Bascopé e Barbi (2000) com foco na estrutura do tipo B, apresentada na Figura 2.16(a). Consiste na associação de duas células de comutação simples (de dois estados) interligadas à um autotransformador — um tipo especial de transformador —, cujo *tap* central está conectado a um indutor. Nas Figuras 2.16(b) e 2.16(c) também são mostradas variações que podem ser aplicadas à concepção original, tais como a inversão bilateral da topologia e a substituição dos interruptores passivos por interruptores ativos com o objetivo de obter operação bidirecional.

Figura 2.16 – Célula de Comutação de Três Estados (CCTE) estudada por Torrico-Bascopé e Barbi (2000).

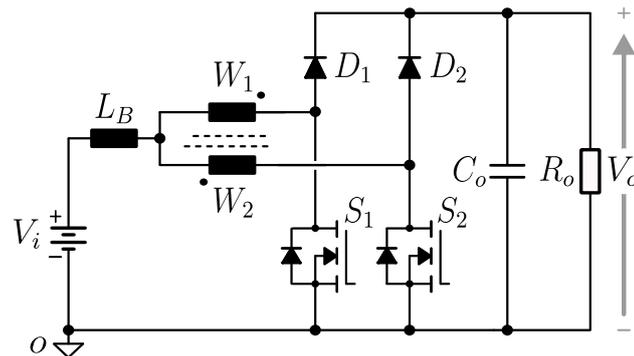


Fonte: Bascopé (2001).

O conversor *Boost*-CCTE mostrado na Figura 2.17, gerado com a célula mostrada

na Figura 2.16, possui uma característica de intercalamento inerente, isto é, semicondutores em paralelo acionados com certa defasagem entre si. Como resultado disso, as correntes nos enrolamentos do transformador possuem metade do valor da corrente de entrada e estão defasadas 180° uma da outra, o que possibilita obter certa redução do conteúdo harmônico da corrente através do indutor L_B em função da razão cíclica de operação.

Figura 2.17 – Conversor *Boost*-CCTE.



Fonte: Torrico-Bascopé e Barbi (2000).

Outras vantagens proeminentes associadas às estruturas baseadas na CCTE são a redução de tamanho, peso e volume dos elementos magnéticos, os quais são projetados para o dobro da frequência de chaveamento (TOFOLI *et al.*, 2012), e a redução dos capacitores de filtragem. Permite também uma melhor distribuição de perdas entre os semicondutores, o que leva a um uso mais eficiente dos dissipadores de calor de acordo com Balestero *et al.* (2012).

No últimos anos, um número considerável de topologias CC-CC com alto ganho de tensão empregando o conceito da Célula de Comutação de Três Estados tem sido proposto na literatura. Uma característica vantajosa comum aos conversores de alto ganho de tensão baseadas na CCTE é a reduzida tensão de bloqueio sobre os transistores, quando comparados a outros circuitos similares, que chega a valer menos da metade da tensão total de saída.

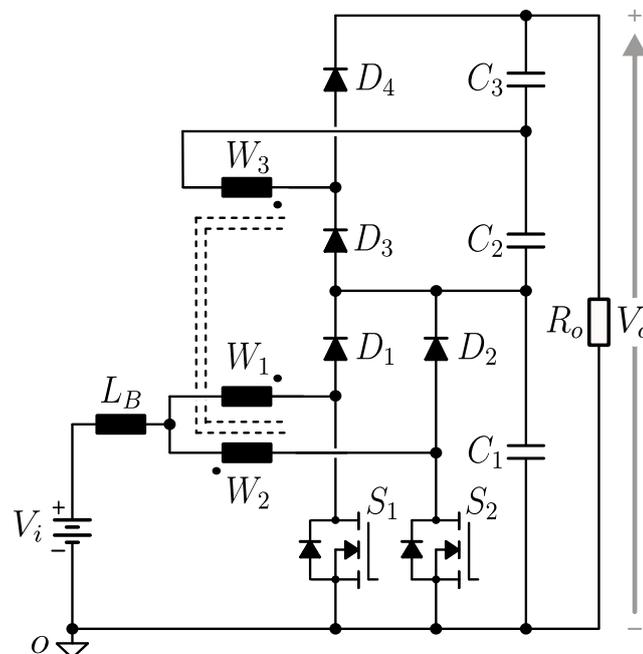
Por outro lado, a principal desvantagem de tais topologias consiste no maior número de componentes a ser utilizado, o que implica em um acréscimo de perdas e no custo do projeto (CACAU *et al.*, 2016). Apesar disso, esses conversores podem apresentar elevada densidade de potência graças a redução do valor nominal dos elementos de filtragem. Cabe ressaltar também que o autotransformador da Célula de Comutação de Três Estados não processa toda a potência ativa nominal, o que contribui para a redução de suas dimensões.

2.4 Conversores de Alto Ganho de Tensão Baseados na CCTE

De um modo geral, estas topologias de alto ganho de tensão podem ser geradas por meio de duas principais abordagens: pela integração de estágios multiplicadores de tensão aos conversores baseados na CCTE; e pelo empilhamento de retificadores de tensão conectados aos enrolamentos auxiliares do transformador. Além do conversor *Boost*-CCTE, outros conversores, tais como o *Buck-Boost* e SEPIC baseados na CCTE, por exemplo, podem ser utilizados para conceber topologias com ampla faixa de conversão. Algumas das publicações relevantes ao contexto deste trabalho sobre o tema deste tópico são revisadas a seguir.

Em Torrico-Bascopé *et al.* (2006) é introduzido o conversor de alto ganho de tensão que utiliza um enrolamento auxiliar para alimentar um retificador dobrador de tensão empilhado sobre o conversor *Boost*-CCTE, conforme mostrado na Figura 2.18. Além da ampla taxa de conversão, esse conversor possui corrente de entrada contínua (não-pulsada) com ondulação de corrente reduzida. A frequência da ondulação de corrente e tensão observados nos elementos magnéticos e nos capacitores equivale a duas vezes a frequência de chaveamento, o que implica numa redução de tamanho, peso e volume com relação aos elementos de filtragem.

Figura 2.18 – Conversor *Boost* de alto ganho de tensão baseado na CCTE.



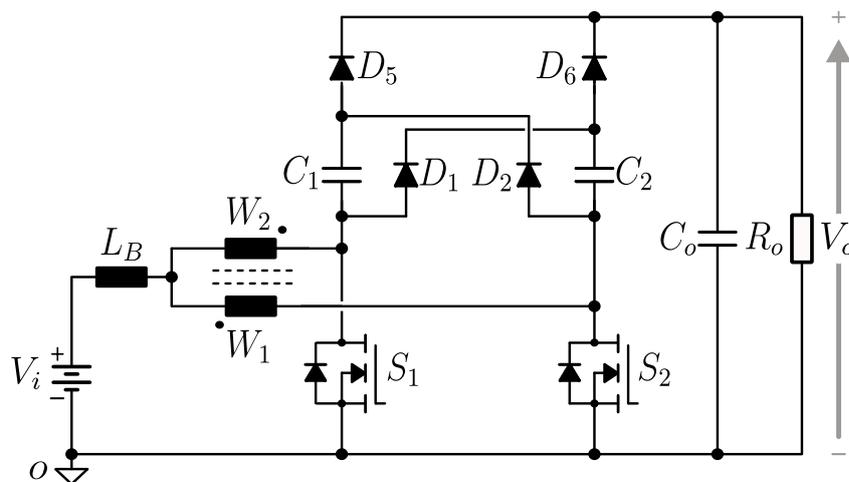
Fonte: proposto por Torrico-Bascopé *et al.* (2006).

Para uma razão cíclica fixa, o ganho de tensão do conversor da Figura 2.18 pode ser

aumentado de acordo com o número de espiras do enrolamento auxiliar. Como característica intrínseca a esse conversor, o alto ganho de tensão não pode ser obtido para razão cíclica menor que 0,5 devido a problemas de indução magnética no enrolamento auxiliar do transformador (TORRICO-BASCOPE *et al.*, 2006). Também pode ocorrer a necessidade de se adicionar um pequeno circuito *snubber* para cada transistor.

Na publicação de Araujo *et al.* (2008) é proposto um conversor que utiliza células multiplicadoras de tensão empilhadas ao conversor *Boost* baseado na CCTE proposto em Torrico-Bascopé e Barbi (2000), conforme mostrado na Figura 2.19. Assim como na topologia de Torrico-Bascopé *et al.* (2006) anteriormente apresentada, esse conversor possui a restrição de operação no modo de sobreposição de chaveamento (*overlapping mode*) para que se possa obter o alto ganho de tensão. Para uma razão cíclica fixa, o ganho pode ser acrescido com o aumento do número de estágios multiplicadores de tensão utilizados.

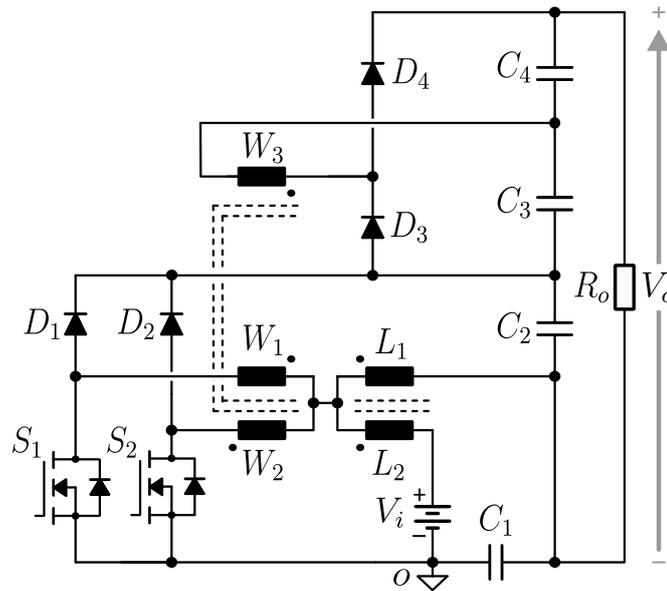
Figura 2.19 – Conversor de alto ganho de tensão baseado na CCTE e células multiplicadoras de tensão.



Fonte: proposto em Araujo *et al.* (2008).

A estrutura de alto ganho de tensão explorada por Costa *et al.* (2010) consiste em um conversor do tipo SEPIC-CCTE associado a um retificador dobrador de tensão através do enrolamento auxiliar do autotransformador. Mostrada na Figura 2.20, esta topologia se trata de uma versão unidirecional de única fase de uma das estruturas que integra a família de conversores de alto ganho de tensão baseados na CCTE que aparece na publicação de Torrico-Bascopé *et al.* (2011). Os capacitores C_1 e C_2 conferem grampeamento natural da tensão sobre os transistores, além de o conversor possuir as mesmas vantagens atribuídas aos conversores anteriores. Apresenta também a característica de operação restrita à razão cíclica acima de 0,5.

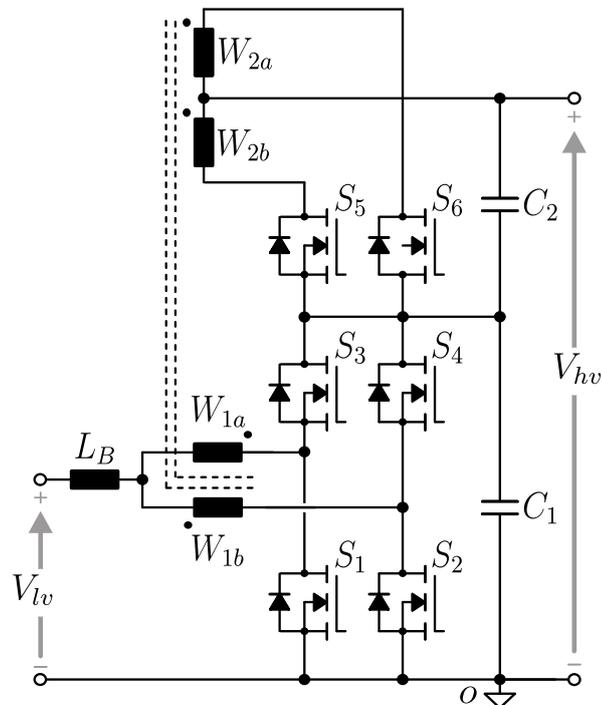
Figura 2.20 – Conversor SEPIC baseado na CCTE com alto ganho de tensão.



Fonte: estudado por Costa *et al.* (2010).

Na Figura 2.21, Marques *et al.* (2012) propõe um conversor bidirecional baseado na CCTE que apresenta um alto ganho de tensão quando operado em modo *Boost*.

Figura 2.21 – Conversor de alto ganho de tensão baseado na CCTE e retificador de onda completa com *tap* central.



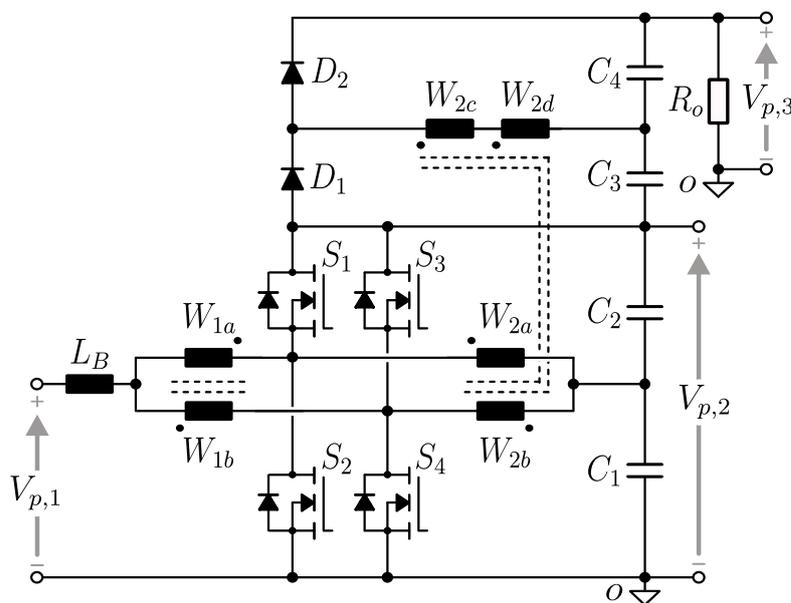
Fonte: proposto por Marques *et al.* (2012).

Os interruptores S_3 a S_6 da topologia mostrada na Figura 2.21 podem ser substituídos por uma configuração com diodos para uma aplicação com fluxo de potência unidirecional no sentido do lado de menor potencial V_{lv} para o de maior potencial V_{hv} . Nesta configuração, o transformador com secundário repartido e os interruptores S_5 e S_6 operam como um retificador de onda completa com derivação central (*center tap*).

Um conversor não-isolado *Boost* bidirecional de três portas baseado na CCTE e retificador dobrador de tensão é mostrado na Figura 2.22. Essa topologia, proposta em Praça *et al.* (2014), permite disponibilizar um barramento CC com alto ganho de tensão na porta $V_{p,3}$ a partir de fontes conectadas às portas $V_{p,1}$ e $V_{p,2}$. A bidirecionalidade desse conversor se dá na porta $V_{p,1}$ de modo que um banco de baterias ou ultra-capacitor a ela conectado possa ser recarregado a partir da fonte conectada à porta $V_{p,2}$.

A operação com razão cíclica inferior a 0,5 não constitui um empecilho à obtenção do alto ganho de tensão, podendo o conversor operar nos modos de sobreposição e não sobreposição de chaveamento. Os transistores S_1 e S_2 podem ser substituídos por diodos para simplificar em aplicações que não necessitam da bidirecionalidade.

Figura 2.22 – Conversor de alto ganho de tensão bidirecional de três portas baseado na CCTE.

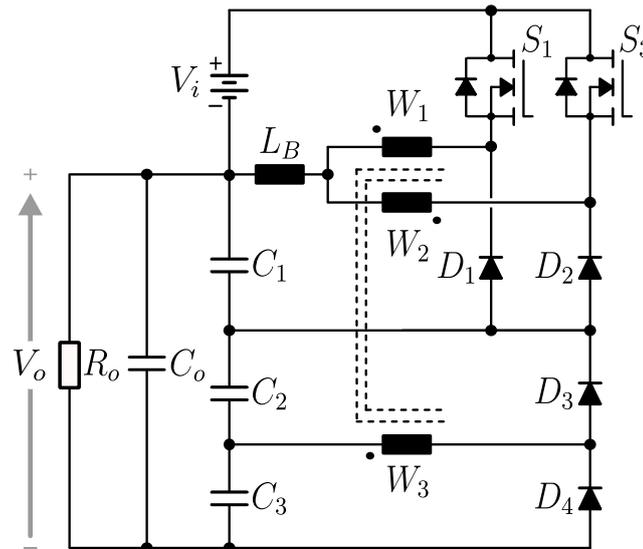


Fonte: proposto por Praça *et al.* (2014).

Em Sousa *et al.* (2015), apresenta-se o conversor *Buck-Boost* com alto ganho de tensão baseado na CCTE e retificador dobrador de tensão integrado, conforme mostrado na Figura 2.23. Este conversor também pode ser entendido como uma variação com inversão bilateral de

uma das topologias da família de conversores com ampla faixa de conversão fundamentados na CCTE introduzidos no trabalho de Torricco-Bascope *et al.* (2011). Além da limitação de operação com razão cíclica superior a 0,5, outra desvantagem desse conversor reside na necessidade de circuitos de acionamento isolados para os transistores S_1 e S_2 .

Figura 2.23 – Conversor *Buck-Boost* de alto ganho de tensão baseado na CCTE.



Fonte: estudado por Sousa *et al.* (2015).

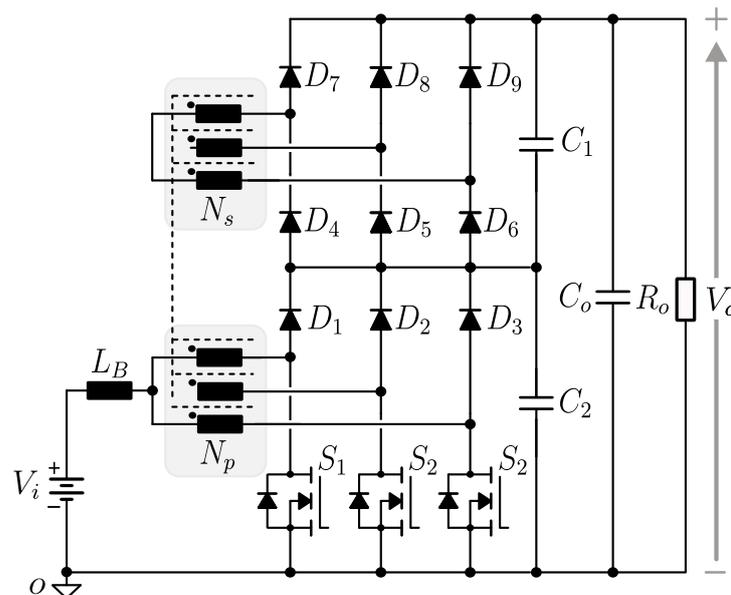
A CCTE pode ser estendida para um transformador com um número N de enrolamentos, resultando em uma célula de comutação com $N - 1$ estados. A essa generalização dá-se o nome de Célula de Comutação de Múltiplos Estados (CCME), a qual possui, em sua versão unidirecional, N interruptores controlados acionados com sinais defasados entre si por $\frac{360^\circ}{N}$.

Baseado nisso, no trabalho de Bastos *et al.* (2016) apresenta-se um conversor de alto ganho de tensão que utiliza um retificador trifásico em ponte completa não-controlado integrado a um conversor *Boost*-CCME de quatro estados, conforme mostrado na Figura 2.24. Essa topologia possui um transformador com três fases, com um enrolamento auxiliar por fase, proporcionando um maior processamento de potência devido à maior divisão dos esforços de corrente entre os semicondutores em paralelo.

O principal inconveniente relativo à topologia da Figura 2.24 se dá na complexidade de fabricação do transformador com seis enrolamentos. Apesar de apresentar um maior número de componentes, o conversor pode ser globalmente reduzido e apresentar grande densidade de potência. O indutor de entrada pode ser projetado com dimensões bem reduzidas visto que a

corrente que o atravessa possui frequência três vezes maior que a frequência de comutação. A mesma possibilidade de redução se aplica ao transformador e aos capacitores de filtragem. Além disso, devido ao cancelamento harmônico ocorrido com a soma das três correntes defasadas de 120° no ponto central do transformador, a ondulação de corrente no indutor possui um valor consideravelmente atenuado, necessitando um menor valor de indutância para ser filtrada.

Figura 2.24 – Conversor de alto ganho de tensão baseado na CCME.



Fonte: proposto por Bastos *et al.* (2016).

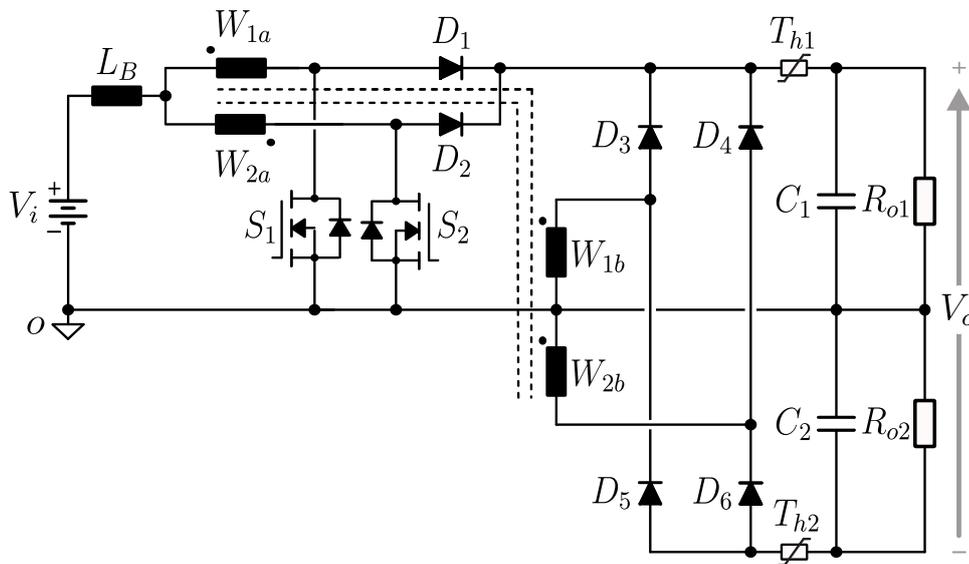
A topologia não-isolada apresentada em Torrico-Bascopé *et al.* (2018) acopla o *Boost-CCTE* a um retificador de tensão em alta frequência do tipo onda completa para obter uma saída com alto ganho de tensão. O conversor mostrado na Figura 2.25 possui tensão simétrica e naturalmente balanceada nos capacitores do filtro de saída desde que a relação de transformação dos enrolamentos W_{1a} para W_{1b} seja igual a relação de W_{2a} para W_{2b} . Além disso, essa relação de transformação deve ser devidamente escolhida de modo a ajustar o ganho estático para a amplitude de conversão nominal desejada mantendo a razão cíclica fixa.

A estrutura na Figura 2.25 é ideal para aplicações em sistemas *transformerless* UPS (*Uninterruptible Power Supply*), isto é, sistemas de alimentação ininterrupta que não necessitam de transformador isolado. A tensão sobre os transistores é naturalmente grampeada no valor de tensão sobre um dos capacitores de saída, evitando a necessidade de adicionar circuitos *snubbers* externos. Por outro lado, em relação aos conversores baseados na CCTE anteriormente apresentados, apresenta como inconveniente a tensão de bloqueio sobre os diodos retificadores

que estão submetidos ao valor da tensão de saída.

Um outro possível inconveniente relatado é a apreciável corrente de partida (corrente de *inrush*) devido ao caminho de circulação direto entre o banco de baterias e os capacitores do barramento CC. No entanto, esse problema pode ser evitado adicionando termistores com coeficiente de temperatura negativo (NTC), conforme representado na Figura 2.25 por T_{h1} e T_{h2} , impedindo a destruição dos semicondutores devido aos picos de corrente de partida.

Figura 2.25 – Conversor *Boost* não-isolado com alto ganho de tensão baseado na CCTE e retificador de tensão.



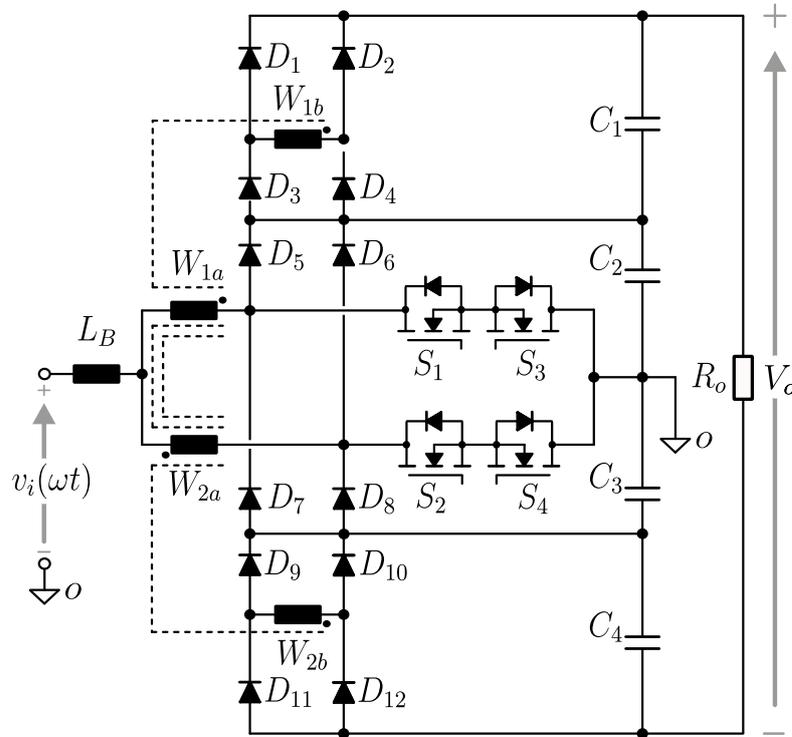
Fonte: proposto por Torrico-Bascopé *et al.* (2018).

A título de ilustração, aponta-se a utilização da célula do Tipo T, uma variação da CCTE, no trabalho de Linard *et al.* (2018) para o conversor CA-CC de cinco níveis com alto ganho de tensão mostrado na Figura 2.26. Essa topologia utiliza um transformador com enrolamentos auxiliares W_{1b} e W_{2b} para induzir tensão alternada na entrada das estruturas retificadoras de onda completa formadas por D_1 a D_4 e D_9 a D_{12} , respectivamente. Estes retificadores são integrados em escada de maneira simétrica ao retificador de cinco níveis baseado na célula do Tipo T proposto no trabalho de Câmara (2012).

Na Figura 2.26, os transistores S_1 e S_2 são acionados pelo mesmo sinal *gate-source* (porta-fonte) e conectados de modo que seus diodos intrínsecos estejam em antiparalelo, de modo a constituir um interruptor bidirecional em corrente. O mesmo se aplica aos transistores S_3 e S_4 . Para uma razão cíclica fixa, o alto ganho de tensão pode ser obtido incrementado a relação de transformação dos enrolamentos auxiliares. Ainda não foi verificado se a tensão sobre os

capacitores de saída se mantém balanceada ao conectar um inversor ao barramento CC.

Figura 2.26 – Conversor CA-CC com alto ganho de tensão baseado na CCTE tipo T apresentado por Linard *et al.* (2018).



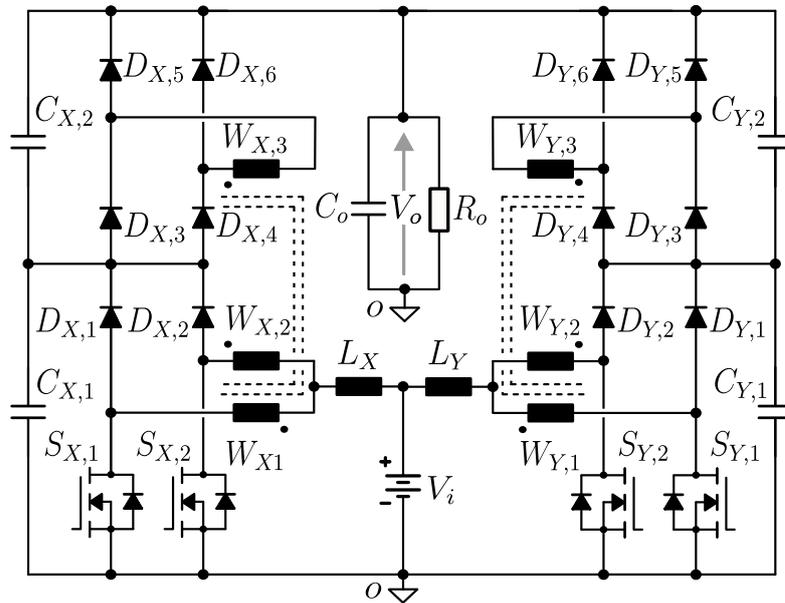
Fonte: o próprio autor.

Por fim, é apresentado o conversor *Boost* de alto ganho de tensão baseado na CCTE intercalado com retificador em ponte completa integrado. Essa topologia, mostrada na Figura 2.27, foi estudado por Chaves (2017) e Vieira (2018) e trata-se de um conversor intercalado composto por duas estruturas de alto ganho de tensão idênticas e em paralelo, denominadas módulos X e Y.

Genericamente, um módulo B , tal que $B = \{X, Y\}$, pode ser entendido como uma versão de três estados do conversor apresentado no trabalho de Bastos *et al.* (2016) mencionado anteriormente (cf. Figura 2.24). O grande número de componentes pode parecer um inconveniente, porém pode ser justificado para aplicações cujo nível de potência processada seja muito elevado e se necessite maior divisão dos esforços de corrente entre os semicondutores.

O conversor da Figura 2.27 apresenta suscetibilidade ao desbalanceamento de corrente entre os enrolamentos dos transformadores, conforme é discutido mais adiante. Em Vieira (2018) foram obtidos resultados em malha aberta com ajuste manual das razões cíclicas dos interruptores via DSP (Dispositivo de Processamento de Sinal) de modo a evitar o desbalanceamento.

Figura 2.27 – Conversor *Boost* de alto ganho de tensão baseado na CCTE intercalado.



Fonte: Vieira (2018)

O presente trabalho é desenvolvido com foco na modelagem da planta desse conversor de alto ganho de tensão intercalado e no estudo do balanceamento de corrente tanto entre os enrolamentos dos transformadores quanto entre os módulos em paralelo. A seguir, uma breve revisão é realizada sobre a problemática do balanceamento de corrente e algumas das técnicas de correção encontradas na literatura são discutidas.

2.5 Problemática do Desbalanceamento de Corrente.

As subseções a seguir tratam da ocorrência, descrição e possíveis soluções para a problemática do desbalanceamento de corrente.

2.5.1 Ocorrência nos conversores intercalados.

O emprego de conversores e/ou dispositivos de potência em paralelo é utilizado em sistemas que buscam maior processamento de potência, modularidade e tolerância a falhas. No âmbito dos conversores CC-CC, as topologias intercaladas são uma escolha proeminente para aplicações de alta potência devido a maior capacidade de processamento de corrente, além de oferecerem a possibilidade de redução dos elementos de filtragem.

Um conversor intercalado consiste do paralelismo de N módulos de conversores de

uma mesma natureza, conectados a uma mesma fonte de alimentação e a uma mesma carga, e que são acionados por sinais defasados entre si com ângulo ótimo de $\frac{360^\circ}{N}$. A problemática do desbalanceamento surge da distribuição desigual de corrente entre os módulos.

Além de levar a um aumento das perdas no conversor, o desbalanço de corrente, no pior dos cenários, pode levar à queima dos componentes que foram dimensionados para $\frac{1}{N}$ da corrente total processada (SCHROEDER *et al.*, 2010). Essa ocorrência está associada a possíveis desvios nos valores dos componentes e na razão cíclica entre as diferentes fases, assimetrias construtivas e elementos parasitas.

2.5.2 *Descrição da problemática.*

A assimetria entre as razões cíclicas dos interruptores pode resultar em grande desvio entre as correntes distribuídas em um conversor com paralelismo, requerendo o uso de técnicas específicas de balanceamento (SANGKARAK *et al.*, 2016). A intensidade das correntes drenadas pelos módulos também podem divergir devido a assimetrias entre as impedâncias de cada módulo ou fase (SCHROEDER *et al.*, 2012). Em termos práticos, os desequilíbrios estão relacionadas a variação dos componentes devido a sua tolerância em torno do valor nominal, também influenciada pela temperatura. A isso, soma-se a distribuição irregular e aleatória dos parâmetros parasitas, fortemente relacionados ao leiaute da placa de circuito impresso e a fabricação dos elementos magnéticos. Essas variações e má distribuição podem implicar em diferenças entre os circuitos de acionamento dos interruptores.

Os interruptores estão sujeitos também a variação de parâmetros, os quais podem diferir entre si quanto à resistência do canal, ao tempo de atraso de propagação, tempo de entrada em condução e ao tempo de entrada em bloqueio, contribuindo para a geração de valores de razão cíclica assimétricos (SANGKARAK *et al.*, 2016). Adicionalmente, em circuitos digitais microprocessados, variações podem ocorrer no sentido de imprecisões nos sinais das portadoras, nas frequências de amostragem, problemas de resolução ou em atrasos de transporte diferentes entre os canais (BRITO *et al.*, 2015).

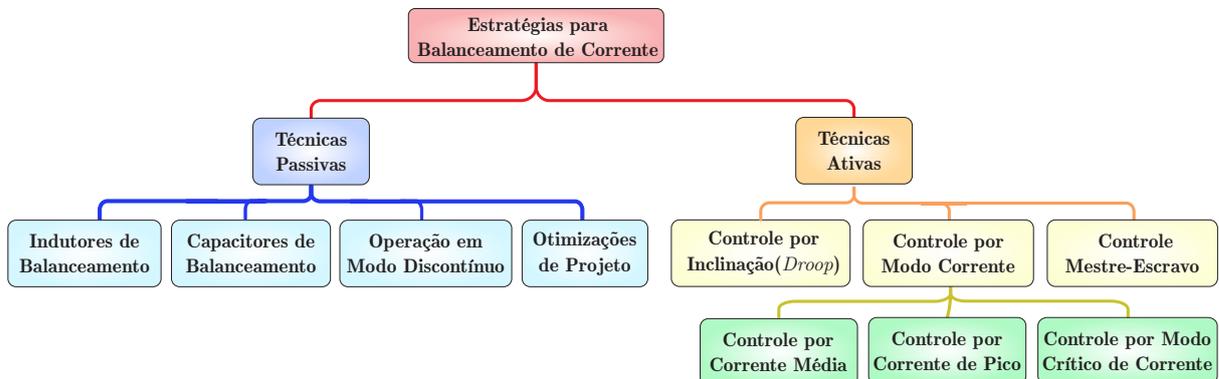
Em conversores CC-CC baseados em elementos magneticamente acoplados, sejam transformadores ou indutores acoplados, a distribuição desigual de corrente pode decorrer da saturação dos núcleos magnéticos. A exemplo disso, Pressman *et al.* (2009) cita o conversor isolado *Push-Pull* cujo efeito da saturação (*staircase saturation effect*) é ocasionado pelo não balanceamento do produto volt-segundo (fluxo magnético) dentro de um período de comutação,

isto é, não atendendo a chamada condição de *reset* do núcleo magnético (KASSAKIAN *et al.*, 1991). As diferenças entre os pulsos de acionamento dos interruptores se refletem em uma tensão com valor médio diferente de zero aplicada ao elemento magnético, deslocando a densidade de fluxo na curva B-H (histerese) rumo à região de saturação. O interruptor, o qual possua razão cíclica ligeiramente maior, passa a drenar mais corrente e a aquecer mais a cada ciclo de operação até atingir uma situação descontrolada na qual é destruído (PRESSMAN *et al.*, 2009).

2.5.3 Técnicas para balanceamento de corrente.

Tendo em vista alcançar igual divisão de corrente entre os componentes de conversores que apresentam paralelismo, estratégias de balanceamento baseadas em técnicas passivas e ativas podem ser adotadas, conforme ilustrado na Figura 2.28. Adiante, essas técnicas são definidas e discutidas do ponto de vista conceitual com algumas das estratégias sendo apresentadas.

Figura 2.28 – Estratégias de balanceamento de corrente usualmente empregadas em conversores CC-CC.



Fonte: o próprio autor.

2.5.3.1 Técnicas passivas para balanceamento de corrente.

A definição de técnica passiva engloba as estratégias para o balanceamento de corrente que empregam a adição de elementos passivos e as que atuam diretamente no modo de operação ou parâmetros construtivos da planta, não se utilizando de um circuito de controle com realimentação em malha fechada para realizá-lo. Entende-se por passivos os elementos que interagem com a energia do circuito, transformando-a em outras formas: dissipando-a em forma de calor ou, ainda, armazenando-a na forma elétrica ou magnética. São elementos passivos os

resistores, capacitores, indutores (com ou sem acoplamento) e transformadores (FONTE, 1997).

O uso de capacitores de acoplamento aparece na literatura para aplicações em que se deseja eliminar componentes CC de corrente, tal como é relatado para os conversores isolados *Half-Bridge* e *Full-Bridge* para eliminar o valor contínuo no primário do transformador. Um capacitor de filme pode ser adicionado em série ao enrolamento primário de modo a forçar uma corrente média igual a zero através da indutância de magnetização, evitando assim o desbalanço de fluxo no núcleo magnético (KAZIMIERCZUK, 2012).

A inserção de um capacitor de balanceamento série é empregada no trabalho de Do *et al.* (2018) para um conversor *Buck* intercalado de dois canais. O conceito pode ser estendido para um conversor intercalado de N canais, necessitando de $N - 1$ capacitores de balanceamento. Esse método está baseado na condição fundamental do balanço de carga no capacitor, o qual garante que sua corrente média dentro de um período de comutação seja zero.

No trabalho de Torrico-Bascope *et al.* (2013) é sugerida a conexão de um pequeno indutor entre as fases de um conversor intercalado de modo a garantir o balanceamento de corrente. Este método está baseado no princípio fundamental do balanço de fluxo, o qual garante que a tensão média entre os terminais do indutor dentro de um período de comutação seja nula. O conceito pode ser estendido para um conversor intercalado de N módulos em paralelo, no qual $N - 1$ pequenos indutores são necessários. Resultados satisfatórios são obtidos por Torrico-Bascope *et al.* (2013) para o conversor *Buck* intercalado sem acoplamento e para o conversor *Buck* baseado na Célula de Comutação de Múltiplos Estados.

O conceito de transformador de balanceamento também é relatado na literatura. O transformador de balanceamento possui considerável fator de acoplamento e não possui entreferro em seus parâmetros construtivos, por tanto, não possui a função de elemento armazenador de energia. No trabalho de Hwu e Chou (2009), transformadores de interface são utilizados em um conversor do tipo *Buck* de dois estágios. No segundo estágio do conversor, um arranjo com os chamados transformadores de balanceamento é implementado de modo a se obter uma igual divisão de corrente entre as *strings* de LEDs que compõem a carga.

Baseado na Célula de Comutação de Três estados Tipo C proposta em Bascopé (2001), em Chaves *et al.* (2016) é explorada uma topologia que possui um inerente circuito passivo para balanceamento de corrente. Essa célula dispõe de um indutor acoplado cujo ponto de derivação central está interligado ao *tap* central do autotransformador. Um diodo de recuperação rápida conecta o secundário do indutor acoplado à carga, criando um caminho que permite

a desmagnetização do transformador dentro de um período de chaveamento. Com isso, os magnéticos não saturam e o autotransformador atua como transformador de equilíbrio mantendo as correntes iguais entre as fases.

Em trabalhos como os de Xu *et al.* (2009) e Yang *et al.* (2010), a operação dos conversores intercalados no modo de condução crítica (MCCr) é sugerida para balancear corrente. Já nas publicações de Miwa *et al.* (1992) e Chan e Pong (1997), os módulos do conversor com indutores acoplados são operados no modo de condução descontínua (MCD) visando garantir a ocorrência de um intervalo de desmagnetização e zerar a diferença entre as correntes de fase em cada período de comutação. García *et al.* (2009) sugere também projetar os conversores para um valor de ondulação maior que duas vezes o valor médio de corrente, o que, presumivelmente, recairia nos casos de operação no MCCr ou no MCD. No entanto, estas alternativas implicam no aumento das perdas por condução e redução de eficiência do sistema.

Adicionalmente, uma melhor distribuição de corrente pode ser obtida com otimizações à nível de projeto, tais como organização simétrica dos componentes e das conexões no leiaute das placas de circuito impresso (PCI), controle de impedância das trilhas de cobre da PCI e escolha de componentes de maior precisão (com tolerância apertada).

2.5.3.2 *Técnicas ativas para balanceamento de corrente.*

Uma técnica é dita ativa quando utiliza uma estratégia ou conjunto de estratégias de controle para obter o balanceamento de corrente desejado, atuando diretamente sobre o sinal de acionamento dos interruptores de potência. Essa definição também está relacionada ao uso de componentes eletrônicos ativos, isto é, aqueles capazes de exercer uma função de redirecionamento da corrente dentro do circuito, de permitir o controle do fluxo de potência e de possibilitar o processamento analógico de sinais. Nesse grupo, se enquadram os diodos, transistores, circuitos integrados, dispositivos optoeletrônicos.

De acordo com Sun (2013), a abordagem de controle para balanceamento de corrente mais simples em um conversor intercalado, e com melhor performance, consiste na utilização de uma malha de controle para cada fase, controlando-as de maneira independente. Uma vez que as malhas compartilhem de um mesmo sinal de referência, a corrente é automaticamente balanceada. Adiante, trabalhos que apresentam outras abordagens e expandem o tema são revisados.

No trabalho de Brito *et al.* (2015) é proposta uma técnica de balanceamento ativa que emprega a transformada de Lunze (LUNZE, 1992) para conversores baseados na CCME. A

implementação em controle digital dessa transformada permite fazer o desacoplamento das fases do conversor em termos das componentes de corrente de modo comum e de modo diferencial, também conhecidas por componentes de corrente longitudinal e transversal (BOILLAT; KOLAR, 2012). Essa técnica evita a ocorrência de saturação dos elementos magnéticos, ao garantir que as correntes de modo diferencial possuam valor médio igual a zero, e mantém a corrente de modo comum com valor médio igual ao valor nominal projetado para uma das fases, permitindo que ocorra igual divisão de corrente entre os módulos em paralelo.

Em publicações como as de Panov *et al.* (1997) e Guoyong e Bingxue (2003), técnicas de balanceamento de corrente para conversores multifásicos são propostas, baseadas na estratégia de controle mestre-escravo. Em Min *et al.* (2007), uma das fases é utilizada como referência (mestra) para o controle das demais (escravas), as quais podem ser controladas independentemente pela variação da inclinação do sinal da portadora em seus respectivos circuitos de modulação. Nesse trabalho, foi utilizado ainda um circuito RC para medir a corrente dos indutores (ZHOU *et al.*, 2000) combinado a cada fase do conversor *Boost* intercalado.

Em Wang *et al.* (2009), uma estratégia baseada no controle por inclinação ou decaimento (*droop control*) é utilizada para balanceamento de corrente entre os módulos de um conversor *Forward* de duas chaves intercalado. Por meio de um mecanismo de ajuste da impedância de saída, os métodos de *droop* (JAMERSON; MULLETT, 1994) podem ser utilizados para obter uma melhor divisão de corrente entre os conversores em paralelo em detrimento da regulação de tensão (LUO *et al.*, 2003).

Com o intuito de reduzir a quantidade de sensores de corrente necessários, Singh e Khambadkone (2010) apresentam um método no qual um único sensor de corrente é compartilhado por todas as fases de um conversor *Buck* intercalado ao ser comutado entre elas. Apesar da redução do número de sensores, se faz necessário adicionar os interruptores, bem como seus respectivos circuitos isolados de acionamento, para realizar a comutação do sensor entre as fases, o que incorre no aumento global do número de componentes.

Nas publicações de Kim *et al.* (2011a) e Schroeder *et al.* (2012), as correntes dos módulos são detectadas através de um método que realiza uma amostragem simétrica da corrente total processada durante determinados intervalos de tempo com passo pré-calculado. Em ambos os trabalhos, as correntes de fase são controladas de maneira independente, obtendo-se bons resultados, porém, para uma faixa limitada de razão cíclica.

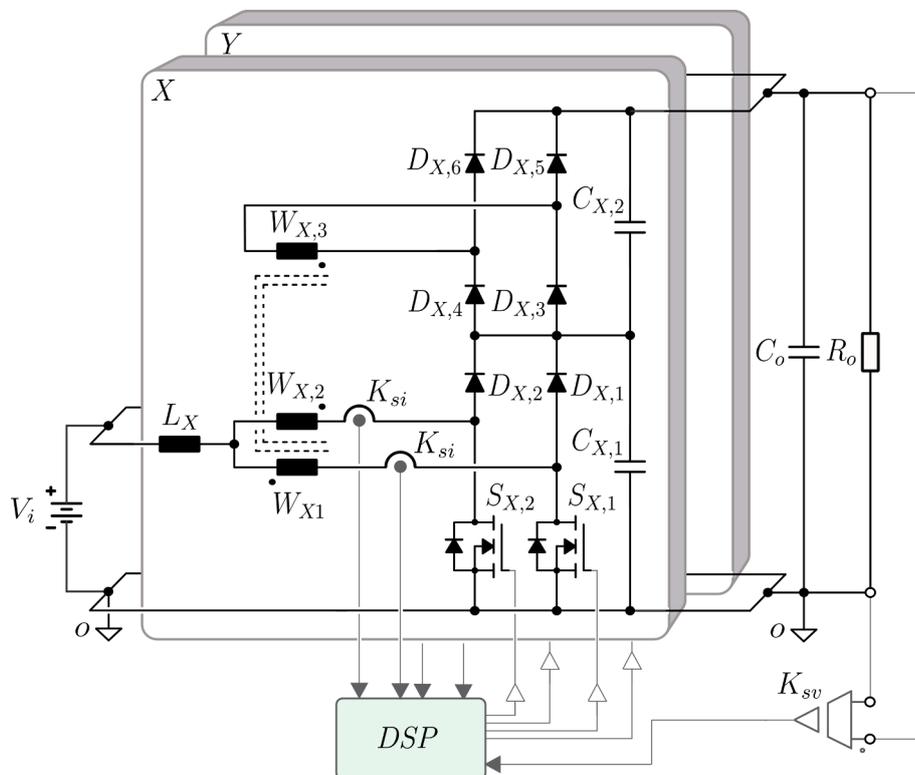
Propostas de técnicas que dispensam a utilização de sensores de corrente são também

relatadas na literatura. Nesta linha, a ideia na publicação de Eirea e Sanders (2006) consiste em medir a ondulação de tensão sobre o capacitor de saída e analisar o sinal via transformada de Fourier para detectar o desbalanço entre as fases. Esse método, aprimorado por Mariethoz *et al.* (2008) posteriormente, no entanto, demanda alta capacidade de processamento do microprocessador e velocidade de amostragem. Uma técnica com princípio similar é utilizada em Huang e Abu-Qahouq (2016) junto à proposta de um algoritmo para *auto-tuning* (autoajuste) do valor de razão cíclica de cada fase, apoiado nos trabalhos de Abu-Qahouq (2010) e Chae *et al.* (2012).

2.6 Proposta do Trabalho.

Dentro do contexto exposto, a presente dissertação tem como proposta apresentar a modelagem e controle do conversor de Alto Ganho de Tensão Intercalado baseado na CCTE. A modelagem da planta é realizada desde o ponto de vista dos enrolamentos dos TMIFs e o projeto das malhas de controle é realizado visando garantir o balanceamento de corrente entre os módulos X e Y. O controle é projetado de modo que se possa implementá-lo digitalmente em tempo real via DSP (*Digital Signal Processor*), conforme ilustrado na Figura 2.29.

Figura 2.29 – Proposta da dissertação.

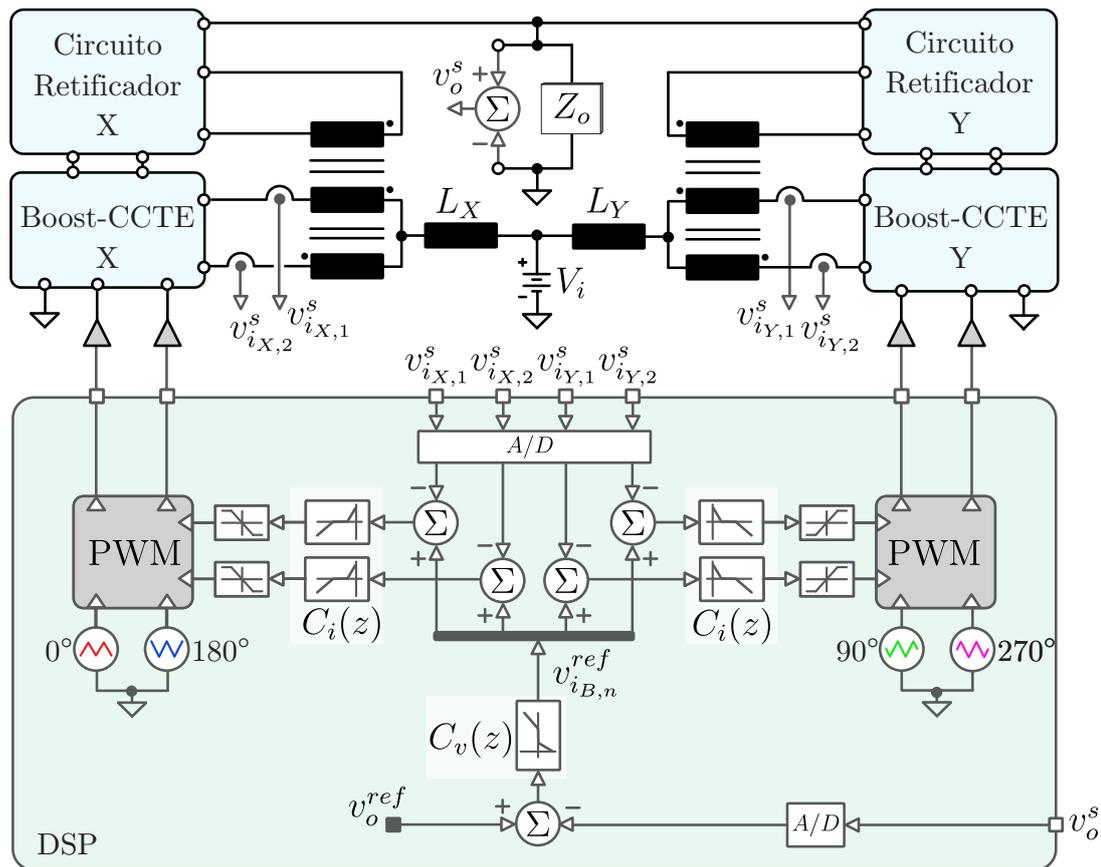


Fonte: o próprio autor.

Visto que a ordem de um sistema está associada ao número de componentes armazenadores de energia, um modelo de ordem reduzida (VALENTIM-SILVA *et al.*, 2015) é desenvolvido: um conversor *Boost* equivalente, o qual descreve o comportamento dinâmico do ponto de vista de cada um dos enrolamentos dos transformadores. O processo de obtenção do modelo de ordem reduzida apresentado é um método alternativo aos utilizados por Lafuente *et al.* (2010), Bezerra (2010) e Silveira *et al.* (2015) em topologias com características similares.

Na Figura 2.30, é ilustrada a estratégia de controle por modo corrente média, a qual contempla quatro malhas de corrente que compartilham de um mesmo sinal de referência. Uma malha de tensão externa é adicionada, possibilitando uma precisa regulação da tensão no barramento de saída, além de estabelecer o *setpoint* (valor-alvo) para as malhas de corrente.

Figura 2.30 – Estratégia de controle digital em modo corrente média.



Fonte: o próprio autor.

A estratégia de controle por modo corrente média é adotada pois, quando comparada ao controle por corrente de pico, possui maior robustez em termos de imunidade a ruídos e dispensa a necessidade de compensação de rampa (DIXON, 1990; MAMMANO, 2001). Segundo Luo *et al.* (2003), essa estratégia possui uma aptidão natural para o balanceamento de corrente.

3 ANÁLISE DO CONVERSOR DE ALTO GANHO DE TENSÃO INTERCALADO

3.1 Considerações Iniciais

As seguintes considerações são feitas:

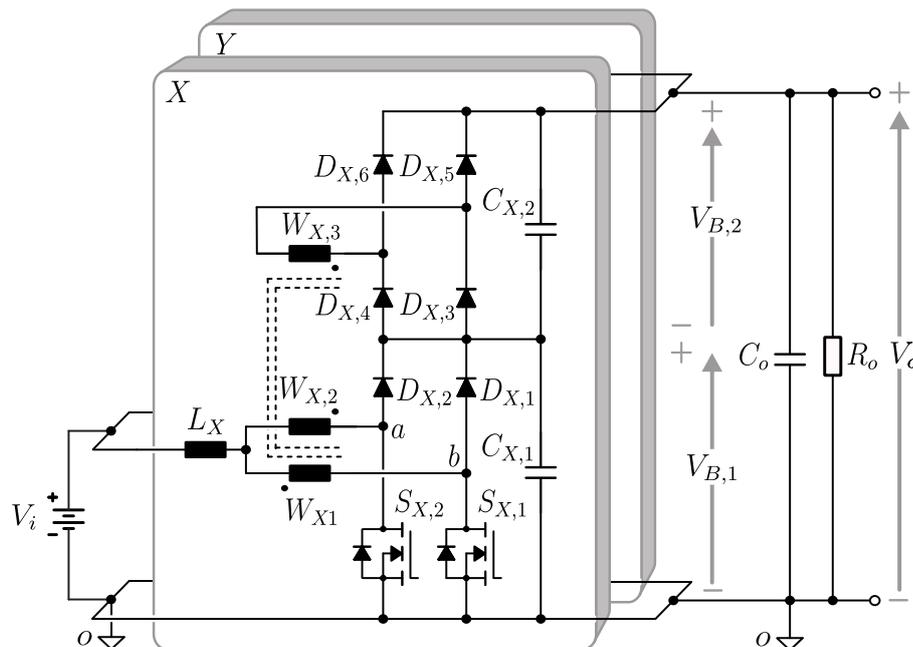
- Os elementos magnéticos (indutores e transformadores) são considerados ideais;
- Os dispositivos semicondutores (diodos e interruptores) são considerados ideais;
- O conversor é analisado na região de operação $0,5 \leq D \leq 0,75$.

Uma breve análise qualitativa e quantitativa é feita apresentando as principais etapas de operação e formas de onda para explicar os princípios de funcionamento do conversor. Uma vez listadas as equações pertinentes, um exemplo de projeto dos principais componentes é realizado e, em seguida, são apresentados os resultados de simulação para condições normais de operação e para situações de desbalanceamento de corrente.

3.2 Análise do Conversor

O foco da análise se dá sobre a topologia de alto ganho de tensão baseada na CCTE intercalada discutida ao final da Seção 2.4, rememorada aqui na Figura 3.1.

Figura 3.1 – Topologia do Conversor CC-CC *Boost* de Alto Ganho de Tensão Intercalado

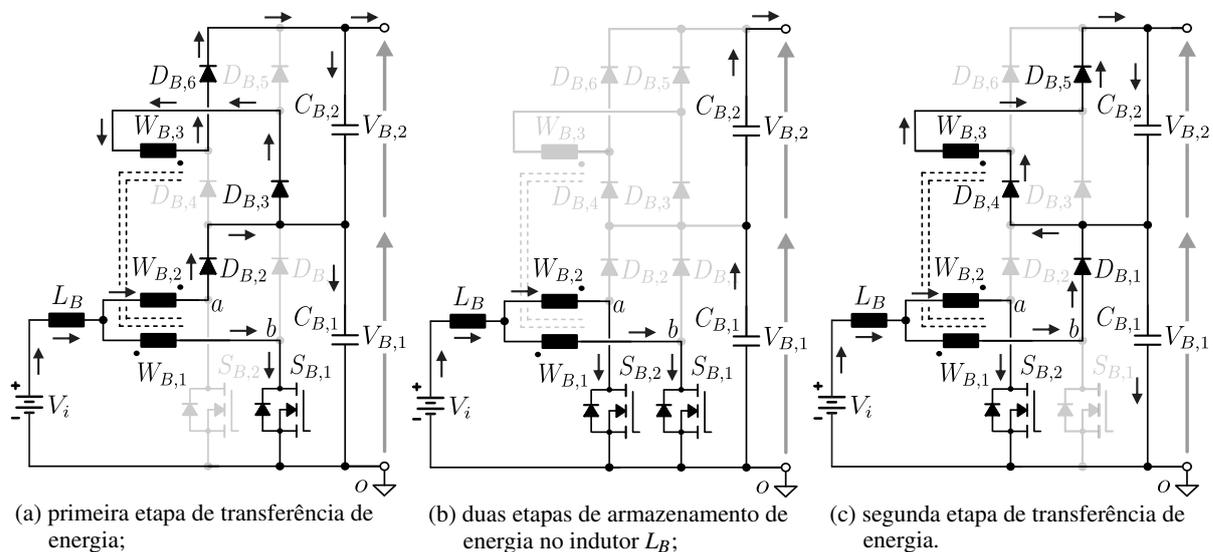


Fonte: o próprio autor.

3.2.1 Princípios de operação

Conforme já mencionado, a topologia é composta por dois módulos idênticos de conversores de alto ganho de tensão, módulos X e Y, conectados em paralelo. A tensão diferencial v_{ab} medida entre os braços de um módulo é uma tensão alternada em alta frequência, resultado da comutação dos interruptores $S_{B,1}$ e $S_{B,2}$, onde $B = \{X, Y\}$. De acordo com a combinação de acionamento dos interruptores, a posição do referencial de tensão é comutada de modo que a tensão grampeada pelo capacitor $C_{B,1}$ aplicada sobre os enrolamentos $W_{B,1}$ e $W_{B,2}$ assumam um valor positivo, negativo ou nulo. A Figura 3.2 ilustra melhor a situação descrita.

Figura 3.2 – Quatro principais etapas de operação de um único Boost de Alto Ganho de Tensão baseado na CCTE.

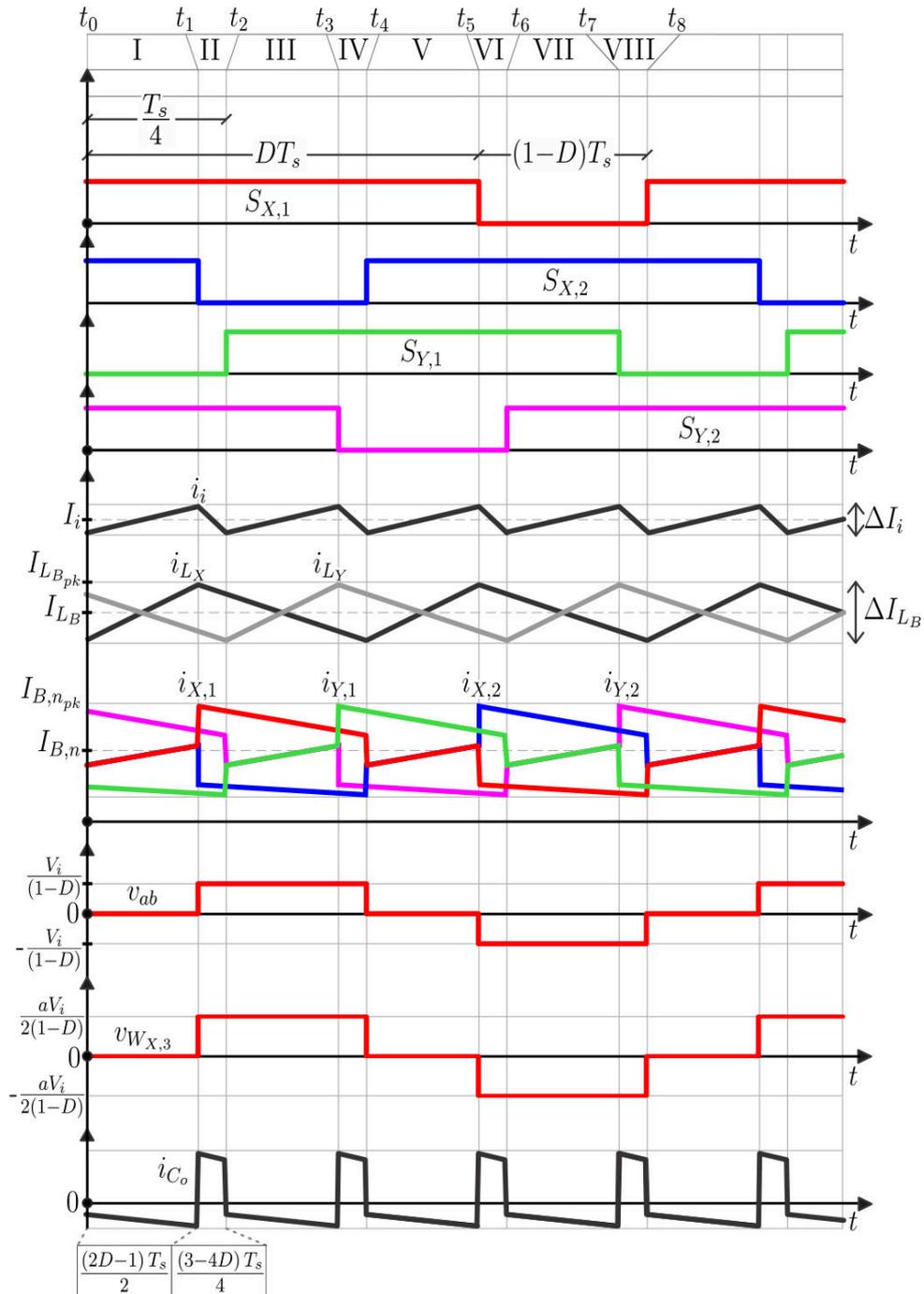


Fonte: o próprio autor.

A Figura 3.2 ilustra as quatro principais etapas de operação observando apenas um dos conversores em paralelo. Há duas etapas de armazenamento de energia no indutor de um módulo e duas etapas de transferência de energia para a carga. Considerando a operação simultânea dos dois módulos em paralelo, o conversor intercalado apresenta um total de 8 etapas destacadas de I a VIII na Figura 3.3.

A Figura 3.3 apresenta as principais formas de onda de interesse que caracterizam a topologia em estudo. Para a região de operação com razão cíclica compreendida entre 0,5 e 0,75, os dois conversores em paralelo transferem energia à carga ao mesmo tempo durante os estágios II, IV, VI e VIII. Nas demais etapas, apenas um dos conversores fornece energia para a saída. Durante I e V, ocorrem etapas de armazenamento de energia na indutância L_X ; já durante III e VII, a energia é armazenada na indutância do conversor Y.

Figura 3.3 – Principais formas de onda do conversor *Boost* de Alto Ganho de Tensão Intercalado



Fonte: o próprio autor.

Como a topologia possui um total de quatro unidades de comutação (braços), os quatro interruptores de potência são acionados por sinais PWM defasados de $\frac{360^\circ}{N}$, isto é, por 90° , conforme ilustrado na Figura 3.3. Onde N é o número total de braços do conversor intercalado. Para acordar com o princípio de funcionamento da CCTE, uma sequência de acionamento deve ser obedecida de modo que os pulsos PWM para um mesmo módulo estejam defasados de 180° .

Conforme observado nas formas de onda teóricas, as correntes instantâneas i_{Lx} e i_{Ly} através dos indutores possuem o dobro da frequência de comutação, o que permite a redução desses elementos magnéticos. Além disso, a corrente de entrada i_i possui quatro vezes a frequência de comutação e com reduzida ondulação, resultado do cancelamento harmônico entre as correntes nos indutores.

Embora a ondulação de tensão sobre o capacitor C_o possua quatro vezes a frequência de comutação, a sua redução só é possível quando a carga alimentada possui características aproximadamente lineares. Para cargas não-lineares, como um inversor, por exemplo, seu tamanho e volume ficam limitados ao valor de capacitância necessária para armazenar suficiente energia no barramento CC e assim suprir as diferenças de potência instantânea na entrada do conversor CC-CA.

Segundo Kassakian *et al.* (1991), tensão contínua não deve ser aplicada através de um enrolamento do transformador, pois a indutância de magnetização se comporta como um curto-circuito quando a frequência é igual a zero. Assim, se faz necessário criar, a partir da fonte CC de entrada do sistema, uma tensão alternada cujo valor médio seja nulo. Os interruptores $S_{B,1}$ e $S_{B,2}$, combinados ao capacitor de grampeamento $C_{B,1}$, produzem essa tensão alternada em alta frequência, além de controlarem a taxa de conversão de tensão da entrada para saída. O conversor CC-CC em estudo possui, por tanto, um estágio de conversão CA intermediário.

Isto posto, o formato da tensão diferencial v_{ab} , tomada entre os braços do módulo X para razão cíclica maior que 0,5, se trata de uma onda retangular de três níveis, conforme ilustrado na Figura 3.3. A forma de onda $v_{W_{X,3}}$, por sua vez, é a tensão alternada em alta frequência induzida no enrolamento auxiliar $W_{X,3}$ e possui o mesmo formato de v_{ab} , porém cuja amplitude depende da razão de transformação a como indicado na figura. Essa tensão é então retificada na ponte de diodos formada por $D_{X,3}$ a $D_{X,6}$ e disponibilizada como um incremento de tensão na saída do conversor de alto ganho. Formas de onda de tensão análogas podem ser observadas no módulo Y, porém deslocadas no tempo.

Cabe ressaltar que devido a problemas de indução no enrolamento auxiliar $W_{B,3}$ do transformador, um alto ganho de tensão na saída só pode ser obtido quando os interruptores dos módulos alcançam a condição de acionamento em modo de superposição, isto é, razão cíclica $D > 0,5$. A condição relatada configura uma limitação deste conversor.

3.2.2 Relações de transformação de tensão

A saída do conversor de alto ganho resulta na soma das tensões de saída $V_{B,1}$ e $V_{B,2}$ assinaladas na Figura 3.1:

$$V_o = V_{B,1} + V_{B,2}. \quad (3.1)$$

As tensões $V_{B,1}$ e $V_{B,2}$, correspondem, respectivamente, as tensões de saída do *Boost*-CCTE e do retificador de ponte completa, definidas conforme as expressões (3.2) e (3.3).

$$V_{B,1} = \frac{V_i}{1-D}, \quad (3.2)$$

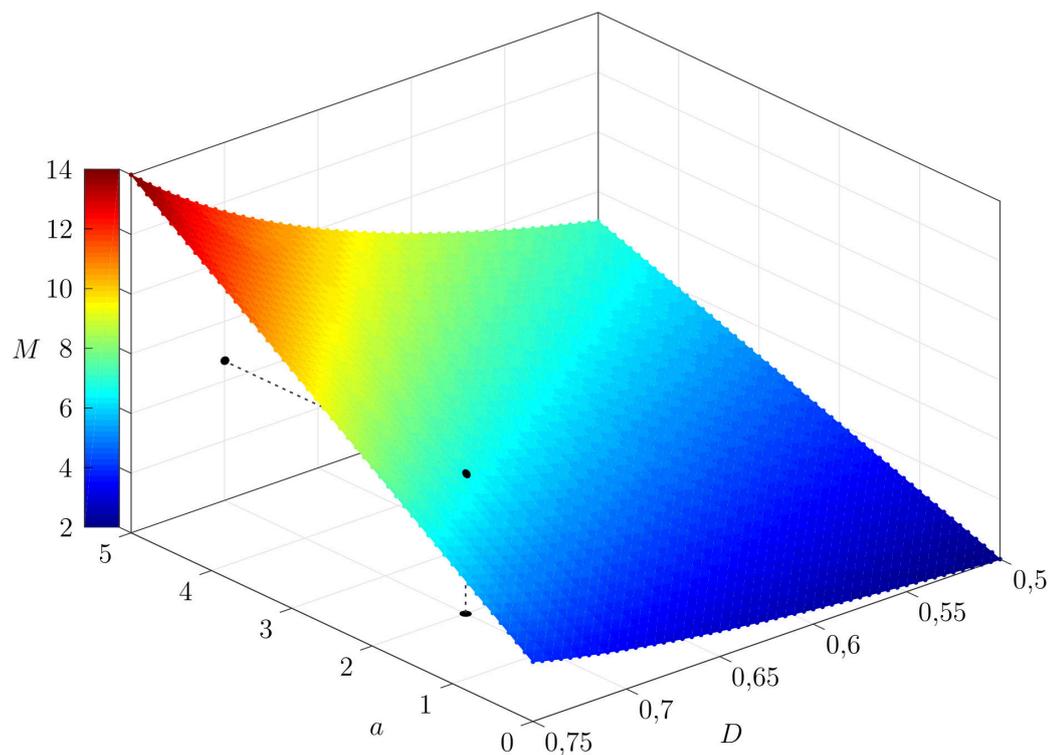
$$V_{B,2} = \frac{a}{2} \cdot \frac{V_i}{1-D}, \quad (3.3)$$

onde a é a relação de transformação entre os enrolamentos $W_{B,3}$ e $W_{B,1}$ (ou $W_{B,2}$). A relação entre $W_{B,2}$ e $W_{B,1}$ é unitária.

Logo, substituindo as expressões (3.2) e (3.3) em (3.1), o ganho estático do conversor é dado por (3.4) e ilustrado na Figura 3.4.

$$M(D, a) = \frac{V_o}{V_i} = \frac{1}{2} \cdot \frac{a+2}{1-D}. \quad (3.4)$$

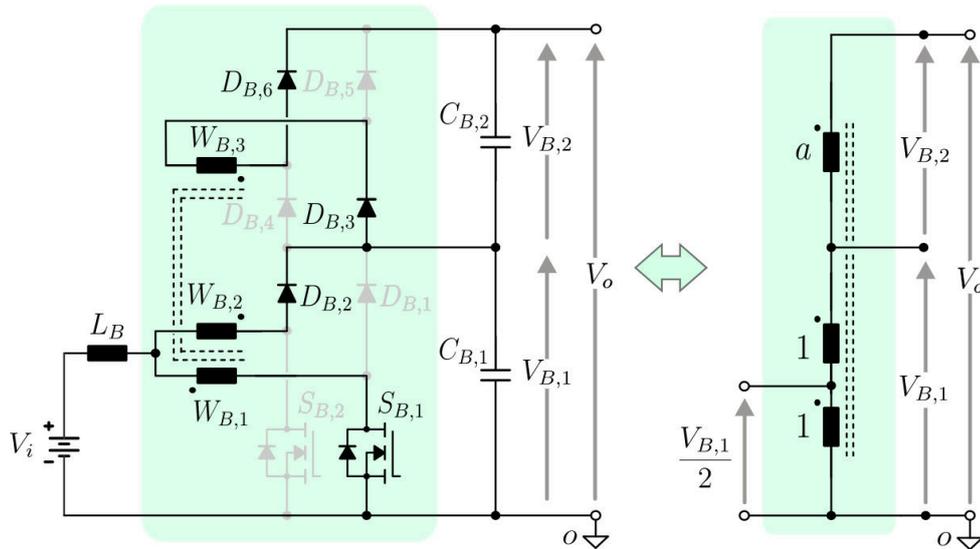
Figura 3.4 – Ganho estático M do conversor em função de D e a .



Fonte: o próprio autor.

Cada módulo paralelo é composto pelo empilhamento de uma topologia *Boost-CCTE* com um retificador em ponte completa. As tensões $V_{B,1}$ e $V_{B,2}$ tomadas, respectivamente, na saída dessas estruturas guardam certa relação entre si. Esta relação pode ser obtida ao analisar as relações de tensão no transformador, conforme ilustrado na Figura 3.5.

Figura 3.5 – Ilustração das relações de autotransformação.



Fonte: o próprio autor.

A Figura 3.5 mostra uma das etapas de operação de um dos módulos do conversor de alto ganho intercalado. Devido à comutação dos interruptores, o enrolamento $W_{B,3}$ é interligado eletricamente ora ao enrolamento $W_{B,1}$, ora ao enrolamento $W_{B,2}$, de modo a perfazer um transformador de três enrolamentos conectado como autotransformador.

Com base nas expressões (3.1), (3.2) e (3.3) e na indução de tensão nos enrolamentos de um autotransformador ideal, define-se os fatores de transformação r_g e r_i em função da relação de transformação a em (3.5) e (3.6) que relacionam $V_{B,1}$, $V_{B,2}$ e V_o .

$$r_g(a) = \frac{V_o}{V_{B,1}} = \frac{a+2}{2}. \quad (3.5)$$

$$r_i(a) = \frac{V_{B,2}}{V_{B,1}} = \frac{a}{2}. \quad (3.6)$$

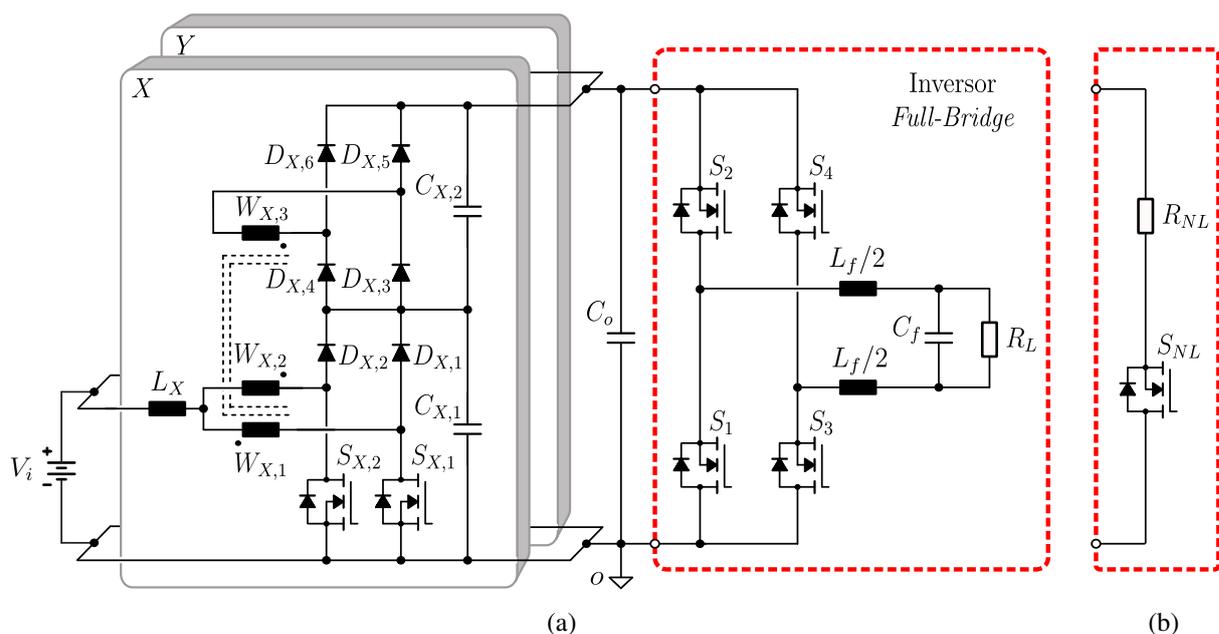
3.3 Conexão com Carga Não-Linear

Conforme ilustrado na Figura 3.6(a), o conversor intercalado de alto ganho pode ser utilizado para alimentar o barramento CC de um inversor de tensão. O conversor CC-CA é visto pelo conversor CC-CC como uma carga não-linear que varia no tempo com frequência duas vezes a frequência da tensão alternada na saída do inversor. Devido a sua característica não-linear, o inversor solicita uma corrente distorcida do conversor de alto ganho e este, por sua vez, drena uma corrente pulsada da fonte CC primária V_i .

A característica pulsada assumida pela corrente de entrada enseja em uma maior corrente eficaz através dos componentes do conversor de alto ganho. Ainda, tal situação deve ser evitada em aplicações onde a fonte CC primária trata-se de um banco de baterias, pois o aumento da corrente eficaz está correlacionado à diminuição da vida útil das células eletroquímicas (MEDORA; KUSKO, 2006). O controle da corrente e regulação do barramento CC devem ser realizados de modo a atenuar os efeitos da operação com carga não-linear.

Uma carga não-linear de teste é ilustrada na 3.6(b), a qual solicita do conversor de alto ganho um perfil de corrente similar ao solicitado pelo inversor *Full-Bridge*. No Apêndice A apresenta-se a justificativa para utilização da carga não-linear de teste e seu dimensionamento.

Figura 3.6 – Conversor *Boost* intercalado de alto ganho de tensão alimentando (a) inversor *Full-Bridge* monofásico; (b) carga não-linear de teste.



Fonte: o próprio autor.

3.4 Exemplo de Projeto

O dimensionamento dos principais componentes do circuito de potência é realizado nesta seção para as especificações de projeto listadas na Tabela 3.1, onde a taxa de conversão de tensão M é calculada utilizando a expressão do ganho estático (3.4).

Tabela 3.1 – Especificações de projeto.

Especificação	Valor
Tensão de entrada	$V_i = 60 \text{ V}$
Tensão de saída	$V_o = 400 \text{ V}$
Potência de saída	$P_o = 1 \text{ kW}$
Ganho de tensão	$M = 6,667$

Fonte: o próprio autor.

Na Tabela 3.2 estão listadas as considerações admitidas pelo projetista.

Tabela 3.2 – Considerações admitidas em projeto.

Consideração	Valor
Frequência de comutação	$f_s = 25 \text{ kHz}$
Rendimento adotado	$\eta = 0,95$
Máx. variação de corrente através de um indutor L_B	$\Delta I_{L,B} = 15\% I_i$
Máx. variação de tensão sobre o capacitor C_o	$\Delta V_{C_o} = 10\% V_o$
Razão cíclica	$D = 0,7$
Relação de transformação	$a = 2$
Frequência angular da tensão de saída do inversor	$\omega_r = 120\pi \text{ rad/s}$

Fonte: o próprio autor.

A corrente média de entrada do conversor intercalado é calculada considerando a potência total de saída P_o , o rendimento η adotado e a tensão de entrada V_i , conforme (3.7).

$$I_i = \frac{P_o}{\eta V_i} \approx 17,54 \text{ A.} \quad (3.7)$$

Como cada módulo em paralelo processa em teoria metade da potência total, a corrente média no indutor L_B pode ser calculada por (3.8).

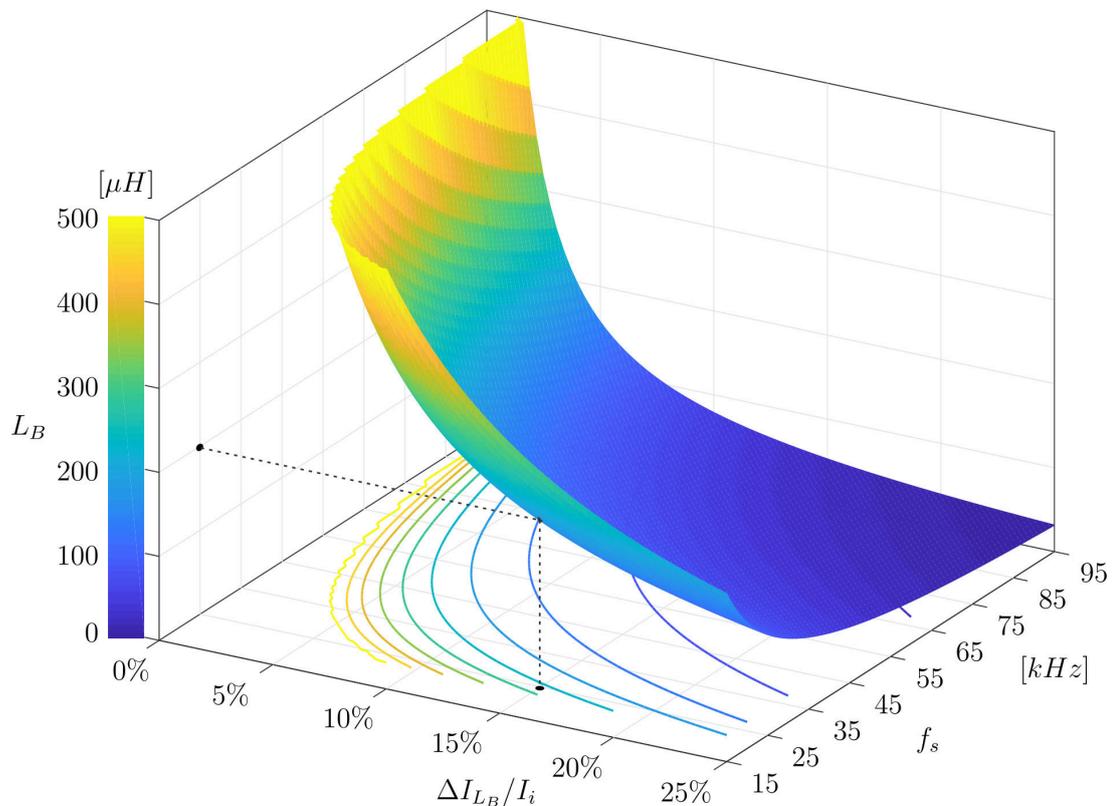
$$I_{L_B} = \frac{I_i}{2} \approx 8,77 \text{ A.} \quad (3.8)$$

Em (3.9) é calculada a amplitude da ondulação de corrente admitida através dos indutores conforme o critério adotado na Tabela 3.2.

$$\Delta I_{L_B} = 15\% I_i = 30\% I_{L_B} \approx 2,63 \text{ A.} \quad (3.9)$$

Conforme ilustrado na Figura 3.7, mantendo-se fixos os parâmetros tensão de saída V_o e a relação de transformação a , o valor da indutância L_B é dado em função da frequência de chaveamento f_s e da ondulação de corrente ΔI_{L_B} , ambos escolhidos à critério do projetista.

Figura 3.7 – Valor da indutância em função da frequência e da ondulação de corrente



Fonte: o próprio autor.

A indutância L_B pode ser calculada diretamente pela expressão (3.10). No Apêndice B é apresentada a metodologia para projeto e confecção dos indutores e transformadores.

$$L_B = \frac{V_o}{8 f_s \Delta I_{L_B} (a + 2)} = 200 \mu\text{H.} \quad (3.10)$$

Os capacitores de grameamento $C_{B,k}$, onde $B = \{X, Y\}$ e $k = \{1, 2\}$, são dimensionados conforme a equação (3.11) para o pior caso entre $0,5 < D < 0,75$, o qual ocorre quando $D = 0,65$ (CHAVES, 2017).

$$C_{B,k} > \frac{I_i}{80} \frac{(2D - 1)(3 - 4D)}{a \Delta V_o f_s} \Big|_{D=0,65} \approx 13 \text{ nF.} \quad (3.11)$$

O capacitor C_o é projetado para a condição de operação mais crítica, a qual ocorre quando se alimenta uma carga não-linear. O valor da capacitância necessária é calculado pela equação (3.12), deduzida no Apêndice C, considerando a energia necessária para manter a tensão no barramento com ondulação dentro do intervalo ΔV_{C_o} admitido em projeto.

$$C_o > \frac{P_o}{\omega_r V_o (\Delta V_o)} \approx 166 \mu\text{F}, \quad (3.12)$$

onde ω_r é a frequência angular da tensão de saída do inversor (Tabela 3.2).

O dimensionamento dos transistores e dos diodos é feito com base nas equações apresentadas na Tabela 3.3. O desenvolvimento das equações (3.10) a (3.19) podem ser encontradas nos trabalhos de Chaves (2017) e Vieira (2018).

Tabela 3.3 – Principais esforços de tensão e corrente para dimensionamento dos semicondutores.

Descrição	Valor calculado	Fórmula	Eq.
Corrente de pico nos indutores $L_{B,pk}$	$I_{L_{B,pk}} \approx 10,1 \text{ A}$	$I_{L_{B,pk}} = \frac{I_i}{2} + \frac{\Delta I_{L_B}}{2}$	(3.13)
Corrente de pico nos interruptores $S_{B,n}$	$I_{S_{pk}} \approx 7,6 \text{ A}$	$I_{S_{pk}} = \frac{(a+1)}{(a+2)} I_{L_{B,pk}}$	(3.14)
Corrente RMS nos interruptores $S_{B,n}$	$I_{S_{RMS}} \approx 4,6 \text{ A}$	$I_{S_{RMS}} = \frac{I_i}{4(a+1)} \sqrt{4D + 4a - 2Da^2 + 3a^2}$	(3.15)
Máx. tensão sobre os interruptores $S_{B,n}$	$V_{S_{max}} = 200 \text{ V}$	$V_{S_{max}} = \frac{V_i}{(1-D)}$	(3.16)
Corrente de pico nos diodos $D_{B,p}$	$I_{D_{pk}} \approx 2,53 \text{ A}$	$I_{D_{pk}} = \frac{I_{L_{B,pk}}}{(a+2)}$	(3.17)
Corrente RMS nos diodos $D_{B,p}$	$I_{D_{RMS}} \approx 1,2 \text{ A}$	$I_{D_{RMS}} = \frac{I_i \sqrt{(1-D)}}{2(a+2)}$	(3.18)
Máx. tensão sobre os diodos $D_{B,p}$	$V_{D_{max}} = 200 \text{ V}$	$V_{D_{max}} = \begin{cases} \frac{V_i}{(1-D)}, & \text{para } p \leq 2, \\ \frac{a}{2} \frac{V_i}{(1-D)}, & \text{para } p > 2. \end{cases}$	(3.19)

Fonte: o próprio autor.

Para operação com carga resistiva pura, o valor da resistência é calculado conforme (3.20) relacionando a tensão com a potência de saída.

$$R_o = \frac{V_o^2}{P_o} = \frac{400^2}{1000} = 160 \Omega. \quad (3.20)$$

Já a resistência da carga não-linear chaveada a 120 Hz (Figura 3.6) é calculada por (3.21) conforme deduzido no Apêndice A, tomando a razão cíclica $\delta = 0,5$.

$$R_{NL} = R_o \sqrt{\delta} = 160 \sqrt{0,5} \approx 113 \Omega. \quad (3.21)$$

Com base nos valores calculados, apresenta-se na Tabela 3.4 a lista de componentes reais que poderia ser adotada para implementar o circuito de potência.

Tabela 3.4 – Componentes utilizados para o circuito de potência.

Qtde.	Ref.	Descrição	Tipo	Valor
12	D_{X1} a D_{X6} , D_{Y1} a D_{Y6}	Diodo ultrarrápido	15ETH06 (IR)	600V, 15 A
4	$S_{X,1}$, $S_{X,2}$, $S_{Y,1}$ e $S_{Y,2}$	MOSFETs	IRF840 (Vishay)	500V, 8 A
4	$C_{X,1}$, $C_{X,2}$, $C_{Y,1}$ e $C_{Y,2}$	Capacitores Polipropileno	MKT (TDK)	2,2 μ F / 630 V
1	C_o	Capacitor Eletrolítico	Snap-in (EPCOS)	180 μ F / 450V
2	L_X , L_Y	Indutores	Núcleo EE-42/21/20 (Thornton)	$N_{L_B} = 37$ esp. (14 x #AWG26) $L_B = 200 \mu$ H
2	T_X , T_Y	Transformadores	Núcleo EE-42/21/20 (Thornton)	$N_{W_{B,1}} = 17$ esp. (8 x #AWG26) $N_{W_{B,2}} = 17$ esp. (8 x #AWG26) $N_{W_{B,3}} = 34$ esp. (3 x #AWG26)

Fonte: o próprio autor.

3.5 Considerações Finais

O conversor realiza uma conversão CC-CA-CC, ou seja, entrada e saída em tensão contínua, mas com um estágio intermediário em tensão alternada nos transformadores. Como inconveniente, possui a limitação de produzir o alto ganho de tensão apenas para $D > 0,5$. No entanto, é possível realizar a partida suave do conversor variando a razão cíclica de zero até o valor nominal, de maneira gradual, sem que ocorram problemas de sobretensão e sobrecorrente nos componentes. A modelagem da planta e a o projeto para implementação da técnica ativa escolhida são tratados no Capítulo 4 a seguir.

4 MODELAGEM E CONTROLE

4.1 Considerações Iniciais

Mantidas as considerações feitas na seção 3.1, considera-se ainda que:

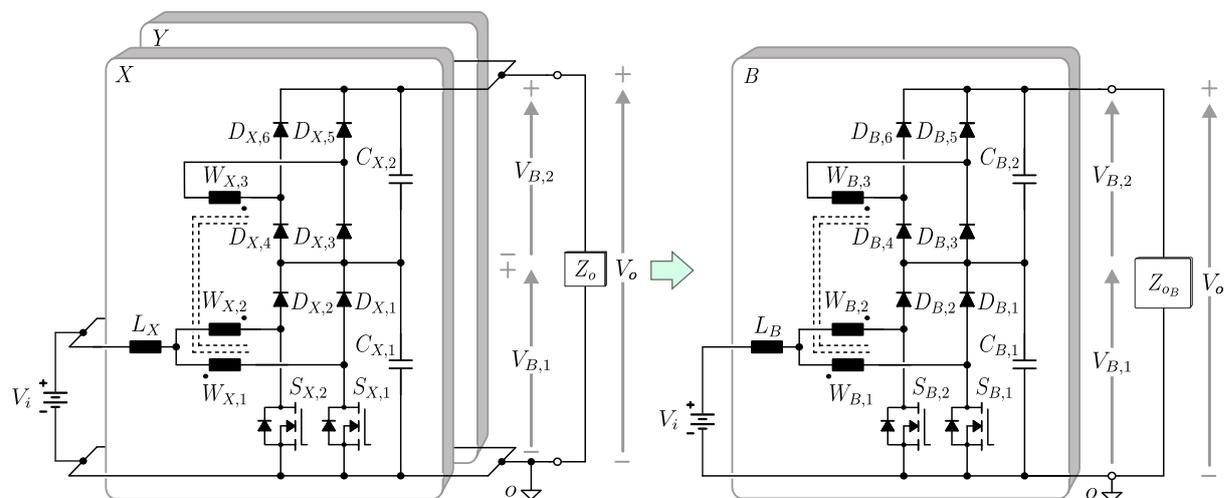
- Cada braço de semicondutores conectado a um enrolamento de um TMIF pode ser considerado como um conversor *Boost* independente;
- Os controladores são sintonizados no domínio da frequência e então discretizados para implementação digital.

Este capítulo é dedicado à obtenção de um conversor *Boost* equivalente, um sistema de ordem reduzida que representa o comportamento dinâmico do ponto de vista dos enrolamentos dos TMIFs. A partir dessa equivalência, pode-se utilizar o modelo médio do conversor *Boost* clássico para encontrar as funções de transferência necessárias ao projeto dos controladores.

4.2 Redução do Conversor Intercalado a um Único Conversor

Uma redução da topologia intercalada a um único conversor pode ser realizada com base no paralelismo e na sua simetria, conforme mostrado na Figura 4.1. Esse único conversor recebe o subscrito B , tal que $B = \{X, Y\}$, indicando que todos os procedimentos apresentados são válidos para ambos os módulos em paralelo.

Figura 4.1 – Redução do conversor intercalado a um único conversor de alto ganho.



Fonte: o próprio autor.

Na Figura 4.1, se o conversor intercalado processa uma potência total de saída P_o ,

idealmente cada um dos B módulos em paralelo deve processar a metade dessa potência conforme assinalado na expressão (4.1).

$$P_{oB} = \frac{P_o}{2}. \quad (4.1)$$

Visto que o capacitor filtro C_o e a carga R_o , em paralelo, formam uma impedância Z_o na saída do conversor intercalado, conforme mostrado na Figura 4.1, essa impedância pode ser expressa por (4.2).

$$Z_o = -j\frac{1}{\omega C_o} \parallel R_o = \frac{-j\frac{R_o}{\omega C_o}}{R_o - j\frac{1}{\omega C_o}}, \quad (4.2)$$

onde j denota a unidade imaginária e ω é a frequência angular.

Ainda pela Figura 4.1, considerando que, idealmente, um único conversor B processa metade da potência que processariam juntos os conversores X e Y em paralelo, a impedância Z_{oB} resulta então no dobro do valor da impedância Z_o :

$$Z_{oB} = 2Z_o = 2 \cdot \frac{-j\frac{R_o}{\omega C_o}}{R_o - j\frac{1}{\omega C_o}} = \frac{-j\frac{2R_o}{\omega \frac{C_o}{2}}}{2R_o - j\frac{1}{\omega \frac{C_o}{2}}} \quad (4.3)$$

4.3 Conversor *Boost* Equivalente por Enrolamento

Um conversor *Boost* equivalente que representa a dinâmica de do ponto de vista de um enrolamento dos TMIFs pode ser obtido de acordo com as condições e metodologia apresentados nos subtópicos a seguir.

4.3.1 Condições para o circuito equivalente por enrolamento

Assim como cada conversor em paralelo processa metade da potência total do conversor intercalado, cada circuito conectado à um enrolamento de um transformador, por sua vez, processa um quarto desse total. Desse modo, um conversor *Boost* equivalente deve processar a mesma potência $P_{o\phi}$ de um enrolamento conforme expresso em (4.4).

$$P_{o\phi} = \frac{P_{oB}}{2} = \frac{P_o}{4}. \quad (4.4)$$

O somatório das correntes médias de cada enrolamento resulta no valor de corrente média de entrada I_i do conversor intercalado. Portanto, a corrente média I_{L_ϕ} no indutor do conversor *Boost* equivalente a um enrolamento pode ser expressa por (4.5).

$$I_{L_\phi} = I_{B,n} = \frac{I_i}{4} \quad (4.5)$$

Como condição imposta à obtenção do conversor equivalente, é definido que sua razão cíclica de operação seja igual a razão cíclica do interruptor conectado a um enrolamento dos TMIFs do conversor de alto ganho de tensão, conforme expresso em (4.6).

$$D_\phi = D. \quad (4.6)$$

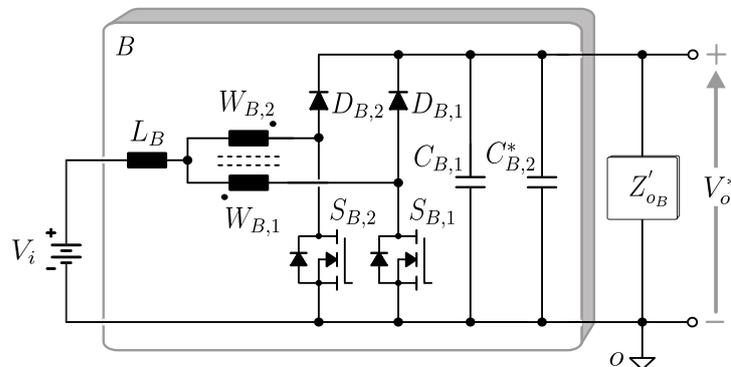
Relacionando a expressões (4.4) e (4.5) e admitindo um rendimento η unitário na expressão (3.7), é possível mostrar que a tensão de entrada V_{i_ϕ} *Boost* equivalente resulta igual a tensão de entrada do conversor intercalado V_i conforme expresso em (4.7).

$$V_{i_\phi} = \frac{P_{o_\phi}}{I_{L_\phi}} = V_i \quad (4.7)$$

4.3.2 Processo de obtenção do conversor equivalente por enrolamento

Utilizando os fatores de transformação r_g e r_i , todos os parâmetros de saída do conversor de alto ganho, bem como os parâmetros associados ao retificador em ponte completa, são referidos ao conversor *Boost*-CCTE como ilustrado na Figura 4.2.

Figura 4.2 – Parametros referidos ao conversor *Boost*-CCTE.



Fonte: o próprio autor.

Através das expressões (4.8),(4.9) e (4.10) obtém-se os parâmetros de tensão de saída, capacitância do retificador e impedância de saída referidas ao conversor *Boost*-CCTE, respectivamente, V_o^* , $C_{B,2}^*$ e Z'_{oB} .

$$V_o^* = \frac{V_o}{r_g}, \quad (4.8)$$

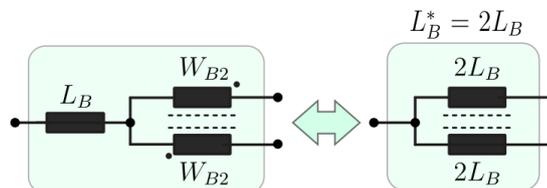
$$C_{B,2}^* = r_i^2 C_{B,2}, \quad (4.9)$$

$$Z'_{oB} = \frac{Z_{oB}}{r_g^2} = \frac{1}{r_g^2} \cdot \frac{-j \frac{2R_o}{\omega \frac{C_o}{2}}}{2R_o - j \frac{1}{\omega \frac{C_o}{2}}} = \frac{-j \frac{2R_o}{\omega r_g^2 \left(\frac{r_g^2 C_o}{2} \right)}}{2 \frac{R_o}{r_g^2} - j \frac{1}{\omega \left(\frac{r_g^2 C_o}{2} \right)}}. \quad (4.10)$$

De acordo com (BOILLAT; KOLAR, 2012), para um transformador de dois enrolamentos e relação de transformação unitária, o efeito do indutor L_B , conectado ao transformador na configuração indicada na Figura 4.3, pode ser referido aos enrolamentos pela relação (4.11).

$$L_B^* = 2L_B. \quad (4.11)$$

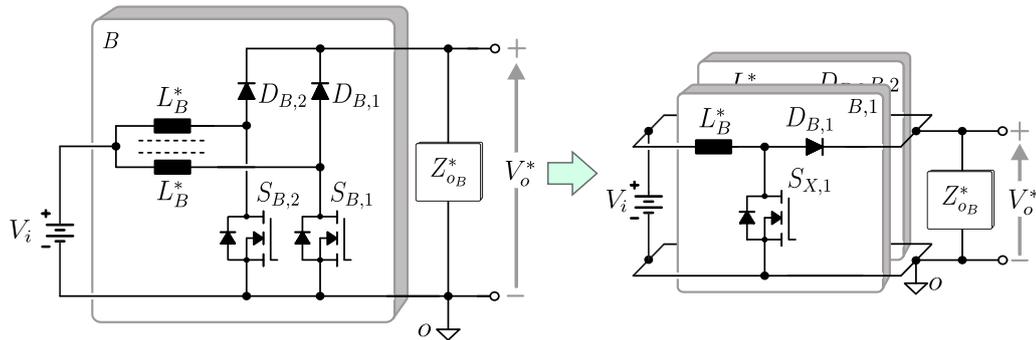
Figura 4.3 – Equivalência dos elementos magnéticos.



Fonte: o próprio autor.

Em decorrência da equivalência dos elementos magnéticos apresentada, se pode engendrar uma representação do circuito na forma de um conversor *Boost* intercalado, composto por dois conversores *Boost* em paralelo cujos indutores estão acoplados, como ilustrado na Figura 4.4. Ao fazer a consideração de que o acoplamento magnético pode ser desprezado, o circuito é separado em dois conversores *Boost* independentes entre si.

Figura 4.4 – Circuito Equivalente *Boost* Intercalado: com e sem Indutores Acoplados



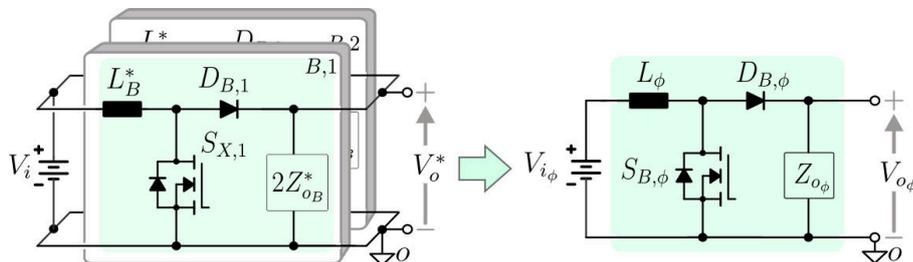
Fonte: o próprio autor.

A nova impedância de saída Z_{oB}^* , representada na Figura 4.4, é obtida ao resolver o circuito paralelo formado por $C_{B,1}$, $C_{B,2}^*$ e Z'_{oB} (ver Figura 4.2) e substituir o valor de $C_{B,2}^*$, expresso em (4.9), resultando na expressão (4.12).

$$Z_{oB}^* = -j \frac{1}{\omega(C_{B,1} + C_{B,2}^*)} \parallel Z'_{oB} = \frac{-j \frac{2R_o}{\omega r_g^2 \left(\frac{r_g^2 C_o}{2} + C_{B,1} + r_i^2 C_{B,2} \right)}}{2 \frac{R_o}{r_g^2} - j \frac{1}{\omega \left(\frac{r_g^2 C_o}{2} + C_{B,1} + r_i^2 C_{B,2} \right)}}. \quad (4.12)$$

A impedância de saída Z_{oB}^* , por sua vez, pode então ser distribuída entre os conversores *Boost* em paralelo e, assim, finalmente obter-se um conversor *Boost* equivalente a um enrolamento, conforme ilustrado na Figura 4.5.

Figura 4.5 – Obtenção do conversor *Boost* equivalente por enrolamento.



Fonte: o próprio autor.

Devido a distribuição, a impedância de saída de um conversor *Boost* independente resulta no dobro da impedância Z_{oB}^* como mostrado na Figura 4.5. Tal valor é então tomado

como a impedância de saída Z_{o_ϕ} do conversor *Boost* equivalente por enrolamento:

$$Z_{o_\phi} = 2Z_{o_B}^* = \frac{-j \frac{8R_o}{\omega r_g^2 \left(\frac{r_g^2 C_o}{2} + C_{B,1} + r_i^2 C_{B,2} \right)}}{4 \frac{R_o}{r_g^2} - j \frac{2}{\omega \left(\frac{r_g^2 C_o}{2} + C_{B,1} + r_i^2 C_{B,2} \right)}}. \quad (4.13)$$

Essa impedância de saída Z_{o_ϕ} pode ser expressa como o paralelo de uma resistência e uma capacitância conforme definido em (4.14).

$$Z_{o_\phi} = \frac{\frac{-jR_\phi}{\omega C_\phi}}{R_\phi - j \frac{1}{\omega C_\phi}}. \quad (4.14)$$

Igualando as expressões (4.13) e (4.14), chega-se nos valores da carga R_ϕ e capacitância de saída C_ϕ do conversor *Boost* equivalente por enrolamento, sendo estes valores dados por (4.15) e (4.16), respectivamente.

$$R_\phi = \frac{4}{r_g^2} R_o. \quad (4.15)$$

$$C_\phi = \frac{\left(\frac{r_g^2 C_o}{2} + C_{B,1} + r_i^2 C_{B,2} \right)}{2} = \frac{r_g^2}{4} C_o + \frac{C_{B,1}}{2} + \frac{r_i^2}{2} C_{B,2}. \quad (4.16)$$

Já a tensão de saída V_{o_ϕ} pode ser expressa por (4.17) e resulta igual à tensão V_o^* definida na expressão (4.8).

$$V_{o_\phi} = V_o^* = \frac{V_o}{r_g}. \quad (4.17)$$

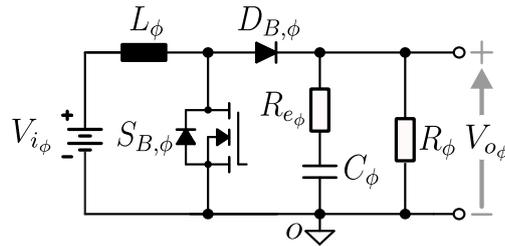
A resistência série do capacitor, R_e , pode ser incluída no conversor *Boost* equivalente (Figura 4.6) aplicando uma relação de equivalência similar a carga resistiva de saída conforme indicado em (4.18).

$$R_{e_\phi} = \frac{4}{r_g^2} R_e. \quad (4.18)$$

A indutância equivalente em 4.11 se trata da própria indutância equivalente por enrolamento e é então renomeada em (4.19).

$$L_\phi = 2L_B. \quad (4.19)$$

Os demais parâmetros equivalentes, necessários para definir o conversor *Boost* da Figura 4.6, já foram devidamente apresentados e definidos na seção 4.3.1.

Figura 4.6 – Conversor *Boost* equivalente.

Fonte: o próprio autor.

4.4 Obtenção das Funções de Transferência

Nesta seção, uma modelagem orientada ao controle clássico é realizada. Para tanto, se faz necessária a linearização do conversor *Boost* equivalente, que é naturalmente um sistema não-linear, a partir de seu modelo médio (WESTER; MIDDLEBROOK, 1973). Ao perturbar o modelo médio em torno de um ponto operação, é possível linearizá-lo para extrair um modelo de pequenos sinais invariante no tempo, ao qual se pode aplicar a transformada de Laplace para obter as funções de transferência desejadas por meio da manipulação das equações do modelo no domínio da frequência.

4.4.1 Modelo Médio de grandes sinais do conversor boost equivalente

Este modelo é também conhecido na literatura como modelagem por valores médios quase instantâneos ou simplesmente modelo de grandes sinais (COELHO *et al.*, 2012), consistindo na substituição dos interruptores (transistor e diodos) por fontes de tensão e corrente controladas (KAZIMIERCZUK, 2012). Para aplicação desse método, as formas de onda comutadas, que descrevem determinado conversor, são aproximadas por seus respectivos valores médios calculados a cada período de comutação (BERGER *et al.*, 2018).

Tal aproximação é possível, de acordo com (ERICKSON; MAKSIMOVIC, 2001), pois a constante de tempo natural do sistema é muito maior que o período de chaveamento, haja vista que um conversor de potência possui elementos de filtragem para atenuar a geração de harmônicas inerentes à comutação. Assim sendo, realizar a média das grandezas dentro de um intervalo de comutação, que é relativamente curto, remove a ondulação em alta frequência sem alterar significativamente a resposta do sistema em baixa frequência.

Tomando $f(t)$ como uma função que descreve no tempo a forma de onda de uma determinada grandeza, denota-se por $\langle f(t) \rangle_T$, a média dos valores instantâneos de $f(t)$ dentro de

um período de comutação T_s na expressão (4.20).

$$\langle f(t) \rangle_{T_s} = \frac{1}{T_s} \int_t^{t+T_s} f(\tau) d\tau. \quad (4.20)$$

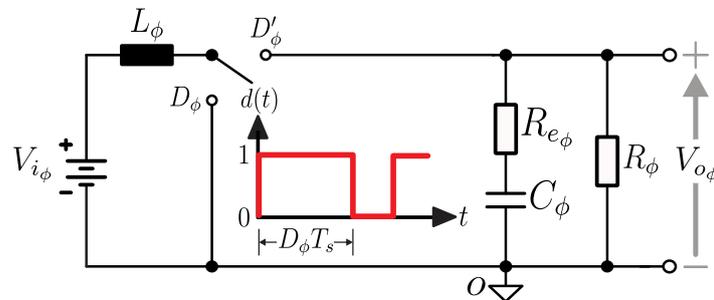
Como ilustrado na Figura 4.7, a assim chamada função de chaveamento $d_\phi(t)$ descreve um sinal digital que comanda o acionamento dos dispositivos de comutação do conversor *Boost*, uma vez que o interruptor de potência (transistor) e o diodo trabalham de maneira complementar. Esta função é definida em (4.21).

$$d_\phi(t) = \begin{cases} 1, & 0 \leq t < D_\phi T_s \\ 0, & D_\phi T_s < t \leq T_s \end{cases}. \quad (4.21)$$

Aplicando a definição de (4.20) em (4.21), resulta que o valor médio de $d_\phi(t)$ é, conseqüentemente, numericamente igual a razão cíclica D_ϕ :

$$\langle d_\phi(t) \rangle_{T_s} = D_\phi. \quad (4.22)$$

Figura 4.7 – Chaveamento do Conversor *Boost* Equivalente.



Fonte: o próprio autor.

Por extensão, define-se $d'_\phi(t)$ como a função complementar da função de chaveamento, em (4.23), e o seu respectivo valor médio, em (4.24), o qual resulta numericamente igual ao complementar da razão cíclica:

$$d'_\phi(t) = 1 - d_\phi(t) = \begin{cases} 0, & 0 \leq t < D_\phi T_s \\ 1, & D_\phi T_s < t \leq T_s \end{cases}, \quad (4.23)$$

$$\langle d'_\phi(t) \rangle_{T_s} = 1 - D_\phi = D'_\phi. \quad (4.24)$$

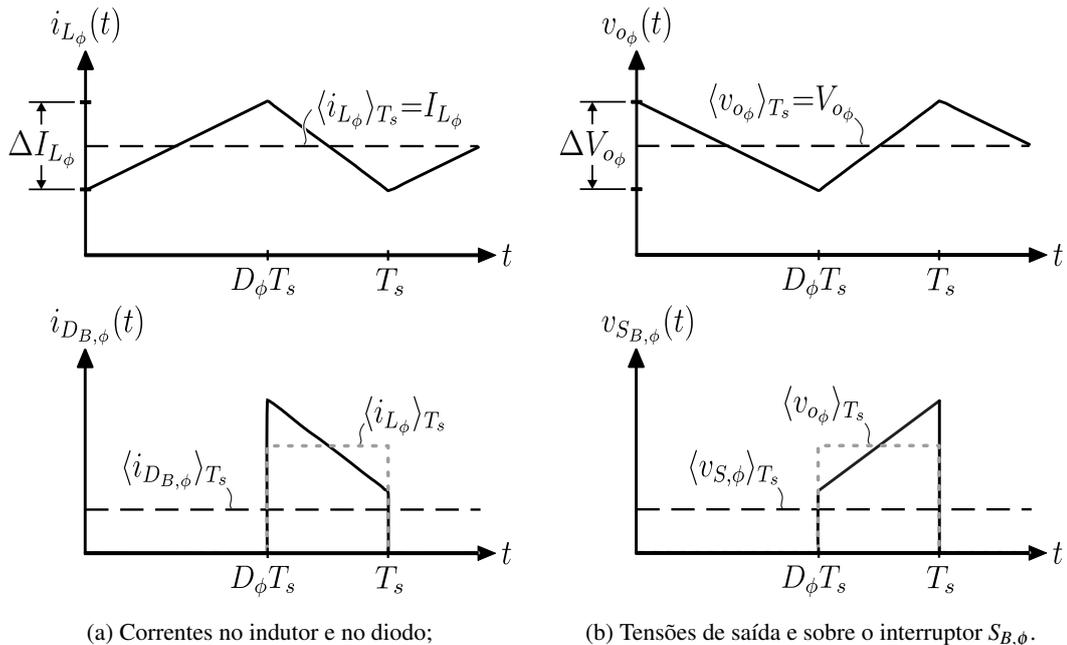
Na Figura 4.8 são mostradas as formas de onda teóricas para um conversor *Boost*. A corrente instantânea i_{L_ϕ} através do indutor é uma função expressa no tempo por (4.25).

$$i_{L_\phi}(t) = \begin{cases} I_{L_\phi} - \frac{\Delta I_{L_\phi}}{2} + \frac{\Delta I_{L_\phi}}{D_\phi T_s} t, & 0 \leq t < D_\phi T_s \\ I_{L_\phi} + \frac{\Delta I_{L_\phi}}{2} - \frac{\Delta I_{L_\phi}}{D'_\phi T_s} (t - D_\phi T_s), & D_\phi T_s < t \leq T_s \end{cases}, \quad (4.25)$$

onde ΔI_{L_ϕ} é a amplitude pico a pico da ondulação de corrente em alta frequência em torno do valor médio de corrente I_{L_ϕ} . Naturalmente, o valor médio de i_{L_ϕ} dentro de um período de comutação resulta no próprio valor de I_{L_ϕ} conforme (4.26).

$$\langle i_{L_\phi} \rangle_{T_s} = I_{L_\phi}. \quad (4.26)$$

Figura 4.8 – Formas de onda teóricas do Conversor *Boost* Equivalente.



Fonte: o próprio autor.

Já a função que descreve a corrente instantânea $i_{D_{B,\phi}}$ através do diodo pode ser definida por (4.27) e o seu valor médio dentro de um período calculado em (4.28):

$$i_{D_{B,\phi}}(t) = \begin{cases} 0, & 0 \leq t < D_\phi T_s \\ i_{L_\phi}(t), & D_\phi T_s < t \leq T_s \end{cases}, \quad (4.27)$$

$$\langle i_{D_{B,\phi}} \rangle_{T_s} = \frac{1}{T_s} \int_{D_\phi T_s}^{T_s} i_{L_\phi}(t) dt = D'_\phi I_{L_\phi}. \quad (4.28)$$

Análise similar pode ser empregada às formas de onda de tensão, mostradas na Figura 4.8(b), para chegar aos valores médios quase instantâneos $\langle v_{o\phi} \rangle_{T_s}$ e $\langle v_{S_{B,\phi}} \rangle_{T_s}$ da tensão de saída e da tensão sobre o interruptor $S_{B,\phi}$ expressos em (4.29) e (4.30).

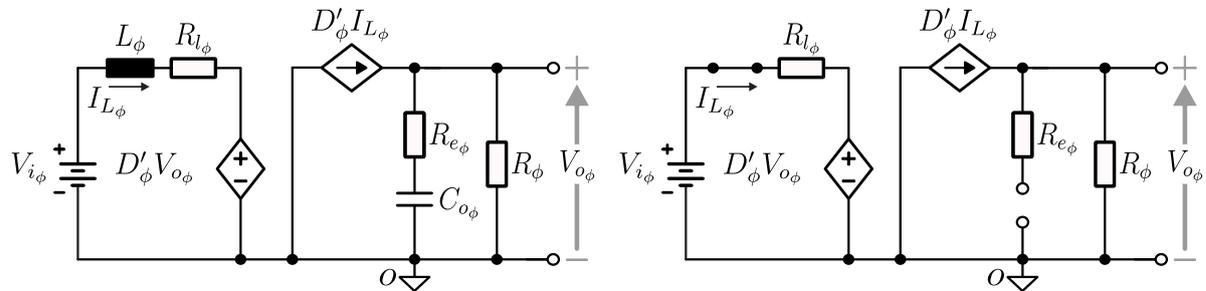
$$\langle v_{o\phi} \rangle_{T_s} = V_{o\phi}, \quad (4.29)$$

$$\langle v_{S_{B,\phi}} \rangle_{T_s} = D'_\phi V_{o\phi}, \quad (4.30)$$

onde $V_{o\phi}$ é a tensão média de saída do conversor *Boost* equivalente por enrolamento.

Nas expressões (4.28) e (4.30) é observado que a corrente no diodo e a tensão sobre o interruptor $S_{B,\phi}$ guardam certa dependência em relação a corrente no indutor e a tensão de saída respectivamente. Assim, de acordo com (KAZIMIERCZUK, 2012), a relação entre estas grandezas pode ser modelada por fontes dependentes de corrente e tensão, engendrando no assim chamado modelo de grandes sinais, conforme representado na Figura 4.9(a). O modelo de grandes sinais é um sistema em corrente contínua (CC) e, por tanto, resulta em uma representação do conversor em regime permanente. Nesta condição, o indutor se comporta como um curto-circuito e o capacitor como um circuito aberto, como mostrado na Figura 4.9(b).

Figura 4.9 – Modelo de grandes sinais do *Boost* equivalente:



(a) substituição dos interruptores por fontes controladas;

(b) representação em regime permanente.

Fonte: o próprio autor.

Por formalidade, adicionou-se a resistência série $R_{l\phi}$ do indutor na Figura 4.9(b) para indicar limitação de corrente entre as fontes de tensão. Esta não-idealidade pode ser desconsiderada nas equações em regime permanente deduzidas em (4.31) a (4.32).

$$I_{L\phi} = \frac{V_{o\phi}}{D'_\phi R_\phi}. \quad (4.31)$$

$$V_{o\phi} = V_{i\phi} \frac{D'_\phi R_\phi}{D'^2_\phi R_\phi + R_{l\phi}} = \frac{V_{i\phi}}{D'_\phi}. \quad (4.32)$$

4.4.2 Modelo CA de pequenos sinais

O conversor *Boost* é um circuito não-linear cujo modelo médio de grandes sinais, apresentado na seção 4.4.1, representa um ponto de operação em regime permanente. Nas redondezas desse ponto de operação, pode-se considerar o comportamento linear do conversor desde que o valores médios sejam perturbados por variações CA suficientemente pequenas (ERICKSON; MAKSIMOVIC, 2001), isto é:

$$\langle f \rangle = \langle f(t) \rangle_{T_s} + \tilde{f}(t) = F + \tilde{f}(t), \quad (4.33)$$

onde $\langle f \rangle$ representa o sinal que contém um valor médio F (componente CC) que é perturbado por um pequeno sinal \tilde{f} (componente CA); com a condição em (4.34) de que a magnitude do pequeno sinal seja muito menor que a magnitude dos demais termos.

$$|\tilde{f}| \ll |F|. \quad (4.34)$$

Aplicando a definição de (4.33), perturba-se os valores médios do conversor *Boost* nas expressões (4.35) a (4.40) a seguir.

$$\langle d_\phi \rangle = D_\phi + \tilde{d}_\phi, \quad (4.35)$$

$$\langle i_{L_\phi} \rangle = I_{L_\phi} + \tilde{i}_{L_\phi}, \quad (4.36)$$

$$\langle v_{o_\phi} \rangle = V_{o_\phi} + \tilde{v}_{o_\phi}, \quad (4.37)$$

$$\langle i_{D_{B_\phi}} \rangle = I_{D_{B_\phi}} + \tilde{i}_{D_{B_\phi}}, \quad (4.38)$$

$$\langle v_{S_{B_\phi}} \rangle = V_{S_{B_\phi}} + \tilde{v}_{S_{B_\phi}}. \quad (4.39)$$

Considerando que a tensão de entrada do conversor *Boost* equivalente é uma fonte CC ideal, a variação em pequeno sinal \tilde{v}_{i_ϕ} é considerada nula conforme indicado em (4.40).

$$\langle v_{i_\phi} \rangle = V_{i_\phi} + \tilde{v}_{i_\phi} = V_{i_\phi}. \quad (4.40)$$

Os valores médios perturbados dos parâmetros dependentes $\langle i_{D_{B,\phi}} \rangle_{T_s}$ e $\langle v_{S_{B,\phi}} \rangle_{T_s}$ podem ser expressos em função dos parâmetros independentes $\langle i_{L_\phi} \rangle_{T_s}$ e $\langle v_{o_\phi} \rangle_{T_s}$, de acordo com suas respectivas relações de dependência em (4.41) e (4.42).

$$\langle i_{D_{B,\phi}} \rangle = \langle d'_\phi \rangle \langle i_{L_\phi} \rangle = (D'_\phi - \tilde{d}_\phi)(I_{L_\phi} + \tilde{i}_{L_\phi}), \quad (4.41)$$

$$\langle v_{S_{B,\phi}} \rangle = \langle d'_\phi \rangle \langle v_{o_\phi} \rangle = (D'_\phi - \tilde{d}_\phi)(V_{o_\phi} + \tilde{v}_{o_\phi}), \quad (4.42)$$

tal que:

$$\langle d'_\phi \rangle = 1 - \langle d_\phi \rangle = 1 - D_\phi - \tilde{d}_\phi = D'_\phi - \tilde{d}_\phi. \quad (4.43)$$

As equações (4.41) e (4.42) são então desenvolvidas de forma algébrica e linearizadas conforme indicado em (4.44) e (4.45). Os termos de segunda ordem eliminados são termos não-lineares que resultam do produto de duas parcelas CA em pequeno sinal, por tanto, possuem magnitude muito menor que os demais termos de acordo com a condição definida em (4.34).

$$\langle i_{D_{B,\phi}} \rangle = D'_\phi I_{L_\phi} + D'_\phi \tilde{i}_{L_\phi} - \tilde{d}_\phi I_{L_\phi} + \cancel{\tilde{d}_\phi \tilde{i}_{L_\phi}} = D'_\phi I_{L_\phi} + D'_\phi \tilde{i}_{L_\phi} - \tilde{d}_\phi I_{L_\phi}. \quad (4.44)$$

$$\langle v_{S_{B,\phi}} \rangle = D'_\phi V_{o_\phi} + D'_\phi \tilde{v}_{o_\phi} - \tilde{d}_\phi V_{o_\phi} + \cancel{\tilde{d}_\phi \tilde{v}_{o_\phi}} = D'_\phi V_{o_\phi} + D'_\phi \tilde{v}_{o_\phi} - \tilde{d}_\phi V_{o_\phi}. \quad (4.45)$$

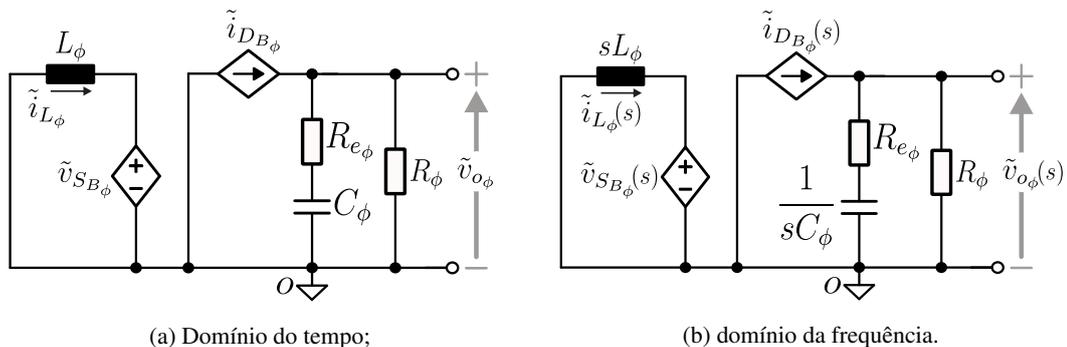
Comparando as expressões (4.38) e (4.39) com (4.44) e (4.45) pode-se desacoplar as componentes CA das componentes CC, obtendo assim as expressões (4.46) e (4.47) para o modelo de pequenos sinais mostrado na Figura 4.10(a).

$$\tilde{i}_{D_{B,\phi}} = D'_\phi \tilde{i}_{L_\phi} - \tilde{d}_\phi I_{L_\phi}. \quad (4.46)$$

$$\tilde{v}_{S_{B,\phi}} = D'_\phi \tilde{v}_{o_\phi} - \tilde{d}_\phi V_{o_\phi}. \quad (4.47)$$

Aplicando a teoria da transformada de Laplace nas expressões (4.46) e (4.47), representa-se o modelo de pequenos sinais no domínio da frequência mostrado na Figura 4.10(b). As funções de transferência almejadas podem então ser obtidas por manipulação algébrica da equações do circuito modelado em pequenos sinais.

Figura 4.10 – Modelo de Pequenos Sinais do Conversor *Boost* Equivalente.



Fonte: o próprio autor.

4.4.3 Funções de transferência do conversor equivalente

Para analisar o circuito da Figura 4.10(b), define-se as impedâncias Z_1 e Z_2 tal que:

$$Z_1 = sL_\phi, \quad (4.48)$$

$$Z_2 = R_\phi \parallel \left(R_{e_\phi} + \frac{1}{sC_\phi} \right). \quad (4.49)$$

Da análise da primeira malha e substituindo a expressão (4.47) no domínio da frequência, tem-se a relação (4.50).

$$\tilde{v}_{S_{B_\phi}}(s) = -Z_1 \tilde{i}_{L_\phi}(s)$$

$$D'_\phi \tilde{v}_{o_\phi}(s) - V_{o_\phi} \tilde{d}_\phi(s) = -Z_1 \tilde{i}_{L_\phi}(s),$$

$$\tilde{v}_{o_\phi}(s) = \frac{V_{o_\phi} \tilde{d}_\phi(s) - Z_1 \tilde{i}_{L_\phi}(s)}{D'_\phi}. \quad (4.50)$$

Analisando a segunda malha e substituindo a expressão (4.46), tem-se uma segunda relação do circuito em (4.51):

$$\tilde{i}_{D_{B_\phi}}(s) = \frac{\tilde{v}_{o_\phi}(s)}{Z_2},$$

$$D'_\phi \tilde{i}_{L_\phi}(s) - I_{L_\phi} \tilde{d}_\phi(s) = \frac{\tilde{v}_{o_\phi}(s)}{Z_2},$$

$$\tilde{i}_{L_\phi}(s) = \frac{\tilde{v}_{o_\phi}(s) + I_{L_\phi} Z_2 \tilde{d}_\phi(s)}{D'_\phi Z_2}. \quad (4.51)$$

A função de transferência da tensão de saída pela razão cíclica pode ser então obtida por manipulação algébrica da substituição de (4.5) e (4.51) em (4.50):

$$G'_{vd}(s) = \frac{\tilde{v}_{o_\phi}(s)}{\tilde{d}_\phi(s)} = \frac{V_{o_\phi}}{D'_\phi} \frac{(C_\phi R_{e_\phi} s + 1)(D'_\phi{}^2 R_\phi - L_\phi s)}{C_\phi L_\phi (R_\phi + R_{e_\phi}) s^2 + (L_\phi + C_\phi D'_\phi{}^2 R_{e_\phi} R_\phi) s + D'_\phi{}^2 R_\phi}. \quad (4.52)$$

A função de transferência da corrente no indutor pela razão cíclica é obtida manipulando a substituição de (4.5) e (4.50) em (4.51):

$$G'_i(s) = \frac{\tilde{i}_{L_\phi}(s)}{\tilde{d}_\phi(s)} = V_{o_\phi} \frac{2 + C_\phi (2R_{e_\phi} + R_\phi) s}{C_\phi L_\phi (R_\phi + R_{e_\phi}) s^2 + (L_\phi + C_\phi D'_\phi{}^2 R_{e_\phi} R_\phi) s + D'_\phi{}^2 R_\phi}. \quad (4.53)$$

Por sua vez, a função de transferência da tensão de saída pela corrente no indutor é obtida dividindo (4.52) por (4.53):

$$G'_v(s) = \frac{\tilde{v}_{o\phi}(s)}{\tilde{i}_{L\phi}(s)} = \frac{(C_\phi R_{e\phi} s + 1)(D'_\phi{}^2 R_\phi - L_\phi s)}{2D'_\phi + D'_\phi C_\phi (2R_{e\phi} + R_\phi) s}. \quad (4.54)$$

4.4.4 Validação das funções de transferência

Aplicando as relações de equivalência apresentadas na subseção 4.3.2, os parâmetros do conversor *Boost* equivalente são calculados. A Tabela 4.1 apresenta, em resumo, a conversão para os valores equivalentes.

Tabela 4.1 – Tabela resumo: conversão para valores equivalentes.

Alto ganho	Equivalente	Eq.	Relação
$a = 2$	$r_g = 2$	(3.5)	$r_g = \frac{a+2}{2}$
	$r_i = 1$	(3.6)	$r_i = \frac{a}{2}$
$I_{B,n} \approx 4,167$	$I_{L\phi} \approx 4,167$	(4.5)	$I_{L\phi} = I_{B,n}$
$D = 0,7$	$D_\phi = 0,7$	(4.6)	$D_\phi = D$
$V_i = 60\text{V}$	$V_{i\phi} = 60\text{V}$	(4.7)	$V_{i\phi} = V_i$
$R_o = 160\Omega$	$R_\phi = 160\Omega$	(4.15)	$R_\phi = \frac{4}{r_g^2} R_o$
$C_o = 160\mu\text{F}$	$C_{o\phi} = 162,2\mu\text{F}$	(4.16)	$C_\phi = \frac{r_g^2}{4} C_o + \frac{C_{B,1} + r_i^2 C_{B,2}}{2}$
$V_o = 400\text{V}$	$V_{o\phi} = 200\text{V}$	(4.17)	$V_{o\phi} = \frac{V_o}{r_g}$
$L_B = 200\text{mH}$	$L_\phi = 400\text{mH}$	(4.19)	$L_\phi = 2L_B$
$C_{B,n} = 2,2\mu\text{F}$	—	*	—

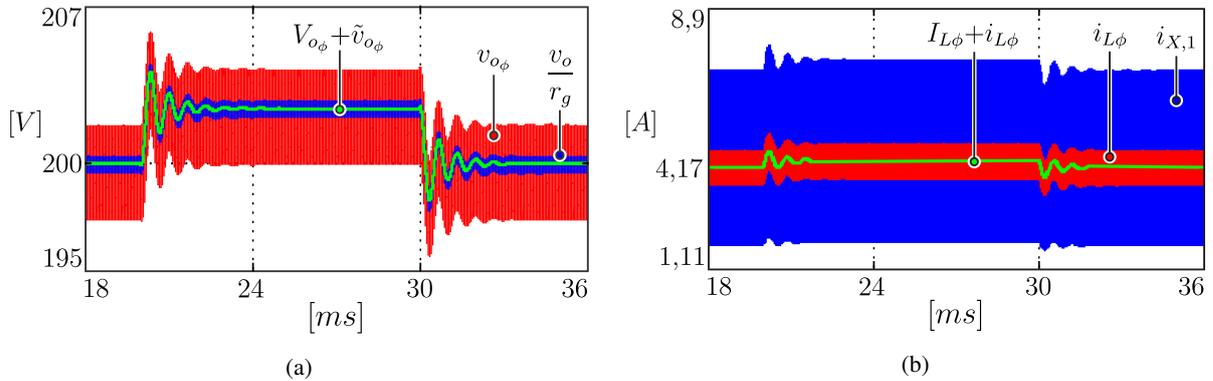
* Os efeitos de $C_{B,1}$ e $C_{B,2}$ já estão incluídos em C_ϕ .

Fonte: o próprio autor.

Para validar os modelos obtidos até aqui, utiliza-se o *software* PSIM[®] para aplicar uma pequena variação (degrau ou *step*) na razão cíclica, a qual é comum ao conversor de alto

ganho de tensão intercalado, ao conversor *Boost* equivalente e às funções de transferência do modelo médio de pequenos sinais. Os resultados são mostrados na Figura 4.11.

Figura 4.11 – Comportamento das correntes (a) e tensões (b) do conversor de alto ganho de tensão (azul), do *Boost* equivalente (vermelho) e modelo de pequenos sinais (verde) ao degrau na razão cíclica.

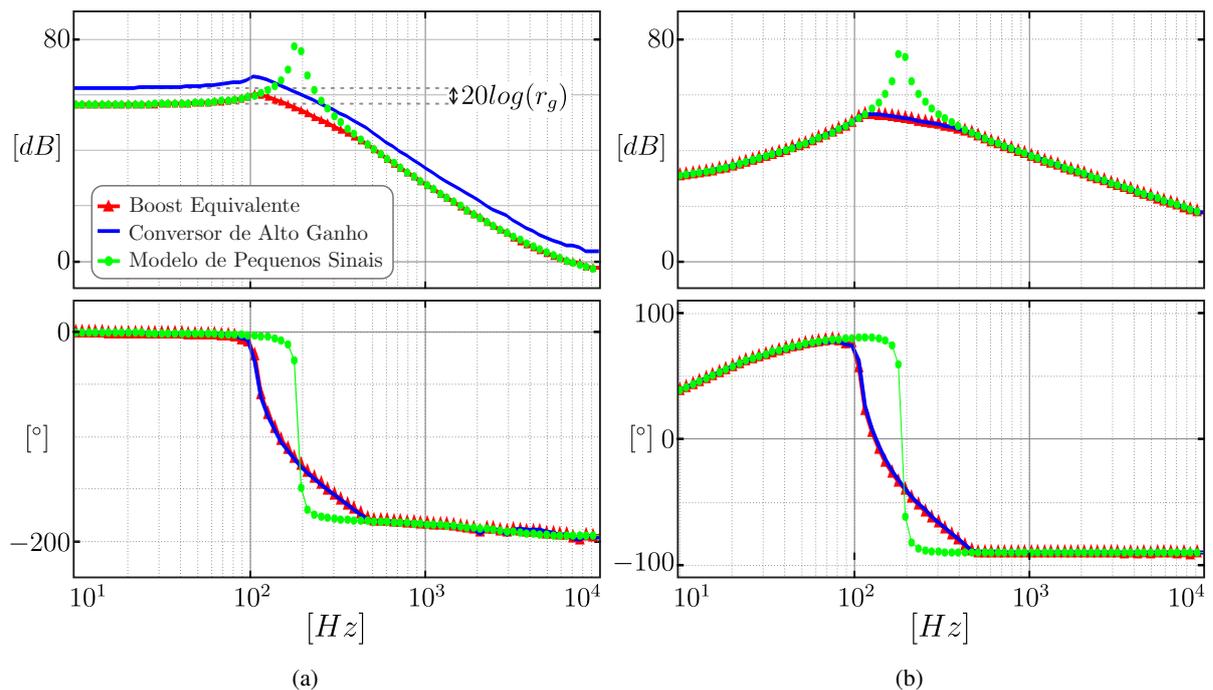


Fonte: o próprio autor.

Pela Figura 4.11, nota-se que o comportamento dinâmico da planta original, da planta de ordem reduzida e da planta modelada possuem comportamento dinâmico similar tanto para tensão quanto para corrente. Na Figura 4.11(a), a resposta da tensão de saída $v_o(t)$ é mostrada ponderada pelo fator r_g para efeito de comparação.

Na Figura 4.12 verifica-se a resposta em frequência utilizando a ferramenta AC

Figura 4.12 – Resposta em frequência: (a) tensão de saída e (b) corrente do enrolamento por razão cíclica.



Fonte: o próprio autor.

SWEEP (varredura em frequência) do PSIM[®]. Pela Figura 4.12(a), verificou-se que a resposta em frequência do conversor de alto ganho de tensão possui ganho de $6dB$ a mais em relação ao modelo equivalente. Este ganho corresponde ao fator r_g , o qual depende da relação de transformação a , conforme expresso em (4.55) para $a = 2$.

$$20 \log(r_g) = 20 \log\left(\frac{a+2}{2}\right) = 6 \text{ dB}. \quad (4.55)$$

Ainda pela Figura 4.12, verifica-se que as funções matemáticas (4.52) e (4.53), as quais correspondem ao modelo de pequenos sinais deduzido (em verde), descrevem bem a resposta em frequência do conversor *Boost* equivalente em uma ampla faixa frequência, com exceção da faixa que varia entre 200 e 500 Hz. Devido à aproximação por valores médios, o modelo matemático não representa o comportamento em frequência da planta nas imediações da frequência de ressonância e, por tanto, deve ser evitado projetar o controle dentro dessa faixa.

4.4.5 Funções de transferência do conversor de alto ganho de tensão intercalado

Como indicado na Figura 4.12, deve-se multiplicar a FT de tensão por razão cíclica do conversor equivalente pelo fator r_g para se obter uma resposta em frequência que coincida com a mesma FT do conversor de alto ganho de tensão, isto é:

$$G_{vd}(s) = \frac{\tilde{v}_o(s)}{\tilde{d}_{B,n}(s)} = r_g G'_{vd}(s)$$

∴

$$G_{vd}(s) = r_g \frac{V_{o\phi} (C_\phi R_{e\phi} s + 1)(D'_\phi{}^2 R_\phi - L_\phi s)}{D'_\phi C_\phi L_\phi (R_\phi + R_{e\phi}) s^2 + (L_\phi + C_\phi D'_\phi{}^2 R_{e\phi} R_\phi) s + D'_\phi{}^2 R_\phi}. \quad (4.56)$$

Pela Figura 4.12(b), verifica-se que a FT de corrente por razão cíclica do conversor de alto ganho de tensão e do *Boost* equivalente coincidem em uma longa faixa de frequência, exceto nas imediações da frequência de ressonância. Por tanto, pode-se aproximar de maneira satisfatória a FT do conversor de alto ganho conforme (4.57).

$$G_i(s) = \frac{\tilde{i}_{B,n}(s)}{\tilde{d}_{B,n}(s)} = G'_i(s) = V_{o\phi} \frac{2 + C_\phi (2R_{e\phi} + R_\phi) s}{C_\phi L_\phi (R_\phi + R_{e\phi}) s^2 + (L_\phi + C_\phi D'_\phi{}^2 R_{e\phi} R_\phi) s + D'_\phi{}^2 R_\phi}, \quad (4.57)$$

tal que $B = \{X, Y\}$ e $n = \{1, 2\}$.

De (4.56) e (4.57) resulta que a FT da tensão de saída por corrente do enrolamento $W_{B,n}$ é a função de transferência do *Boost* equivalente multiplicada por r_g :

$$G_v(s) = \frac{\tilde{v}_o(s)}{\tilde{i}_{B,n}(s)} = r_g G'_v(s) = r_g \frac{(C_\phi R_{e_\phi} s + 1)(D'_\phi{}^2 R_\phi - L_\phi s)}{2D'_\phi + D'_\phi C_\phi (2R_{e_\phi} + R_\phi) s}. \quad (4.58)$$

Logo, as funções de transferência do conversor de alto ganho de tensão podem ser aproximadas pelas funções de transferência do conversor equivalente, com as ressalvas de multiplicar as FTs de tensão pelo fator r_g e de evitar o projeto das malhas de controle nas imediações da frequência de ressonância.

4.5 Projeto das Malhas de Controle

Este tópico aborda o projeto dos compensadores das malhas de corrente e tensão visando implementação futura via DSP TMS320F28379D (TEXAS INSTRUMENTS, 2019).

4.5.1 Estratégia de controle

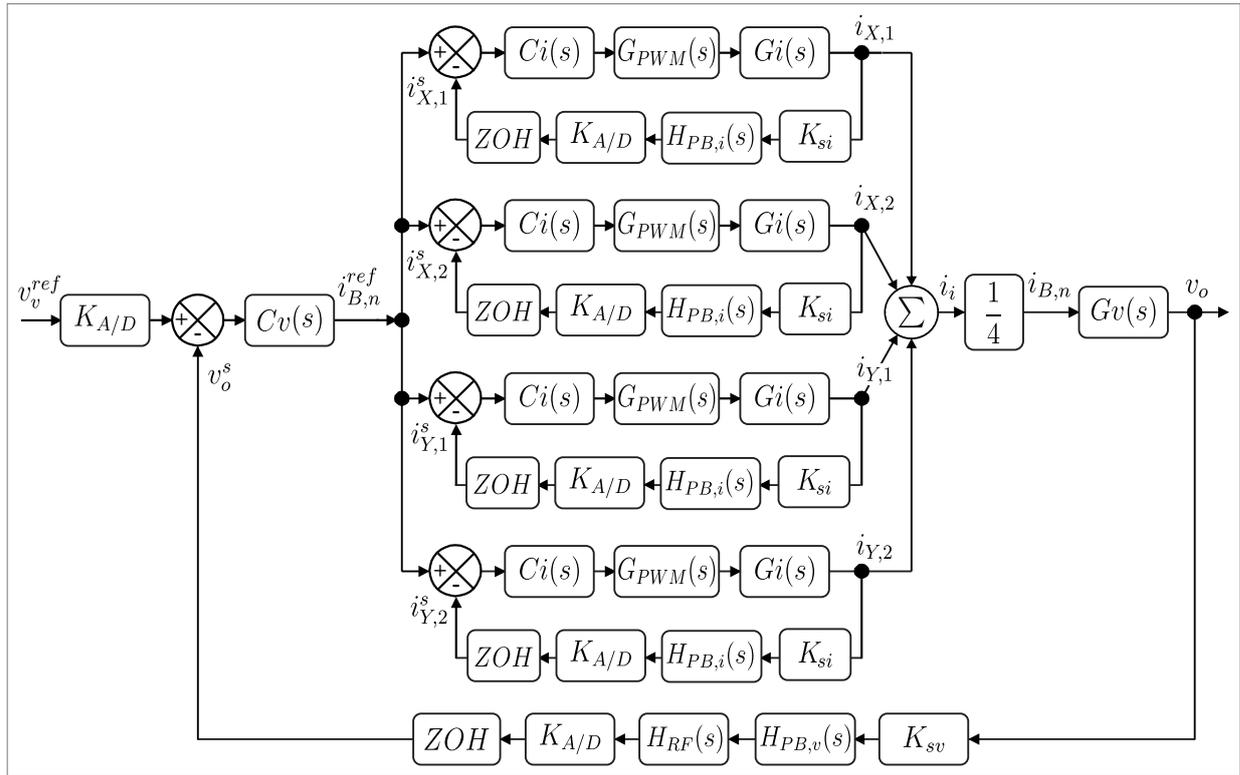
Para garantir o balanceamento de corrente entre os enrolamentos dos TMIFs, o projeto de controle é realizado com base na estratégia de controle em modo corrente média (DIXON, 1990; RIDLEY, 2001), na qual as malhas de corrente são as malhas internas que recebem como referência a saída de uma malha externa (malha de tensão), como ilustrado na Figura 4.13. O sinal de entrada da planta de tensão $G_v(s)$ vale $1/4$ do sinal que representa a corrente de entrada conforme considerado na subseção 4.3.1.

4.5.2 Compensadores das malhas de corrente

De acordo com Sun (2013), as correntes são automaticamente balanceadas quando as malhas de corrente compartilham o mesmo sinal de referência. Considerando na Figura 4.13 que as quatro malhas de corrente são idênticas, o diagrama de blocos pode ser generalizado conforme mostrado na Figura 4.14. Tomando $B = \{X, Y\}$ e $n = \{1, 2\}$, o valor de referência da malha $i_{B,n}^{ref}$, o sinal de controle (referência do modulador PWM) $u_{B,n}$, a razão cíclica $d_{B,n}$ e a corrente $i_{B,n}$ representam o laço de controle de cada enrolamento dos TMIFs do conversor de alto ganho de tensão intercalado.

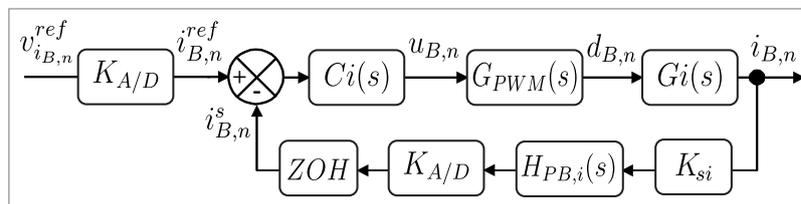
Para medição de corrente nos enrolamentos, utiliza-se sensores de efeito *Hall*. O

Figura 4.13 – Diagrama de blocos completo.



Fonte: o próprio autor.

Figura 4.14 – Diagrama de blocos das malhas de corrente.



Fonte: o próprio autor.

ganho K_{si} de medição de corrente pode ser expresso por:

$$K_{si} = \frac{i_{B,n}^{ref}}{I_{B,n}} = G_{ao} K_{Hall}, \quad (4.59)$$

onde $I_{B,n}$ é a corrente média em um enrolamento e $i_{B,n}^{ref}$ é o valor de referência da malha.

Para a definição do ganho de medição de corrente em (4.59), considerou-se o uso de um sensor de efeito *Hall*, o qual possui um ganho K_{Hall} e uma certa tensão de *offset* V_{off} (ver Tabela 4.3). Um amplificador operacional de diferenças com ganho G_{ao} é utilizado para condicionar a tensão de saída do sensor para a entrada do conversor AD, além de compensar a tensão de *offset*. O ganho do amplificador de diferenças é calculado conforme (4.60).

$$G_{ao} = \frac{i_{B,n}^{ref}}{K_{Hall} I_{B,n}}. \quad (4.60)$$

Adiciona-se também a função de transferência $H_{PB,i}(s)$ para considerar a dinâmica do filtro Sallen-Key de 2ª ordem tipo passa-baixas utilizado para filtrar ruídos em alta frequência do sinal de corrente amostrado na entrada do conversor A/D, conforme expressão (4.61):

$$H_{PB,i}(s) = \frac{k_{pb,i}}{\frac{s^2}{\omega_{0,i}^2} + \frac{2\xi_i}{\omega_{0,i}} + 1}, \quad (4.61)$$

onde $k_{pb,i}$ é o ganho do filtro, escolhido como unitário; $\omega_{0,i}$ é a frequência de corte $f_{0,i}$ multiplicada por 2π , com $f_{0,i} = 25$ kHz; e ξ_i é o fator de amortecimento escolhido como 0,707 (aproximação Butterworth).

O ganho do conversor A/D pode ser estimado considerando a sua resolução de N bits e a tensão de fundo de escala FSR (*full-scale range*) de acordo com a expressão (4.62).

$$K_{A/D} = \frac{2^N - 1}{FSR}. \quad (4.62)$$

Para implementação digital do controle, a função de transferência do segurador de ordem zero (ZOH) do ADC deve ser incluída na malha, a qual, após ser aproximada no domínio do tempo contínuo e convertida ao domínio da frequência, pode ser expressa por (4.63).

$$ZOH(s) = \frac{1 - e^{-sT_z}}{sT_z}, \quad (4.63)$$

onde T_z é o período de amostragem, tomado como um quarto do período de comutação T_s . Essa escolha foi feita de modo que o valor médio do sinal amostrado possibilite uma boa representação do valor médio do sinal medido (CORRADINI *et al.*, 2015).

O ganho K_{PWM} para o modulador pode ser calculado pela expressão (4.64):

$$K_{PWM} = \frac{1}{TBPRD}, \quad (4.64)$$

onde TBPRD (*time-base period*) é o valor máximo de contagem do registrador do módulo EPWM do DSP e depende da frequência do PWM.

O valor de TBPRD é o equivalente digital ao pico de uma portadora triangular na modulação PWM analógica. Para contagem no modo *up-to-down*, o valor de contagem máxima é calculado para a frequência de chaveamento f_s desejada conforme expressão (4.65).

$$TBPRD = \frac{1}{2} \frac{f_{CLKOUT}}{f_s \cdot CLKDIV \cdot HSPCLKDIV}, \quad (4.65)$$

onde CLKDIV e HSPCLKDIV são campos do registrador TBCTL (*time-base control register*), os quais configuram os pré-escaladores da base de tempo para os módulos EPWM, e f_{CLKOUT} é

a frequência de processamento do núcleo do DSP. Para esta aplicação, os fatores de escala são configurados para valor unitário.

Inclui-se ainda a função $Delay(s)$ na malha para modelar o atraso de fase do modulador PWM discreto (BUSO; MATTAVELLI, 2006), conforme expressão (4.66):

$$Delay(s) = e^{-s\frac{T_s}{2}}. \quad (4.66)$$

Assim, a FT do modulador PWM discreto é representada por (4.67) tal que:

$$G_{PWM}(s) = K_{PWM} Delay(s) = \frac{e^{-s\frac{T_s}{2}}}{TBPRD}. \quad (4.67)$$

A Tabela 4.2 mostra as informações do DSP TMS320F28379D, do sensor de efeito Hall HO 25-NP/SP33 (LEM, 2018) e o valor de referência das malhas. Cabe comentar que na versão *launchpad* do DSP TMS320F28379D (TEXAS INSTRUMENTS, 2019), o f_{CLKOUT} é limitado a 100 MHz e a tensão de referência FSR do A/D é regulada em 3V.

Tabela 4.2 – Ganhos da $FTLA_{sCi}(s)$

Dado	Valor	Descrição
K_{Hall}	55,2 mV/A	Ganho do sensor de efeito Hall.
V_{off}	1,65 V	Tensão de <i>offset</i> do sensor efeito Hall.
N	12 bits	Resolução do conversor AD.
FSR	3 V	Tensão de referência do conversor AD.
f_{CLKOUT}	100 MHz	Frequência de <i>clock</i> do microprocessador.
$i_{B,n}^{ref}$	1,65	Sinal de referência das malhas de corrente.

Fonte: o próprio autor.

Do diagrama de blocos da Figura 4.14, fazendo $Ci(s) = 1$, determina-se a função de transferência de laço aberto sem o compensador de corrente $Ci(s)$, $FTLA_{sCi}(s)$:

$$FTLA_{sCi}(s) = G_{PWM}(s) Gi(s) K_{si} H_{PB,i}(s) K_{A/D} ZOH(s). \quad (4.68)$$

A Tabela 4.3 mostra os valores calculados com as expressões (4.62), (4.59), (4.60), (4.64) e (4.65) para os ganhos da FT de laço aberto sem compensador de corrente $FTLA_{sCi}(s)$.

Com os resultados da Tabela 4.3, substitui-se valores na expressão (4.68) da $FTLA_{sCi}(s)$ e utiliza-se o método do fator K (VENABLE, 1983) para sintonia dos compensadores. É escolhida uma frequência de cruzamento $f_{c,i}$ menor que uma década abaixo da metade da frequência

Tabela 4.3 – Ganhos da $FTLA_{sCi}(s)$

Dado	Valor	Descrição
K_{si}	0,396	Ganho de medição de corrente.
G_{ao}	$\approx 7,14$	Ganho do amplificador de diferenças.
$TBPRD$	2000	Contagem máxima para $f_s = 25$ kHz.
K_{PWM}	500×10^{-6}	Ganho do modulador PWM discreto.
$K_{A/D}$	≈ 1365	Ganho do conversor AD.

Fonte: o próprio autor.

de comutação f_s (ERICKSON; MAKSIMOVIC, 2001). É também escolhida uma margem de fase $\phi_{MF,i}$ que deve ser selecionada com valor entre 30° a 90° .

Na Tabela 4.4 são sintetizados os dados para o projeto do compensador de corrente pelo método do fator K.

Tabela 4.4 – Dados para projeto do compensador $Ci(s)$

Dado	Valor	Descrição
$f_{c,i}$	1,5 kHz	Frequência de cruzamento adotada para malhas de corrente.
$\phi_{MF,i}$	70°	Margem de fase desejada para malhas de corrente.
$\phi_{sys,i}$	$\approx -106^\circ$	Fase do sistema não compensado avaliada na frequência de cruzamento adotada.
$\phi_{up,i}$	$\approx 86^\circ$	Avanço de fase calculado para se impor a margem de fase desejada.

Fonte: o próprio autor.

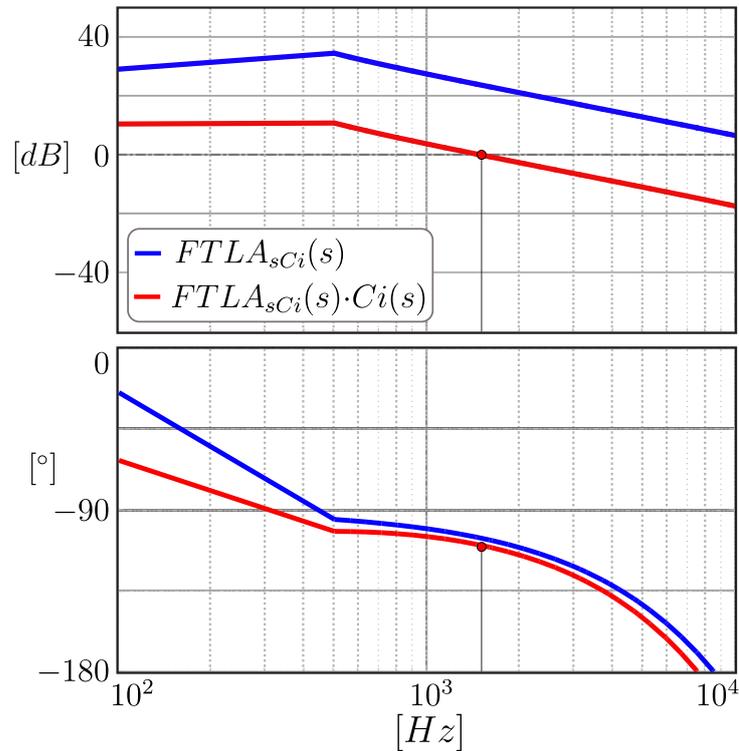
O avanço de fase $\phi_{up,i}$ para que o compensador imponha a margem de fase desejada é estimado conforme expressão (4.69).

$$\phi_{up,i} = \phi_{MF,i} - \phi_{sys,i} - 90^\circ, \quad (4.69)$$

onde $\phi_{sys,i}$ é a margem de fase do sistema não compensado na frequência de cruzamento escolhida, a qual pode ser obtida pelo diagrama de Bode da Figura 4.15 analisando as curvas do sistema não compensado.

Pelo resultado na Tabela 4.4, o avanço de fase $\phi_{up,i}$ requerido é menor que 90° e um compensador do Tipo II pode ser utilizado (VENABLE, 1983). Este compensador possui um zero e dois polos, sendo um deles alocado na origem do sistema (integrador) para aumentar o

Figura 4.15 – Diagrama de Bode: FT de laço aberto sem compensador de corrente (azul); com compensador (vermelho).



Fonte: o próprio autor.

ganho na baixa frequência e diminuir o erro estacionário. Esse integrador justifica a adição de -90° no cálculo do avanço de fase na expressão (4.69).

A FT do compensador do Tipo II está expressa em (4.70).

$$Ci(s) = \frac{K_{c,i} \left(1 + \frac{s}{\omega_{z,i}}\right)}{s \left(1 + \frac{s}{\omega_{p,i}}\right)}, \quad (4.70)$$

onde $\omega_{z,i}$ e $\omega_{p,i}$ são as frequências angulares do zero e do outro polo do compensador, sendo determinadas, respectivamente, como K vezes abaixo e K vezes acima da frequência de cruzamento adotada conforme (4.71) e (4.72):

$$\omega_{z,i} = \frac{2\pi f_{c,i}}{K}, \quad (4.71)$$

$$\omega_{p,i} = K \cdot 2\pi f_{c,i}. \quad (4.72)$$

O fator K para o compensador do Tipo II pode ser calculado pela expressão (4.73).

$$K = \tan\left(\frac{\phi_{up,i}}{2} + 45^\circ\right). \quad (4.73)$$

Já o ganho $K_{c,i}$ do compensador é calculado relacionando a frequência do zero $\omega_{z,i}$ com o valor absoluto da FT de laço aberto sem compensação avaliada na frequência de cruzamento $f_{c,i}$ conforme (4.74).

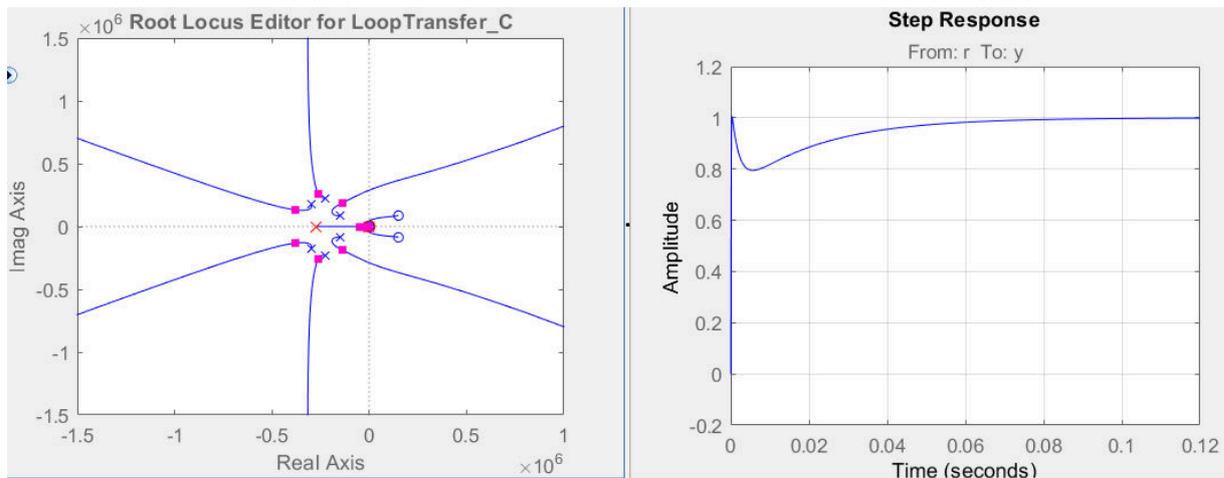
$$K_{c,i} = \frac{\omega_{z,i}}{|FTLA_{sC,i}(s)|_{f_{c,i}}}. \quad (4.74)$$

Resolvendo as expressões de (4.68) a (4.74) com os dados das tabelas, chega-se a FT do compensador das malhas de corrente:

$$Ci(s) = \frac{1,87 \cdot 10^4 s + 6,14 \cdot 10^6}{s^2 + 2,71 \cdot 10^5} \quad (4.75)$$

Traçando o diagrama de Bode da FT de laço aberto incluindo o compensador de corrente, verifica-se na Figura 4.15 que o compensador atende os requisitos de projeto. Na Figura 4.16 mostra-se uma ilustração da trajetória dos polos em malha fechada no gráfico do lugar das raízes e da resposta ao degrau do sistema compensado em malha fechada.

Figura 4.16 – Lugar das raízes e resposta ao degrau do sistema com o compensador de corrente projetado.



Fonte: O próprio autor (tela do *Sisotool* - MatLAB).

A função de transferência $Ci(s)$ é discretizada num período T_z utilizando o método ZOH mostrado na expressão (4.76).

$$F(z) = (1 - z^{-1}) \mathcal{Z} \left\{ \mathcal{L}^{-1} \left[\frac{F(s)}{s} \right]_{t=kT_z} \right\}, \quad (4.76)$$

onde \mathcal{L} é o operador transformada de Laplace e \mathcal{Z} é o operador transformada Z. A discretização resulta na equação (4.77) no plano Z.

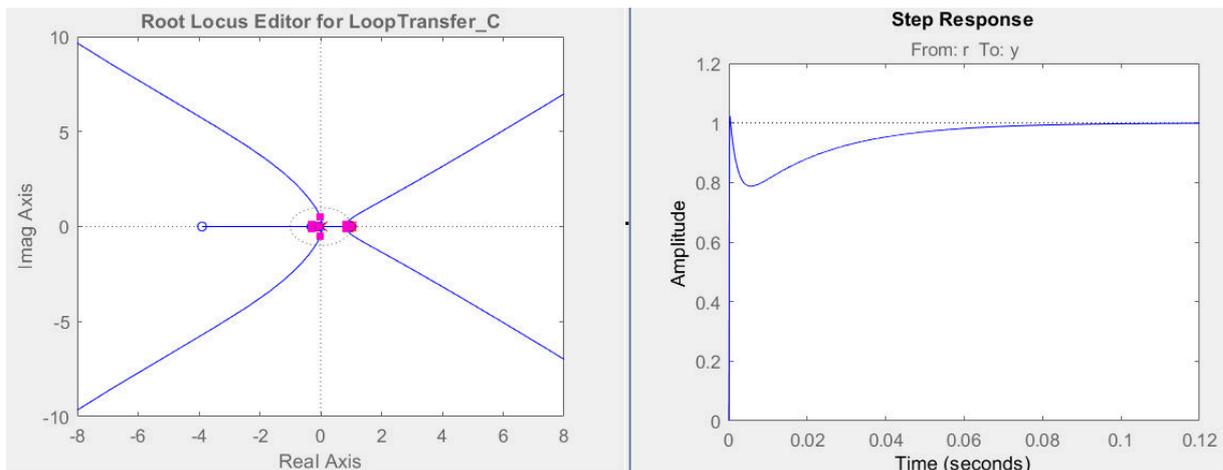
$$Ci(z) = \frac{0,0646 z^{-1} - 0,0644 z^{-2}}{1 - 1,067 z^{-1} + 0,067 z^{-2}}. \quad (4.77)$$

A partir de (4.77), obtém-se a equação de diferenças na expressão (4.78) para implementação digital, onde $u_i[k]$ e $e_i[k]$ são, respectivamente, a ação de controle e o erro calculados na amostra k .

$$u_i[k] = 0,0646 e_i[k - 1] - 0,0644 e_i[k - 2] + 1,067 u_i[k - 1] - 0,067 u_i[k - 2]. \quad (4.78)$$

De modo a averiguar no domínio do tempo discreto a estabilidade do sistema de controle projetado, o *sisotool* foi utilizado para importar a FT do controlador digital $C_i(z)$ e a $FTLA_{sC_i}(s)$ discretizada por método ZOH. Como resultado, o lugar das raízes e a resposta ao degrau são apresentados na Figura 4.17.

Figura 4.17 – Lugar das raízes e resposta ao degrau do sistema com o compensador de corrente e FT de malha aberta não compensada discretizados.

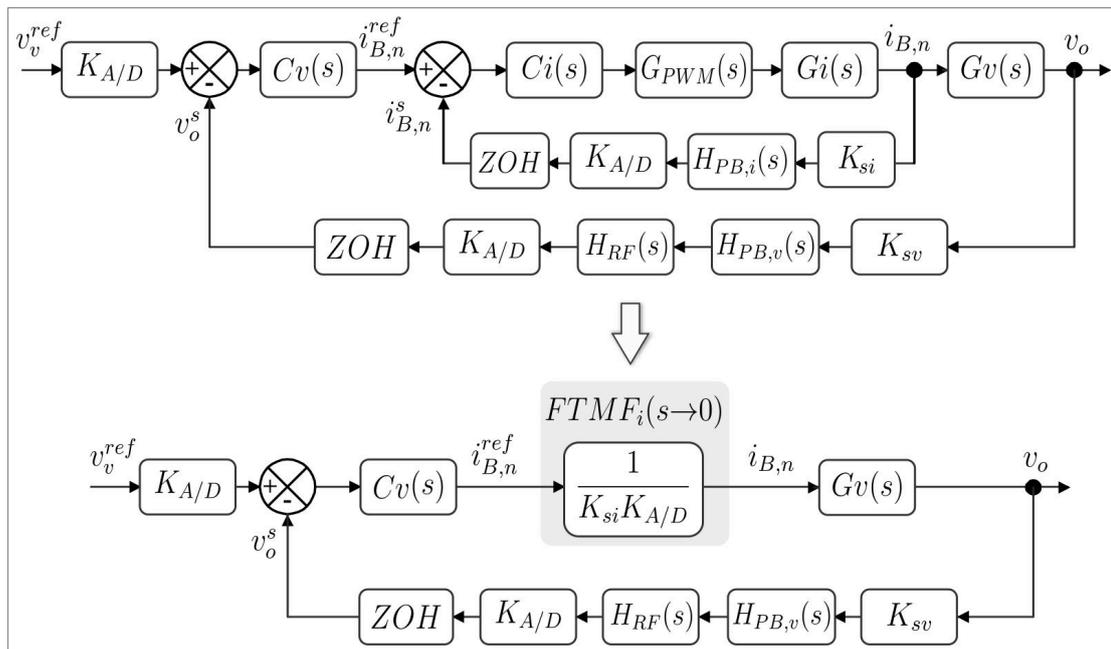


Fonte: O próprio autor (tela do *Sisotool* - MatLAB).

4.5.3 Compensador da malha de tensão

Visando obter um desacoplamento dinâmico entre as malhas, a malha externa deve possuir uma resposta muito mais lenta que as malhas internas (CORTEZ, 2012). Essa condição pode ser atendida escolhendo uma frequência de cruzamento para a malha de tensão com valor muito menor que a frequência de cruzamento da malha de corrente. Desde que a malha de corrente seja a malha mais rápida do sistema, a malha de tensão enxerga a malha interna instantaneamente como um simples ganho (COELHO *et al.*, 2011), conforme mostrado no diagrama de blocos na Figura 4.18.

Figura 4.18 – Diagrama de blocos da malha de tensão.



Fonte: o próprio autor.

A FT de laço fechado da malha de corrente $F_{TLF_i}(s)$ é dada pela expressão (4.79).

$$F_{TLF_i}(s) = \frac{C_i(s) G_{PWM}(s) G_i(s)}{1 + C_i(s) G_{PWM}(s) G_i(s) K_{sv} H_{PB,i}(s) K_{A/D} ZOH(s)}. \quad (4.79)$$

Fazendo a $F_{TLF_i}(s)$ tender à baixa frequência, isto é, calculando o limite da função quando s tende a zero, pode-se chegar a conclusão expressa em (4.80).

$$F_{TLF_i}(s) \Big|_{s \rightarrow 0} \approx \frac{1}{K_{A/D} K_{sv}}. \quad (4.80)$$

Ou seja, na baixa frequência, a $F_{TLF_i}(s)$ da expressão (4.80) é vista pela malha de tensão como um ganho. Simplificando o diagrama da Figura 4.18, a FT de laço aberto da malha de tensão sem compensação $F_{TLA_{sCv}}(s)$ pode então ser expressa como:

$$F_{TLA_{sCv}}(s) = \frac{K_{sv} G_v(s)}{K_{sv}} ZOH(s) H_{RF}(s) H_{PB,v}(s). \quad (4.81)$$

O ganho K_{sv} do sensor de tensão é expresso por (4.82):

$$K_{sv} = \frac{v_v^{ref}}{V_o} = \frac{1,65}{400} = 4,125 \times 10^{-3}, \quad (4.82)$$

onde a tensão de referência v_v^{ref} foi escolhida com valor de 1,65 V.

Utiliza-se um filtro passa-baixas do tipo Sallen-Key 2ª ordem, $H_{PB,v}(s)$, cuja função de transferência é expressa em (4.83).

$$H_{PB,v}(s) = \frac{k_{pb,v}}{\frac{s^2}{\omega_{0,v}^2} + \frac{2\xi_v}{\omega_{0,v}} + 1}, \quad (4.83)$$

onde $k_{pb,v}$ é o ganho do filtro, escolhido como unitário; $\omega_{0,v}$ é a frequência de corte $f_{0,i}$ multiplicada por 2π , com $f_{0,i} = 1$ kHz; e ξ_v é o fator de amortecimento escolhido como 0,707 (aproximação Butterworth).

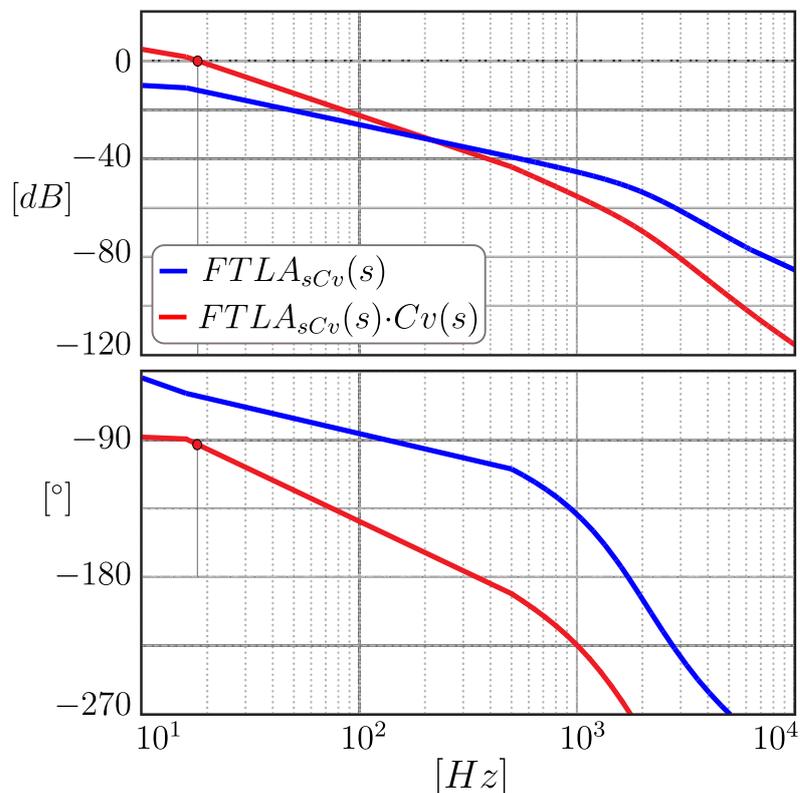
Já a função $H_{RF}(s)$ trata-se de um filtro rejeita-faixa (*T-notch*) que é utilizado visando atenuar a componente de 120 Hz na realimentação de tensão quando o conversor operar com carga não-linear monofásica. Sua função é expressa conforme (4.84), com ganho unitário k_{RF} , frequência central $f_m = 120$ Hz e a largura de banda $B_W = 40$ Hz.

$$H_{RF}(s) = k_{RF} \frac{s^2 + \omega_m^2}{s^2 + B_W s + \omega_m^2}, \quad (4.84)$$

onde ω_m vale $2\pi f_m$.

O diagrama de Bode da FT de laço aberto sem compensador de tensão $F T L A_{sCv}(s)$ é apresentado na Figura 4.19. Na Tabela 4.5 são listados os parâmetros de projeto para o compensador de tensão $Cv(s)$, onde a frequência de cruzamento $f_{c,v}$ é escolhida com valor menor a $1/4$ da frequência de 120 Hz presente no barramento CC quando em operação com carga não-linear, conforme comentado nos Apêndices A e C.

Figura 4.19 – Diagrama de Bode: FT de laço aberto sem compensador de tensão (azul); com compensador (vermelho).



Fonte: o próprio autor.

Tabela 4.5 – Dados para projeto do compensador $Cv(s)$

Dado	Valor	Descrição
$f_{c,v}$	20 Hz	Frequência de cruzamento adotada para malha de tensão.
$\phi_{MF,v}$	80°	Margem de fase desejada para malha de tensão.
$\phi_{sys,v}$	$\approx -65,6^\circ$	Fase do sistema não compensado avaliada na frequência de cruzamento adotada.
$\phi_{up,v}$	$\approx 55,6^\circ$	Avanço de fase calculado para se impor a margem de fase desejada.

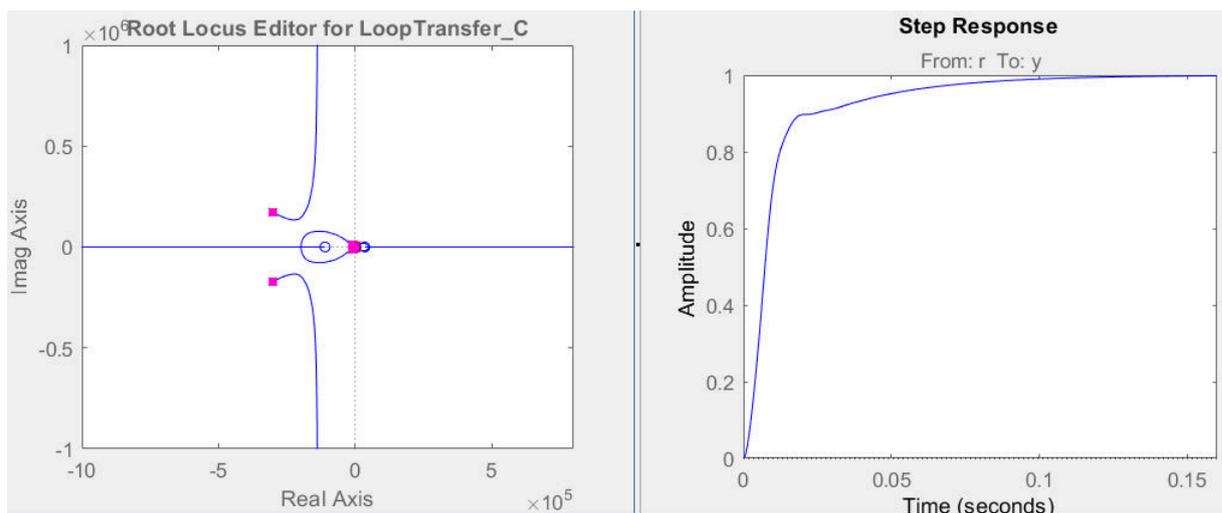
Fonte: o próprio autor.

O avanço de fase $\phi_{up,v}$ é calculado de forma análoga a (4.69). Projeta-se um compensador do Tipo II pelo método do fator K, cuja FT resulta em (4.85).

$$Cv(s) = \frac{1685,6s + 65,50 \cdot 10^3}{s^2 + 406,3s} \quad (4.85)$$

O diagrama de Bode da FT de laço aberto incluindo o compensador de tensão é mostrado junto ao sistema não compensado na Figura 4.19. Na Figura 4.20 mostra-se o lugar das raízes e a resposta ao degrau do sistema compensado em malha fechada.

Figura 4.20 – Lugar das raízes e resposta ao degrau do sistema com o compensador de tensão projetado.



Fonte: O próprio autor (tela do *Sisotool* - MatLAB).

O compensador $Cv(s)$ é então discretizado no período T_z (escolhido $T_s/4$) pelo

método ZOH e resulta na equação (4.86) no plano \mathcal{Z} .

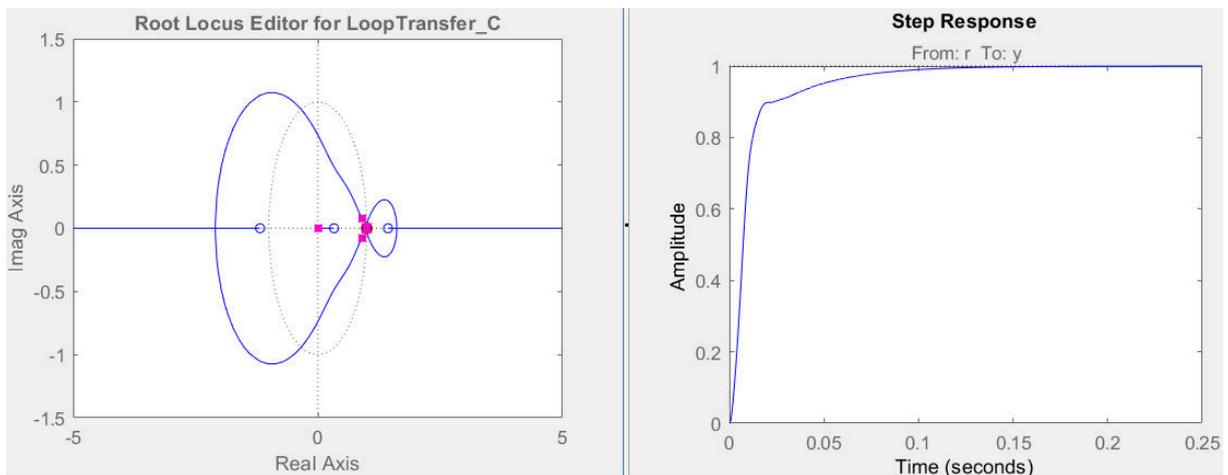
$$Cv(z) = \frac{16,825 \cdot 10^{-3} z^{-1} - 16,820 \cdot 10^{-3} z^{-2}}{1 - 1,995945 z^{-1} + 0,995945 z^{-2}}. \quad (4.86)$$

Por fim, coloca-se a equação do controlador da malha de tensão discretizado no formato de equação das diferenças:

$$u_v[k] = 0,016825 e_v[k-1] - 0,016820 e_v[k-2] + 1,995945 u_v[k-1] - 0,995945 u_v[k-2] \quad (4.87)$$

De modo a averiguar no domínio do tempo discreto a estabilidade do sistema de controle projetado, o *sisotool* foi utilizado para importar a FT do controlador digital $Cv(z)$ e a $FTLA_{sCv}(s)$ discretizada por método ZOH. Como resultado, o lugar das raízes e a resposta ao degrau são apresentados na Figura 4.21.

Figura 4.21 – Lugar das raízes e resposta ao degrau do sistema com o compensador de tensão e FT de malha aberta não compensada discretizados.



Fonte: O próprio autor (tela do *Sisotool* - MatLAB).

4.6 Considerações Finais

A metodologia de modelagem apresentada representa bem o comportamento de cada enrolamento dos transformadores. A estratégia de controle adotada satisfaz a proposição de manter a igual divisão de corrente entre os módulos e evitar a saturação dos transformadores. Resultados de simulação são apresentados no capítulo 5 a seguir de modo a validar o controle projetado.

5 RESULTADOS DE SIMULAÇÃO

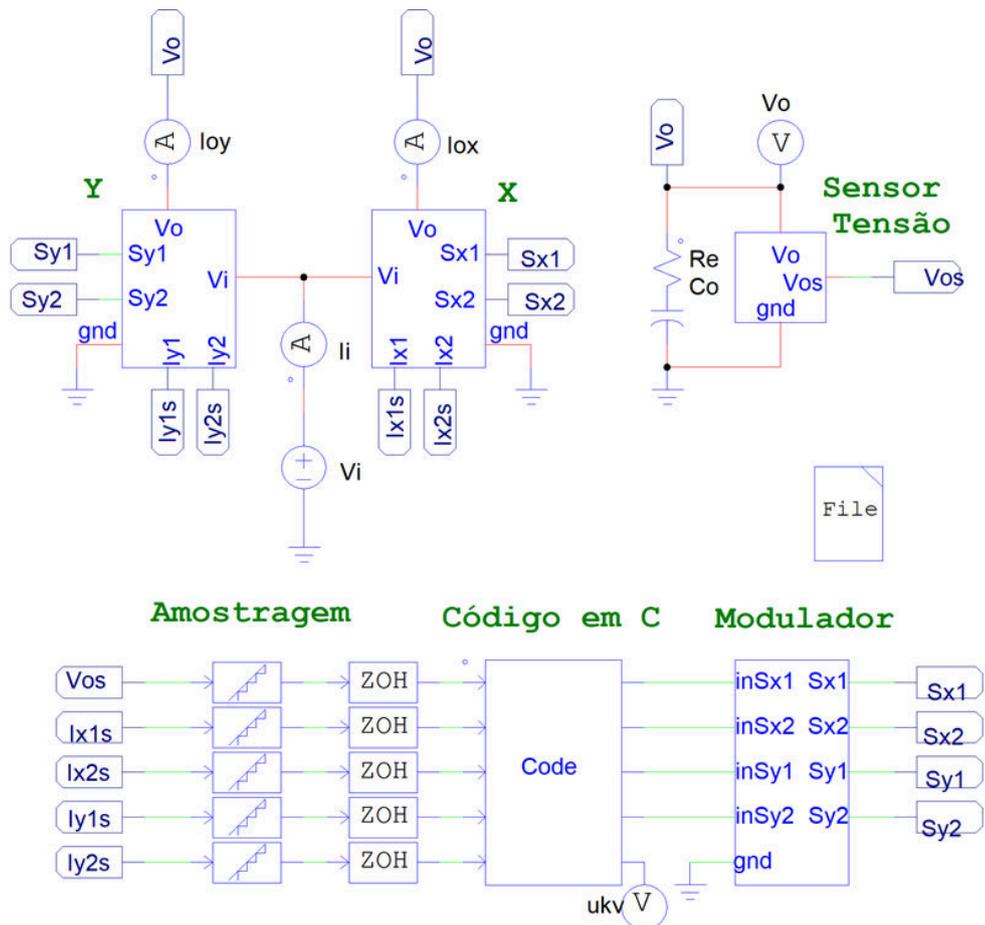
5.1 Considerações Iniciais

Os resultados de simulação são obtidos utilizando o *software* PSIM[®]. São realizados testes em regime permanente para operação com carga resistiva pura, carga não-linear monofásica e em condições de desbalanceamento de corrente. As verificações são feitas com o sistema em malha aberta, isto é, com ausência das malhas de equilíbrio de corrente e de regulação de tensão, e com o sistema em malha fechada com os controladores de tensão e corrente atuando.

5.2 Circuito de Simulação

O circuito utilizado para simulação é mostrado de forma compacta na Figura 5.1. Já na Figura 5.2 estão as cargas utilizadas (uma por vez) para os testes realizados.

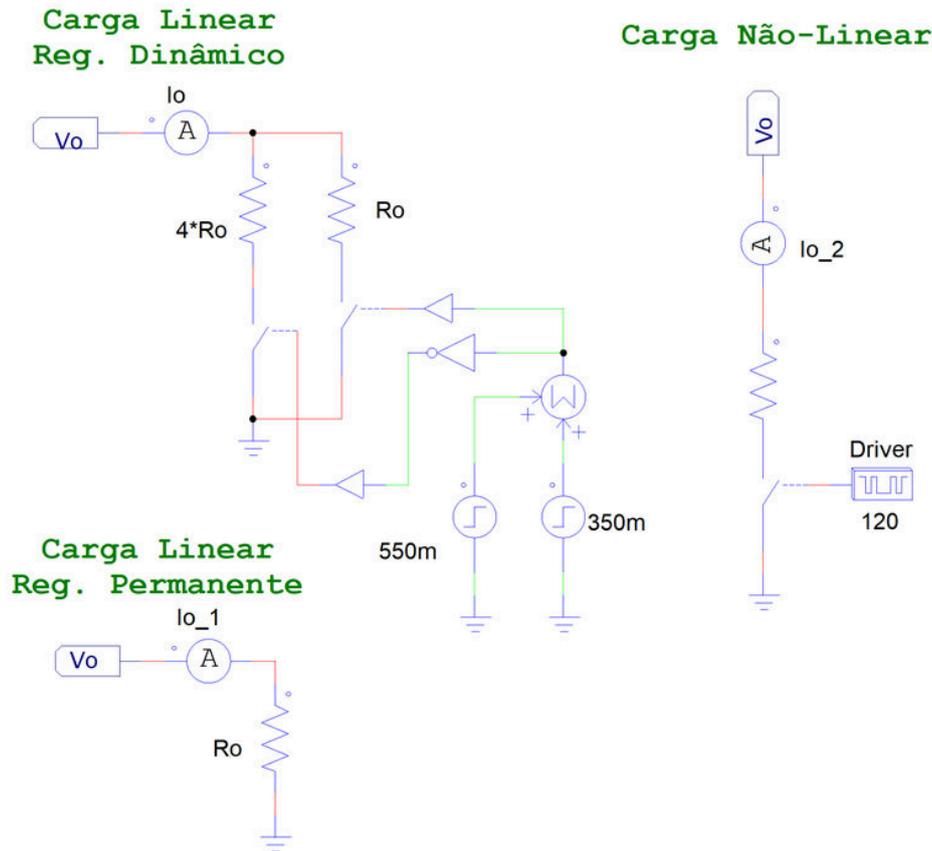
Figura 5.1 – Circuito de simulação



Fonte: o próprio autor.

No Apêndice D estão os detalhes dos subcircuitos utilizados no circuito da Figura 5.1, bem como os parâmetros de configuração do bloco FILE e o código em C implementado com as leis de controle digital via *Cblock* do PSIM.

Figura 5.2 – Cargas utilizadas para testes: nominal, degrau de 25 a 100% e carga não-linear monofásica.



Fonte: o próprio autor.

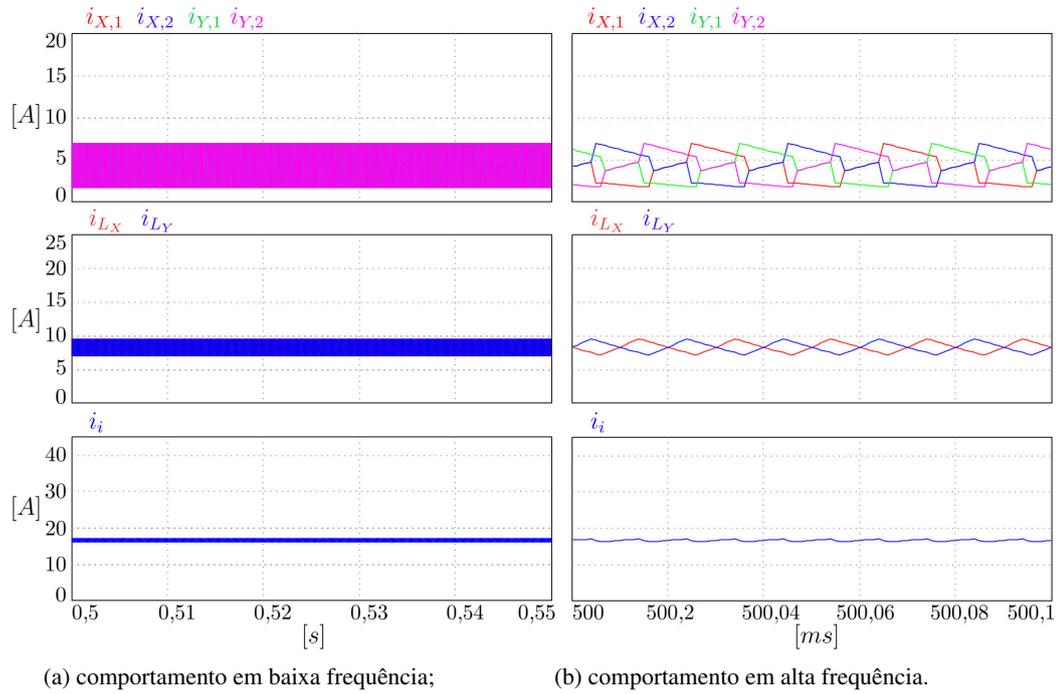
5.3 Resultados de Simulação em Regime Permanente com Simetria de Parâmetros

5.3.1 Carga resistiva pura

Na Figura 5.3 são mostrados os resultados em regime permanente com simetria de parâmetros para carga resistiva pura para as grandezas de entrada do conversor intercalado. Já nas Figura 5.4 são mostrados os resultados em regime permanente com simetria de parâmetros para carga resistiva pura para as grandezas de saída do conversor intercalado.

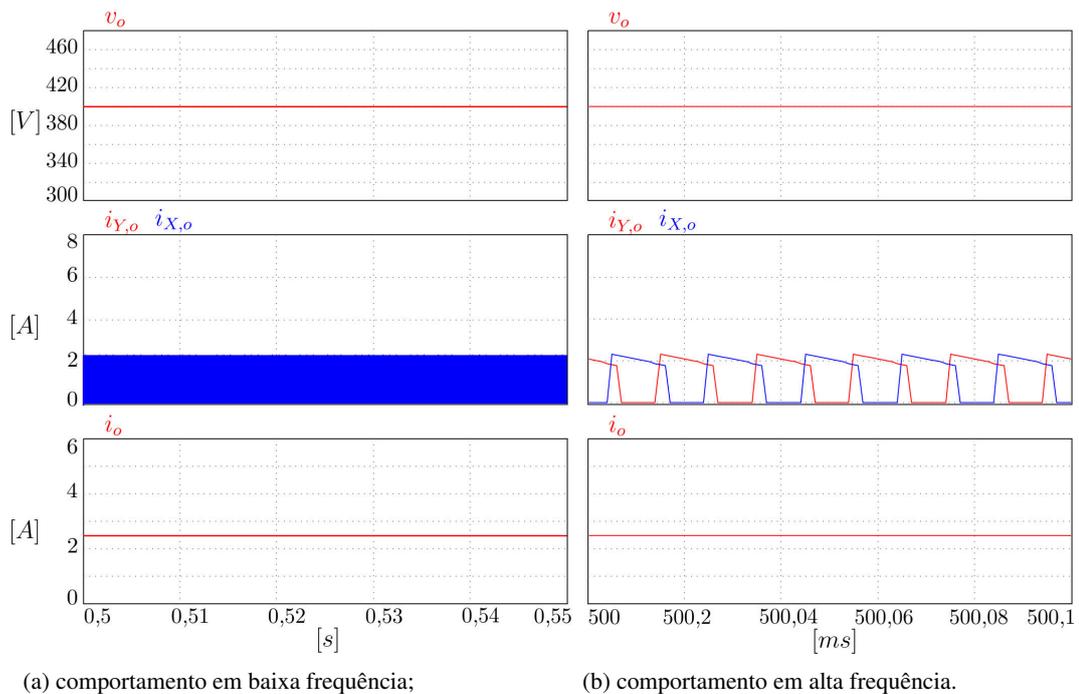
Percebe-se que mesmo na ausência das malhas de controle, quando há simetria de parâmetros a corrente entre os enrolamentos dos transformadores se mantém equilibrada e a tensão de saída do conversor regulada no valor nominal de 400 V.

Figura 5.3 – Correntes nos enrolamentos $i_{B,n}$, corrente nos indutores i_{L_B} e corrente de entrada i_i com carga resistiva em regime permanente e simetria de parâmetros.



Fonte: o próprio autor.

Figura 5.4 – Tensão de saída v_o , correntes de saída de cada módulo em paralelo $i_{B,o}$ e corrente total de saída i_o com carga resistiva em regime permanente e simetria de parâmetros.



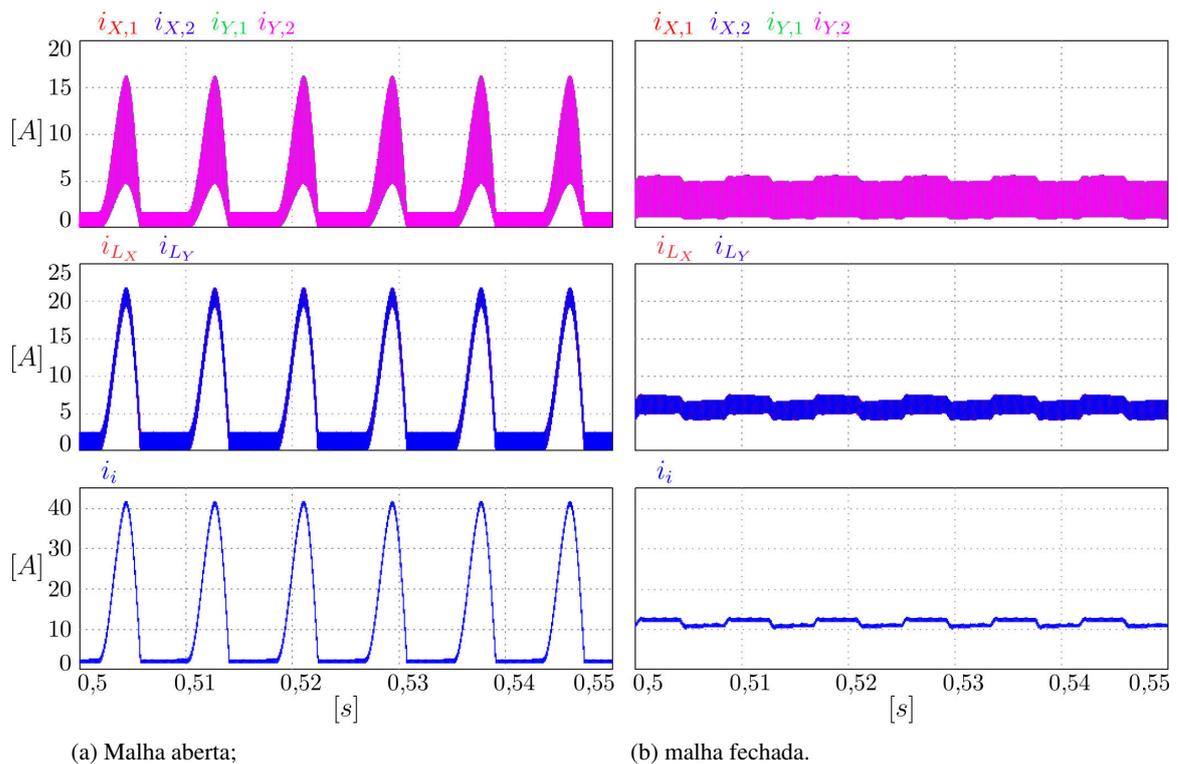
Fonte: o próprio autor.

5.3.2 Carga não-linear monofásica

Nas Figuras 5.5 e 5.6 são mostrados os resultados em regime permanente para o conversor intercalado com simetria de parâmetros e operando com carga não-linear monofásica.

É observado na Figura 5.5(a) que a carga não-linear distorce a corrente nos enrolamentos dos transformadores, nos indutores e a corrente de entrada, tornando-as pulsada e com valores de pico muito elevados. Inexoravelmente, estes esforços de corrente adicionais, devido à não linearidade da carga, podem levar à falha dos componentes por sobrecorrente e sobreaquecimento. Já na Figura 5.5(b), com as malhas de controle de tensão e corrente atuantes, as correntes observadas nos mesmos pontos da Figura 5.5(a) possuem uma forma de onda menos distorcida (mais contínua).

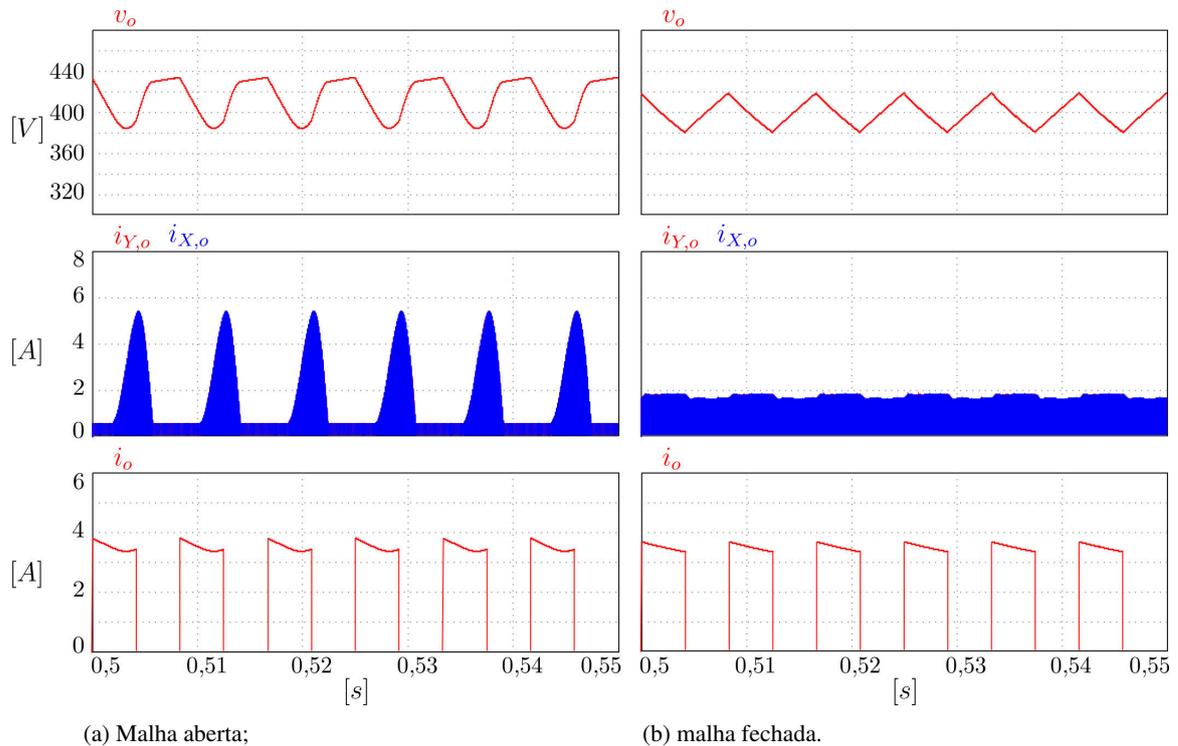
Figura 5.5 – Correntes $i_{B,n}$, i_{L_B} e i_i com carga não-linear monofásica em regime permanente e simetria de parâmetros.



Fonte: o próprio autor.

Na Figura 5.6(a) se observa que sem as malhas de controle ocorre uma perda de regulação da tensão de saída v_o cujo valor médio está em torno de 420 V, ou seja, maior que o valor da tensão nominal. Já na Figura 5.6(b), obtém-se uma boa regulação de tensão com valor médio em torno de 400 V, uma vez que as malhas de controle estão ativadas.

Figura 5.6 – Tensão v_o e correntes $i_{B,o}$ e i_o com carga não-linear monofásica em regime permanente e simetria de parâmetros.



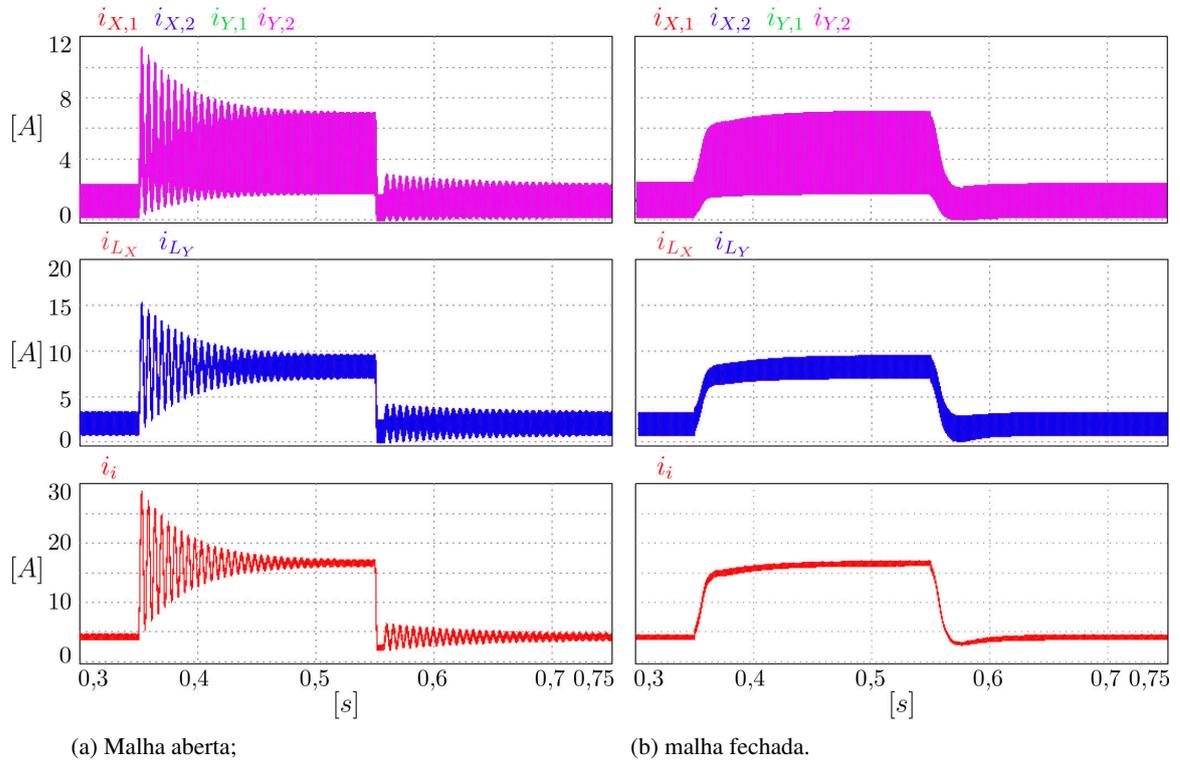
Fonte: o próprio autor.

5.4 Resultados de Simulação em Regime Dinâmico com Simetria de Parâmetros para Carga Resistiva Pura

Para analisar o regime dinâmico, o conversor intercalado foi submetido ao degrau de carga de 25 a 100% de sua carga nominal (e vice-versa). Os resultados são mostrados nas Figuras 5.7 e 5.8 para carga resistiva e simetria de parâmetros.

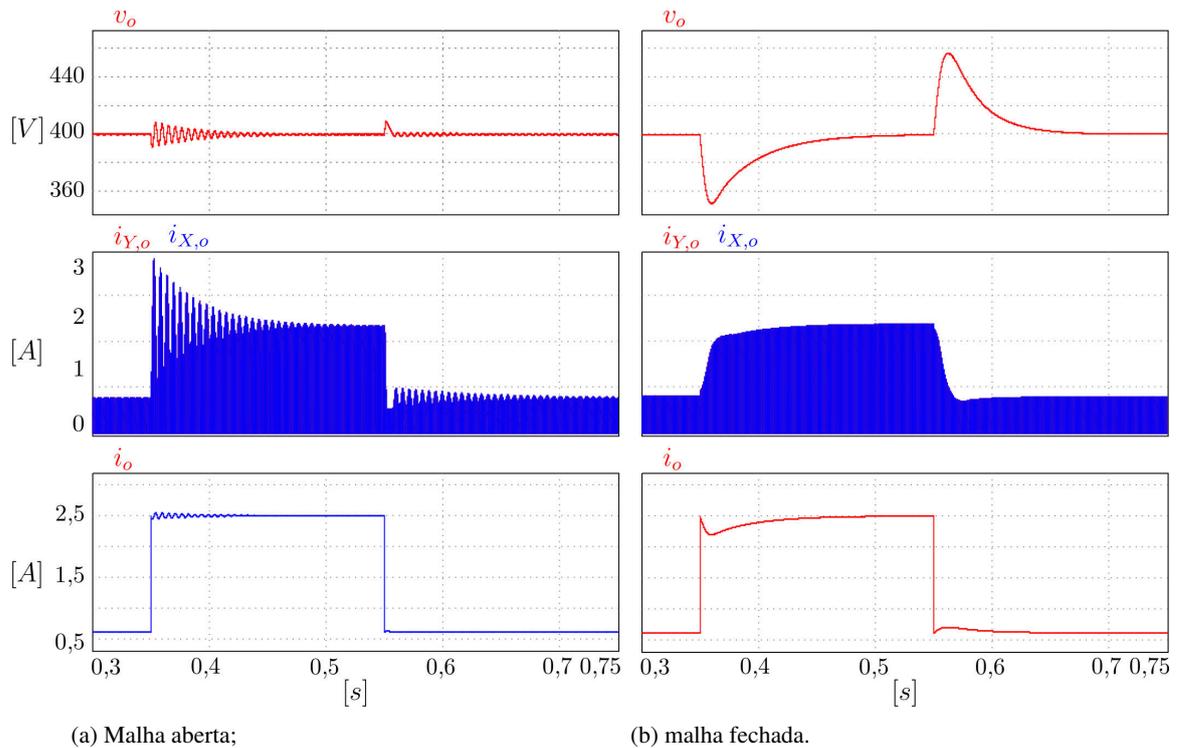
Na Figura 5.7(a), as malhas de tensão e corrente estão desativadas, enquanto na Figura 5.7(b) as malhas de controle estão atuantes. Percebe-se que em malha fechada o comportamento dinâmico das correntes no conversor é menos oscilatório e mais amortecido. Comparando as formas de onda das Figuras 5.7(b) e 5.8(b), percebe-se que o comportamento de tensão em malha fechada é menos oscilatório, embora possua um sobressinal (*overshoot*) muito acentuado. Isso ocorre devido à necessidade da aplicação de a malha de tensão ser projetada com resposta mais lenta em relação às malhas internas de corrente. Em uma eventual implementação prática, deve ser garantido que o capacitor C_o do barramento CC de saída possua tolerância suficiente para suportar o transitório de tensão.

Figura 5.7 – Resposta dinâmica das correntes $i_{B,n}$, i_{L_B} e i_i ao degrau de 25 a 100% da carga (e vice-versa) para carga resistiva e simetria de parâmetros.



Fonte: o próprio autor.

Figura 5.8 – Resposta dinâmica da tensão v_o e das correntes $i_{B,o}$ e i_o ao degrau de 25 a 100% da carga (e vice-versa) para carga resistiva e simetria de parâmetros.



Fonte: o próprio autor.

5.5 Resultados de Simulação em Regime Permanente com Assimetria de Parâmetros

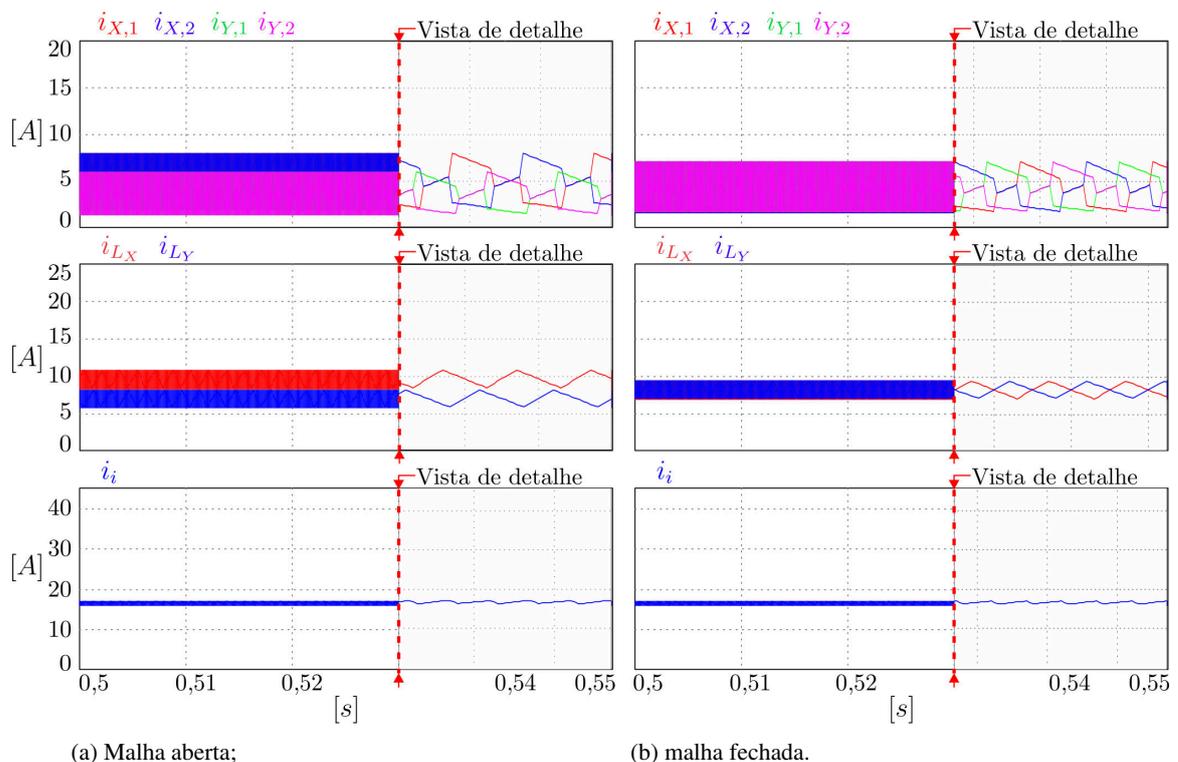
5.5.1 Carga resistiva pura, razões cíclicas iguais, e indutores e chaves diferentes

A resposta em regime permanente do conversor intercalado diante da ocorrência de assimetria de parâmetros é também analisada. Utilizou-se o indutor L_Y com uma indutância 5% maior que a indutância de L_X . Além disso, a resistência do canal do interruptor de potência $S_{Y,1}$ foi dobrada em relação aos demais interruptores.

Na Figura 5.9(a) é verificado que na ausência das malhas de balanceamento de corrente, o conversor intercalado com as assimetrias supracitadas apresenta uma distribuição de corrente desigual entre os módulos em paralelo. Não ocorre porém o desbalanço de corrente entre os enrolamentos de um mesmo transformador. Isso porque, na situação analisada, não ocorre a saturação dos transformadores dado à ausência das condições necessárias para tanto, como, por exemplo, da aplicação de uma tensão assimétrica nos enrolamentos.

Ja na Figura 5.9(b) mostra-se que, uma vez acionadas as malhas de balanceamento, a corrente passa a ser devidamente distribuída entre os módulos X e Y.

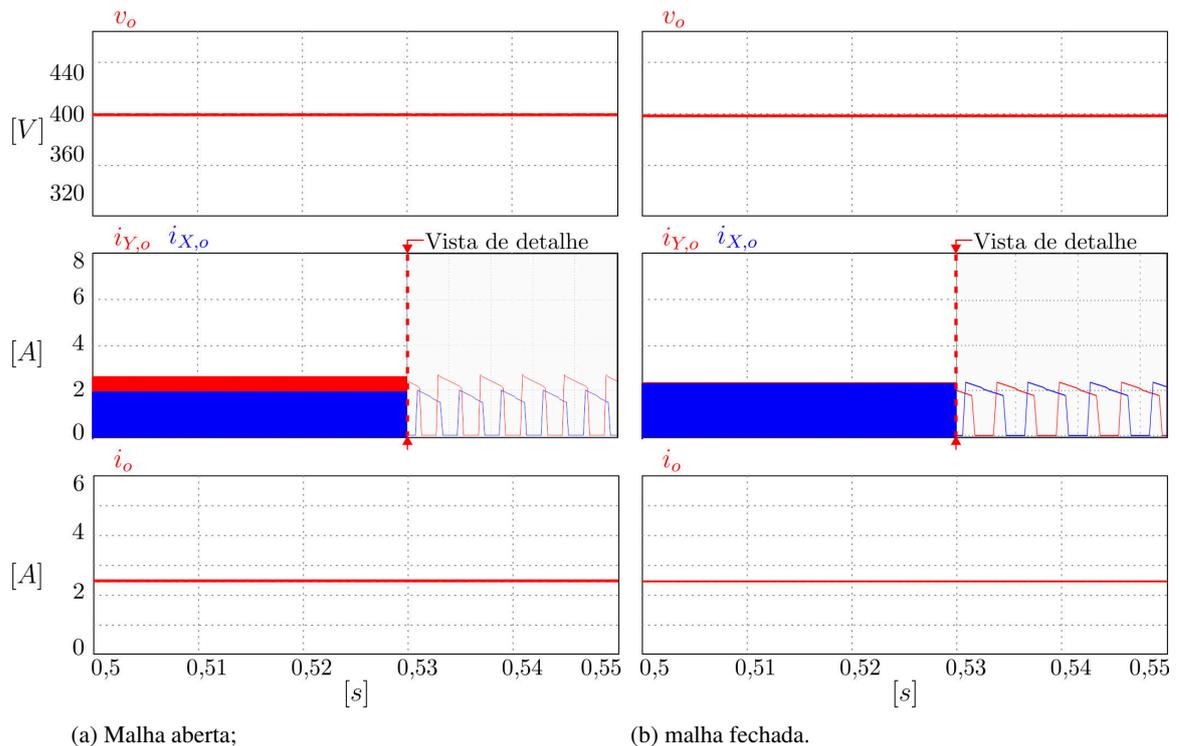
Figura 5.9 – Correntes $i_{B,n}$, i_{L_B} e i_i para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.



Fonte: o próprio autor.

Na Figura 5.10(a) é mostrado que as assimetrias inseridas não provocam a perda de regulação da tensão de saída v_o . No entanto, comparando as correntes de saída de cada módulo paralelo, $i_{Y,o}$ e $i_{X,o}$, percebe-se que o conversor Y está contribuindo com uma parcela maior de potência processada entregue à carga. Por outro lado, na Figura 5.10(b), com as malhas de controle ligadas, o igual processamento de potência é obtido para ambos os módulos em paralelo.

Figura 5.10 – Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.

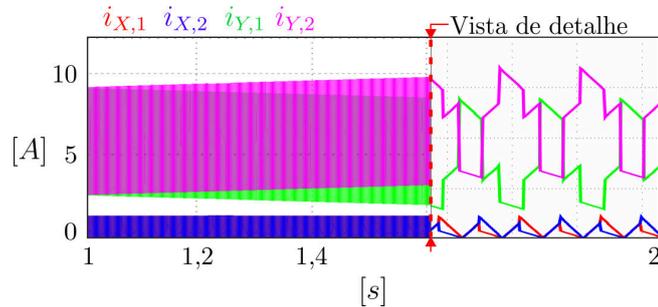


Fonte: o próprio autor.

5.5.2 Carga resistiva pura, razões cíclicas diferentes, e indutores e chaves iguais

Outra condição testada foi configurar a razão cíclica de acionamento do interruptor $S_{Y,2}$ com um incremento de 1% em relação aos outros interruptores, mantendo-se os demais parâmetros iguais. Como consequência o transformador Y é levado à saturação. A saturação do núcleo magnético reduz o acoplamento entre os enrolamentos do transformador, e logo as correntes nos enrolamentos do módulo Y se desbalanceiam. Neste caso, no enrolamento $W_{Y,2}$, cujo interruptor $S_{Y,2}$ possui a maior largura de pulso, a corrente cresce indefinidamente em detrimento das demais, conforme mostrado na Figura 5.11 para um tempo maior de simulação.

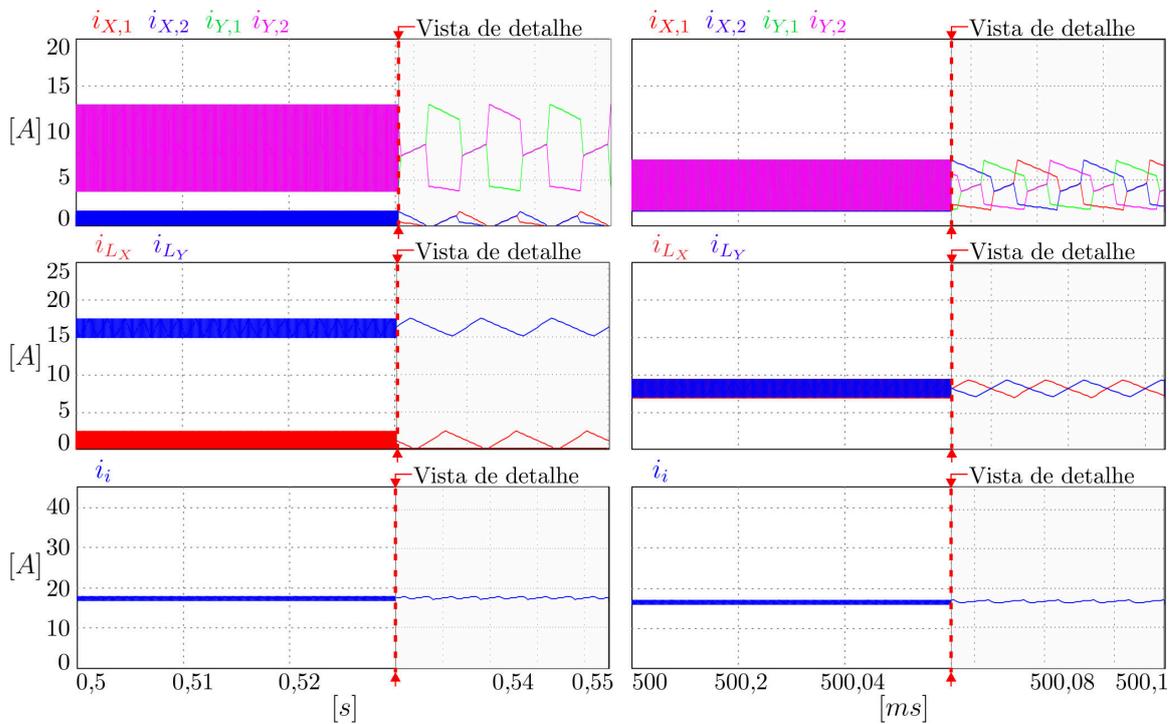
Figura 5.11 – Simulação para carga linear: efeito do incremento da razão cíclica de uma das fases ao longo do tempo.



Fonte: o próprio autor.

Os resultados em malha aberta e malha fechada com um menor tempo de simulação são mostrados nas Figuras 5.12 e 5.13. Quando acionadas as malhas de controle, conforme mostrado na Figura 5.12(b), a saturação do transformador Y é evitada e o conversor intercalado pode operar normalmente com distribuição de corrente e processamento de potência igual entre os módulos em paralelo.

Figura 5.12 – Correntes $i_{B,n}$, i_{L_B} e i_i para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de razão cíclica.



(a) Malha aberta;

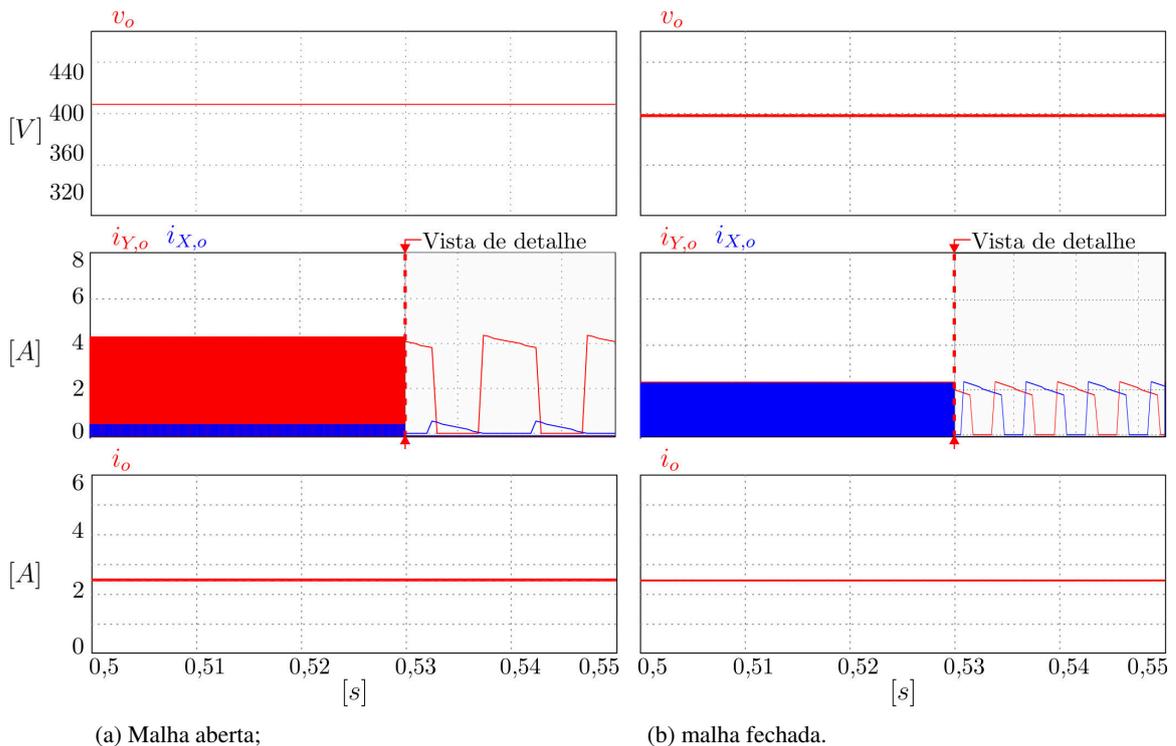
(b) malha fechada.

Fonte: o próprio autor.

A aplicação e manutenção de uma maior largura de pulso no acionamento do interruptor $S_{Y,2}$ em relação aos demais interruptores resulta em uma tensão ligeiramente assimétrica com valor médio diferente de zero aplicada nos enrolamentos do transformador. O fluxo magnético no núcleo passa a não retornar ao seu valor inicial no fim de cada período de comutação devido à componente contínua que o desloca rumo à região de saturação a cada ciclo de operação ao longo do tempo.

Na Figura 5.13(a) é mostrado o efeito da saturação do transformador Y na saída do conversor intercalado quando as malhas de controle estão inativas. A tensão de saída está desregulada e toda a potência entregue à carga tende a ser processada no conversor Y. Já na Figura 5.13(b) mostra-se que as malhas de corrente e tensão projetadas são efetivas em regular a saída na tensão nominal garantir que a potência entregue à carga seja a soma de parcelas iguais de potência processadas em cada módulo paralelo.

Figura 5.13 – Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga resistiva pura e com parâmetros assimétricos de indutância e resistência dos interruptores.



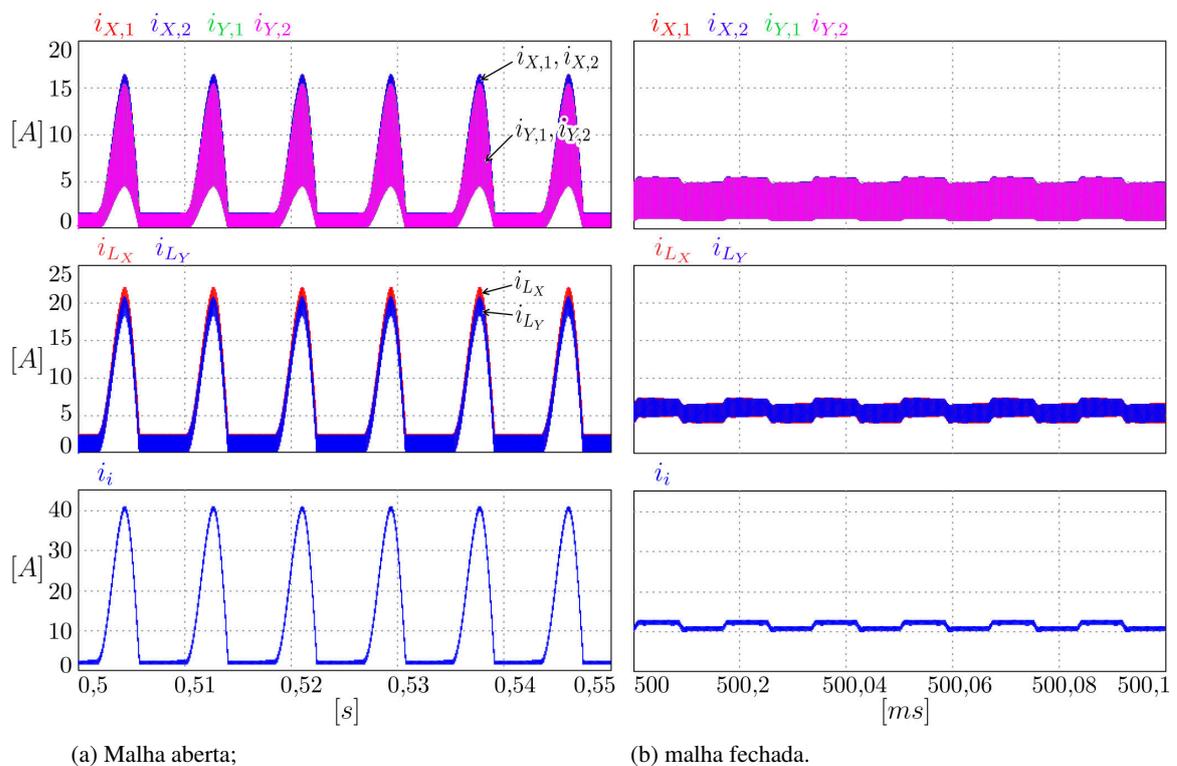
Fonte: o próprio autor.

5.5.3 Carga não-linear monofásica, razões cíclicas iguais, e indutores e chaves diferentes

Nas Figuras 5.14 e 5.15 são apresentados resultados de simulação em malha aberta e malha fechada para o caso de assimetria de parâmetros nas impedâncias dos enrolamentos para o conversor operando com carga não-linear monofásica e sob as mesmas condições de teste da seção 5.5.1. Foi verificado que o efeito do desbalanceamento das impedâncias de fase testado foi pouco significativo para o ensaio com carga não-linear monofásica. Porém, à medida que se aumenta a assimetria, as correntes no transformador cujo enrolamento apresenta a maior impedância tendem a ter seu valor médio reduzido em relação ao outro transformador.

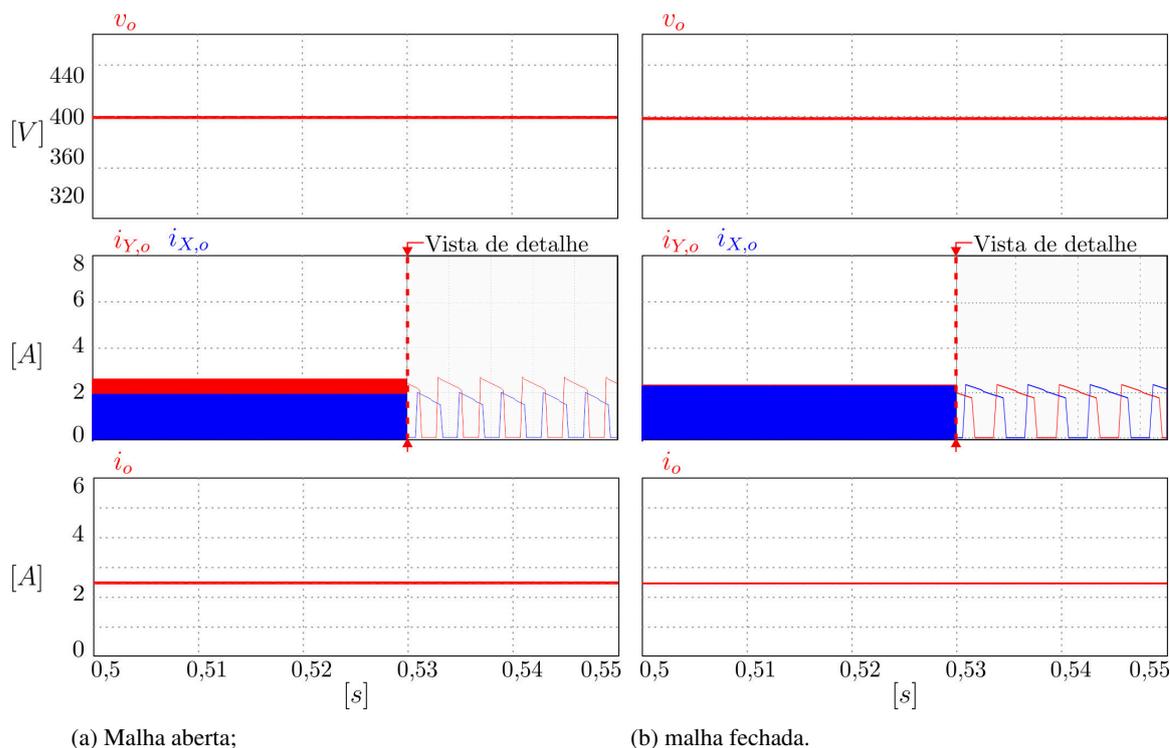
Na Figura se tem como resultado formas de onda de corrente distorcidas devido à carga não-linear e com valores instantâneos de corrente ligeiramente desbalanceados entre os módulos em paralelo. Já na Figura 5.14(b) é possível perceber que a adição dos controladores de corrente foi capaz de melhorar a distribuição de corrente e de reduzir os efeitos da componente de 120 Hz, devido à carga não-linear, nas formas de onda das correntes de entrada, nos indutores e nos enrolamentos transformador.

Figura 5.14 – Correntes $i_{B,n}$, i_{L_B} e i_i : ensaio de desbalanço, não-linear e parâmetros assimétricos de indutância de resistência dos interruptores.



Fonte: o próprio autor.

Figura 5.15 – Tensão v_o e correntes $i_{B,o}$ e i_o : ensaio de desbalanceamento com carga não-linear monofásica e com parâmetros assimétricos de indutância de resistência dos interruptores.



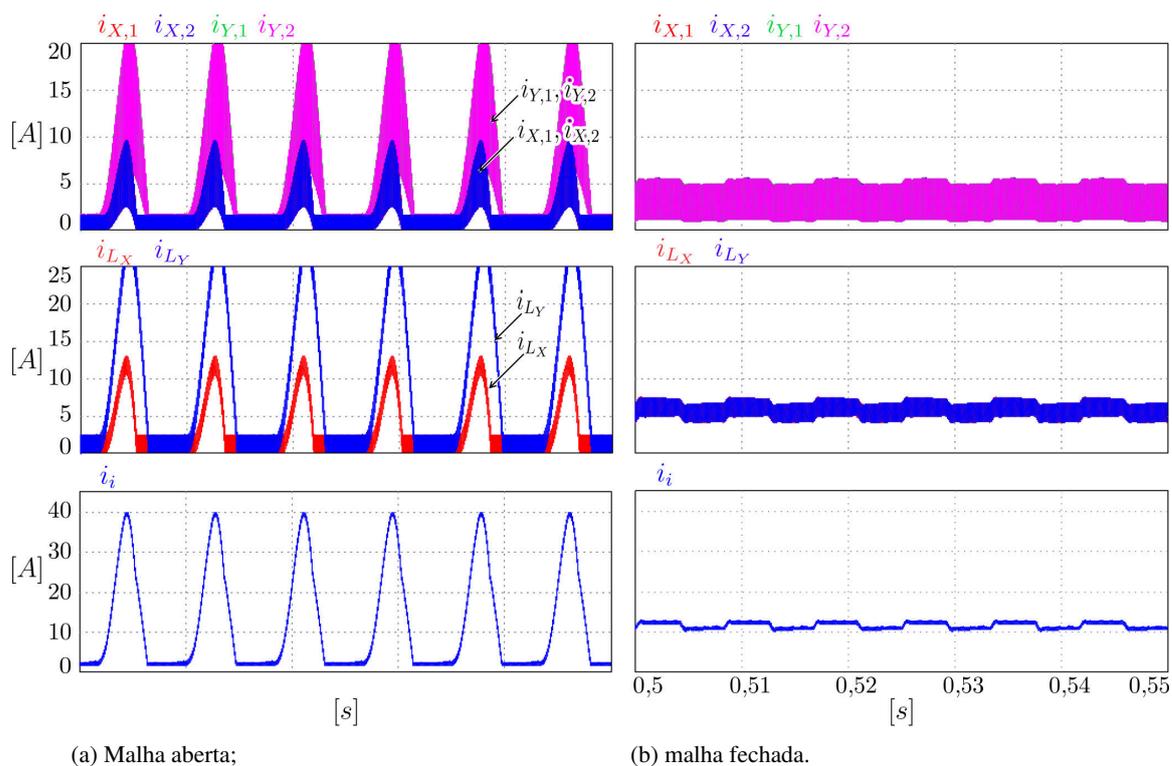
Fonte: o próprio autor.

5.5.4 Carga não-linear monofásica, razões cíclicas diferentes, indutores e interruptores iguais.

Para carga não-linear monofásica, foi verificada a operação sob as mesmas condições de teste da seção 5.5.2. Na Figura 5.16(a), para o conversor em malha aberta, se pode perceber que a assimetria de razão cíclica contribui de maneira mais significativa que a assimetria de impedâncias (cf. Figura 5.14(a) da seção 5.5.3) para o desbalanceamento das correntes no conversor operando com carga não-linear. Já na Figura 5.16(b) é mostrado o comportamento do conversor com as malhas de controle de balanceamento ativadas. Embora ainda exista a presença da componente de 120 Hz do barramento de saída na corrente de entrada, o efeito por ela causada se faz bastante atenuado quando o controle é acionado.

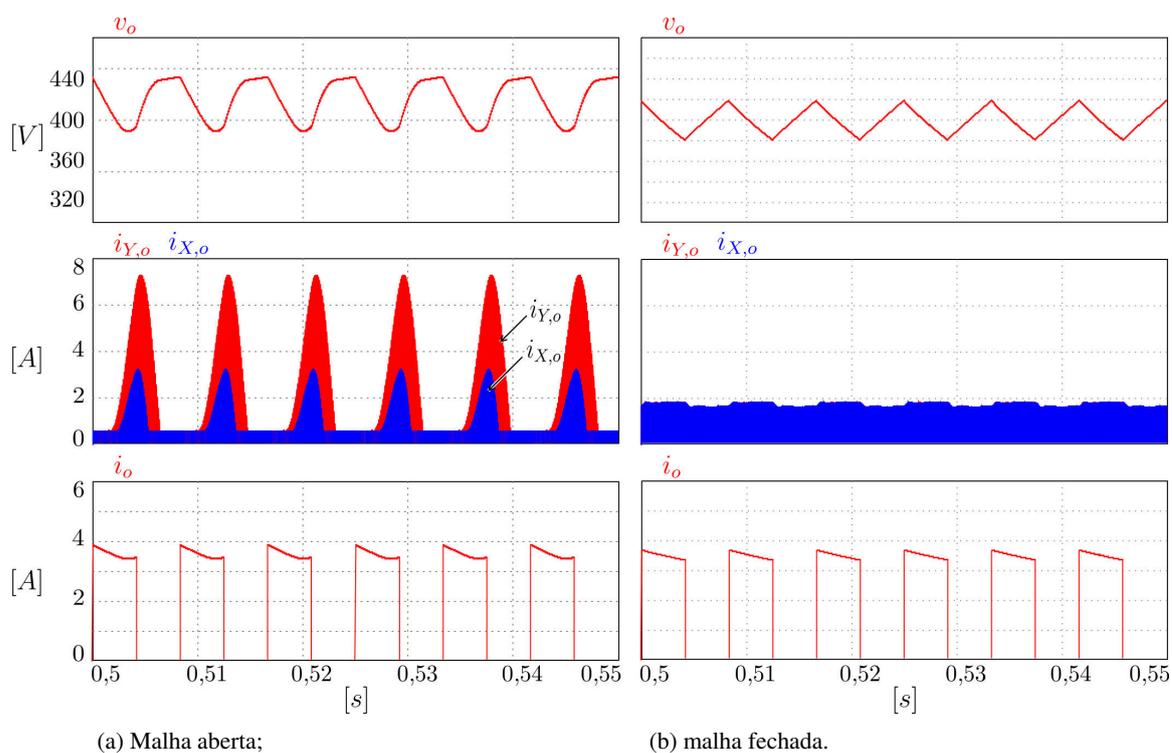
A Figura 5.17(a) mostra as formas de onda da tensão de saída v_o e da corrente fornecida para a carga por cada conversor. Percebe-se que o processamento de potência por cada módulo se dá de maneira desigual. Já na Figura 5.17(b), ao acionar as malhas de controle o processamento de potência entre os módulos é balanceado e a tensão média no barramento de saída é mantida em torno do valor nominal de projeto (400 V).

Figura 5.16 – Correntes $i_{B,n}$, i_{L_B} e i_i para ensaio de desbalanço com carga não-linear monofásica e com parâmetros assimétricos de razão cíclica.



Fonte: o próprio autor.

Figura 5.17 – Tensão v_o e correntes $i_{B,o}$ e i_o para ensaio de desbalanço com carga não-linear monofásica e com parâmetros assimétricos de indutância e resistência dos interruptores.



Fonte: o próprio autor.

Foi verificado até aqui que o efeito da assimetria de razão cíclica contribui de maneira mais significativa para o desbalanceamento das correntes tanto em operação com carga linear como para carga não-linear. Em ambas as situações, a implementação das malhas de controle projetadas no capítulo 4 tem se mostrado capazes de balancear ativamente as correntes nos enrolamentos dos transformadores que compõem a topologia do conversor de alto ganho de tensão intercalado, além de regular a tensão no barramento de saída.

5.5.5 Carga resistiva pura e parâmetros não-ideais dos transformadores

Os transformadores T_X e T_Y foram construídos seguindo as especificações de projeto do Apêndice B. Os valores aproximados medidos em bancada para as não-idealidades desses transformadores são listados na Tabela 5.1.

Tabela 5.1 – Parâmetros não-ideais medidos nos transformadores projetados.

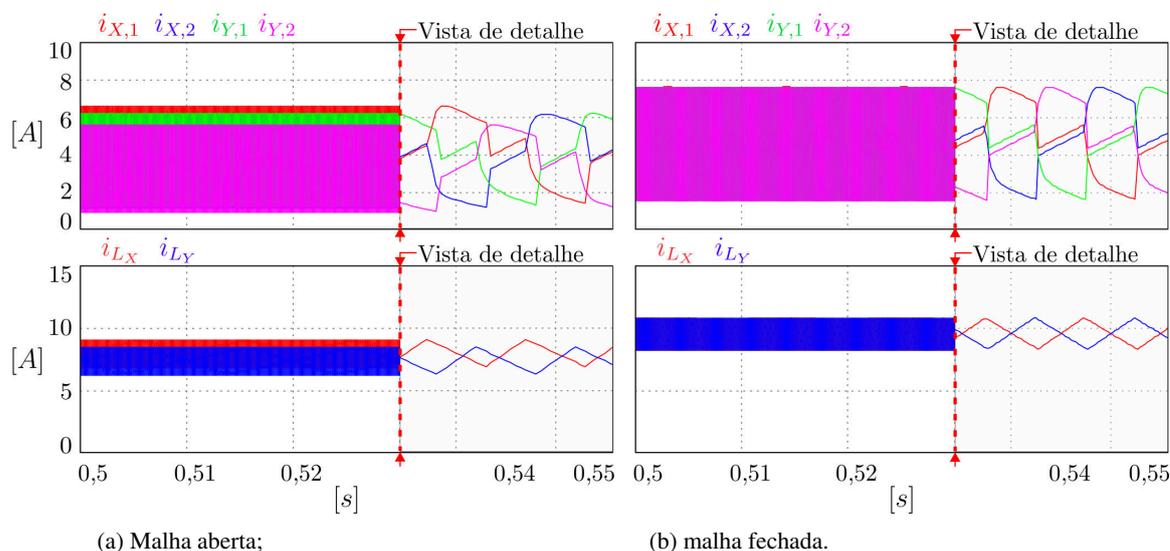
Parâmetro	Transformador X	Transformador Y	Descrição
$R_{W_{B,1}}$	1,14 Ω	1,21 Ω	Resistência do enrolamento.
$R_{W_{B,2}}$	1,225 Ω	1,41 Ω	Resistência do enrolamento.
$R_{W_{B,3}}$	1,198 Ω	1,266 Ω	Resistência do enrolamento.
$L_{\sigma_{B,1}}$	0,755 μH	0,762 μH	Indutância de dispersão do enrolamento.
$L_{\sigma_{B,2}}$	0,755 μH	0,762 μH	Indutância de dispersão do enrolamento.
$L_{\sigma_{B,3}}$	3,21 μH	3,25 μH	Indutância de dispersão do enrolamento.
$L_{M,B}$	1,4 mH	1,402 mH	Indutância de magnetização estimada do transformador.
a	2,063	2,065	Relação de transformação efetiva.

Fonte: o próprio autor.

Os resultados de simulação considerando as não-idealidades dos transformadores são mostrados a seguir para carga resistiva pura. Na Figura 5.18(a) percebe-se que as corrente do enrolamento $W_{X,1}$ o maior valor médio, ao passo que a corrente em $W_{Y,2}$ possui a menor. Esses enrolamentos possuem, respectivamente, a menor e maior impedância associada observando os dados da Tabela 5.1. Na Figura 5.18(b), os compensadores projetados atuam de modo a manter um mesmo valor médio de corrente em todos os enrolamentos. O formato das ondas diferem da

forma de onda teórica devido à presença das não-idealidades do transformador.

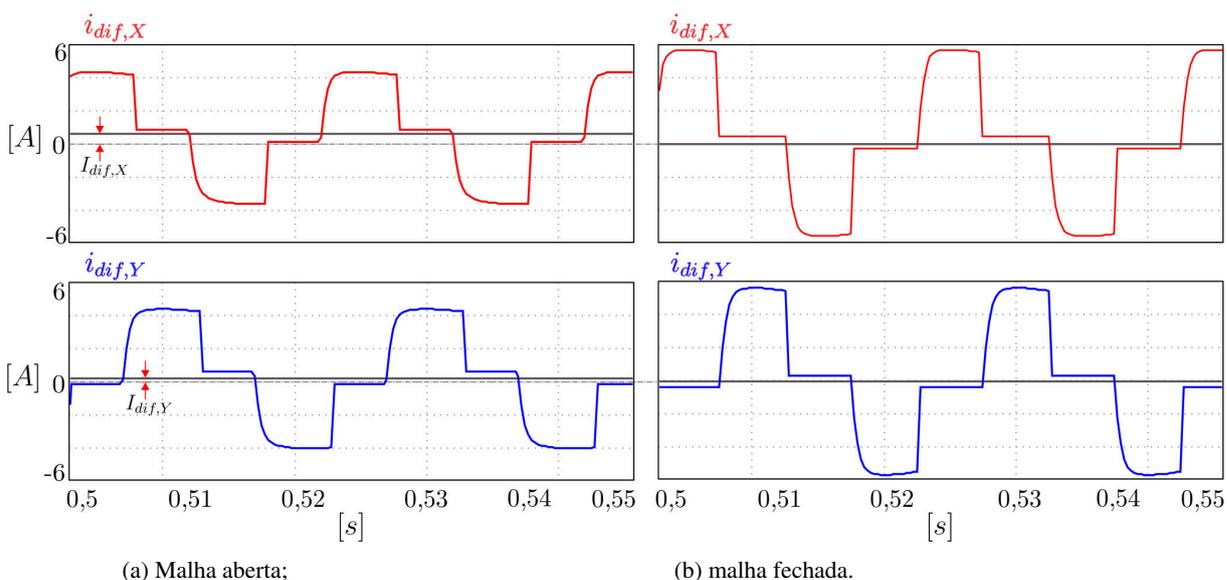
Figura 5.18 – Correntes $i_{B,n}$ e i_{L_B} considerando as não-idealidades dos transformadores.



Fonte: o próprio autor.

Na Figura 5.19(a) mostra-se o resultado em malha aberta no qual é observado um certo valor médio $I_{dif,X}$ e $I_{dif,Y}$ para as correntes diferenciais nos transformadores T_X e T_Y , respectivamente. A corrente de modo diferencial é tomada como a diferença entre as correntes nos enrolamento $W_{B,1}$ e $W_{B,2}$ do transformador.

Figura 5.19 – Corrente diferencial nos transformadores T_X e T_Y considerando as não-idealidades.



Fonte: o próprio autor.

A componente de corrente diferencial média para cada transformador é definida nas expressões (5.1) e (5.2).

$$I_{difX} = \frac{1}{T_s} \int_t^{t+T_s} [i_{W_{X1}}(\tau) - i_{W_{X2}}(\tau)] d\tau = I_{W_{X1}} - I_{W_{X2}}, \quad (5.1)$$

$$I_{difY} = \frac{1}{T_s} \int_t^{t+T_s} [i_{W_{Y1}}(\tau) - i_{W_{Y2}}(\tau)] d\tau = I_{W_{Y1}} - I_{W_{Y2}}. \quad (5.2)$$

Na situação em que os enrolamentos do transformador possuem correntes equilibradas, o valor médio $I_{dif,B}$ da corrente de modo diferencial resulta nulo. Quando as correntes médias nos enrolamentos diferem do valor nominal $I_{B,n}$, $I_{dif,B}$ é diferente de zero e assume valor positivo, se $I_{B,1} > I_{B,2}$, ou negativo, se $I_{B,1} < I_{B,2}$. O balanceamento das correntes é obtido em malha fechada e as correntes diferenciais médias são nulas conforme ilustrado na Figura 5.19(b).

5.6 Considerações Finais

Devido à assimetrias das impedâncias dos enrolamentos e dos pulsos de acionamento dos interruptores, o conversor está sujeito ao desbalanceamento de corrente entre os módulos e à saturação dos transformadores, necessitando a implementação de uma técnica de balanceamento. A operação do conversor intercalado em malha fechada realizando o controle de corrente nos enrolamentos dos transformadores se mostrou efetiva na resolução do inconveniente do desequilíbrio de corrente.

6 CONCLUSÕES E TRABALHOS FUTUROS

Os conversores de potência CC-CC que possuem paralelismo de estruturas podem apresentar o inconveniente do desbalanceamento de corrente entre os dispositivos e/ou módulos em paralelo. Esse desbalanceamento está relacionado à assimetria de parâmetros devido às características construtivas e à variação do valor nominal dos componentes. Conforme apresentado, para o conversor de alto ganho de tensão baseado na CCTE intercalado, uma variação na ordem de 1% na razão cíclica de um dos interruptores em relação aos demais pode levar à saturação dos elementos magnéticos e distribuição desigual da potência processada por cada módulo em paralelo. Observou-se também que a assimetria dos valores dos componentes conectados aos enrolamentos contribui para o desbalanceamento das correntes, embora de forma menos significativas que na situação quando as razões cíclicas são assimétricas.

O presente trabalho apresenta seu aporte dentro das delimitações de pesquisa correspondentes ao balanceamento de corrente em conversores CC-CC, tomando como estudo de caso o já mencionado conversor de alto ganho de tensão baseado na CCTE intercalado. Apurou-se a existência de técnicas para balanceamento de corrente de maneira ativa e de maneira passiva, optando-se por explorar a primeira alternativa. Realizou-se também uma extensiva revisão bibliográfica cobrindo os temas dos conversores de alto ganho de tensão, dos principais conversores elevadores baseados na CCTE e na problemática do balanceamento de corrente.

Um modelo equivalente de ordem reduzida foi proposto com o objetivo de representar o comportamento dinâmico desde o ponto de vista dos enrolamentos dos transformadores, de modo a possibilitar a obtenção das funções de transferência pertinentes para o projeto das malhas de controle. O modelo foi validado via simulação comparando sua resposta dinâmica nos domínios do tempo e da frequência à resposta dinâmica da planta original e do modelo matemático das funções de transferência.

A estratégia de controle adotada mostrou-se eficaz, mantendo a igual distribuição de corrente entre os módulos e entre as fases dos TMIFs e evitando a saturação dos elementos magnéticos. Além disso, o controle implementado permite regular a tensão no barramento CC de saída. Os resultados de simulação se mostraram satisfatórios para operação com carga resistiva pura (linear) e para carga não-linear, tanto para regime permanente quanto para regime transitório e situações de assimetria de parâmetros. Para operação com carga não-linear, o controle projetado contribui para reduzir a distorção da corrente de entrada e nos indutores do conversor ao passo que mantém a tensão no barramento CC com variação dentro dos limites

estabelecidos em projeto.

Para continuação deste trabalho, sugere-se a verificação de outras estratégias de controle visando o balanceamento de corrente entre os módulos, tal como a aplicação de técnicas de controle robusto integrando ao modelo as não-linearidades da planta. Também sugere-se explorar estratégias de controle baseadas na decomposição das correntes em componentes de modo diferencial e modo comum, considerando o desacoplamento dos enrolamentos pelo uso da transformada de Lunze (BRITO *et al.*, 2015). Sugere-se ainda um estudo para otimização visando a redução do número de sensores de corrente necessários para implementação do controle e a melhoria da eficiência do conversor através de obtenção da comutação suave nos quatro interruptores $S_{B,n}$.

Ainda sobre sugestões para trabalhos futuros, o conversor de alto ganho de tensão intercalado baseado na CCTE pode ser explorado em aplicações para correção de fator de potência. Pode-se vislumbrar a concepção de uma versão CA-CC deste conversor por meio da conexão direta dos dois módulos intercalados a uma fonte de tensão alternada e utilizando modulação baseada no trabalho de Santelo (2006). Essa concepção poderia ainda ser comparada ao trabalho de Linard *et al.* (2018) (cf. Figura 2.26) em termos de modulação, eficiência, número de componentes, densidade de potência e balanceamento de tensão sobre os capacitores do barramento CC de saída.

REFERÊNCIAS

- AAMIR, M.; MEKHILEF, S.; KIM, H. High-gain zero-voltage switching bidirectional converter with a reduced number of switches. **IEEE Transactions on Circuits and Systems II: Express Briefs**, v. 62, n. 8, p. 816–820, Aug 2015. ISSN 1549-7747.
- ABU-QAHOUQ, J. A. Analysis and design of N-phase current-sharing autotuning controller. **IEEE Transactions on Power Electronics**, v. 25, n. 6, p. 1641–1651, 2010. ISSN 08858993.
- ABUTBUL, O.; GHERLITZ, A.; BERKOVICH, Y.; IOINOVICI, A. Step-up switching-mode converter with high voltage gain using a switched-capacitor circuit. **IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications**, v. 50, n. 8, p. 1098–1102, Aug 2003. ISSN 1057-7122.
- AJAMI, A.; ARDI, H.; FARAKHOR, A. A Novel High Step-up DC/DC Converter Based on Integrating Coupled Inductor and Switched-Capacitor Techniques for Renewable Energy Applications. **IEEE Transactions on Power Electronics**, v. 30, n. 8, p. 4255–4263, ago 2015. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/6915747/>>. Acesso em: 12 set. 2018.
- ARAUJO, S.; BASCOPE, R. P. T.; BASCOPE, G. V. T.; MENEZES, L. Step-up converter with high voltage gain employing three-state switching cell and voltage multiplier. In: 2008 IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE. **Anais...** IEEE, 2008. p. 2271–2277. ISBN 978-1-4244-1667-7. ISSN 0275-9306. Disponível em: <<http://ieeexplore.ieee.org/document/4592279/>>. Acesso em: 12 set. 2018.
- AXELROD, B.; BERKOVICH, Y.; IOINOVICI, A. Hybrid switched-capacitor-cuk/zeta/sepic converters in step-up mode. In: 2005 IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS. **Anais...** Kobe, 2005. p. 1310–1313 Vol. 2. ISSN 0271-4302.
- BAHRAMI, H.; FARHANGI, S.; IMAN-EINI, H.; ADIB, E. A New Interleaved Coupled-Inductor Nonisolated Soft-Switching Bidirectional DC–DC Converter With High Voltage Gain Ratio. **IEEE Transactions on Industrial Electronics**, IEEE, v. 65, n. 7, p. 5529–5538, jul 2018. ISSN 0278-0046. Disponível em: <<http://ieeexplore.ieee.org/document/8186261/>>. Acesso em: 20 set. 2018.
- BALESTERO, J. P. R.; TOFOLI, F. L.; FERNANDES, R. C.; TORRICO-BASCOPE, G. V.; M. de S. F. J. Power factor correction boost converter based on the three-state switching cell. **IEEE Transactions on Industrial Electronics**, v. 59, n. 3, p. 1565–1577, mar 2012. ISSN 0278-0046.
- BARBI, I. **Eletrônica de Potência: Projeto de fontes chaveadas**. Florianópolis: Edição do Autor, 2001. 332 p. ISBN 0000390763.
- BASCOPE, G. V. T. **Nova Família de Conversores CC-CC PWM Não Isolados Utilizando Células de Comutação de Três Estados**. 291 p. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal de Santa Catarina, 2001. Disponível em: <<http://repositorio.ufsc.br/xmlui/handle/123456789/79604>>. Acesso em: 12 set. 2018.
- BASCOPE, R. P. T.; SOUSA, G. J. M.; BRANCO, C. G. C.; BEZERRA, L. D. S.; CRUZ, C. M. T.; CACAU, R. G. A. Proposal of transformerless ups employing three state switching cell based converters. In: XI BRAZILIAN POWER ELECTRONICS CONFERENCE. **Anais...** Praiamar, 2011. p. 623–630. ISSN 2165-0454.

BASTOS, G.; SOUSA, J.; COSTA, L.; TORRICO-BASCOPE, R. Generation of dc-dc converters with wide conversion range based on the multistate switching cell. **Eletrônica de Potência**, v. 21, n. 1, p. 63–70, fev 2016. ISSN 14148862.

BEN-YAAKOV, S. On the influence of switch resistances on switched-capacitor converter losses. **IEEE Transactions on Industrial Electronics**, v. 59, n. 1, p. 638–640, Jan 2012. ISSN 0278-0046.

BERGER, F.; PEREIRA, T.; SALVADOR, M.; COELHO, R.; LAZZARIN, T. Metodologia para modelagem de conversores utilizando o circuito equivalente de Thévenin. **Eletrônica de Potência**, v. 23, n. 2, p. 151–160, abr 2018. ISSN 14148862.

BEZERRA, L. D. S. **Conversor CC-CA para aplicação em sistemas autônomo de energia elétrica**. 233 p. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal do Ceará, 2010.

BOILLAT, D. O.; KOLAR, J. W. Modeling and experimental analysis of a Coupling Inductor employed in a high performance AC power source. **Renewable Energy Research and Applications (ICRERA), 2012 International Conference on**, n. Icrera, p. 1–18, 2012.

BRAGA, H. A. C.; BARBI, I. A New Technique for Parallel Connection of Commutation Cells .: **IEEE Transactions on Power Electronics**, v. 12, n. 2, p. 387–395, 1997.

BRITO, F. J. B.; HELDWEIN, M. L.; BASCOPE, R. P. T. Active current balancing technique employing the Lunze's transformation for converters based on multistate switching cells. In: 2015 IEEE 13TH BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE (COBEP/SPEC). **Anais...** Fortaleza: IEEE, 2015. p. 1–6. ISBN 978-1-4799-8779-5.

BUSO, S.; MATTAVELLI, P. **Digital Control in Power Electronics: Synthesis lectures on power electronics**. Lincoln: Morgan & Claypool, 2006. v. 1. 1–158 p. ISSN 1931-9525. ISBN 9781598291124.

CACAU, R. G. D. A.; LAZZARIN, T. B.; VILLANUEVA, M. C. T.; BARBI, I. A high step-up non-isolated DC-DC converter based on the integration of conventional boost converters. **IEEE International Symposium on Industrial Electronics**, v. 2016-November, p. 408–413, 2016.

CÂMARA, R. A. da. **Análise comparativa de desempenho de conversores CA-CC monofásicos utilizando FPGA para aplicação em no-breaks**. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal do Ceará, nov 2012. Disponível em: <<http://www.repositorio.ufc.br/handle/riufc/4956>>. Acesso em: 11 set. 2018.

CHAE, S.; SONG, Y.; PARK, S.; JEONG, H. Digital current sharing method for parallel interleaved DC-DC converters using input ripple voltage. **IEEE Transactions on Industrial Informatics**, v. 8, n. 3, p. 536–544, 2012. ISSN 15513203.

CHAN, C.; PONG, M. Interleaved boost power factor corrector operating in discontinuous-inductor-current mode. In: POWER CONVERSION CONFERENCE - PCC '97. **Anais...** Nagaoka: IEEE, 1997. v. 1, p. 405–410. ISBN 0-7803-3823-5. Disponível em: <<http://ieeexplore.ieee.org/document/645646/>>. Acesso em: 12 set. 2018.

- CHAVES, B. B. **Conversor Boost CC-CC De Alto Ganho de Tensão Intercalado com Reduzida Ondulação no Capacitor de Saída**. 130 p. Monografia (Bacharelado em Engenharia Elétrica) — Universidade Federal do Ceará, Fortaleza, 2017. Disponível em: <<http://www.dee.ufc.br/graduacao/trabalho-final-de-curso/tfcs/>>. Acesso em: 02 jun. 2018.
- CHAVES, B. B.; BRITO, F. J. B.; PACHECO, J. O.; PRAÇA, P. P.; TORRICO-BASCOPE, R. P. DC-DC converter based on multistate switching cell capable to achieve current sharing. In: 2016 12TH IEEE INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS (INDUSCON). **Anais...** Curitiba: IEEE, 2016. p. 1–7. ISBN 978-1-5090-5127-4. Disponível em: <<http://ieeexplore.ieee.org/document/7874481/>>. Acesso em: 08 set. 2018.
- CHOI, S.; AGELIDIS, V. G.; YANG, J.; COUTELLIER, D.; MARABEAS, P. Analysis, design and experimental results of a floating-output interleaved-input boost-derived dc-dc high-gain transformer-less converter. **IET Power Electronics**, v. 4, n. 1, p. 168–180, jan 2011. ISSN 1755-4535.
- COELHO, R. F.; LAZZARIN, T. B.; MARTINS, D. C. Modelling and Control of the Single-Phase DC-AC PWM Converter for Grid-Connected Applications Including a Loop for Average Primary Current Controlling. In: XI BRAZILIAN POWER ELECTRONICS CONFERENCE. **Anais...** Praiama, 2011. p. 334–340. ISBN 9781457716461.
- COELHO, R. F. C.; SCHWEITZER, R.; MARTINS, D. C. Obtenção de modelos médios para grandes sinais voltados à simulação de conversores estáticos. In: XIX CONGRESSO BRASILEIRO DE AUTOMÁTICA - CBA 2012. **Anais...** Campina Grande, 2012. p. 4361–4368. ISBN 9788580010695.
- CORRADINI, L.; MAKSIMOVIC, D.; MATTAVELLI, P.; ZANE, R. **Digital Control of High-frequency Switched-mode Power Converters**. Piscataway, NJ: Wiley-IEEE Press, 2015. ISBN 9781118935101.
- CORTEZ, D. F. **Inversor Trifásico Utilizando Célula de Comutação de Múltiplos Estados para Conexão de um Sistema Eólico à Rede Elétrica**. 229 p. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal de Santa Catarina, 2012.
- COSTA, L. F.; BASCOPE, R. P. T.; BASCOPE, G. V. T.; SOUSA, G. J. M.; CACAU, R. G. A. A high voltage gain Sepic converter based on three-state switching cell. In: 2010 9TH IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS - INDUSCON 2010. **Anais...** São Paulo: IEEE, 2010. p. 1–6. ISBN 978-1-4244-8008-1. Disponível em: <<http://ieeexplore.ieee.org/document/5740025/>>. Acesso em: 09 set. 2018.
- DIAZ-SALDIERNA, L.; MORALES-SALDAÑA, J.; LEYVA-RAMOS, J.; ORTIZ-LOPEZ, M. Switching regulator using a quadratic boost converter for wide DC conversion ratios. **IET Power Electronics**, v. 2, n. 5, p. 605–613, 2009. ISSN 1755-4535.
- DIXON, L. Average Current Mode Control of Switching Power Supplies. **Unitrode Power Supply Design Seminar Handbook: SEM700**, p. 1–16, 1990.
- DO, D. T.; CHA, H.; NGUYEN, B. L. H.; KIM, H. G. Two-Channel Interleaved Buck LED Driver Using Current-Balancing Capacitor. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, IEEE, v. 6, n. 3, p. 1306–1313, set 2018. ISSN 2168-6777.

EIREA, G.; SANDERS, S. Phase Current Unbalance Estimation in Multi-Phase Buck Converters. In: 37TH IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE. **Anais...** Jeju: IEEE, 2006. p. 1–6. ISBN 0-7803-9716-9.

ENGINEERING TOOLBOX. **Resistivity and Conductivity**: Temperature coefficients for common materials. 2003. Disponível em: <https://www.engineeringtoolbox.com/resistivity-conductivity-d{_}418.h>. Acesso em: 01 jun. 2018.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2ed. ed. Boulder: Springer, 2001.

FONTE, V. D. d. **Sebenta Multimédia**: Análise de circuitos eléctricos. Lisboa: Instituto Superior Técnico, 1997. Disponível em: <<http://www.ufrgs.br/eng04030/Aulas/teoria/capa.htm>>. Acesso em: 09 set. 2018.

FOREST, F.; LABOURE, E.; MEYNARD, T. A.; SMET, V. Design and comparison of inductors and intercell transformers for filtering of pwm inverter output. **IEEE Trans. Power Electron.**, v. 24, n. 3, p. 812–821, mar 2009. ISSN 0885-8993.

FRANCO, L.; PFITSCHER, L.; GULES, R. A new high static gain nonisolated DC-DC converter. In: IEEE 34TH ANNUAL CONFERENCE ON POWER ELECTRONICS SPECIALIST, 2003 - PESC '03. **Anais...** Acapulco: IEEE, 2003. v. 3, p. 1367–1372. ISBN 0780377540.

GARCÍA, O.; ZUMEL, P.; CASTRO, A. de; ALOU, P.; COBOS, J. A. Current Self-Balance Mechanism in Multiphase Buck Converter. **IEEE Transactions on Power Electronics**, v. 24, n. 6, p. 1600–1606, jun 2009. ISSN 0885-8993.

GUOYONG, G.; BINGXUE, S. Design of multi-phase DC-DC converter with master-slave current sharing control. In: 2002 IEEE REGION 10 CONFERENCE ON COMPUTERS, COMMUNICATIONS, CONTROL AND POWER ENGINEERING - TENCOM '02. **Anais...** Beijing: IEEE, 2003. v. 3, p. 1990–1993. ISBN 0-7803-7490-8.

HSIEH, Y.-P.; CHEN, J.-F.; LIANG, T.-J.; YANG, L.-S. Novel High Step-Up DC–DC Converter With Coupled-Inductor and Switched-Capacitor Techniques for a Sustainable Energy System. **IEEE Transactions on Power Electronics**, v. 26, n. 12, p. 3481–3490, dez 2011. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/5934597/>>. Acesso em: 12 set. 2018.

HU, X.; GONG, C. A High Voltage Gain DC–DC Converter Integrating Coupled-Inductor and Diode–Capacitor Techniques. **IEEE Transactions on Power Electronics**, IEEE, v. 29, n. 2, p. 789–800, fev 2014. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/6502253/>>. Acesso em: 20 set. 2018.

HUANG, W.; ABU-QAHOUQ, J. A. Input Voltage Ripple-Based Sensorless Current Sharing Autotuning Controller for Multiphase DC-DC Converters. **IEEE Transactions on Industry Applications**, v. 52, n. 5, p. 4117–4125, 2016. ISSN 00939994.

HWU, K. I.; CHOU, S. A Simple Current-Balancing Converter for LED Lighting. In: 2009 TWENTY-FOURTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION. **Anais...** Washington: IEEE, 2009. p. 587–590. ISBN 978-1-4244-2811-3. ISSN 1048-2334.

IOINOVICI, A. Switched-capacitor power electronics circuits. **IEEE Circuits and Systems Magazine**, v. 1, n. 3, p. 37–42, 2001. ISSN 1531-636X.

ISMAIL, E. H.; AL-SAFFAR, M. A.; SABZALI, A. J. High conversion ratio DC-DC converters with reduced switch stress. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 55, n. 7, p. 2139–2151, 2008. ISSN 10577122.

JAMERSON, C.; MULLETT, C. Paralleling Supplies via Various Droop Methods. **Technical papers of the 9th International High Frequency Power Conversion 1994 Conference**, Intertec, San Jose, v. 9, p. 68–76, 1994.

KADALGI, R. K.; DHANALAKSHMI, R. Interleaved Boost Converter with Voltage Multiplier Module for High Voltage Gain. In: 2018 2ND INTERNATIONAL CONFERENCE ON TRENDS IN ELECTRONICS AND INFORMATICS (ICOEI). **Anais...** Tirunelveli: IEEE, 2018. p. 101–106. ISBN 978-1-5386-3570-4. Disponível em: <<https://ieeexplore.ieee.org/document/8553864/>>. Acesso em: 20 set. 2018.

KASSAKIAN, J. G.; SCHLECHT, M. F.; VERGHESE, G. C. **Principles of Power Electronics**. New York: Elsevier, 1991. 760 p. ISSN 0201096897. ISBN 9780201096897.

KAZIMIERCZUK, M. K. **Pulse-Width Modulated DC-DC Power Converters**. Dayton: Wiley, 2012. ISSN 00207209. ISBN 9780470773017.

KIM, H.; FALAHI, M.; JAHNS, T. M.; DEGNER, M. W. Inductor Current Measurement and Regulation Using a Single DC Link Current Sensor for Interleaved DC–DC Converters. **IEEE Transactions on Power Electronics**, IEEE, v. 26, n. 5, p. 1503–1510, mai 2011. ISSN 0885-8993.

KIM, K. D.; KIM, J. G.; JUNG, Y. C.; WON, C. Y. Improved non-isolated high voltage gain boost converter using coupled inductors. In: 2011 INTERNATIONAL CONFERENCE ON ELECTRICAL MACHINES AND SYSTEMS. **Anais...** Beijing: IEEE, 2011. p. 1–6. ISBN 978-1-4577-1044-5. Disponível em: <<http://ieeexplore.ieee.org/document/6073553/>>. Acesso em: 20 set. 2018.

LAFUENTE, C. O.; BASCOPE, R. P. T.; CESAR, E. L.; BEZERRA, L. D. Modelagem Simplificada e Controle do Conversor CC-CC Boost de Alto Ganho de Tensão. In: XVIII CONGRESSO BRASILEIRO DE AUTOMÁTICA. **Anais...** Bonito, 2010. p. 1561–1567. ISBN 9788561507022. Disponível em: <http://www.labplan.ufsc.br/congressos/CBA2010/Artigos/66196{_}1.> Acesso em: 07 ago. 2018.

LEE, S. W.; DO, H. L. High Step-Up Coupled-Inductor Cascade Boost DC–DC Converter With Lossless Passive Snubber. **IEEE Transactions on Industrial Electronics**, IEEE, v. 65, n. 10, p. 7753–7761, out 2018. ISSN 0278-0046. Disponível em: <<https://ieeexplore.ieee.org/document/8286907/>>. Acesso em: 12 set. 2018.

LEM. **Current Transducer HO-NP/SP33 series**. 2018. Disponível em: <https://www.lem.com/sites/default/files/products_datasheets/ho-np_sp33-1000_series.pdf>. Acesso em: 07 dez. 2018.

LI, C.; WANG, H. Coupled inductor based ZVS high step-up DC/DC converter in photovoltaic applications. In: 2017 IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC). **Anais...** Tampa: IEEE, 2017. p. 1298–1303. ISBN 978-1-5090-5366-7. Disponível em: <<http://ieeexplore.ieee.org/document/7930863/>>. Acesso em: 20 set. 2018.

LI, W.; HE, X. A Family of Interleaved DC–DC Converters Deduced From a Basic Cell With Winding-Cross-Coupled Inductors (WCCIs) for High Step-Up or Step-Down Conversions. **IEEE Transactions on Power Electronics**, v. 23, n. 4, p. 1791–1801, jul 2008. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/4558240/>>. Acesso em: 20 set. 2018.

LIANG, T.; LIANG, H.; CHEN, S.; CHEN, J.; YANG, L. Analysis, design, and implementation of a bidirectional double-boost dc–dc converter. **IEEE Transactions on Industry Applications**, v. 50, n. 6, p. 3955–3962, Nov 2014. ISSN 0093-9994.

LIANG, T.; TSENG, K. Analysis of integrated boost-flyback step-up converter. **IEE Proceedings - Electric Power Applications**, v. 152, n. 2, p. 217, 2005. ISSN 13502352. Disponível em: <http://digital-library.theiet.org/content/journals/10.1049/ip-epa{_}20045>. Acesso em: 08 set. 2018.

LINARD, F. M. A.; BASCOPE, R. T.; REIS, F. E. U.; FIGUEIREDO, G. Conversor CA-CC Monofásico Multinível Tipo T Modificado com PFC e Tensões de Saída Simétricas Baseadas na CCME. In: PROCEEDINGS XXII CONGRESSO BRASILEIRO DE AUTOMÁTICA. **Anais...** João Pessoa, 2018. v. 2. Disponível em: <<http://www.swge.inf.br/proceedings/paper/?P=CBA2018-1224>>. Acesso em: 11 set. 2018.

LOPEZ, A.; DIEZ, R.; PERILLA, G.; PATINO, D. Analysis and comparison of three topologies of the ladder multilevel DC/DC converter. **IEEE Transactions on Power Electronics**, v. 27, n. 7, p. 3119–3127, 2012. ISSN 08858993.

LÓPEZ-SANTOS, O.; VALDERRAMA-BLAVI, H.; GARCÍA, G.; MERCURI, D. O.; MARTÍNEZ-SALAMERO, L. Efficiency analysis of a sliding-mode controlled quadratic boost converter. **IET Power Electronics**, v. 6, n. 2, p. 364–373, 2013. ISSN 1755-4535.

LUNZE, J. **Feedback control of large scale systems**. Dresden: Prentice-Hall, 1992.

LUO, F. Seven self-lift DC–DC converters, voltage lift technique. **IEE Proceedings - Electric Power Applications**, v. 148, n. 4, p. 329, 2002. ISSN 13502352.

LUO, F. L. Luo-Converters, a series of new DC-DC step-up (boost) conversion circuits. In: PROCEEDINGS OF SECOND INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS. **Anais...** Singapore: IEEE, 1997. v. 2, n. 7, p. 882–888. ISBN 0-7803-3773-5. Disponível em: <<http://ieeexplore.ieee.org/document/627511/>>. Acesso em: 15 set. 2018.

LUO, S. A review of distributed power systems part I: DC distributed power system. **IEEE Aerospace and Electronic Systems Magazine**, v. 20, n. 8, p. 5–16, ago 2005. ISSN 0885-8985.

LUO, S.; YE, Z.; LIN, R. L.; LEE, F. A classification and evaluation of paralleling methods for power supply modules. In: 30TH ANNUAL IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE. RECORD. (CAT. NO.99CH36321). **Anais...** Charleston: IEEE, 2003. v. 2, p. 901–908. ISBN 0-7803-5421-4.

MACOMBER, L. L. Aluminum Electrolytic Capacitors in Power Electronics. In: IEEE APPL. POWER ELECTRON. CONF. EXPO. **Anais...** Honolulu: Cornell Dubilier Special Session, 2011. p. 1–14.

MADDEMLIS, G.; STEINKE, G. K.; RUFER, A. Feed-forward-based control in a dc–dc converter of asymmetric multistage-stacked boost architecture. **IEEE Transactions on Power Electronics**, v. 32, n. 2, p. 1507–1517, Feb 2017. ISSN 0885-8993.

MAKSIMOVIC, D.; CUK, S. Switching Converters with Wide DC Conversion Range. **IEEE Transactions on Power Electronics**, v. 6, n. 1, p. 151–157, 1991. ISSN 19410107.

MAMMANO, R. Switching Power Supply Topology Voltage Mode vs. Current Mode by: Robert Mammano. **Elektron Journal-South African Institute of Electrical Engineers**, v. 18, n. 6, p. 25–27, 2001. Disponível em: <<http://www.ti.com/lit/an/slua119/slua119.pdf>>. Acesso em: 12 jul. 2018.

MARIETHOZ, S.; BECCUTI, A.; MORARI, M. Model predictive control of multiphase interleaved DC-DC converters with sensorless current limitation and power balance. In: 2008 IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE. **Anais...** IEEE, 2008. p. 1069–1074. ISBN 978-1-4244-1667-7. ISSN 0275-9306. Disponível em: <<http://ieeexplore.ieee.org/document/4592071/>>. Acesso em: 08 set. 2018.

MARQUES, D. D.; ANTUNES, F. L. M.; BASCOPE, R. P. T.; MARINHO, I.; TELES, P. Conversor bidirecional cc-cc de alto ganho para aplicação em sistemas autônomos de geração de energia elétrica. **XIX Congresso Brasileiro de Automática – CBA2012**, p. 0–12, 2012. Disponível em: <<http://www.repositorio.ufc.br/handle/riufc/3958>>. Acesso em: 07 ago. 2018.

MCLYMAN, C. **Transformer and Inductor Design Handbook, Fourth Edition**. New York: CRC Press, 2011. ISBN 978-1-4398-3687-3.

MEDORA, N. K.; KUSKO, A. An enhanced dynamic battery model of lead-acid batteries using manufacturers' data. In: INTELEC, INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE. **Anais...** Providence, 2006. ISBN 1424404312. ISSN 02750473.

MIN, B. S.; PARK, N. J.; HYUN, D. S. A novel current sharing technique for interleaved boost converter. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, n. 1, p. 2658–2663, 2007. ISSN 02759306.

MIWA, B.; OTTEN, D.; SCHLECHT, M. High efficiency power factor correction using interleaving techniques. In: APEC '92 SEVENTH ANNUAL APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION. **Anais...** Boston: IEEE, 1992. p. 557–568. ISBN 0-7803-0485-3.

MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power Electronics: Convertors, Applications And Design**. 3. ed. Hoboken: John Wiley and Sons, 2003.

OLIVEIRA, T. R. de; DONOSO-GARCIA, P. F. Perspectives for DC distribution adoption in Brazil. **2015 IEEE 1st International Conference on Direct Current Microgrids, ICDCM 2015**, IEEE, n. 493, p. 359–364, 2015.

PANOV, Y.; RAJAGOPALAN, J.; LEE, F. Analysis and design of N paralleled DC-DC converters with master-slave current-sharing control. In: PROCEEDINGS OF APEC 97 - APPLIED POWER ELECTRONICS CONFERENCE. **Anais...** Atlanta: IEEE, 1997. v. 1, p. 436–442. ISBN 0-7803-3704-2.

PAULA, A. N. de; CASTRO, D. P. d.; PAULA, W. J. d.; TOFOLI, F. L. An extensive review of nonisolated DC-DC boost-based converters. In: 2014 11TH IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS. **Anais...** Juiz de Fora, 2014. ISBN 9781479955510.

PAULA, W. J. de; OLIVEIRA, D. S. J.; PEREIRA, D. C.; TOFOLI, F. L. Survey on non-isolated high-voltage step-up dc-dc topologies based on the boost converter. **IET Power Electron.**, v. 8, n. 10, p. 2044–2057, 2015. ISSN 1755-4535.

PENG, F. Z.; ZHANG, F.; QIAN, Z. A magnetic-less dc-dc converter for dual-voltage automotive systems. **IEEE Transactions on Industry Applications**, v. 39, n. 2, p. 511–518, mar 2003. ISSN 0093-9994.

PRAÇA, P. P.; BARRETO, L. H. S. C.; OLIVEIRA, D. S. de; SILVA, R. N. A. L. High-Voltage Gain Boost Converter Based on Three-State Commutation Cell for Battery Charging Using PV Panels in a Single Conversion Stage. **IEEE Transactions on Power Electronics**, v. 29, n. 1, p. 150–158, jan 2014. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/6466390/>>. Acesso em: 15 set. 2018.

PRESSMAN, A. I.; BILLINGS, K.; MOREY, T. **Switching Power Supply Design**. New York: McGraw-Hill Professional, 2009. 841 p. ISSN 15223965. ISBN 9780071594325.

PRUDENTE, M.; PFITSCHER, L. L.; EMMENDOERFER, G.; ROMANELI, E. F.; GULES, R. Voltage multiplier cells applied to non-isolated DC-DC converters. **IEEE Transactions on Power Electronics**, v. 23, n. 2, p. 871–887, 2008. ISSN 08858993.

QIAN, W.; CAO, D.; CINTRON-RIVERA, J. G.; GEBBEN, M.; WEY, D.; PENG, F. Z. A switched-capacitor DC-DC converter with high voltage gain and reduced component rating and count. **IEEE Transactions on Industry Applications**, v. 48, n. 4, p. 1397–1406, 2012. ISSN 00939994.

RIDLEY, R. A More Accurate Current-Mode Control Model. **Ridley Engineering Inc**, v. 1, n. jul, p. 1–11, 2001.

ROSAS-CARO, J. C.; Mancilla-David, F.; MAYO-MALDONADO, J. C.; GONZALEZ-LOPEZ, J. M.; TORRES-ESPINOSA, H. L.; VALDEZ-RESENDIZ, J. E. A transformer-less high-gain boost converter with input current ripple cancelation at a selectable duty cycle. **IEEE Transactions on Industrial Electronics**, v. 60, n. 10, p. 4492–4499, Oct 2013. ISSN 0278-0046.

ROSAS-CARO, J. C.; MAYO-MALDONADO, J. C.; MANCILLA-DAVID, F.; VALDERRABANO-GONZALEZ, A.; CARBAJAL, F. B. Single-inductor resonant switched capacitor voltage multiplier with safe commutation. **IET Power Electronics**, v. 8, n. 4, p. 507–516, 2015. ISSN 1755-4535.

ROSAS-CARO, J. C.; RAMÍREZ, J. M.; GARCÍA-VITE, P. M. Novel DC-DC multilevel boost converter. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, p. 2146–2151, 2008. ISSN 02759306.

SANGKARAK, K.; LOPATTANAKIJ, P.; KUDTONGNGAM, J.; LIUTANAKUL, P.; CHUNKAG, V. Implementation of automatic interleaving and load current sharing techniques using single interleaving bus. **IET Power Electronics**, v. 9, n. 7, p. 1496–1504, 2016. ISSN 1755-4535.

SANTELO, N. T. **Célula de comutação de três estados aplicada ao pré-regulador boost de estágio único e elevado fator de potência**. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Estadual Paulista, Faculdade de Engenharia de Ilha Solteira, 2006.

SCHROEDER, J. C.; PETERSEN, M.; FUCHS, F. W. One-sensor current sharing in multiphase interleaved DC/DC converters with coupled inductors. In: 2012 15TH INTERNATIONAL POWER ELECTRONICS AND MOTION CONTROL CONFERENCE (EPE/PEMC). **Anais...** Novi Sad: IEEE, 2012. p. DS3c.1–1–DS3c.1–7. ISBN 978-1-4673-1972-0.

SCHROEDER, J. C.; WITTIG, B.; FUCHS, F. W. High efficient battery backup system for lift trucks using interleaved-converter and increased edlc voltage range. In: IECON 2010 - 36TH ANNUAL CONFERENCE ON IEEE INDUSTRIAL ELECTRONICS SOCIETY. **Anais...** Greendale, 2010. p. 2334–2339. ISSN 1553-572X.

SEEMAN, M.; SANDERS, S. R. Analysis and Optimization of Switched-Capacitor DC–DC Converters. **IEEE Transactions on Power Electronics**, v. 23, n. 2, p. 841–851, mar 2008. ISSN 0885-8993. Disponível em: <<http://ieeexplore.ieee.org/document/4463867/>>. Acesso em: 15 set. 2018.

SEEMAN, M. D. **A Design Methodology for Switched-Capacitor DC-DC Converters**. Tese (Doutorado em Engenharia Elétrica) — EECS Department, University of California, Berkeley, mai 2009. Disponível em: <<http://www2.eecs.berkeley.edu/Pubs/TechRpts/2009/EECS-2009-78.html>>. Acesso em: 15 set. 2018.

SETHAKUL, P.; RAEL, S.; DAVAT, B.; THOUNTHONG, P. Fuel cell high-power applications. **IEEE Industrial Electronics Magazine**, v. 3, n. 1, p. 32–46, mar 2009. ISSN 1932-4529. Disponível em: <<http://ieeexplore.ieee.org/document/4808811/>>. Acesso em: 09 set. 2018.

SILVA, C. E. A.; BASCOPE, R. P. T.; OLIVEIRA, D. S. d. Proposal of a new high step-up converter for UPS applications. In: IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS. **Anais...** Montreal: IEEE, 2006. v. 2, p. 1288–1292. ISBN 1424404975. Disponível em: <<http://ieeexplore.ieee.org/document/4078273/>>. Acesso em: 12 set. 2018.

SILVEIRA, G. C.; TOFOLI, F. L.; BEZERRA, L. D. S.; TORRICO-BASCOPE, R. P. Analysis and small-signal modeling of a nonisolated high voltage step-up DC-DC boost converter. In: 2015 IEEE 13TH BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE (COBEP/SPEC). **Anais...** Fortaleza: IEEE, 2015. p. 1–6. ISBN 978-1-4799-8779-5.

SINGH, R. P.; KHAMBADKONE, A. M. Current Sharing and Sensing in N -Paralleled Converters Using Single Current Sensor. **IEEE Transactions on Industry Applications**, v. 46, n. 3, p. 1212–1219, 2010. ISSN 0093-9994. Disponível em: <<http://ieeexplore.ieee.org/document/5438731/>>. Acesso em: 08 set. 2018.

SOUSA, J. M. d.; BASTOS, G. H. A.; TORRICO-BASCOPE, R. P.; CRUZ, C. M. High voltage gain Buck-Boost DC-DC converter based on Three-State Switching Cell. In: 2015 IEEE 13TH BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE (COBEP/SPEC). **Anais...** Fortaleza: IEEE, 2015. p. 1–6. ISBN 978-1-4799-8779-5. Disponível em: <<http://ieeexplore.ieee.org/document/7420188/>>. Acesso em: 11 set. 2018.

SPIAZZI, G.; MATTAVELLI, P.; GAZOLI, J. R.; MAGALHAES, R.; FRATTINI, G. Improved integrated boost-flyback high step-up converter. **Proceedings of the IEEE International Conference on Industrial Technology**, p. 1169–1174, 2010.

SUN, B. B. Digital current balancing for an interleaved boost PFC. **Analog Applications Journal**, 2013.

TANG, Y.; WANG, T.; HE, Y. A switched-capacitor-based active-network converter with high voltage Gain. **IEEE Transactions on Power Electronics**, v. 29, n. 6, p. 2959–2968, 2014. ISSN 08858993.

TEXAS INSTRUMENTS. **Technical Reference Manual - TMS320F2837xD Dual-Core Delfino**. 2019. 2597 p. Disponível em: <<http://www.ti.com/lit/ug/spruhm8h/spruhm8h.pdf>>. Acesso em: 10 jan. 2019.

THORNTON ELETRÔNICA LTDA. **Catálogo de Núcleos de Ferrite**. 2004. Disponível em: <<http://www.thornton.com.br/pdf/CATALOGOTHORNTON.pdf>>. Acesso em: 01 jun. 2018.

TOFOLI, F. L.; De Souza Oliveira, D.; TORRICO-BASCOPE, R. P.; ALCAZAR, Y. J. A. Novel nonisolated high-voltage gain DC-DC converters based on 3SSC and VMC. **IEEE Transactions on Power Electronics**, IEEE, v. 27, n. 9, p. 3897–3907, 2012. ISSN 08858993.

TORRICO-BASCOPE, G.; VASCONCELOS, S.; TORRICO-BASCOPE, R.; ANTUNES, F. M.; OLIVEIRA, D. d.; BRANCO, C. G. C. A High Step-Up DC-DC Converter Based on Three-State Switching Cell. In: 2006 IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS. **Anais...** Montreal: IEEE, 2006. p. 998–1003. ISBN 1-4244-0497-5. Disponível em: <<http://ieeexplore.ieee.org/document/4078222/>>. Acesso em: 11 set. 2018.

TORRICO-BASCOPE, G. V.; BARBI, I. Generation of A Family of Non-Isolated DC-DC PWM Converters Using New Three-State Switching Cells. In: IEEE POWER ELECTRON. SPEC. CONF. **Anais...** Galway: IEEE, 2000. v. 2, n. C, p. 858–863.

TORRICO-BASCOPE, R. P.; COSTA, L. F.; TORRICO-BASCOPE, G. V. Generation of new nonisolated high voltage gain DC-DC converters. In: 2011 IEEE 33RD INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE (INTELEC). **Anais...** Amsterdam: IEEE, 2011. v. 3, n. c, p. 1–8. ISBN 978-1-4577-1250-0. ISSN 02750473. Disponível em: <<http://ieeexplore.ieee.org/document/6099836/>>. Acesso em: 09 set. 2018.

TORRICO-BASCOPE, R. P.; TOFOLI, F. L.; CASTELO, C. G. B.; CRUZ, C. M. T. Three-state switching cell (3SSC)-based non-isolated dc–dc boost-type converter with balanced output voltage and wide voltage conversion range. **IET Power Electronics**, v. 11, n. 7, p. 1217–1223, jun 2018. ISSN 1755-4535. Disponível em: <<https://digital-library.theiet.org/content/journals/10.1049/iet-pel.2017.0551>>. Acesso em: 15 set. 2018.

TORRICO-BASCOPE, R. P.; TORRICO-BASCOPE, G. V.; BRITO, F. J. B.; DAHER, S. Multi-state and interleaved converters with passive impedances for current sharing. In: 2013 BRAZILIAN POWER ELECTRONICS CONFERENCE. **Anais...** Gramado: IEEE, 2013. p. 216–223. ISBN 978-1-4799-0272-9. Disponível em: <<http://ieeexplore.ieee.org/document/6785118/>>. Acesso em: 09 set. 2018.

VALENTIM-SILVA, G.; COELHO, R. F.; LAZZARIN, T. B. State space modeling of a hybrid Switched-Capacitor boost converter. In: 13TH BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE, COBEP/SPEC 2016. **Anais...** Fortaleza: IEEE, 2015. ISBN 9781479987795.

VANITHA, R.; GEETHA, V. A high step up voltage gain of boost converter with switched capacitor technique using FLC for renewable energy system. **6th International Conference on Computation of Power, Energy, Information and Communication, ICCPEIC 2017**, v. 2018-January, p. 645–649, 2018.

VELANDIA, F.; MARTINEZ, W.; CORTES, C. A.; NOAH, M.; YAMAMOTO, M. Power loss analysis of multi-phase and modular interleaved boost DC-DC converters with coupled inductor for electric vehicles. In: 2016 18TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, EPE 2016 ECCE EUROPE. **Anais...** Karlsruhe, 2016. ISBN 9789075815245.

VENABLE, H. **The K factor: A new mathematical tool for stability analysis and synthesis**. 1983. 1–10 p. Disponível em: <<http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.196.6850{&}rep=rep1{&}ty>>. Acesso em: 09 dez. 2018.

VIEIRA, M. P. **Conversor CC-CC boost intercalado de alto ganho de tensão acionado por DSP**. 142 p. Dissertação (Mestrado em Engenharia Elétrica) — Universidade Federal do Ceará, 2018.

VILLANUEVA, M. C. T. **Conversores CC-CC de Alto Ganho De Tensão Não Isolados com Rendimento Elevado Formados pela Integração de Conversores CC-CC Básicos**. 253 p. Tese (Doutorado em Engenharia Elétrica) — Universidade Federal de Santa Catarina, 2012.

VILLANUEVA, M. C. T.; BARBI, I. A high step-up gain DC-DC converter based on the stacking of three conventional buck boost DC-DC converters. In: COBEP 2011 - 11TH BRAZILIAN POWER ELECTRONICS CONFERENCE. **Anais...** Praiamar, 2011. p. 196–200. ISBN 9781457716447.

WAI, R. J.; DUAN, R. Y. High-efficiency dc/dc converter with high voltage gain. **IEE Proceedings - Electric Power Applications**, v. 152, n. 4, p. 793–802, jul 2005. ISSN 1350-2352.

WAI, R. J.; DUAN, R. Y.; JHENG, K. H. High-efficiency bidirectional dc-dc converter with high-voltage gain. **IET Power Electronics**, v. 5, n. 2, p. 173–184, Feb 2012. ISSN 1755-4535.

WANG, J. B.; LO, R.; CHANG, J. H. Paralleled DC/DC converter via primary current droop current sharing control. In: 2009 INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND DRIVE SYSTEMS (PEDS). **Anais...** Taipei: IEEE, 2009. p. 1119–1124. ISBN 978-1-4244-4166-2.

WESTER, G.; MIDDLEBROOK, R. Low-Frequency Characterization of Switched DC-DC Converters. **IEEE Transactions on Aerospace and Electronic Systems**, AES-9, n. 3, p. 376–385, Maio 1973. ISSN 0018-9251. Disponível em: <<http://ieeexplore.ieee.org/document/4103140/>>. Acesso em: 05 jan. 2018.

XU, X.; LIU, W.; HUANG, A. Two-Phase Interleaved Critical Mode PFC Boost Converter With Closed Loop Interleaving Strategy. **IEEE Transactions on Power Electronics**, v. 24, n. 12, p. 3003–3013, dez 2009. ISSN 0885-8993.

YANG, F.; RUAN, X.; YANG, Y.; YE, Z. Design issues of interleaved critical conduction mode Boost PFC converter with coupled inductor. In: 2010 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION. **Anais...** Atlanta: IEEE, 2010. p. 2245–2252. ISBN 978-1-4244-5286-6.

YOUNG, C. M.; CHEN, M. H.; CHANG, T. A.; KO, C. C.; JEN, K. K. Cascade Cockcroft–Walton Voltage Multiplier Applied to Transformerless High Step-Up DC–DC Converter. **IEEE Transactions on Industrial Electronics**, v. 60, n. 2, p. 523–537, fev 2013. ISSN 0278-0046. Disponível em: <<http://ieeexplore.ieee.org/document/6153371/>>. Acesso em: 20 set. 2018.

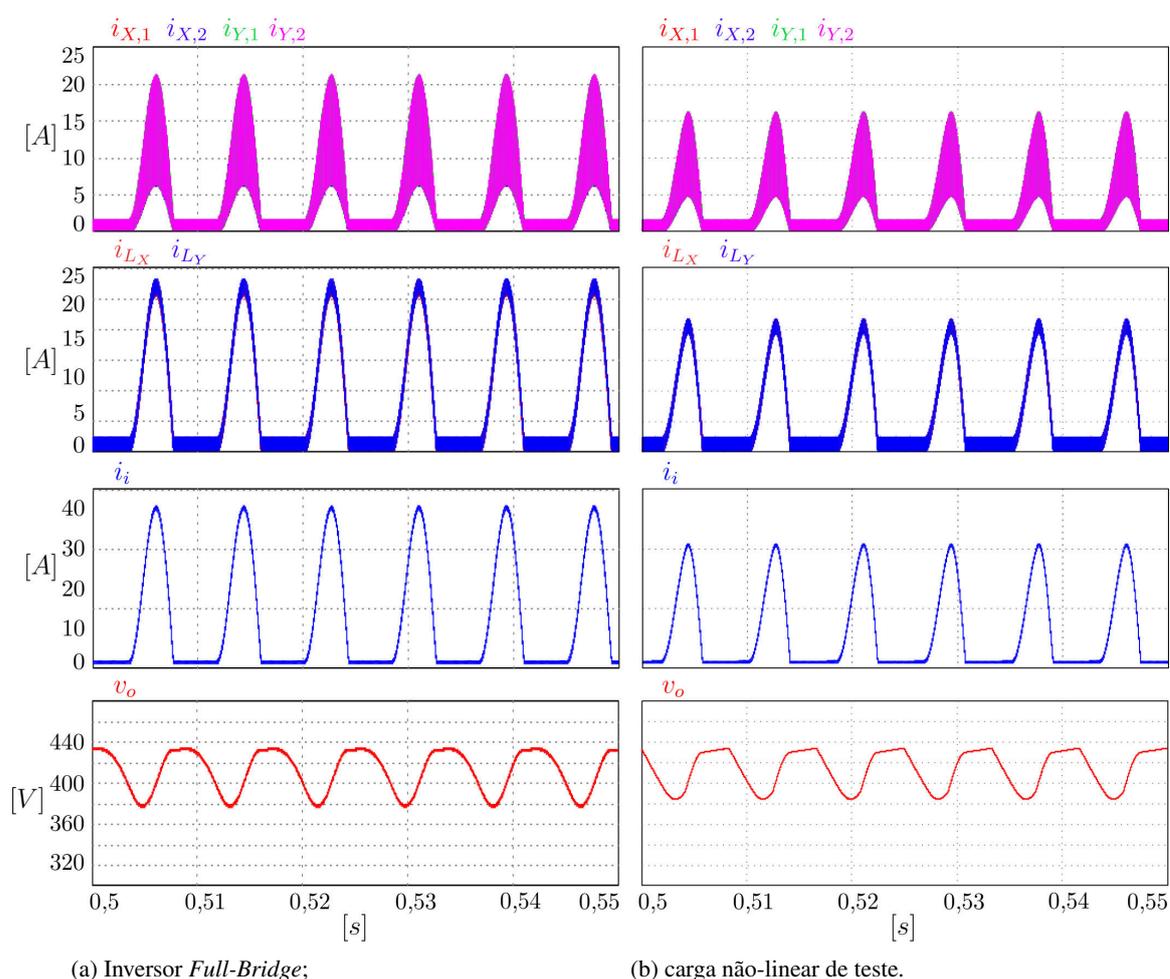
ZHANG, F.; DU, L.; PENG, F. Z.; QIAN, Z. A new design method for high-power high-efficiency switched-capacitor dc–dc converters. **IEEE Transactions on Power Electronics**, v. 23, n. 2, p. 832–840, mar 2008. ISSN 0885-8993.

ZHOU, X.; XU, P.; LEE, F. C. A novel current-sharing control technique for low-voltage high-current voltage regulator module applications. **IEEE Transactions on Power Electronics**, v. 15, n. 6, p. 1153–1162, Nov 2000. ISSN 0885-8993.

APÊNDICE A – DIMENSIONAMENTO DA CARGA NÃO-LINEAR

Um inversor monofásico do tipo *Full-Bridge* quando conectado ao barramento de saída de um conversor CC-CC exibe para este último o comportamento de uma carga não-linear. O inversor drena do conversor de alto ganho de tensão intercalado um perfil de corrente conforme mostrado na Figura A.1(a). Já a Figura A.1(b) mostra o perfil de corrente drenado por uma carga não-linear de teste.

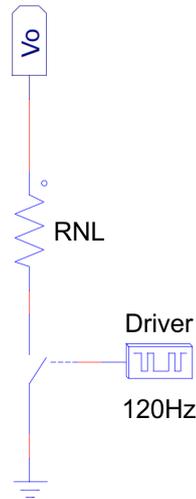
Figura A.1 – Formas de onda de corrente e tensão no conversor intercalado de alto ganho de tensão quando operando com carga não-linear.



Fonte: o próprio autor.

A carga monofásica não-linear de teste trata-se de um resistor chaveado a uma frequência de 120 Hz, conforme mostrado na Figura A.2. A carga de teste drena do conversor CC-CC um perfil de corrente similar a um inversor *Full-Bridge* monofásico (Figura A.1(b)) e impõe a mesma ondulação de tensão em baixa frequência no barramento CC.

Figura A.2 – Circuito de simulação para carga monofásica não-linear de teste.



Fonte: o próprio autor.

A corrente instantânea i_{NL} no resistor chaveado pode ser aproximada pela expressão (A.1), onde V_o é a tensão no barramento CC e R_{NL} é a resistência da carga chaveada.

$$i_{NL}(t) = \begin{cases} \frac{V_o}{R_{NL}}, & \text{para } 0 \leq t < \delta T, \\ 0, & \text{para } \delta T < t \leq T. \end{cases} \quad (\text{A.1})$$

A corrente eficaz na carga não-linear é adotada igual a corrente eficaz em carga resistiva pura de modo a garantir que em ambas as situações a potência aparente na saída do conversor CC-CC seja a mesma. Em (A.2), a expressão para determinar a resistência R_{NL} .

$$\sqrt{\frac{1}{T} \int_0^{\delta T} (i_{NL}(t))^2 dt} = \frac{V_o}{R_o},$$

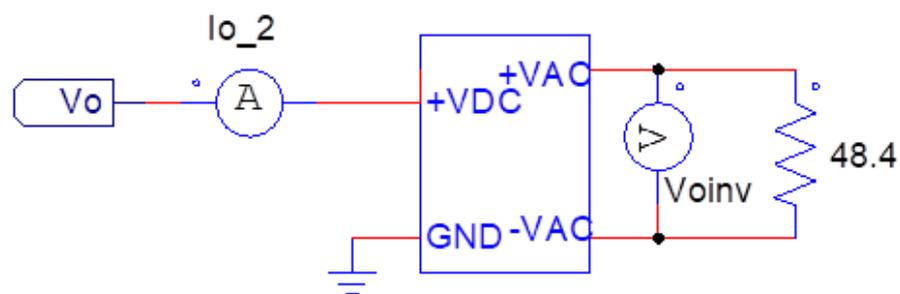
$$\sqrt{\frac{1}{T} \int_0^{\delta T} \left(\frac{V_o}{R_{NL}} \right)^2 dt} = \frac{V_o}{R_o}, \quad (\text{A.2})$$

$$\frac{V_o}{R_{NL}} \sqrt{\delta} = \frac{V_o}{R_o},$$

$$R_{NL} = R_o \sqrt{\delta}.$$

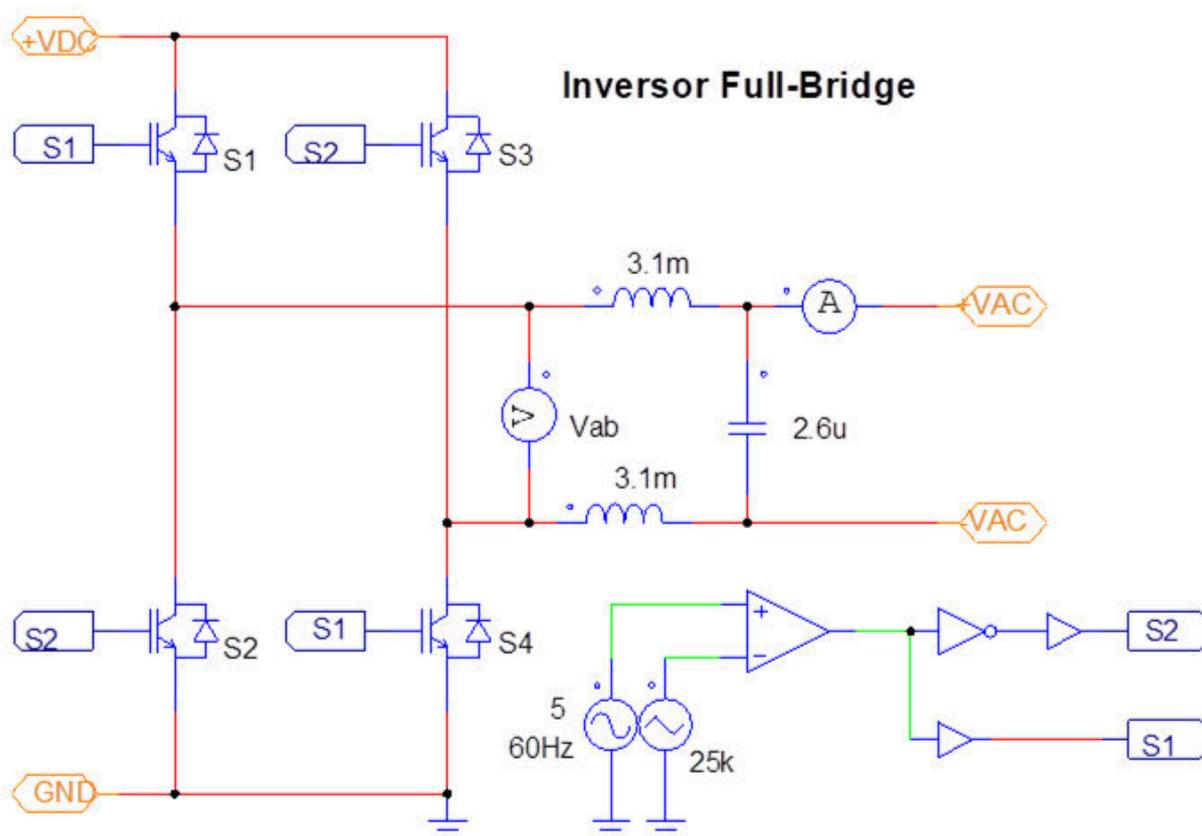
Os circuitos utilizados para simular o inversor da Figura são mostrados nas Figuras A.3 e A.4.

Figura A.3 – Subcircuito do inversor *Full-bridge* monofásico



Fonte: o próprio autor.

Figura A.4 – Detalhes do subcircuito do inversor *Full-Bridge* monofásico.



Fonte: o próprio autor.

APÊNDICE B – PROJETO PARA CONFECCÃO DOS MAGNÉTICOS

O projeto dos indutores e transformadores em alta frequência é realizado de acordo com as especificações e considerações indicadas à seguir. A metodologia de projeto utilizada está baseada no método do produto de áreas (MCLYMAN, 2011; FOREST *et al.*, 2009).

Especificações e Considerações de Projeto

As principais especificações de projeto apresentadas no capítulo 3 (Tabela 3.1), naturalmente, se aplicam ao projeto dos magnéticos, sendo assim rememoradas na Tabela B.1.

Tabela B.1 – Especificações de projeto dos magnéticos.

Especificação	Valor
Tensão de entrada	$V_i = 60 \text{ V}$
Potência de saída	$P_o = 1 \text{ kW}$
Frequência de comutação	$f_s = 25 \text{ kHz}$
Indutância	$L_B = 200 \mu\text{H}$
Relação de transformação: $W_{B,1} : W_{B,2} : W_{B,3}$	$1 : 1 : a$, onde $a=2$

Fonte: o próprio autor.

Já a Tabela B.2 dispõe das considerações de projeto adotadas.

Tabela B.2 – Considerações para o projeto dos magnéticos.

Consideração	Valor
Rendimento adotado	$\eta = 0,95$
Permeabilidade magnética do espaço-livre	$\mu_o = 4\pi \text{ nH/cm}$
Máx. densidade de fluxo admitida	$B_m = 0,3 \text{ T}$
Máx. densidade de fluxo adotada	$B_{max} = 0,25 \text{ T}$
Máx. densidade de corrente adotada	$J_{max} = 500 \text{ A/cm}^2$
Fator de ocupação da janela - indutores	$K_{u,L} = 0,7$
Fator de forma para onda quadrada de tensão	$K_f = 4$
Fator de ocupação do enrolamento primário	$K_p = 0,35$
Fator de ocupação da janela - transformadores	$K_{u,T} = 0,4$

Fonte: o próprio autor.

Escolheu-se núcleos de ferrite com geometria tipo EE sem *gap* para o projeto. Um mesmo tamanho de núcleo é escolhido tanto para os indutores como para os transformadores. As principais características desse núcleo estão dispostas na Tabela B.3.

Tabela B.3 – Dados do núcleo NEE 42/21/20.

Dado	Valor
Fabricante	THORNTON
Material	IP12R
Altura da janela do núcleo	$H_w = 2,96$ cm
Área da janela do carretel	$A_w = 1,57$ cm ²
Área da perna central do núcleo	$A_c = 2,40$ cm ²
Produto de áreas	$A_w A_c = 3,77$ cm ⁴
Caminho médio magnético	$MPL = 9,7$ cm
Comprimento médio de uma espira	$MLT = 10,5$ cm
Permeabilidade relativa do material	$\mu_r = 1794$

Fonte: THORNTON ELETRÔNICA LTDA (2004).

Adotou-se, como condutores, fios de cobre esmaltado AWG26 devido à sua maior disponibilidade. Os principais dados do fio AWG26 são mostrados na Tabela B.4.

Tabela B.4 – Dados do fio de cobre esmaltado AWG26.

Dado	Valor
Área da seção sem isolamento	$S_{fio,si} = 0,001287$ cm ²
Área da seção com isolamento	$S_{fio,ci} = 0,001671$ cm ²
Diâmetro do fio sem isolamento	$d_{fio} = 0,040$ cm
Resistividade do cobre ($T_0 = 20^\circ\text{C}$)	$\rho_0 = 1,724$ $\mu\Omega\cdot\text{cm}$
Coefficiente de temperatura do cobre	$\alpha = 0,00429$ $^\circ\text{C}^{-1}$

Fonte: extraído de Barbi (2001) e ENGINEERING TOOLBOX (2003).

Projeto dos Indutores

A corrente de entrada I_i , a ondulação de corrente nos indutores ΔI_{LB} e a corrente de pico no indutor foram calculadas no capítulo 3 nas equações (3.13), (3.7) e (3.9). Já a corrente

eficaz no indutor pode ser calculada conforme (B.1).

$$I_{L_B,rms} = \sqrt{\frac{I_i^2}{4} + \frac{\Delta I_{L_B}^2}{12}} \approx 8,8 \text{ A} \quad (\text{B.1})$$

O núcleo escolhido deve ser verificado comparando o produto de áreas $A_{P,L}$ calculado em (B.2) com o produto de áreas dado na Tabela B.2, devendo obedecer a restrição indicada.

$$A_{P,L} = \frac{L_B I_{L_B,pk} I_{L_B,rms}}{K_{u,L} B_{max} J_{max}} = 2 \text{ cm}^4 < A_w A_c. \quad (\text{B.2})$$

A área de cobre S_{L_B} que comporta o valor de corrente eficaz através do indutor é calculada em função da densidade máxima de corrente adotada em projeto:

$$S_{L_B} = \frac{I_{L_B,rms}}{J_{max}} = 0,01761 \text{ cm}^2. \quad (\text{B.3})$$

Como a corrente no indutor é contínua do tipo não pulsada, não há necessidade de correção quanto ao efeito pelicular. A área calculada em (B.3) é, no entanto, distribuída em n_{L_B} condutores paralelos de fio AWG26:

$$n_{L_B} = \frac{S_{L_B}}{S_{fio,si}} = 13,68 \approx 14. \quad (\text{B.4})$$

O número de espiras sem correção do espriamento N'_{L_B} é então calculado relacionando a máxima área da janela disponível e a área a ser ocupada pelos fios de cobre com isolamento:

$$N'_{L_B} = \frac{K_{u,L} A_w}{n_{L_B} S_{fio,ci}} = 46,98 \approx 47 \text{ esp.} \quad (\text{B.5})$$

Para a geometria tipo EE sem *gap*, o entreferro no núcleo deve ser ajustado nas pernas laterais com comprimento conforme calculado em (B.6).

$$\delta_g = \frac{l_g}{2} = \frac{1}{2} \left(\frac{\mu_o N_{L_B}'^2 A_c}{L_B} - \frac{MPL}{\mu_r} \right) \approx 1,64 \text{ mm}, \quad (\text{B.6})$$

onde l_g é o comprimento total do entreferro.

De acordo com McLyman (2011), devido ao fluxo de espriamento (*fringing flux*) na região do entreferro, deve ser feita uma correção do número de espiras. O fator para correção é calculado para o núcleo EE de acordo com (B.7).

$$F_f = 1 + \frac{l_g}{\sqrt{A_c}} \ln \left(\frac{2H_w}{l_g} \right) = 1,64. \quad (\text{B.7})$$

O número de espiras para correção do espriamento é recalculado em (B.8).

$$N_{LB} = \sqrt{L_B \frac{l_g + \frac{MPL}{\mu_r}}{\mu_o A_c F_f}} \approx 37 \text{ esp.} \quad (\text{B.8})$$

O valor de pico B_{pk} da densidade de fluxo magnético deve ser menor ou igual à máxima densidade de fluxo B_m admitida na Tabela B.2. Esta condição é verificada conforme equação (B.9).

$$B_{pk} = \frac{\mu_o F_f N_{LB} \left(I_{LB} + \frac{\Delta I_{LB}}{2} \right)}{l_g + \frac{MPL}{\mu_r}} = 0,23 \text{ T.} \quad (\text{B.9})$$

A viabilidade da implementação do projeto pode ser verificada relacionando a área de cobre relativa às espiras e todos condutores em paralelo com a área da janela, conforme (B.10). O fator de ocupação $K_{u,L}$ dado na Tabela B.2 deve ser maior ou igual ao valor calculado.

$$K_{u,L} \geq \frac{n_{LB} S_{fio,ci} N_{LB}}{A_w} = 0,55. \quad (\text{B.10})$$

Projeto dos Transformadores

A potência ativa total processada por cada transformador resulta da soma da potência em cada um dos três enrolamento, podendo ser calculada através da equação (B.11) conforme indicado em Chaves *et al.* (2016).

$$P_{Tr,B} = \frac{1}{2} \cdot \frac{P_o}{\eta} \cdot \frac{a + \sqrt{2}}{a + 2} = 449,24 \text{ W.} \quad (\text{B.11})$$

O produto de áreas dado na Tabela B.3 deve ser maior que o valor calculado na equação (B.12) para que o núcleo escolhido atenda as condições mínimas de projeto, conforme indicado.

$$A_{P,T} = \frac{P_{Tr,B}}{2 B_{max} J_{max} f_s K_u} = 1,8 \text{ cm}^4 < A_w A_c. \quad (\text{B.12})$$

As correntes eficazes através dos enrolamentos $W_{B,1}$, $W_{B,2}$ e $W_{B,3}$ são calculadas conforme as equações (B.13) e (B.14).

$$I_{W_{B,1,rms}} = I_{W_{B,2,rms}} = \sqrt{\frac{(3I_i^2 + \Delta I_{LB}^2)(3a^2 - 2Da^2 + 4a + 4)}{48(a+2)^2}} = 4,72 \text{ A,} \quad (\text{B.13})$$

$$I_{W_{B,3}rms} = \frac{1}{a+2} \sqrt{\frac{(3I_i^2 + \Delta I_{L_B}^2)(1-D)}{6}} = 1,71 \text{ A.} \quad (\text{B.14})$$

A área de cobre para comportar a corrente eficaz em cada enrolamento, dado a máxima densidade de corrente admitida em projeto, é calculada nas equações (B.15) e (B.16).

$$S_{W_{B,1}} = S_{W_{B,2}} = \frac{I_{W_{B,1}rms}}{J_{max}} = 0,00944 \text{ cm}^2. \quad (\text{B.15})$$

$$S_{W_{B,3}} = \frac{I_{W_{B,3}rms}}{J_{max}} = 0,00341 \text{ cm}^2. \quad (\text{B.16})$$

Para o projeto dos transformadores, deve-se considerar o efeito pelicular. O raio de penetração do cobre $\delta_{Cu(80^\circ\text{C})}$ pode ser determinado em função de sua resistividade à uma temperatura $T = 80^\circ\text{C}$, da frequência de chaveamento e do dados da Tabela B.4:

$$\delta_{Cu(80^\circ\text{C})} = \sqrt{\frac{\rho_0 [1 + \alpha (T - T_0)]}{\pi \mu_o f_s}} = 0,468 \text{ mm.} \quad (\text{B.17})$$

O diâmetro do fio AWG26 atende ao critério indicado em (B.18):

$$d_{fio} \leq 2\delta_{Cu(80^\circ\text{C})}. \quad (\text{B.18})$$

O número de espiras do enrolamento $W_{B,1}$ (e de $W_{B,2}$) é então calculado relacionando a área da janela reservada ao primário com a sua área ocupada pelos fios em paralelo, conforme (B.19).

$$N_{W_{B,1}} = N_{W_{B,2}} = \frac{K_p K_{u,T} A_w}{n_{W_{B,1}} S_{fio,ci}} = 16,91 \approx 17 \text{ esp.} \quad (\text{B.19})$$

O valor calculado em (B.19) resulta maior que o número mínimo de espiras necessário, atendendo à restrição indicada em (B.20).

$$N_{W_{B,1}} \geq \frac{V_{W_{B,1}max}}{K_f A_c B_{max} f_s} = 16,67 \approx 17 \text{ esp.} \quad (\text{B.20})$$

O número de espiras do enrolamento $W_{B,3}$ é então obtido via relação de transformação em relação ao primário:

$$N_{W_{B,3}} = a N_{W_{B,1}} = 34 \text{ esp.} \quad (\text{B.21})$$

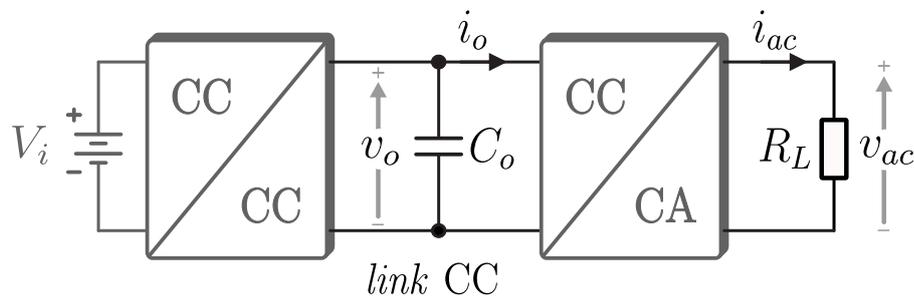
Verifica-se a viabilidade de projeto de acordo com a condição indicada em (B.22). O fator de ocupação $K_{u,T}$ dado na Tabela B.2 deve ser maior ou igual ao valor calculado.

$$K_{u,T} \geq \frac{(n_{W_{B,1}} N_{W_{B,1}} + n_{W_{B,2}} N_{W_{B,2}} + n_{W_{B,3}} N_{W_{B,3}}) S_{fio,ci}}{A_w} = 0,398. \quad (\text{B.22})$$

APÊNDICE C – DIMENSIONAMENTOS DO CAPACITOR DO *LINK* CC

A exploração empreendida nesse tópico está baseada no livro de Erickson e Maksimovic (2001), no qual se realiza um estudo sobre o dimensionamento do capacitor do *link* CC para um sistema CA-CC-CC, a saber, um retificador em cascata com um conversor *Boost* para correção do fator de potência. De maneira similar, invertendo-se o sentido do fluxo de potência, a conexão de um inversor monofásico à saída do conversor de alto ganho pode ser analisada como um sistema de conversão CC-CC-CA, conforme representado na Figura C.1.

Figura C.1 – Representação de um sistema de conversão CC-CC-CA.



Fonte: o próprio autor.

A análise que se segue considera apenas o efeito da baixa frequência, visto que o comportamento dominante do sistema que determina o dimensionamento do capacitor do barramento CC se dá em uma faixa de frequência de até duas vezes a tensão de saída do inversor. Os efeitos da frequência de chaveamento e suas harmônicas são então negligenciados sem alterar significativamente o resultado almejado.

Admitindo que a tensão do lado CA seja perfeitamente senoidal, essa tensão pode ser descrita conforme equação (C.1).

$$v_{ac}(t) = V_M \sin(\omega_r t), \quad (\text{C.1})$$

onde V_M é a tensão de pico da forma de onda senoidal e ω_r é a frequência angular.

Como a carga R_L na saída do inversor é puramente resistiva, tensão e corrente estão em fase, logo pode-se expressar a corrente i_{ac} como:

$$i_{ac}(t) = \frac{v_{ac}(t)}{R_L} = \frac{V_M}{R_L} \sin(\omega_r t). \quad (\text{C.2})$$

Admitindo que a tensão v_o no *link* CC esteja regulada e variando em torno de um valor contínuo, supondo que o capacitor C_o é suficientemente grande para que isso ocorra, essa

tensão pode ser aproximada pelo seu valor médio em (C.3) com valor constante $V_o, \forall t$.

$$v_o(t) \simeq V_o. \quad (\text{C.3})$$

Idealmente, a potência entregue na entrada do inversor deve ser igual a potência de saída:

$$v_o(t)i_o(t) = i_{ac}(t)v_{ac}(t). \quad (\text{C.4})$$

Substituindo (C.1), (C.2) e (C.3) em (C.4), com devida manipulação algébrica, a corrente instantânea $i_o(t)$ na entrada do inversor pode ser então expressa por (C.5).

$$i_o(t) = \frac{V_M^2}{V_o R_L} \sin^2(\omega_r t) = \frac{V_M^2}{2V_o R_L} (1 - \cos(2\omega_r t)). \quad (\text{C.5})$$

A potência instantânea $p_o(t)$ no barramento pode então ser expressa por (C.6).

$$p_o(t) = v_o(t)i_o(t) = \frac{V_M^2}{2R_L} (1 - \cos(2\omega_r t)). \quad (\text{C.6})$$

Pode-se reescrever (C.6) conforme denotado na expressão (C.7).

$$p_o(t) = P_o - P_o \cos(2\omega_r t). \quad (\text{C.7})$$

A potência instantânea p_o possui então uma componente contínua P_o que é entregue à carga R_L (potência ativa) e uma componente alternada (potência reativa) que varia no tempo com duas vezes a frequência da tensão de saída CA. A razão de um capacitor com substancial capacidade de armazenamento de energia ser essencial na entrada do inversor consiste na necessidade de balancear a diferença entre a potência instantânea $p_o(t)$ e a potência média P_o tomada do conversor CC-CC. Essa afirmação pode ser expressa através da expressão (C.8).

$$p_c(t) = p_o(t) - P_o = -P_o \cos(2\omega_r t), \quad (\text{C.8})$$

onde p_c é a potência reativa no capacitor.

Uma vez que a energia armazenada no capacitor pode ser expressa por (C.9), a potência p_c pode também ser expressa como a derivada da energia no tempo conforme (C.10).

$$e_c(t) = \frac{1}{2} C_o v_c^2(t), \quad (\text{C.9})$$

onde v_c é a tensão sobre o capacitor C_o .

$$p_c(t) = \frac{d}{dt} e_c(t) = \frac{d}{dt} \left(\frac{1}{2} C_o v_c^2(t) \right). \quad (\text{C.10})$$

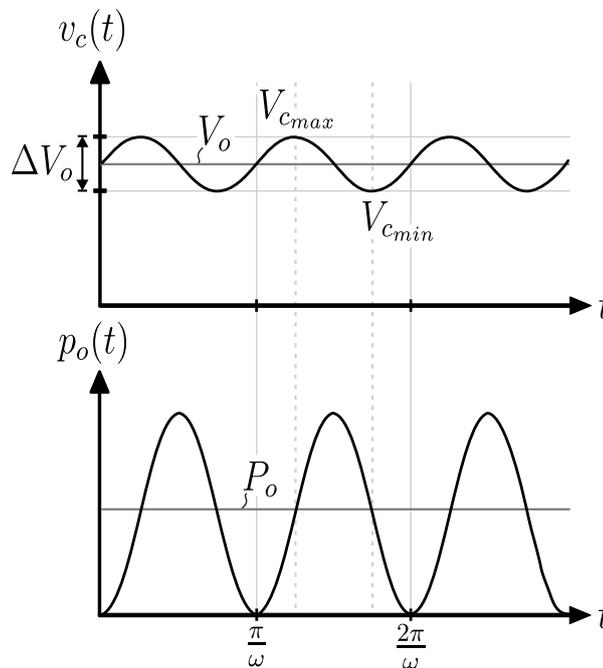
Em (C.11), isola-se, por conveniência, o valor da função $v_c(t)$, após igualar as expressões (C.10) e (C.8), integrar ambos os lados da equação e aplicar o teorema fundamental do cálculo:

$$\begin{aligned} \frac{d}{dt} \left(\frac{1}{2} C_o v_c^2(t) \right) &= -P_o \cos(2\omega_r t), \\ \int_0^t \frac{d}{d\tau} \left(\frac{1}{2} C_o v_c^2(\tau) \right) d\tau &= -P_o \int_0^t \cos(2\omega_r \tau) d\tau, \\ \frac{1}{2} C_o v_c^2(t) - \frac{1}{2} C_o v_c^2(0) &= -\frac{P_o}{2\omega_r} \sin(2\omega_r t), \end{aligned} \tag{C.11}$$

$$v_c(t) = \sqrt{v_c^2(0) - \frac{P_o}{\omega_r C_o} \sin(2\omega_r t)}.$$

Conforme a situação ilustrada nas formas de onda da Figura C.2, adotando a convenção do capacitor como um elemento passivo, esse elemento se carrega quando o fluxo de potência é positivo, incrementando o nível de tensão entre seus terminais. De modo similar, a tensão através do capacitor decresce quando libera energia. Deve-se então calcular a capacitância

Figura C.2 – Formas de onda teóricas da tensão e potência no barramento CC.



Fonte: o próprio autor.

de modo a permitir que a tensão no capacitor aumente e diminua dentro de uma faixa admitida em projeto e conforme a necessidade de armazenamento e transferência de energia.

Analisando a expressão (C.11), é possível concluir que os valores de tensão máxima e mínima, $V_{c_{max}}$ e $V_{c_{min}}$, sobre o capacitor C_o , ocorrem nos instantes em que $\sin(2\omega_r t)$ se iguala a -1 e 1 , respectivamente. Considerando a função $v_c(t)$ nos instantes citados, pode-se representar esses valores de tensão em (C.12) e (C.13).

$$V_{c_{max}} = \sqrt{v_c^2(0) + \frac{P_o}{\omega_r C_o}}, \quad (\text{C.12})$$

$$V_{c_{min}} = \sqrt{v_c^2(0) - \frac{P_o}{\omega_r C_o}}. \quad (\text{C.13})$$

Conforme representado na Figura C.2, os valores de mínimo e máximo também podem ser definidos conforme (C.14) e (C.15).

$$V_{c_{max}} = V_o + \frac{\Delta V_o}{2}, \quad (\text{C.14})$$

$$V_{c_{min}} = V_o - \frac{\Delta V_o}{2}. \quad (\text{C.15})$$

As duas relações dispostas em (C.16) são convenientemente derivadas a partir das expressões (C.14) e (C.15).

$$\begin{cases} V_{c_{max}} + V_{c_{min}} = 2V_o, \\ V_{c_{max}} - V_{c_{min}} = \Delta V_o. \end{cases} \quad (\text{C.16})$$

Utilizando o produto notável da soma pela diferença:

$$V_{c_{max}}^2 - V_{c_{min}}^2 = (V_{c_{max}} + V_{c_{min}})(V_{c_{max}} - V_{c_{min}}) = 2V_o \Delta V_o. \quad (\text{C.17})$$

Substituindo (C.12) e (C.13) em (C.17) e realizando as devidas manipulações algébricas, obtém-se a equação de dimensionamento da capacitância do barramento CC em (C.18).

$$C_o = \frac{P_o}{\omega_r V_o (\Delta V_o)}. \quad (\text{C.18})$$

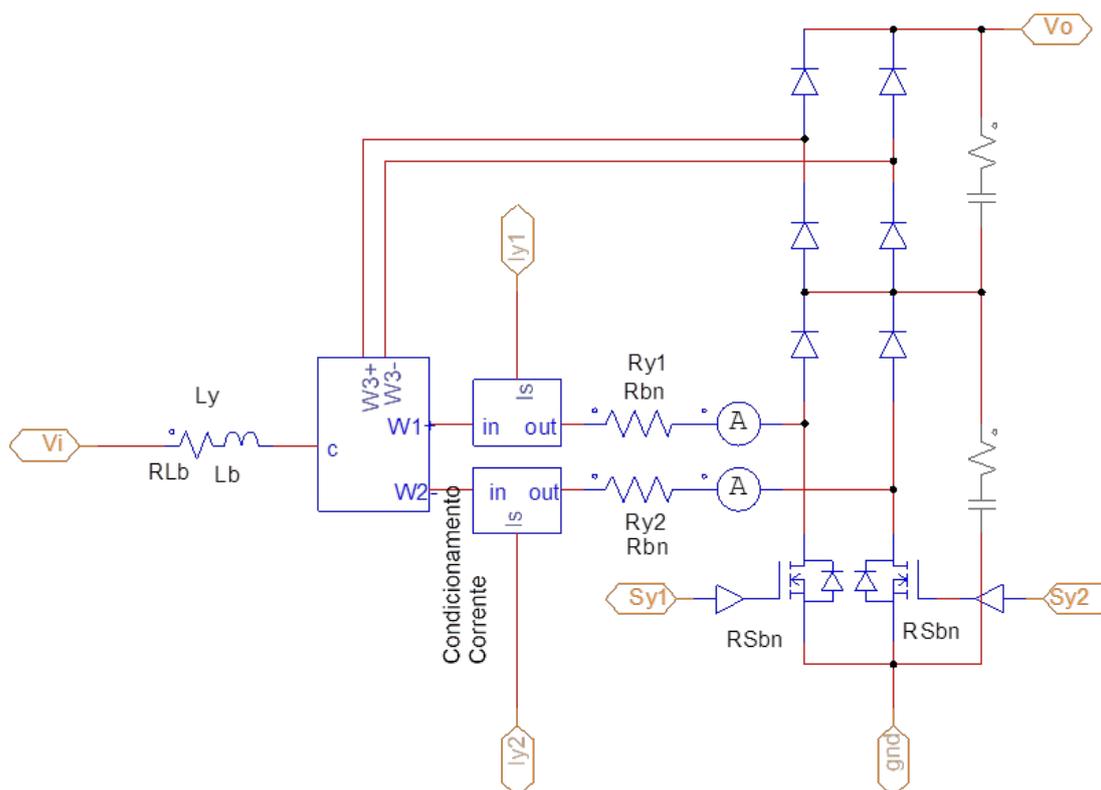
APÊNDICE D – CIRCUITOS PARA SIMULAÇÃO

Figura D.1 – Subcircuito com modelo dos transformadores.



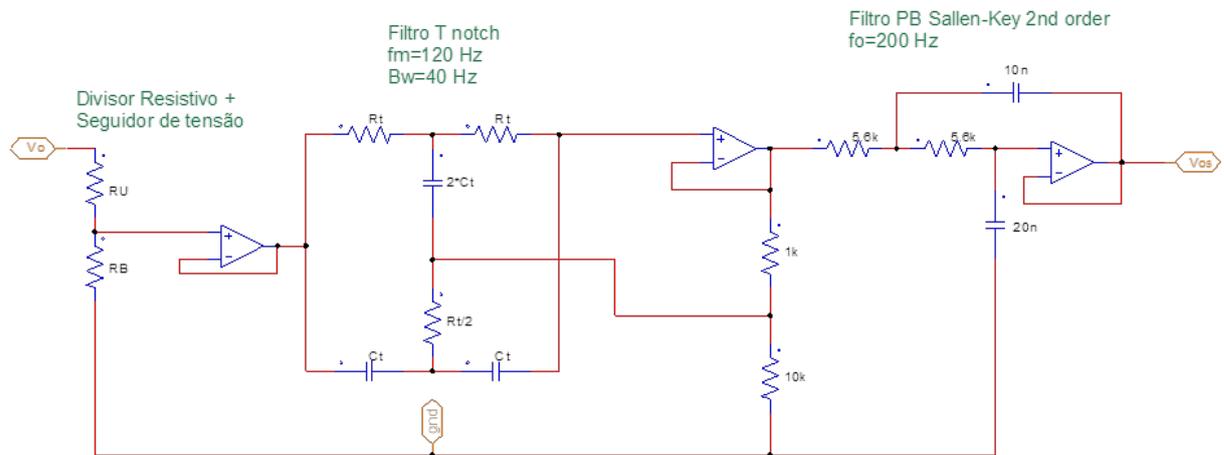
Fonte: o próprio autor.

Figura D.2 – Subcircuito dos módulos B.



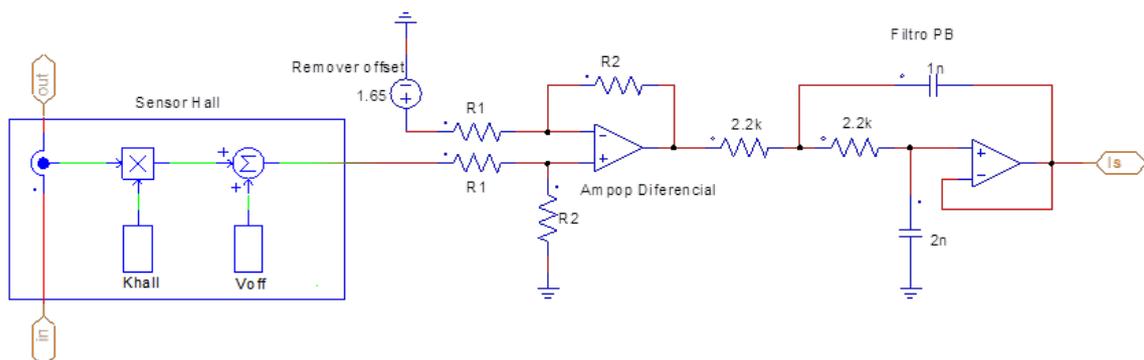
Fonte: o próprio autor.

Figura D.3 – Circuito do sensor resistivo e condicionamento de tensão



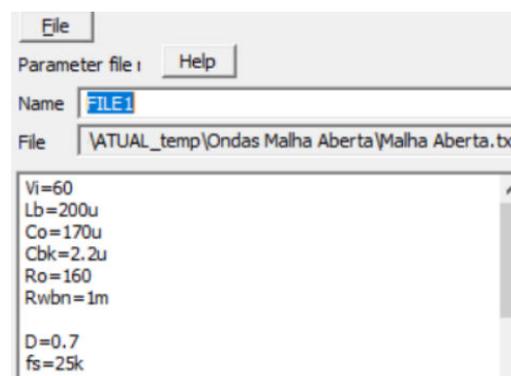
Fonte: o próprio autor.

Figura D.4 – Circuito do sensor e condicionamento de corrente.



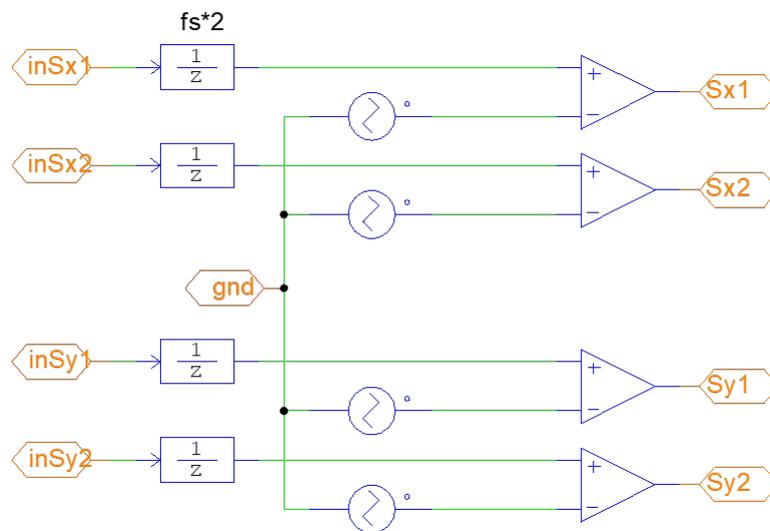
Fonte: o próprio autor.

Figura D.5 – Valores das variáveis no bloco *File*.



Fonte: o próprio autor.

Figura D.6 – Modulador PWM com atraso.



Fonte: o próprio autor.

As configurações dos parâmetros no FILE:

Código-fonte 1 – Parâmetros configurados no bloco FILE

```

1 //Configuracao da Planta
2 Vi=60
3 Co=180u
4 Cbk=2.2u
5 Ro=160
6 Lb=200u
7 Re=50m
8 D=0.7
9 Vo=400
10 RLb=1m
11 Rbn=1m
12 Rsbn=20m
13 //Modulador
14 Vpkd=2000
15 fs=25k
16
17 //Quantizador
18 fa=4*fs
19 n=12
20

```

```

21 //Sensor Hall
22 Khall=55.2m
23 Voff=1.65
24
25 //Ampop Diferen as
26 R1=1.4k
27 R2=10k
28
29 //Sensor Tens o
30 RU=1200k
31 RB=4.99k
32
33 //Filtro T notch
34 Rt=130k
35 Ct=10n

```

Código implementado no *Cblock* do PSIM:

Código-fonte 2 – Código no Cblock

```

1
2 static double   ekv=0, e1kv=0,e2kv=0,e3kv=0, ukv=0, u1kv=0,u2kv=0,u3kv
   =0;
3 static double   eki=0, e1ki=0,e2ki=0, e3ki=0, uki=0, u1ki=0, u2ki=0,
   u3ki=0;
4 static double   ekii=0, e1kii=0,e2kii=0, e3kii=0,ukii=0, u1kii=0, u2kii
   =0,u3kii=0;
5 static double   ekiii=0, e1kiii=0,e2kiii=0, e3kiii=0,ukiii=0, u1kiii=0,
   u2kiii=0,u3kiii=0;
6 static double   ekiiii=0, e1kiiii=0,e2kiiii=0, e3kiiii=0,ukiiii=0,
   u1kiiii=0, u2kiiii=0,u3kiiii=0;
7 static double   TBPRD=2000, Vsat=1;
8
9 static double   Vrefv =2252.25; //valor de referencia da malha de
   tens o
10 static double  Vrefi = 2252.25; //valor de referencia da malha de
   corrente
11
12 static double   Vcomp=8.8; //corre o do erro do div resistivo

```

```
13
14 //flag=0 -> Malha fechada; outro valor -> malha aberta
15 static int flag=0;
16
17
18 if(flag==0){
19
20 //**** Malha de Tensao (Loop Externo) *****/
21
22 // atualiza ao de variaveis
23 e3kv = e2kv;
24 e2kv = e1kv;
25 e1kv = ekv;
26 ekv = Vrefv-x1+ Vcomp; //calculo do erro
27
28 u3kv = u2kv;
29 u2kv = u1kv;
30 u1kv = ukv;
31
32 // eq. das diferen as PI discreto Tensao
33 ukv=0.019847*e1kv - 0.0198405*e2kv + 1.995216*u1kv - 0.995216*u2kv;
34 //ukv=0.0198470078*e1kv - 0.0198404729*e2kv + 1.9952163311*u1kv -
    0.9952163311*u2kv;
35
36 if(ukv>4095) ukv = 4095; //saturador
37 if(ukv<0) ukv = 0;
38
39 //ukv=Vrefi;
40
41 //***** Malha de Corrente (Loop Interno) *****/
42
43 // atualiza ao de variaveis
44
45 e3ki = e2ki;
46 e2ki = e1ki;
47 e1ki = eki;
48 eki =ukv-x2; //calculo do erro
49
50 u3ki = u2ki;
```

```

51 u2ki = u1ki ;
52 u1ki = uki ;
53
54 e3kii = e2kii ;
55 e2kii = e1kii ;
56 e1kii = ekii ;
57 ekii =ukv-x3;
58
59 u3kii = u2kii ;
60 u2kii = u1kii ;
61 u1kii = ukii ;
62
63 e3kiii = e3kiii ;
64 e2kiii = e1kiii ;
65 e1kiii = ekiii ;
66 ekiii =ukv-x4; //calculo do erro
67
68 u3kiii=u3kiii;
69 u2kiii=u1kiii ;
70 u1kiii=ukiii ;
71
72 e3kiiii=e2kiiii ;
73 e2kiiii=e1kiiii ;
74 e1kiiii=ekiiii ;
75 ekiiii=ukv-x5; //calculo do erro
76
77 u3kiiii=u2kiiii ;
78 u2kiiii=u1kiiii ;
79 u1kiiii=ukiiii ;
80
81 //Eq. das diferen as p/ controlador Tipo II discreto:
82
83 uki =0.06462*e1ki - 0.06441*e2ki + 1.0667*u1ki - 0.0667*u2ki;
84 ukii =0.06462*e1kii - 0.06441*e2kii + 1.0667*u1kii - 0.0667*u2kii;
85 ukiii =0.06462*e1kiii - 0.06441*e2kiii + 1.0667*u1kiii - 0.0667*
      u2kiii;
86 ukiiii =0.06462*e1kiiii - 0.06441*e2kiiii + 1.0667*u1kiiii - 0.0667*
      u2kiiii;
87

```

```
88
89 //uki =0.11631*e1ki - 0.11624*e2ki + u1ki;
90 //ukii =0.11631*e1kii - 0.11624*e2kii + u1kii;
91 //ukiii =0.11631*e1kiii - 0.11624*e2kiii + u1kiii;
92 //ukiiii =0.11631*e1kiiii - 0.11624*e2kiiii + u1kiiii;
93
94 if(uki>TBPRD*Vsat) uki = TBPRD*Vsat; //saturador
95 if(uki<0) uki = 0;
96
97 if(ukii>TBPRD*Vsat) ukii = TBPRD*Vsat; //saturador
98 if(ukii<0) ukii = 0;
99
100 if(ukiii>TBPRD*Vsat) ukiii =TBPRD*Vsat; //saturador
101 if(ukiii<0) ukiii = 0;
102
103 if(ukiiii>TBPRD*Vsat) ukiiii = TBPRD*Vsat; //saturador
104 if(ukiiii<0) ukiiii = 0;
105
106 //saida do controlador
107 y1 = uki;
108 y2 = ukii;
109 y3 = ukiii;
110 y4 = ukiiii;
111 y5=ukv;
112
113 }
114
115 else {
116
117 y1=0.7*TBPRD; //Opera o malha aberta
118 y2=y1;
119 y3=y2*1;
120 y4=y3;
121
122 }
```

APÊNDICE E – PUBLICAÇÕES DURANTE O MESTRADO

CHAVES, Breno B.; VIEIRA, Mateus P.; BRITO, Francisco J. B.; BASCOPE, Rene P. T.; et al. High voltage-gain interleaved boost DC-DC converter with reduced capacitance requirement. In: **2017 Brazilian Power Electronics Conference (COBEP)**. Juiz de Fora: IEEE, 2017, p. 1–6. DOI:10.1109/COBEP.2017.8257276.

CHAVES, Breno B.; BRITO, Francisco J. B.; DAMASCENO, Débora P.; BASCOPE, Rene P. T.; et al. MODELO EQUIVALENTE E CONTROLE DIGITAL DE UM CONVERSOR CC-CC BOOST INTERCALADO COM ALTO GANHO DE TENSÃO. In: **XXII Congresso Brasileiro de Automática (CBA)**. João Pessoa: SBA, 2018. DOI:10.20906/CPS/CBA2018-1497.

CHAVES, Breno B.; BRITO, Francisco J. B.; BASCOPE, Rene P. T.; et al. Simplified Model and Control Strategy of a High Voltage Gain Interleaved DC-DC Boost Converter. In: **2018 13th IEEE International Conference on Industry Applications (INDUSCON)**. São Paulo: IEEE, 2018, p. 118–125. DOI: 10.1109/INDUSCON.2018.8627323.

APÊNDICE F – CÓDIGOS-FONTE DO MATLAB

Malhas de Corrente

```

1
2 %%
3 clc,clear all, close all
4
5 %configurar Bode para freq. em Hz e ganho em abs
6 opts=bodeoptions( cstprefs );
7 opts.FreqUnits= Hz ;
8 opts.MagUnits= dB ;
9 opts.PhaseMatching= on ; %corrigir offset de fase
10 opts.Grid= on ;
11 opts.Xlim=[10 1e04];
12
13 format longg
14 %% Especifica es do Conversor Orginal
15 fs=25e3;
16 Vi=60; %tensao de entrada
17 Vo=400; %tens o de sa da
18 a=2; %rela o de transforma o
19 nf=4; %n mero total de enrolamentos
20 D=0.7; %raz o c clicar
21 Dcomp=1-D; %complementar de D equivalente
22 Po=1000; %pot ncia total de sa da
23 Iin=Po/Vi; %corrente de entrada
24 Ro=160; %carga resistiva equivalente na sa da
25 L=200e-6;%indutor de cada m dulo
26 Co=180e-6;%capacitor equivalente na sa da
27 Cbk=2.2e-6; %capacitor do retificador
28 Re=50e-3; %RSE do capacitor de sa da
29 %% Especifica es do Conversor Equivalente
30 Viph=Vi; %tensao de entrada equivalente
31 Dph=0.7; %duty cycle equivalente
32 Dcompph=1-Dph; %complementar de D equivalente
33
34 rg=(a+2)/2; %fator de transforma o rg
35 ri=(a/2); %fator de transforma o ri

```

```

36 Voph=Vo/rg; %tens o de sa da equivalente
37 Roph=nf*Ro/rg^2; %carga resistiva equivalente na sa da
38 Lph=L*2; %indutor equivalente
39 Coph=rg^2*Co/(nf)+ Cbk/((1+ri^2)/2);%capacitor equivalente na sa da
40 Reph=nf*Re/rg^2; %resist ncia s rie equivalente do capacitor
41
42 Poph=Po/nf; %pot ncia equivalente por enrolamento
43 ILph=Poph/Viph; %corrente equivalente por enrolamento
44
45 %% Fun es de Transfer ncia do Conversor de Alto Ganho de Tens o
46 s=tf( s );
47
48 %Fun o iL/d
49 disp( Fun o de Transfer ncia iL/d: )
50 GiL_d=Voph*tf([Coph*(2*Reph+Roph) 2],[Coph*Lph*(Roph+Reph) ...
51 (Lph+Reph*Roph*Coph*Dcomp^2) Roph*Dcomp^2])
52
53
54 %% Fun o de Transfer ncia do Filtro PB Sallen-Key 2nd Ordem
55 C1=1e-9;
56 C2=2e-9;
57 R1=2.2e3;
58 R2=R1;
59 Gpb=1/(1 + C1*(R1+R2)*s +(R1*R2*C1*C2)*s^2);
60
61 %% ZOH
62 Ts=1/fs;
63 Ta=Ts/4;
64 Gzoh=(1-exp(-Ta*s))/(s*Ta)
65
66
67 %% Ganhos em Malha Aberta (Sem controlador)
68
69 %Dados para incluir par metros digitais
70 Khall=55.2e-3; %sensibilidade do sensor
71 Vrefi=1.65; %tens o de refer ncia malha de corrente
72
73 Rdiff1=1.4e3;
74 Rdiff2=10e3;

```

```

75 Kdiff=Rdiff2/Rdiff1; %ganho do ampop diff p/ valores comerciais
76 %Kdiff=Vrefi/(ILph*Khall); %ganho do AmpOp diferencial
77
78 Ksi=Khall*Kdiff; %ganho do sensor de corrente Troca Gao por Kdiff
79
80 nad=12; %numero de bits do conversor A/D
81 FSR=3; %[V] fundo de escala do conversor A/D
82 Kad=(2^nad-1)/FSR; %ganho do conversor A/D
83 %Kad=1
84 fosc=100e6; %freq. clk do DSP (limitado por crital 10Mhz no launchpad
    )
85 CLKDIV=1;
86 HSPCLKDIV=1;
87
88 Vrefid=Vrefi*Kad;
89
90 %Ganho da triangular discreta
91 TBPRD=(fosc)/(2*fs*CLKDIV*HSPCLKDIV); %amplitude da portadora
    triangular
92 Kpwm=1/TBPRD;
93
94 %%Delay
95 Gd=exp(-s*Ts/2)
96
97 %FT do PWM discreto
98 Gpwm=Kpwm*Gd
99
100 %% FT Malha Aberta N o Compensada
101
102 disp( FTMA n o compensada: )
103 Gsci=Gpwm*GiL_d*Ksi*Gpb*Kad*Gzoh
104
105 % figure(1)
106 bode(Gsci,opts)
107
108 %% M todo Sintonia: Fator K
109
110 %Frequ ncia de Cruzamento e Margem de Fase Desejados

```

```

111 fci=1.5e3 % freq. de cruzamento desejada (adotou-se menor que 1/6 de
      fs)
112 Mf=70; %%[graus] margem de fase desejada
113
114 %fase e ganho do sistema na freq. cruzamento desejada
115 [mag,phase,wout] = bode(Gsci,opts,2*pi*fci);
116
117 G=abs(1/mag) %Ganho do compensador na freq. de cruzamento (inv. do
      sistema)
118 Msys=phase %Fase do sistema (corrigindo o offset de fase)
119
120 %C lculo do avan o de fase necess rio
121 Avanc=Mf - Msys -90
122
123 %Escolha do controlador e aloca o de polos e zeros (abordagem do
      Tobias)
124 if Avanc == 0
125     disp( *** Utilizar controlador Tipo I*** )
126     k=1 %controlador tipo I
127     Kc=2*pi*fci/G %ganho do controlador
128     Gc=tf([Kc],[1 0]) %FT do controlador
129 elseif Avanc < 90
130     disp( **Utilizar controlador Tipo II** )
131     k=tan((Avanc/2+45)*pi/(180)) %controlador tipo II
132     fz=fci/k %freq. aloca o dos zeros
133     fp=k*fci %freq. aloca o dos polos
134
135     Kc=G*2*pi*fz %ganho do controlador na freq. cruzamento
136     wz=2*pi*fz;
137     wp=2*pi*fp;
138     Gc=tf([Kc/wz Kc],[1/(wp) 1 0]);
139     Gc=zpk(Gc) %FT do controlador
140 else
141     disp( ***Utilizar controlador Tipo III*** )
142     k=tan((Avanc/4+45)*pi/(180)) %Controlador tipo III
143     fz=fci/k %freq. aloca o dos zeros
144     fp=k*fci %freq. aloca o dos polos
145
146     Kc=G*2*pi*fz/k %ganho do controlador

```

```

147     wz=2*pi*fz;
148     wp=2*pi*fp;
149     Gc=tf([Kc*(1/wz)^2 2*Kc*(1/wz) Kc],[(1/(wp))^2 2*1/(wp) 1 0]);
150     Gc=zpk(Gc) %FT do controlador
151 end
152
153 %% PLANO Z
154 %Discretiza o do controlador
155 Gcz=c2d(Gc,Ta, zoh ); %por m todo ZOH
156 Gcz=tf(Gcz)
157
158 %Coeficientes da FT discreta
159 [numGcz,denGcz,Ta]=tfdata(Gcz, V ) %Discretizando a FTLA sem
    controlador
160 filt(numGcz,denGcz)
161
162 %Discretiza o da planta
163 Gsciz=c2d(Gsci,Ta, zoh ); %por m todo tustin
164
165 %% Equa o das Diferen as
166 arred=5;
167
168 %coeficientes da eq. das diferen as
169 A=round(numGcz(1),arred); %arredonda c/ 4 casas decimaais
170 B=round(numGcz(2),arred);
171 C=round(numGcz(3),arred);
172 D2=round(denGcz(1),arred);
173 E=round(denGcz(2),arred);
174 F=round(denGcz(3),arred);
175
176 %declara vari veis simb licas
177 syms uki eki u1ki e1ki u2ki e2ki real
178 syms ukii ekii u1kii e1kii u2kii e2kii real
179 syms ukiii ekiii u1kiii e1kiii u2kiii e2kiii real
180 syms ukiiii ekiiii u1kiiii e1kiiii u2kiiii e2kiiii real
181
182 %eq. das diferen as p/Tipo II discreto
183 uki=(A*eki +B*e1ki +C*e2ki -E*u1ki -F*u2ki)/D2;
184 ukii=(A*ekii +B*e1kii +C*e2kii -E*u1kii -F*u2kii)/D2;

```

```

185 ukiii=(A*ekiii +B*e1kiii +C*e2kiii -E*u1kiii -F*u2kiii)/D2;
186 ukiiii=(A*ekiiii +B*e1kiiii +C*e2kiiii -E*u1kiiii -F*u2kiiii)/D2;
187
188 mult=1;
189
190 disp( Eq. das diferen as p/ controlador Tipo II discreto: )
191 uki=vpa(uki*mult,(arred+1))      %ajusta casas decimais
192 ukii=vpa(ukii*mult,(arred+1))
193 ukiii=vpa(ukiii*mult,(arred+1))
194 ukiiii=vpa(ukiiii*mult,(arred+1))

```

Malha de Tensão

```

1 %%
2 clc,clear all, close all
3
4 %configurar Bode para freq. em Hz e ganho em abs
5 opts=bodeoptions( cstprefs );
6 opts.FreqUnits= Hz ;
7 opts.MagUnits= dB ;
8 opts.PhaseMatching= on ; %corrigir offset de fase
9 opts.Grid= on ;
10 opts.Xlim=[10 1e04];
11
12 %mais casas decimais
13 format longg
14 %% Especifica es do Conversor de Alto Ganho Intercalado
15 fs=25e3;
16 Vi=60; %tensao de entrada
17 Vo=400; %tens o de sa da
18 a=2; %rela o de transforma o
19 nf=4; %n mero total de fases
20 D=0.7; %duty cycle
21 Dcomp=1-D; %complementar de D equivalente
22 Po=1000;
23 IL=Po/Vi;
24 Ro=160; %carga resistiva equivalente na sa da
25 L=200e-6;%indutor equivalentebo

```

```

26 Co=180e-6;%capacitor equivalente na saída
27 Cbk=2.2e-6; %capacitor do retificador
28 Re=50e-3; %RSE do capacitor de saída
29
30 %% Conversor para Parâmetros do Conversor Equivalente
31 fseq=4*fs;
32 Vip=Vi; %tensão de entrada equivalente
33 Dph=0.7; %duty cycle equivalente
34 Dcomp=1-Dph; %complementar de D equivalente
35
36 rg=(a+2)/2;
37 ri=(a/2);
38 Vop=Vo/rg; %tensão de saída
39 Rop=nf*Ro/rg^2; %carga resistiva equivalente na saída
40 Lp=L*2; %indutor equivalente
41 Cop=rg^2*Co/(nf)+ Cbk/((1+ri^2)/2);%capacitor equivalente na saída
42 Rep=nf*Re/rg^2; %resistência série equivalente do capacitor
43
44 Pop=Po/nf;
45 ILp=Pop/Vip;
46
47 %% Funções de Transferência do Conversor de Alto Ganho Intercalado
48 s=tf('s')
49
50 %FT conversor de Alto Ganho (vo/d)
51 Gvo_d=rg*(Vop/Dcomp)*((Cop*Rep*s+1)*(Dcomp^2*Rop-Lp*s)...
52 /((Rop+Rep)*Cop*Lp*s^2 + (Lp+Cop*Dcomp^2*Rep*Rop)*s +
53 Rop*Dcomp^2));
54
55 %FT do conversor de Alto Ganho (iL/d)
56 GiL_d=Vop*tf([Cop*(2*Rep+Rop) 2],[Cop*Lp*(Rop+Rep)...
57 (Lp+Rep*Rop*Cop*Dcomp^2) Rop*Dcomp^2]);
58
59 %FT do conversor de Alto Ganho (vo/iL)
60 disp('Função de Transferência do conversor de Alto Ganho (vo/iL): ')
61 Gvo_iL=minreal(Gvo_d/GiL_d)
62 %bode(Gvo_iL,opts)
63 %% Ganhos em Malha Aberta (Sem controlador)

```

```

64 %Dados para incluir par metros digitais
65 Khall=55.2e-3; %sensibilidade do sensor
66 Vrefi=1.65; %tens o de refer ncia malha de corrente
67
68 %Kdiff=Vrefi/(ILph*Khall);
69 %ganho do ampop diff p/ valores comerciais
70 Rdiff1=1.4e3;
71 Rdiff2=10e3;
72 Kdiff=Rdiff2/Rdiff1;
73
74 Ksi=Khall*Kdiff; %ganho do sensor de corrente Troca Gao por Kdiff
75 Vrefv=1.65; %tens o de refer ncia malha tens o
76
77 Rb=4.99e3;
78 Ru=1200e3;
79 Ksv=Rb/(Rb+Ru); %ganho do sensor para valores comerciais
80 %Ksv=Vrefv/Vo %ganho do sensor de tens o
81
82 nad=12; %numero de bits do conversor A/D
83 FSR=3; %[V] fundo de escala do conversor A/D
84 Kad=(2^nad-1)/FSR; %ganho do conversor A/D
85
86 Vrefvd=Kad*Vrefv; %refer ncia de tens o digital
87
88 %% FT do Filtro RF Twin T notch
89
90 fw=40; %largura banda de reije i o
91 Bw=2*pi*fw;
92
93 fm=120; %freq central
94 wm=2*pi*fm;
95
96 Gft=(s^2+wm^2)/(s^2 + Bw*s + wm^2);
97 %bode(Gft,opts)
98
99 %% FT do Filtro PB 2nd Order
100
101 C1=10e-9;
102 C2=20e-9;

```

```

103 R1=5.6e3;
104 R2=R1;
105 Gpb=1/(1 + C1*(R1+R2)*s +(R1*R2*C1*C2)*s^2);
106 %bode(Gpb,opts)
107 %% ZOH
108 Ta=1/fseq
109 Gzoh=(1-exp(-Ta*s))/(s*Ta)
110 %Gd=exp(-s*(1/(2*fs)))
111 %% FT Malha Aberta N o Compensada
112
113 disp( FTMA n o compensada: )
114 Gscv=Gzoh*Gft*Gpb*Gvo_iL*Ksv/Ksi
115
116 %% M todo de Sintonia: FATOR K
117
118 %Frequ ncia de Cruzamento e Margem de Fase Desejados
119 fnl=120; %frequ ncia devido a carga n o linear
120 fcv=20; %freq. de cruzamento desejada
121 Mf=85; %[graus] margem de fase desejada
122
123 %fase e ganho do sistema na freq. cruzamento desejada
124 [mag,phase,wout] = bode(Gscv,opts,2*pi*fcv);
125
126 G=abs(1/mag) %Ganho do compensador na freq. de cruzamento (inv. do
    sistema)
127 Msys=phase %Fase do sistema (corrigir offset de fase)
128
129 %C lculo do avan o de fase necess rio
130 Avanc=Mf - Msys -90
131
132 %Escolha do controlador e aloca o de polos e zeros (abordagem do
    Tobias)
133 if Avanc == 0
134     disp( *** Utilizar controlador Tipo I*** )
135     k=1 %controlador tipo I
136     Kc=2*pi*fcv/G %ganho do controlador
137     Gc=tf([Kc],[1 0]) %FT do controlador
138 elseif Avanc < 90
139     disp( **Utilizar controlador Tipo II** )

```

```

140     k=tan((Avanc/2+45)*pi/(180)) %controlador tipo II
141     fz=fcv/k %freq. aloca o dos zeros
142     fp=k*fcv %freq. aloca o dos polos
143
144     Kc=G*2*pi*fz %ganho do controlador na freq. cruzamento
145     wz=2*pi*fz;
146     wp=2*pi*fp;
147     Gc=tf([Kc/wz Kc],[1/(wp) 1 0]);
148     Gc=zpk(Gc) %FT do controlador
149 else
150     disp( ***Utilizar controlador Tipo III*** )
151     k=tan((Avanc/4+45)*pi/(180)) %Controlador tipo III
152     fz=fcv/k %freq. aloca o dos zeros
153     fp=k*fcv %freq. aloca o dos polos
154
155     Kc=G*2*pi*fz/k %ganho do controlador
156     wz=2*pi*fz;
157     wp=2*pi*fp;
158     Gc=tf([Kc*(1/wz)^2 2*Kc*(1/wz) Kc],[(1/(wp))^2 2*1/(wp) 1 0]);
159     Gc=zpk(Gc) %FT do controlador
160 end
161
162 %% PLANO Z
163 %Discretiza o do controlador
164 Gcz=c2d(Gc,1/fseq, zoh ); %por m todo tustin
165 Gcz=tf(Gcz)
166
167 %Coeficientes da FT discreta
168 [numGcz,denGcz,Ta]=tfdata(Gcz, V )
169 filt(numGcz,denGcz)
170
171 %% Equa o das Diferen as
172
173 %coeficientes da eq. das diferen as
174 arred=10;
175 mult=1;
176
177 A=round(numGcz(1),arred); %arredonda c/ 4 casas decimaais
178 B=round(numGcz(2),arred);

```

```
179 C=round(numGcz(3), arred);
180 D=round(denGcz(1), arred);
181 E=round(denGcz(2), arred);
182 F=round(denGcz(3), arred);
183
184 %declara vari veis simb licas
185 syms ukv ekv ulkv e1kv u2kv e2kv real
186
187 %eq. das diferen as p/Tipo II discreto
188 ukv=(A*ekv +B*e1kv +C*e2kv -E*ukv -F*u2kv)/D;
189
190 disp( Eq. das diferen as p/ controlador Tipo II discreto: )
191 ukv=vpa(ukv*mult, (arred+1)) %ajusta casas decimais
```