



**UNIVERSIDADE FEDERAL DO CEARÁ**  
**CENTRO DE TECNOLOGIA**  
**DEPARTAMENTO DE ENGENHARIA ELÉTRICA**  
**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**BRUNO ALVES SOUSA DA SILVA**

**CONVERSOR CA/CC DE ÚNICO ESTÁGIO ISOLADO EM ALTA FREQUÊNCIA**  
**OPERANDO SOB ZVS NO LADO PRIMÁRIO**

**FORTALEZA**

**2019**

BRUNO ALVES SOUSA DA SILVA

CONVERSOR CA/CC DE ÚNICO ESTÁGIO ISOLADO EM ALTA FREQUÊNCIA  
OPERANDO SOB ZVS NO LADO PRIMÁRIO

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica.

Orientador: Prof. Dr. Demercil de Souza Oliveira Júnior

FORTALEZA

2019

Dados Internacionais de Catalogação na Publicação  
Universidade Federal do Ceará  
Biblioteca Universitária  
Gerada automaticamente pelo módulo Catalog, mediante os dados fornecidos pelo(a) autor(a)

---

- S578c Silva, Bruno Alves Sousa da.  
Conversor CA/CC de único estágio isolado em alta frequência operando sob ZVS no lado primário / Bruno Alves Sousa da Silva. – 2019.  
124 f. : il. color.
- Dissertação (mestrado) – Universidade Federal do Ceará, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2019.  
Orientação: Prof. Dr. Demercil de Souza Oliveira Júnior.
1. Conversor CA/CC. 2. Correção de fator de potência. 3. Célula de comutação de três estados. 4. Dual active bridge. 5. Zero voltage switching. I. Título.

CDD 621.3

---

BRUNO ALVES SOUSA DA SILVA

CONVERSOR CA/CC DE ÚNICO ESTÁGIO ISOLADO EM ALTA FREQUÊNCIA  
OPERANDO SOB ZVS NO LADO PRIMÁRIO

Dissertação apresentada ao Curso de Mestrado em Engenharia Elétrica do Departamento de Engenharia Elétrica da Universidade Federal do Ceará como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica. Área de Concentração: Sistemas de Energia Elétrica.

Aprovada em: 30/10/2019.

BANCA EXAMINADORA

---

Prof. Dr. Demercil de Souza Oliveira Júnior (Orientador)  
Universidade Federal do Ceará (UFC)

---

Prof. Dr. Davi Rabelo Joca  
UniFanor Wyden

---

Prof. Dr. Luiz Henrique Silva Colado Barreto  
Universidade Federal do Ceará (UFC)

---

Prof. Dr. Paulo Peixoto Praça  
Universidade Federal do Ceará (UFC)

À minha mãe Pedrina Alves, em memória,  
ao meu pai Francisco Iran,  
à minha companheira Letícia Bessa,  
eu dedico esse trabalho.

## AGRADECIMENTOS

Primeiramente, agradeço ao meu pai, Francisco Iran Sousa da Silva, e minha madrastra, Vilani Coelho Albuquerque, por todo amor, suporte e incentivo durante minha vida.

À minha mãe, Pedrina Alves da Silva, e minha avó, Margarida Sousa da Silva, que não se encontram mais presentes, mas me deixaram os melhores valores e ensinamentos.

Agradeço aos meus irmãos, Ítalo Albuquerque da Silva e Sheila Alves Sousa da Silva, por toda a atenção e compreensão.

À minha fiel companheira Letícia Kenia Bessa de Oliveira, pelo amor, paciência, carinho e compreensão durante todos esses anos acadêmicos.

Ao meu orientador, Demercil de Souza Oliveira Júnior, por acreditar no meu potencial e por sempre estar disposto a ajudar, transmitindo sempre conhecimento e contribuindo para o sucesso desse trabalho.

Aos professores Davi Joca, Luiz Henrique e Paulo Peixoto por aceitarem o convite e participarem desta banca avaliadora.

Aos demais professores e funcionários do Departamento de Engenharia Elétrica, pela contribuição direta ou indireta no trabalho durante todo programa de pós-graduação, e ao técnico de laboratório Pedro, sempre prestativo na oficina.

Aos colegas de pós-graduação, pelas contribuições nos momentos de dificuldades. Em especial aos amigos de trabalho: Caio Kerson, Samanta Gadelha, Breno Bezerra e Samuel Queiroz.

Aos órgãos governamentais, CAPES, CNPq e FUNCAP, que promovem o desenvolvimento científico e tecnológico.

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES) - Código de Financiamento 001.

Finalmente, agradeço a todos aqueles que de alguma maneira contribuíram para conclusão deste trabalho.

“Um dia, quando olhares para trás, verás que os dias mais belos foram aqueles em que lutaste.”

(Sigmund Freud)

## RESUMO

Este trabalho propõe o estudo e desenvolvimento de um conversor CA/CC de único estágio isolado em alta frequência operando sob *zero voltage switching* (ZVS) no lado primário. O conversor proposto é baseado no *dual active bridge* (DAB) associado com a célula de comutação de três estados (CC3E), possuindo uma estrutura que pode ser modularizada e aplicada em elevadas tensões operando como retificador de único estágio com correção de fator de potência. Uma análise qualitativa é realizada, na qual é mostrada a técnica de modulação, assim como a estratégia de controle necessária para funcionamento correto do conversor. Posteriormente, é realizada uma análise quantitativa do fluxo de potência através do modelo completo das tensões e corrente do transformador. É realizado ainda o dimensionamento dos controladores do conversor utilizando o método de alocação de polos e zeros através da ferramenta *sisotool* do MATLAB. Por fim, é realizada a validação do estudo através de resultados de simulação e protótipo experimental de 1kW. A topologia é capaz de operar com fator de potência 0,98, baixo THD (8,5%), rendimento de 91% e com comutação suave ZVS nas chaves do lado primário.

**Palavras-chave:** Conversor CA/CC, correção de fator de potência, célula de comutação de três estados, *dual active bridge*, *zero voltage switching*.



## ABSTRACT

This work proposes the study and development of a high frequency isolated single stage CA/CC converter operating under zero voltage switching (ZVS) on the primary side. The proposed converter is based on the dual active bridge (DAB) associated with the three state switching cell (CC3E), having a structure that can be modularized and applied at high voltages operating as a power factor correction single stage rectifier. A qualitative analysis is performed, which shows the modulation technique as well as the control strategy necessary for correct operation of the converter. Subsequently, a quantitative analysis of the power flow is performed through the complete model of the transformer voltages and current. The sizing of the converter controllers is also performed using the pole and zero allocation method through the MATLAB sisotool. Finally, the study is validated through simulation and experimental prototype results with 1kW. The topology is capable of operating with power factor 0.98, low THD (8.5%), 91% efficiency and ZVS soft switching on the primary side switches.

**Keywords:** CA/CC converter, power factor correction, three-state switching cell, dual active bridge, zero voltage switching.

## LISTA DE FIGURAS

Figura 1.1 – Aplicação para conexão de uma rede CA à um barramento CC.....	15
Figura 1.2 – Aplicação para carregamento de banco de baterias. ....	16
Figura 2.1 – Retificador SEPIC CA/CC de estágio único com interruptores do lado CA .....	20
Figura 2.2 – Retificador <i>bridgeless full-bridge</i> .....	20
Figura 2.3 – Retificador baseado no DAB com modulação ZVS otimizada.....	21
Figura 2.4 – Comutação a) ZVS, b) ZCS e c) ZCVS.....	21
Figura 2.5 – Retificador boost monofásico intercalado sob ZVS.....	22
Figura 2.6 – Retificador <i>boost-full-bridge</i> .....	23
Figura 2.7 – Circuito auxiliar para ZVS em conversor CA / CC multifásico. ....	24
Figura 2.7 – Conversor proposto. ....	25
Figura 3.1 – Etapas de operação e formas de ondas.....	28
Figura 3.2 – Modulação utilizada no conversor proposto. ....	31
Figura 3.3 – Estratégia de controle geral.....	32
Figura 3.4 – Estrutura do qPLL.....	33
Figura 3.5 – Região de operação do conversor. ....	34
Figura 3.6 – Potência de saída para diferentes valores de $\phi$ .....	36
Figura 3.7 – Sentido de circulação da corrente nas chaves S1, S4 e S6 durante o semiciclo positivo. ....	37
Figura 3.8 – Corrente no momento do acionamento da chave S1 no primário. ....	38
Figura 3.9 – Corrente no momento do acionamento da chave S5 no secundário.....	39
Figura 4.1 – Diagrama do lugar das raízes. ....	45
Figura 4.2 – Resposta ao degrau.....	45
Figura 4.3 – Função de transferência da planta sem (FTLMsci) e com (FTLMcci) compensador de corrente.....	46
Figura 4.4 – Diagrama do lugar das raízes. ....	47
Figura 4.5 – Resposta ao degrau.....	48
Figura 4.6 – Função de transferência da planta sem (FTLMscv) e com (FTLMccv) compensador de tensão.....	48
Figura 4.7 – Validação da função de transferência da planta encontrada inserindo uma pequena perturbação.....	50
Figura 4.8 – Diagrama do lugar das raízes. ....	51
Figura 4.9 – Resposta ao degrau.....	52

Figura 4.10 – Função de transferência da planta sem (FTLMsci_) e com (FTLMcci_) compensador de corrente. ....	52
Figura 5.1 – Circuito de potência do primário.....	54
Figura 5.2 – Circuito de potência do secundário.....	54
Figura 5.3 – Sensores com filtros e bloco controlador.....	55
Figura 5.4 – Tensão e corrente de entrada, tensão no primário e tensão no secundário. ....	56
Figura 5.5 – Tensão de primário, secundário e corrente do transformador no modo retificador. ....	56
Figura 5.6 – Tensão e corrente de entrada e tensão no barramento primário durante o degrau de 50% para 100% da carga. ....	57
Figura 5.7 – Tensão e corrente de entrada e tensão no barramento primário durante o degrau de 100% para 50% da carga. ....	58
Figura 5.8 – Corrente de magnetização e tensão $V_{ab}$ . ....	58
Figura 5.9 – Tensão e corrente nas chaves do primário. ....	59
Figura 6.1 – Protótipo experimental. ....	60
Figura 6.2 – Tensão e corrente de entrada, tensão no primário e tensão no secundário. ....	61
Figura 6.3 – Espectro harmônico da corrente drenada da rede. ....	62
Figura 6.4 – Tensão do primário, tensão do secundário e corrente no indutor de dispersão....	62
Figura 6.5 – Degrau de carga de 50 % para 100 % com detalhamento da corrente de entrada, tensão do primário e tensão do secundário.....	63
Figura 6.6 – Degrau de carga de 100 % para 50 % com detalhamento da corrente de entrada, tensão do primário e tensão do secundário.....	63
Figura 6.7 – Tensão Dreno Source ( $V_{DS}$ ), tensão Gate Source ( $V_{GS}$ ) e corrente no braço da ponte primário. a) Pico positivo da senoide, b) meio da senoide positiva, c) meio da senoide negativa e d) pico negativo da senoide.....	64
Figura 6.8 – Curva de rendimento do conversor. ....	65
Figura 6.9 – Comparativo da modelagem matemática com valores simulado e experimental.	65

## LISTA DE TABELAS

Tabela 1.1 – Limites para harmônicos de corrente. ....	17
Tabela 3.1 – Estados do primário.....	29
Tabela 3.2 – Estados do secundário. ....	30
Tabela 4.1 – Especificações do projeto.....	40
Tabela 4.2 – Parâmetros do conversor. ....	40
Tabela 4.3 – Resumo do projeto dos circuitos associados aos sensores de tensão. ....	41
Tabela 4.4 – Resumo do projeto dos circuitos associados aos sensores de corrente. ....	42
Tabela 4.5 – Componentes utilizados nos filtros. ....	43

## LISTA DE ABREVIATURAS E SIGLAS

3SSC	<i>Three-State Switching Cell</i> (Célula de Comutação de Três Estados)
AC	<i>Alternate Current</i> (Corrente Alternada)
CA	Corrente Alternada
CC	Corrente Contínua
CC3E	Célula de Comutação de Três Estados
DAB	<i>Dual Active Bridge</i>
DC	<i>Direct Current</i> (Corrente Contínua)
DHB	<i>Dual Half Bridge</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PFC	<i>Power Factor Correction</i> (Correção de Fator de Potência)
PI	Proporcional-Integral
PWM	<i>Pulse-Width Modulation</i> (Modulação por Largura de Pulso)
RMS	<i>Root Mean Square</i> (Raiz quadrada da média quadrática)
SiC	<i>Silicon Carbide</i> (Carboneto de Silício)
SPWM	<i>Sinusoidal Pulse-Width Modulation</i> (Modulação por Largura de Pulso Senoidal)
THD	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)
ZCS	<i>Zero Current Switching</i> (Comutação sob Corrente Nula)
ZVS	<i>Zero Voltage Switching</i> (Comutação sob Tensão Nula)

## LISTA DE SÍMBOLOS

$C_o$	Capacitância de saída
$f_r$	Frequência da rede
$f_s$	Frequência de chaveamento
$FTL_{Ai}(s)$	Função de transferência de laço aberto da corrente
$FTL_{Av}(s)$	Função de transferência de laço aberto da tensão de saída
$FTL_{Avsec}(s)$	Função de transferência de laço aberto da tensão de primário
$G_i(s)$	Função de transferência da malha de corrente
$G_v(s)$	Função de transferência da malha do barramento de saída
$G_{vsec}(s)$	Função de transferência da malha do barramento de entrada
$G_{mag}(s)$	Função de transferência da malha de magnetização
$H_i$	Ganho do sensor de corrente
$H_v$	Ganho do sensor de tensão
$I_{in}(t)$	Corrente de entrada
$I_{mag}$	Corrente de magnetização
$I_{med}$	Corrente média
$I_{sn}(t)$	Corrente que circula na chave n
$I_{Ld}$	Corrente que circula no indutor de dispersão
$L_d$	Indutância de dispersão
$L_{in}$	Indutância de entrada
$ma$	Índice de modulação
$n$	Relação de transformação do transformador
$MF$	Margem de fase
$P_o$	Potência de saída do conversor
$R_o$	Resistência de carga
$T_a$	Tempo de amostragem
$T$	Período da rede
$T_s$	Período de chaveamento
$V_{ab}$	Tensão no enrolamento primário
$V_{ac}$	Tensão rms de entrada
$V_{cd}$	Tensão no enrolamento secundário
$V_{pri}$	Tensão no barramento primário
$V_{sec}$	Tensão no barramento secundário
$V_p$	Tensão de pico da entrada

## SUMÁRIO

1	<b>INTRODUÇÃO</b> .....	15
2	<b>ESTADO DA ARTE DOS CONVERSORES CA/CC</b> .....	19
2.1	<b>Retificadores de Estágio Único</b> .....	19
2.1.1	<i>Retificador SEPIC CA/CC de estágio único com interruptores do lado CA</i> .....	19
2.1.2	<i>Retificador Bridgeless Full-Bridge</i> .....	20
2.1.3	<i>Retificador Baseado no Dual Active Bridge (DAB) Full-Bridge</i> .....	21
2.2	<b>Retificadores com Comutação Suave</b> .....	21
2.2.1	<i>Retificador boost monofásico intercalado sob ZVS</i> .....	22
2.2.2	<i>Retificador boost-full-bridge com característica de saída de fonte de tensão</i> .....	23
2.2.3	<i>Técnica universal de comutação sob tensão zero para conversor CA / CC multifásico</i> .....	23
2.3	<b>Topologia Proposta</b> .....	24
2.4	<b>Considerações Finais</b> .....	25
3	<b>ANÁLISE DO CONVERSOR PROPOSTO</b> .....	26
3.1	<b>Análise Qualitativa</b> .....	26
3.1.1	<i>Etapa de Funcionamento</i> .....	26
3.1.2	<i>Técnica de Modulação</i> .....	30
3.1.3	<i>Estratégia de Controle</i> .....	31
3.2	<b>Análise Quantitativa</b> .....	33
3.2.1	<i>Modelo Completo</i> .....	33
3.2.2	<i>Análise de comutação</i> .....	36
3.3	<b>Considerações Finais</b> .....	39
4	<b>PROCEDIMENTO DE PROJETO</b> .....	40
4.1	<b>Sensores de Tensão</b> .....	41
4.2	<b>Sensores de Corrente</b> .....	41
4.3	<b>Filtros</b> .....	42
4.4	<b>Circuito <i>buffer</i> de tensão</b> .....	43
4.5	<b>Projeto dos Controladores</b> .....	43
4.5.1	<i>Controlador da Corrente de Entrada</i> .....	44
4.5.2	<i>Controlador do Barramento de Tensão do Primário</i> .....	46

4.5.3	<i>Controlador do Barramento da Tensão do Secundário</i> .....	49
4.5.4	<i>Controlador da Corrente de Magnetização</i> .....	50
4.6	<b>Considerações Finais</b> .....	53
5	<b>RESULTADOS DE SIMULAÇÃO</b> .....	54
5.1	<b>Detalhes do Circuito Simulado</b> .....	54
5.2	<b>Análise dos Resultados</b> .....	55
5.3	<b>Considerações Finais</b> .....	59
6	<b>RESULTADOS EXPERIMENTAIS</b> .....	60
6.1	<b>Descrição do Protótipo Experimental</b> .....	60
6.2	<b>Resultados Experimentais</b> .....	61
6.3	<b>Considerações Finais</b> .....	66
7	<b>CONCLUSÃO E TRABALHOS FUTUROS</b> .....	67
	<b>REFERÊNCIAS</b> .....	68
	<b>APÊNDICE A - CÓDIGO EM LINGAGEM C IMPLEMENTADO NO BLOCO C DO SOFTWARE PSIM</b> .....	72
	<b>APÊNDICE B – CÓDIGO EM LINGAGEM C IMPLEMENTADO NO DSP TMS320F28377D</b> .....	77
	<b>ANEXO A – PROJETO DOS ELEMENTOS MAGNÉTICOS</b> .....	103



## 1 INTRODUÇÃO

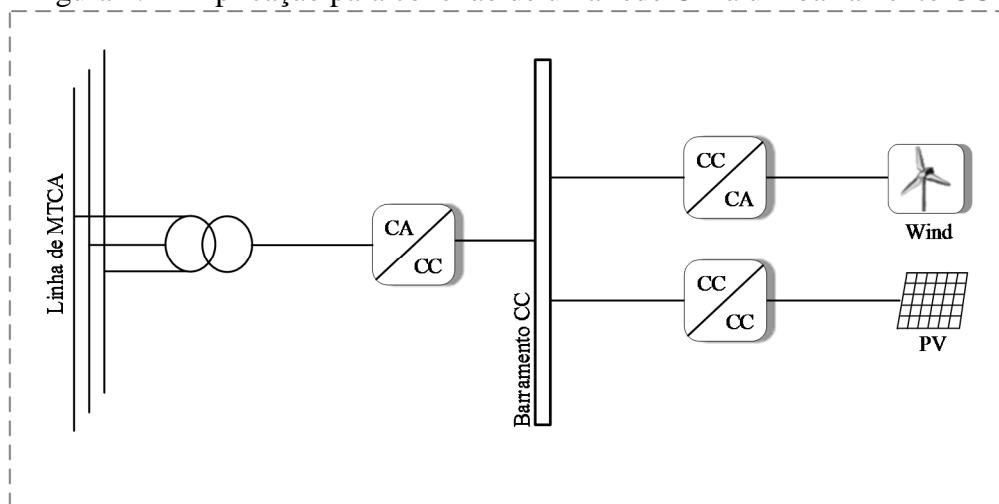
No sistema elétrico, a distribuição de energia elétrica é comumente feita em corrente alternada. No entanto, grande parte das cargas são de natureza contínua, como por exemplo, aparelhos eletrônicos (TV, notebook, videogame). Dessa forma, a conversão CA/CC torna-se essencial.

Com o crescimento da geração distribuída (Oliveira, Batista, Barreto e Praça, 2012), devido ao conceito da microgeração, e uso do conceito de *smart-grids* (Vancu, 2012), em que diversas fontes de geração e consumo estão interligadas, topologias unidirecional e/ou bidirecional capazes de controlar fluxo de potência fazem-se necessárias.

A conversão CA/CC com isolamento em alta frequência possui uma consolidação em aplicações na indústria, como uso em fontes de equipamentos para Telecom (Burke, 2014; Pratt, Kumar, Aldrodge, 2007; Kasper, 2015); e carregamento de dispositivos de armazenamento (como baterias) (Pacheco, 2014; Musavi, Eberle e Dunford, 2011). Com isso, o estudo de conversores com alta densidade de potência e alto rendimento tem cada vez mais relevância.

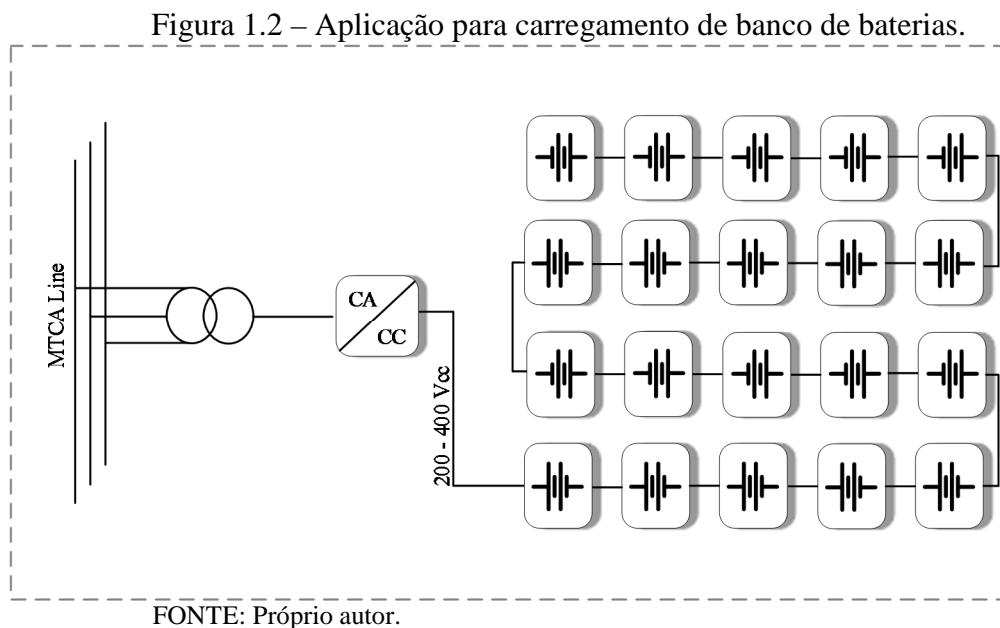
A Figura 1.1 ilustra uma aplicação de conversores conectando uma rede CA à um barramento CC. Neste barramento CC, outras fontes geradoras, como eólica e solar, também estão conectadas. O fluxo de potência flui do barramento para a carga.

Figura 1.1 – Aplicação para conexão de uma rede CA à um barramento CC



FONTE: Próprio autor.

A Figura 1.2 ilustra aplicação de conversores utilizados no carregamento de banco de baterias.



Há diversos conversores (Oliveira, Batista, Barreto, Praça, 2012) que visam obter o *link* com o barramento CC e técnicas (Bellar, Wu, Tchamdjou, Mahdavi, Ehsami, 1998) que procuram amenizar as perdas durante a conversão para se obter um alto rendimento. Dessa forma, técnicas de comutação suave como *zero voltage switching* (ZVS) (Oliveira Filho, Oliveira Jr., Silva, Tofoli) e/ou *zero current switching* (ZCS) (Choi, Cho, 2002) podem ser empregadas. Assim, a comutação *hard*, amplamente empregada nos conversores, pode ser eliminada ou atenuada. Isso possibilita um aumento da frequência de chaveamento, e conseqüentemente, uma redução dos volumes e pesos dos magnéticos.

Em (Wang, Chen, 2017) é proposto conversor de estágio único CA/CC intercalado com comutadores sob ZVS e operação simples com métodos de controle convencionais. Em (Abosnina, Khodabakhsh, Mosschopoulos, 2018) é apresentado um conversor CA/CC de dois estágios de alta eficiência aplicado no carregador de bordo para veículos elétricos. Usando a vantagem da intercalação, em (Zhanga, Lan, Dong, Wu) é proposto um conversor CC/CC isolado intercalado ZVS-PWM com um circuito auxiliar ZVS-PWM simples.

De acordo com a norma IEC 61000-3-4, os limites para harmônicos de corrente são apresentados na Tabela 1.1. Os conversores CA/CC, enquadrados na classe A, devem drenar correntes dentro desses parâmetros estabelecidos.

Tabela 1.1 – Limites para harmônicos de corrente.

<b>Ordem das harmônicas ímpares (n)</b>	<b>Classe A</b>	<b>Classe B</b>	<b>Classe C</b>	<b>Classe D</b>
3	2,3	3,45	30.FP	3,4
5	1,14	1,71	10	1,9
7	0,77	1,15	7	1
9	0,4	0,6	5	0,5
11	0,33	0,495	3	0,35
13	0,21	0,315	3	0,29
$15 \leq n \leq 39$	$0,15 \cdot \frac{15}{n}$	$0,225 \cdot \frac{15}{n}$	3	$\frac{3,85}{n}$

FONTE: IEC 61000-3-4.

Nesse contexto, este trabalho propõe um conversor CA/CC de único estágio, visando obter comutação ZVS no lado primário atendendo os padrões para corrente drenada estabelecidos em IEC 61000-3-4.

O presente texto está organizado em seis capítulos, sendo estes descritos na sequência:

Capítulo 2 – Estado da arte dos conversores CA/CC e obtenção da comutação suave. Neste ponto, são descritos os principais retificadores encontrados na literatura. São apresentadas diversas topologias de único estágio combinados com estudo de comutação ZVS, constituindo assim uma base para a concepção da topologia.

Capítulo 3 – Análise do conversor CA/CC proposto. Esta seção dedica-se a descrever a topologia em detalhes. Primeiramente, realiza-se a análise qualitativa, sendo apresentadas as etapas de operação, a técnica de modulação e a estratégia de controle. Em seguida, tem-se a análise quantitativa, na qual se desenvolve o equacionamento da potência transferida e condição para se obter a comutação suave.

Capítulo 4 – Procedimento de projeto. Neste capítulo são descritos os sensores de corrente e tensão, filtros, circuito buffer e o projeto dos controladores utilizados.

Capítulo 5 – Resultados de simulação. Neste capítulo são discutidos resultados em regime permanente e dinâmico com aplicação de degraus de carga para validar o funcionamento correto dos controladores e demonstrar a comutação suave obtida durante o acionamento das chaves do primário.

Capítulo 6 – Através de um protótipo 1kW são apresentados os resultados experimentais. Analogamente à simulação, são discutidas formas de ondas em estado permanente e dinâmico do conversor na tentativa de validar o modelo.

Capítulo 7 – Conclusão e Trabalhos Futuros: Finalmente, são apresentadas as considerações finais do trabalho, apresentando os principais resultados do estudo desenvolvido e propondo-se sugestões para continuidade da pesquisa em termos de trabalhos futuros.

## 2 ESTADO DA ARTE DOS CONVERSORES CA/CC

Neste capítulo é realizada a revisão de literatura envolvendo os principais conversores CA/CC e técnicas de comutação suave. Primeiramente são discutidas topologias de conversores de único estágio. Na segunda parte é dada atenção à técnica de comutação sob tensão zero.

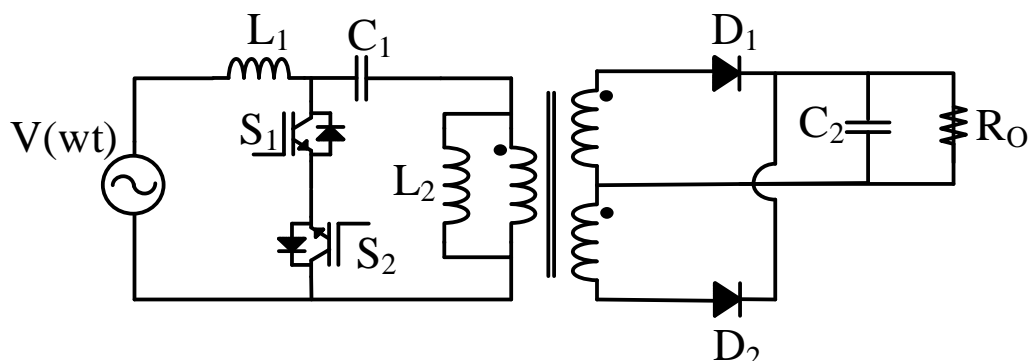
### 2.1 Retificadores de Estágio Único

Dentre os diversos retificadores encontradas na literatura, pode-se citar, resumidamente, os retificadores de um ou dois estágios e isolados ou não isolados. Esta seção dedica-se à revisão dos trabalhos associados aos conversores CA/CC monofásicos de único estágio isolado. Esse tipo de estrutura contém um número menor de componentes sendo ideais para redução de peso e volume em comparação às estruturas de dois estágios.

#### 2.1.1 *Retificador SEPIC CA/CC de estágio único com interruptores do lado CA*

O conversor SEPIC CA/CC de estágio único com interruptores do lado CA (Ewerlin, 2017) é ilustrado na Figura 2.1. O conversor opera em alta frequência no modo contínuo e é baseado na topologia do conversor SEPIC CC-CC. Por possuir dois indutores acoplados, a utilização de uma ponte no lado secundário não se faz necessária. Dessa forma, utiliza-se apenas dois diodos para ocorrer a retificação. Destaca-se por apresentar poucos elementos no circuito. Contudo, sua aplicação fica limitado à baixa potência devido a necessidade do uso de circuito de grampeamento para que os semicondutores não sejam danificados por sobretensão.

Figura 2.1 – Retificador SEPIC CA/CC de estágio único com interruptores do lado CA

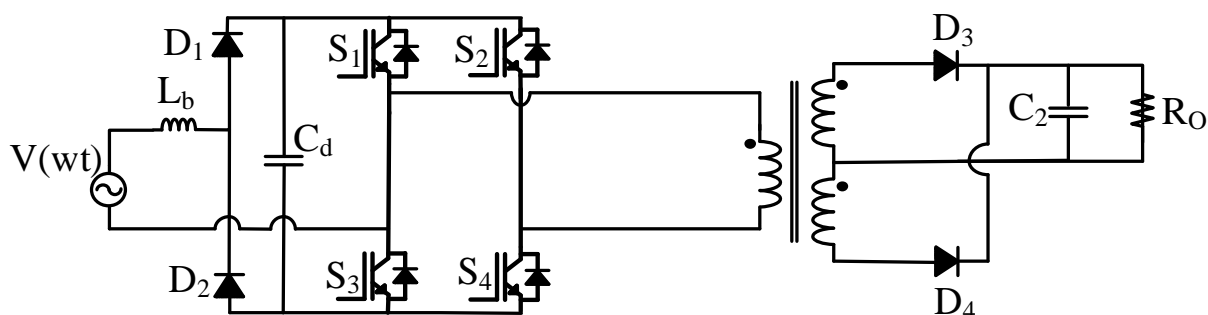


FONTE: Adaptado de (Ewerlin, 2017).

### 2.1.2 Retificador Bridgeless Full-Bridge

O conversor do tipo *bridgeless full-bridge* (CHIEN-MING *et al.*, 2010), apresentado na Figura 2.2, reduz as perdas por condução por incorporar a etapa de retificação em alta frequência. O conversor pode operar tanto no modo condução contínua (MCC) como no modo de condução descontínua (MCD). Operando no MCD, o indutor de entrada tem a forma de onda da corrente drenada da rede naturalmente senoidal sem a necessidade de um compensador. Contudo, apresenta limitações para aplicação em função dos picos de correntes nos semicondutores. Já no modo de condução contínua, esses picos de correntes são cessados devido a sua baixa ondulação. Entretanto, um indutor com maior volume e peso se faz necessário, além de uma técnica de controle para *power factor correction* (PFC).

Figura 2.2 – Retificador *bridgeless full-bridge*.

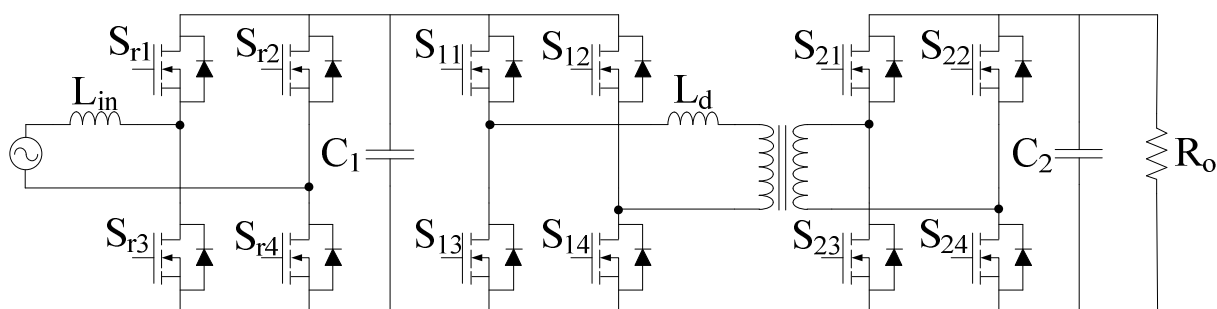


FONTE: adaptado de (Chien-Ming *et al.*, 2010).

### 2.1.3 Retificador Baseado no Dual Active Bridge (DAB) Full-Bridge

Um conversor baseado no *dual active bridge* (DAB) *full-bridge* proposto por (EVERTS *et al.*, 2014) é apresentado na Figura 2.3. O capacitor C1 tem finalidade apenas de filtrar o conteúdo de alta frequência.

Figura 2.3 – Retificador baseado no DAB com modulação ZVS otimizada.



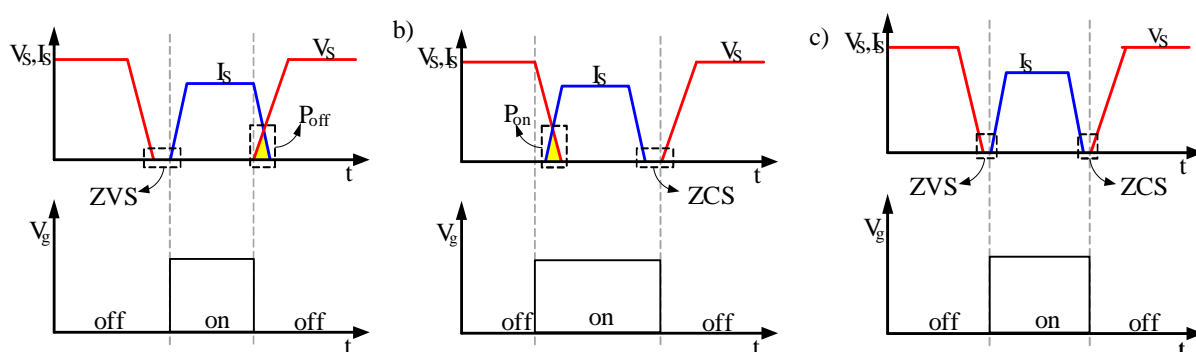
FONTE: Adaptado de (Everts *et al.*, 2014).

O sistema possui como vantagem processamento de potência acima de 3kW e interruptores operando sob ZVS com rendimento de 96% na potência nominal. Contudo, há uma tensão variável no barramento CC, proporcionando um aumentando de reativo que circula no transformador, bem como um grande número de semicondutores.

## 2.2 Retificadores com Comutação Suave

Dentre as comutações encontradas na literatura, tem-se as comutações *hard e soft*. A Figura 2.4 apresenta as comutações não dissipativa ZVS, ZCS e ZCVS.

Figura 2.4 – Comutação a) ZVS, b) ZCS e c) ZCVS.



FONTE: Adaptado de (AFFONSO, 2007).

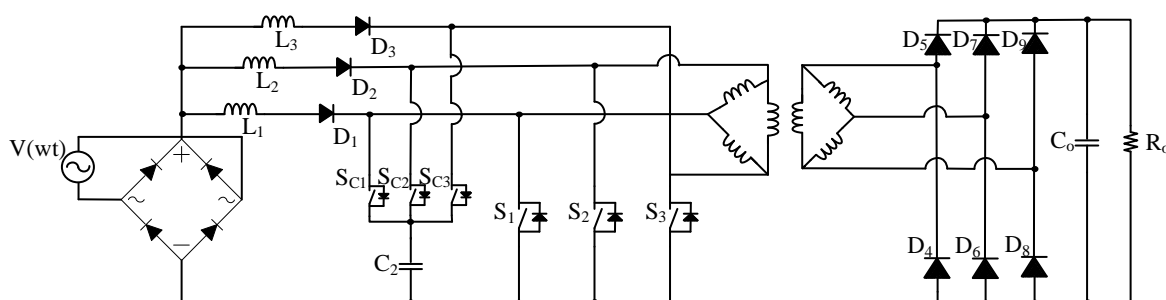
Observa-se que quando tensão na chave vai a zero antes da entrada em condução, Figura 2.4(a), ocorre *zero voltage switching* e quando a corrente na chave vai a zero antes do desligamento da chave, Figura 2.4(b), ocorre *zero current switching*. Quando a tensão vai a zero antes da entrada em condução e a corrente vai a zero antes do bloqueio da chave, Figura 2.4(c), ocorre *zero voltage switching* e *zero current switching*.

Esta seção dedica-se à revisão dos trabalhos associados às comutações suaves empregadas aos conversores CA/CC monofásicos de único estágio isolado. Esse tipo de comutação, por atenuar ou eliminar por completo a perda por comutação, proporciona um aumento da frequência de chaveamento e conseqüentemente a redução de peso e volume dos magnéticos.

### 2.2.1 Retificador boost monofásico intercalado sob ZVS

O conversor ilustrado na Figura. 2.6 é um conversor CA/CC monofásico, de estágio único, que combina um conversor CA/CC alternado intercalado de três módulos com um conversor CC/CC trifásico em ponte (Abosnina, Khodabakhsh, G. Moschopoulos, 2018). O conversor proposto incluiu uma corrente descontínua em cada indutor, com operação simples e métodos de controle convencionais. A topologia apresenta ZVS na operação de seus comutadores.

Figura 2.5 – Retificador boost monofásico intercalado sob ZVS.



FONTE: Adaptado de (Abosnina, Khodabakhsh, G. Moschopoulos, 2018).

Entretanto, o sistema necessita de um grampeamento ativo para eliminar os picos de sobretensões e obter ZVS, aumentando o número de componentes.

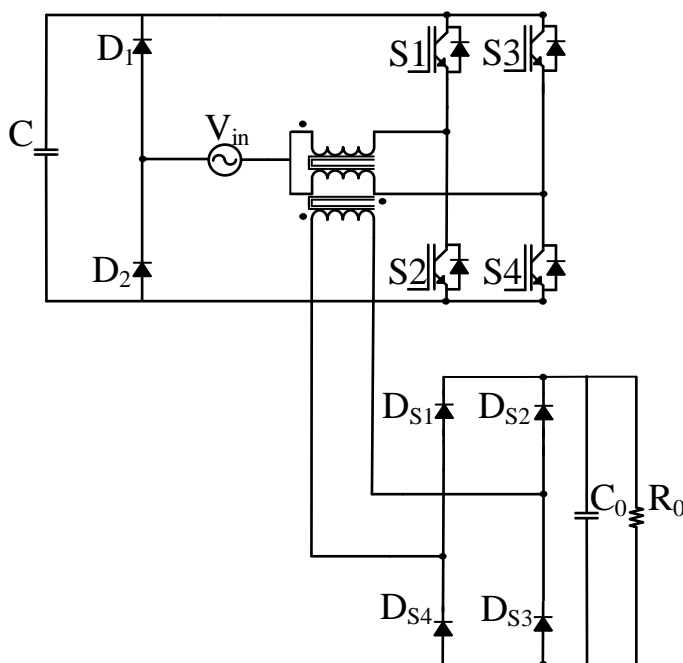


### 2.2.2 Retificador boost-full-bridge com característica de saída de fonte de tensão

A Figura. 2.6 apresenta um conversor CA/CC monofásico de estágio único. O conversor proposto em (Alvarenga *et. al*, 2018) possui um *full-bridge* no lado primário e uma ponte não controlada no lado secundário.

Os interruptores operam com ZVS sem necessidade de circuito auxiliar, utilizando apenas a estratégia de modulação. Contudo, há necessidade de utilizar um baixo índice de modulação, ou seja, a tensão no barramento primário precisar ser mais do que o dobro da tensão de pico de entrada. Dessa forma, há necessidade de utilizar interruptores e sensores capazes de operarem sob tensões elevadas.

Figura 2.6 – Retificador *boost-full-bridge*.

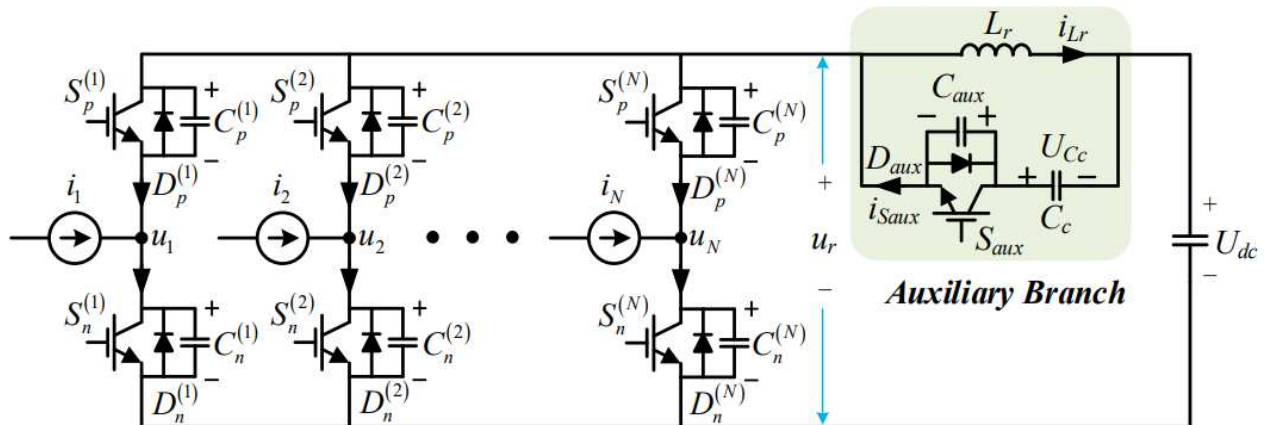


FONTE: Adaptado de (Alvarenga *et. al*, 2018).

### 2.2.3 Técnica universal de comutação sob tensão zero para conversor CA / CC multifásico

A Figura 2.7 apresenta a topologia proposta por (Deng *et al.*, 2019). O circuito propõe uma técnica universal de comutação sob tensão zero para o conversor CA / CC multifásico. Com a técnica proposta, todos os comutadores do conversor CA / CC multifásico podem operar com ZVS. O circuito apresenta além da vantagem da comutação não dissipativa, o alto processamento de potência. Entretanto, há necessidade do uso de um circuito auxiliar ressonante que permita obter ZVS durante a entrada em condução das chaves.

Figura 2.7 – Circuito auxiliar para ZVS em conversor CA / CC multifásico.



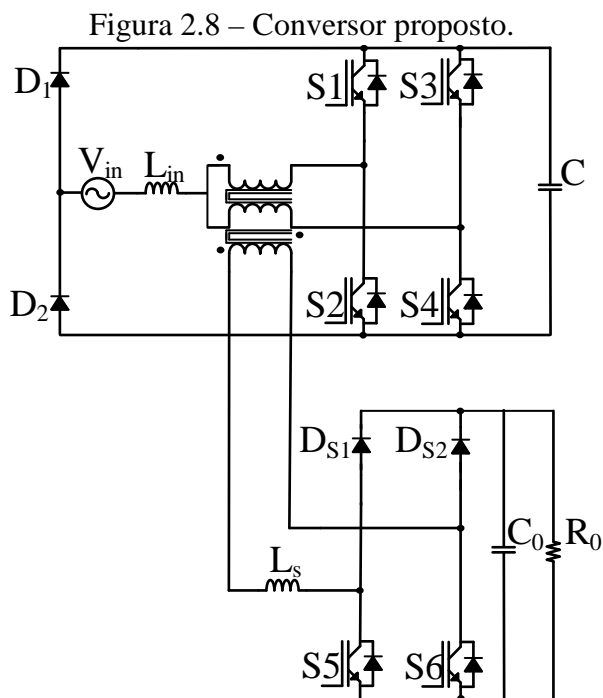
FONTE: (Deng et al., 2019).

### 2.3 Topologia Proposta

Tendo em vista aproveitar as principais vantagens das topologias vistas anteriormente, como correção de fator de potência, isolamento galvânica, retificação em único estágio, comutação não dissipativa; e corrigir desvantagens como baixo processamento de energia e uso de circuito auxiliar para se obter comutação suave, o presente trabalho propõe a análise e desenvolvimento de um conversor CA/CC isolado em alta frequência com *soft switching* no lado primário sem necessidade de circuito auxiliar e com alto processamento de potência. O conversor, apresentado na Figura 2.8, utiliza a técnica de intercalação em conjunto com a célula de comutação de três estados. Além disso, utiliza um *bridgeless* no lado secundário com modulação por *delay* para o controle do fluxo de potência e obtenção de comutação ZVS no lado primário.

Dentre as principais características desse conversor proposto destacam-se:

- correção do fator de potência;
- isolamento galvânica em alta frequência;
- retificação em único estágio;
- melhor divisão dos esforços nos semicondutores;
- comutação não dissipativa nas quatro chaves no momento de entrada em condução no lado primário sem necessidade de um circuito auxiliar; e
- capacidade de alto processamento de energia.



FONTE: Próprio autor.

A topologia apresenta um conversor isolado em alta frequência com um *full-bridge*, dois diodos, um indutor de entrada e um barramento CC no lado primário; um *bridgeless*, um indutor série e outro barramento CC no lado secundário.

O barramento da malha de tensão do lado primário é cascadeado com a malha de corrente. O barramento secundário, por sua vez, é controlado através de um atraso durante o *turn off* das chaves do *bridgeless*.

O conversor proposto apresenta todas as características fundamentais para aplicação em sistemas de TELECOM, *Data Center* ou carregamento de banco de baterias.

Todavia, apresenta como desvantagem a comutação dissipativa durante o desligamento das chaves do primário e ligamento/desligamento das chaves do secundário.

## 2.4 Considerações Finais

Este capítulo apresentou uma revisão bibliográfica de retificadores de único estágio e técnicas empregadas para obtenção da comutação suave. Diversas topologias foram apresentadas e classificadas por características relevantes ao presente estudo.

Diante do exposto, foi proposto o estudo de uma nova topologia de retificador monofásico com PFC em estágio único isolado em alta frequência e com comutação suave nas chaves no lado primário.

### 3 ANÁLISE DO CONVERSOR PROPOSTO

Este capítulo dedica-se à descrição detalhada do conversor proposto. Inicialmente, é realizada uma análise qualitativa do conversor, descrevendo funcionamento, estratégia de modulação e as estruturas de controle. Em seguida, é realizada a análise quantitativa através do equacionamento da potência transferida e determinação da condição para se obter comutação suave.

#### 3.1 Análise Qualitativa

##### 3.1.1 Etapa de Funcionamento

Considerando semiciclo positivo da rede, a Figura 3.1 apresenta as etapas de operação do conversor.

- Etapa 1 ( $0 < t < t_1$ ):

Como ilustra a Figura 3.1(a), as chaves S1 e S4 estão em condução. A tensão no enrolamento primário do transformador é  $V_{ab}$ . No lado secundário, a tensão é zero, pois as chaves S5 e S6 estão ligadas. Dessa forma, a corrente no indutor de dispersão cresce linearmente.

- Etapa 2 ( $t_1 < t < t_2$ ):

As chaves S1 e S4 continuam em condução com a tensão no enrolamento primário do transformador  $V_{ab}$ . No lado secundário, a tensão passa de zero para  $V_{cd}$ , pois a chave S5 desliga, deixando apenas a chave S6 ligada. A corrente no indutor de dispersão permanece constante. A Figura 3.1(b) apresenta essa etapa.

- Etapa 3 ( $t_2 < t < t_3$ ):

A chave S4 desliga. As chaves S1 e S3 (lado primário) e S5 e S6 (lado secundário) agora estão em condução. A tensão em ambos enrolamentos é zero. A corrente no indutor de dispersão permanece constante. A Figura 3.1(c) apresenta essa etapa.

- Etapa 4 ( $t_3 < t < t_4$ ):

As chaves S2 e S3 agora estão em condução. A tensão no enrolamento primário do transformador é  $-V_{ab}$ . No lado secundário, a tensão ainda é zero, pois as chaves S5 e S6 permanecem ligadas. Dessa forma, a corrente no indutor de dispersão decresce linearmente. A Figura 3.1(d) ilustra essa etapa.

- Etapa 5 ( $t_4 < t < t_5$ ):

As chaves S2 e S3 permanecem em condução. A tensão no enrolamento primário do transformador continua  $-V_{ab}$ . No lado secundário, a tensão passa de zero para  $-V_{cd}$ , pois a chave S6 deixa de conduzir, deixando apenas a chave S5 ligada. A corrente no indutor de dispersão permanece constante. A figura 3.1(e) apresenta esta etapa.

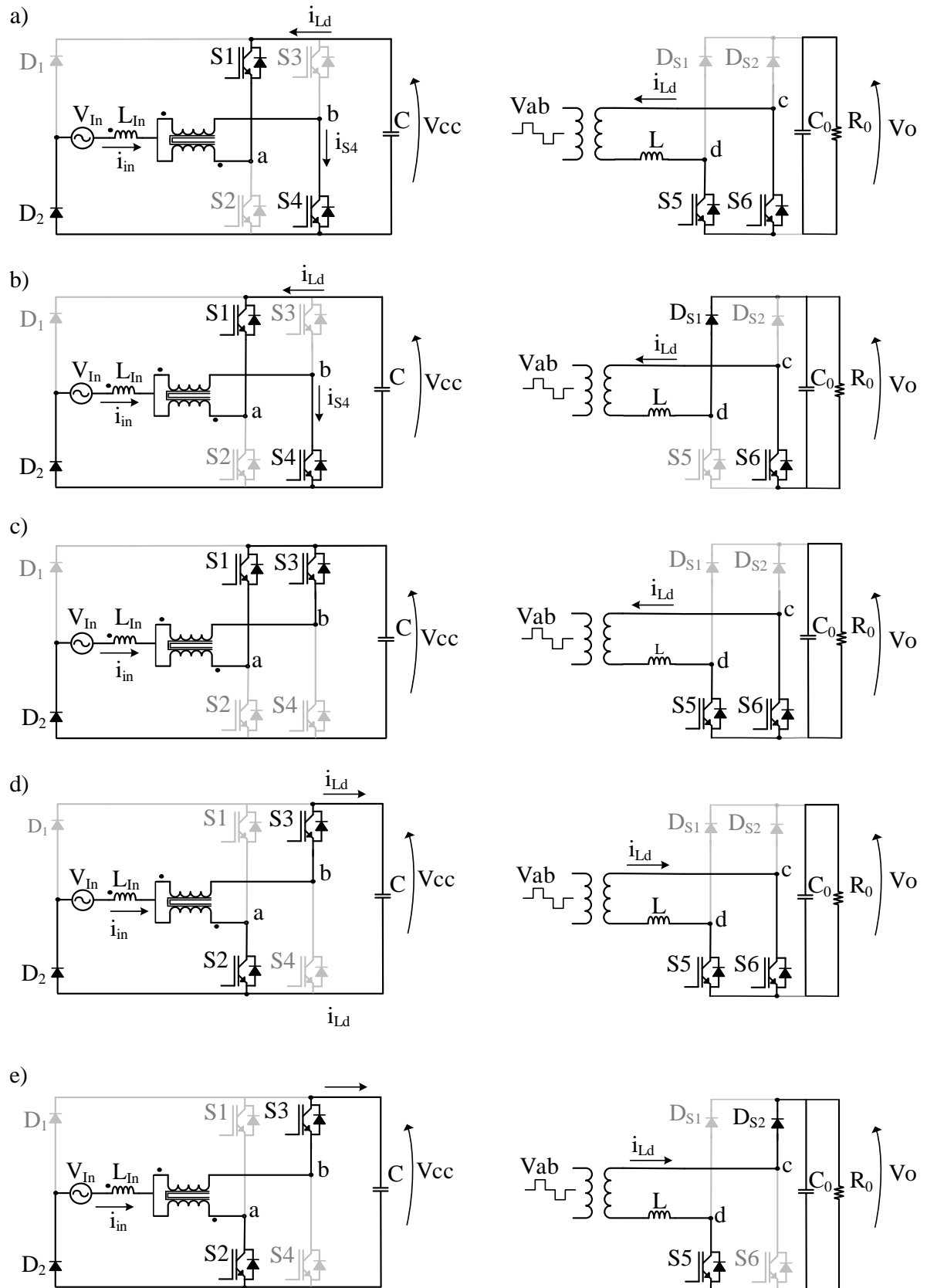
- Etapa 6 ( $t_5 < t < t_0$ ):

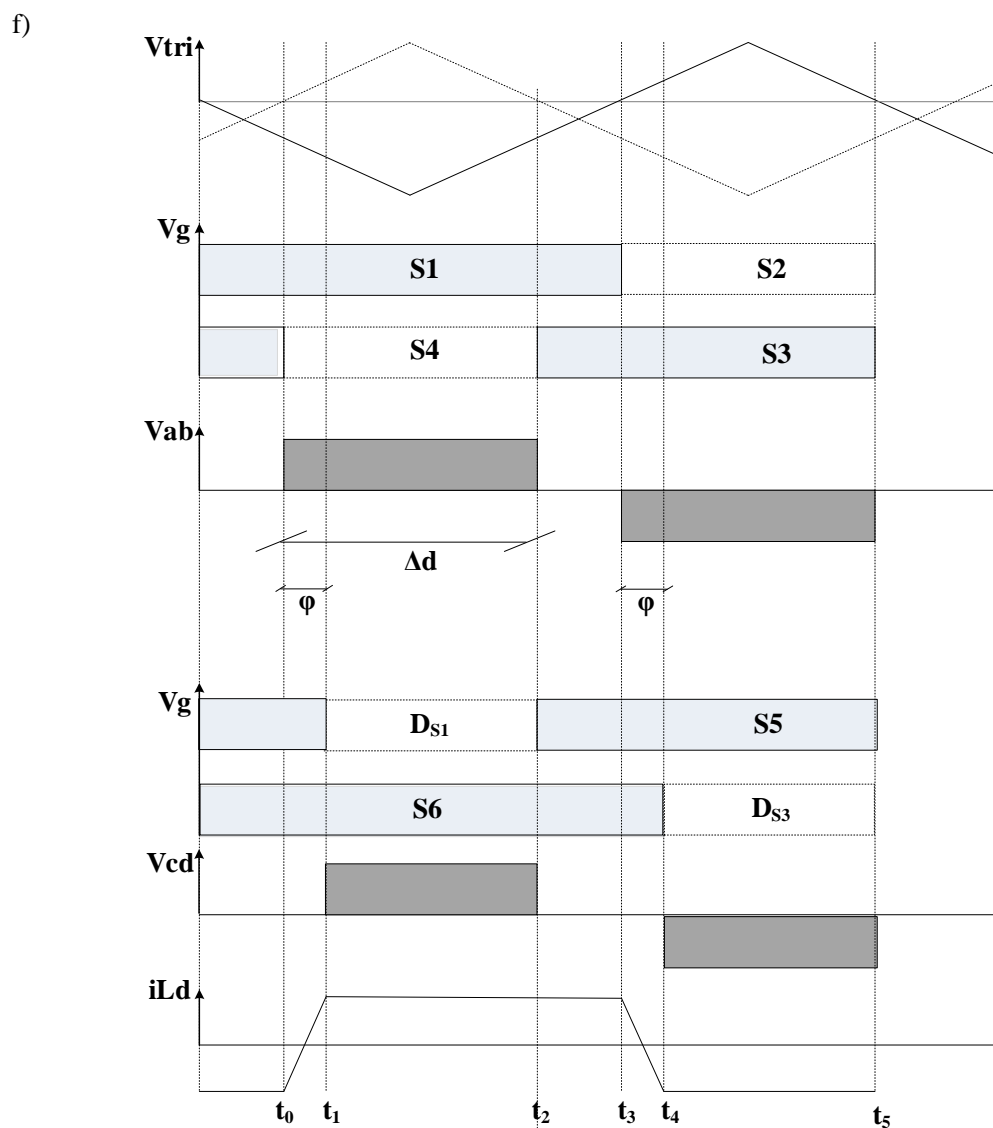
Essa etapa tem início com a chave S2 deixando de conduzir, Figura 3.1(c). As chaves S1 e S3 (lado primário) e S5 e S6 (lado secundário) agora estão em condução. A tensão em ambos enrolamentos é zero. A corrente no indutor de dispersão permanece constante. Essa etapa termina com reinício da etapa 1.

Durante o semiciclo negativo, as chaves S2 e S4 funcionam como as chaves S1 e S3 no semiciclo positivo, respectivamente.

A Figura 3.1(f) traz as formas de ondas durante as etapas de operação durante o semiciclo positivo.

Figura 3.1 – Etapas de operação e formas de ondas.





FONTE: Próprio autor.

Na Tabela 3.1 são resumidos os estados das chaves do primário com os respectivos valores de tensão do primário,  $V_{pri}$ , do transformador.

Tabela 3.1 – Estados do primário.

Estado	S1	S2	S3	S4	$V_{pri}$
1	0	1	1	0	$-V_{cc}$
2	0	1	0	1	0
3	1	0	0	1	$+V_{cc}$
4	1	0	1	0	0

FONTE: Próprio autor.

Já na Tabela 3.2 estão representados os estados das chaves do secundário com os respectivos valores de tensão do secundário,  $V_{sec}$ , na qual “ $a$ ” é a relação de transformação do transformador.

Tabela 3.2 – Estados do secundário.

Estado	S5	S6	$V_{sec}$
1	1	0	$-a \cdot V_{pri\_i}$
2	1	1	0
3	0	1	$a \cdot V_{pri\_i}$

FONTE: Próprio autor.

Utilizando uma técnica de modulação adequada é possível obter uma sequência desses estados capaz de estabelecer uma tensão de três níveis aplicada ao enrolamento do transformador, assim como realizar o controle do fluxo de potência.

### 3.1.2 Técnica de Modulação

A modulação utilizada nesse conversor é baseada na técnica *Sinusoidal Pulse-Width Modulation* (SPWM) (HOLMES. LIPO, 2003) com duas portadoras triangulares defasadas em  $180^\circ$ , utilizadas para comparar com uma moduladora descontínua, mandando os comandos de acionamento das chaves da ponte primária.

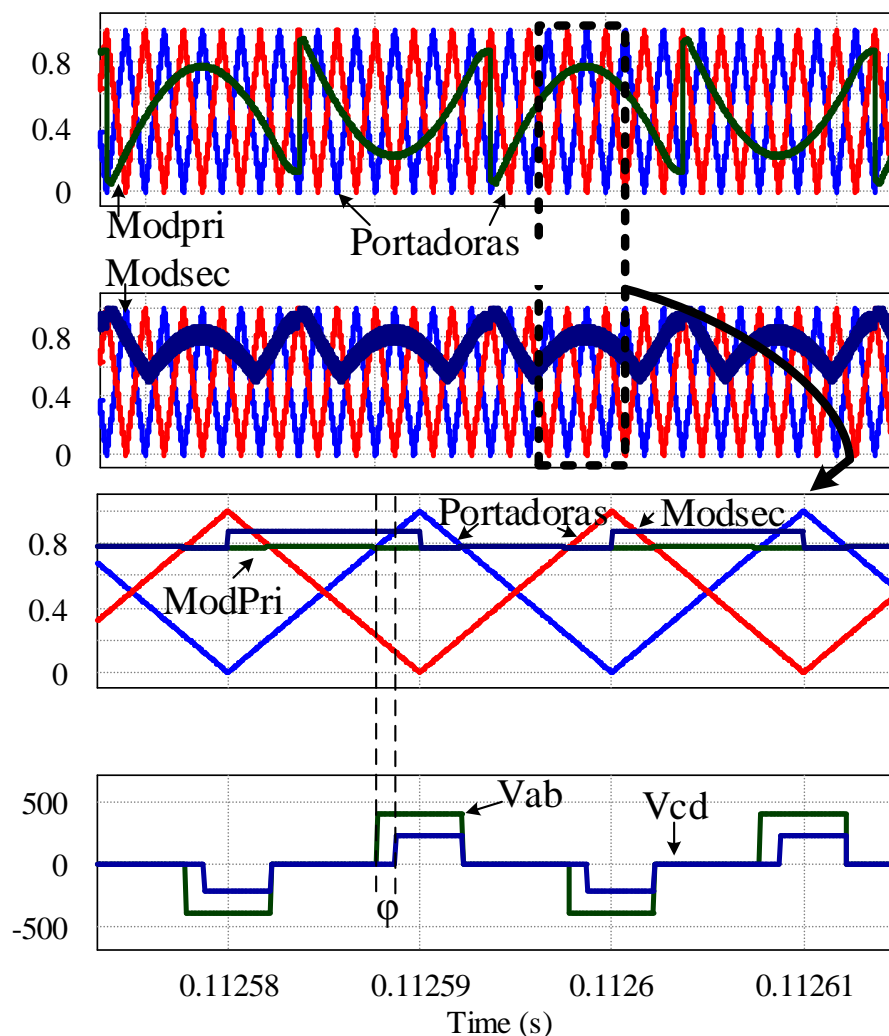
Para o acionamento das chaves do secundário, utiliza-se as mesmas portadoras utilizadas para as chaves do lado primário. A moduladora do secundário é obtida com base na modificação na moduladora do primário para que as chaves do *bridgeless* passem mais tempo em condução. Assim, nas mudanças  $V_{ab} = 0$  para  $V_{ab} = 400$  ou  $V_{ab} = 0$  para  $V_{ab} = -400$ ,  $V_{cd}$  permanecerá zero (etapa 2 e etapa 4) por um tempo, pois a chave S5 permanece mais tempo ligada do que as chaves S3, assim como a chave S6 permanece mais tempo ligada do que S1. Esse tempo é definido por um ângulo  $\phi$  denominado de *delay*. Essa técnica permite o controle do fluxo de potência no transformador bem como obter comutação suave nos interruptores do lado primário.

A Figura 3.2 apresenta as principais formas de onda relacionadas a essa modulação. Pode-se observar na figura a existência da defasagem de  $180^\circ$  entre as portadoras. O atraso de



um ângulo  $\varphi$  durante a saída em condução das chaves do *bridgeless* proporciona um atraso da tensão no secundário em relação ao primário.

Figura 3.2 – Modulação utilizada no conversor proposto.



FONTE: Próprio autor.

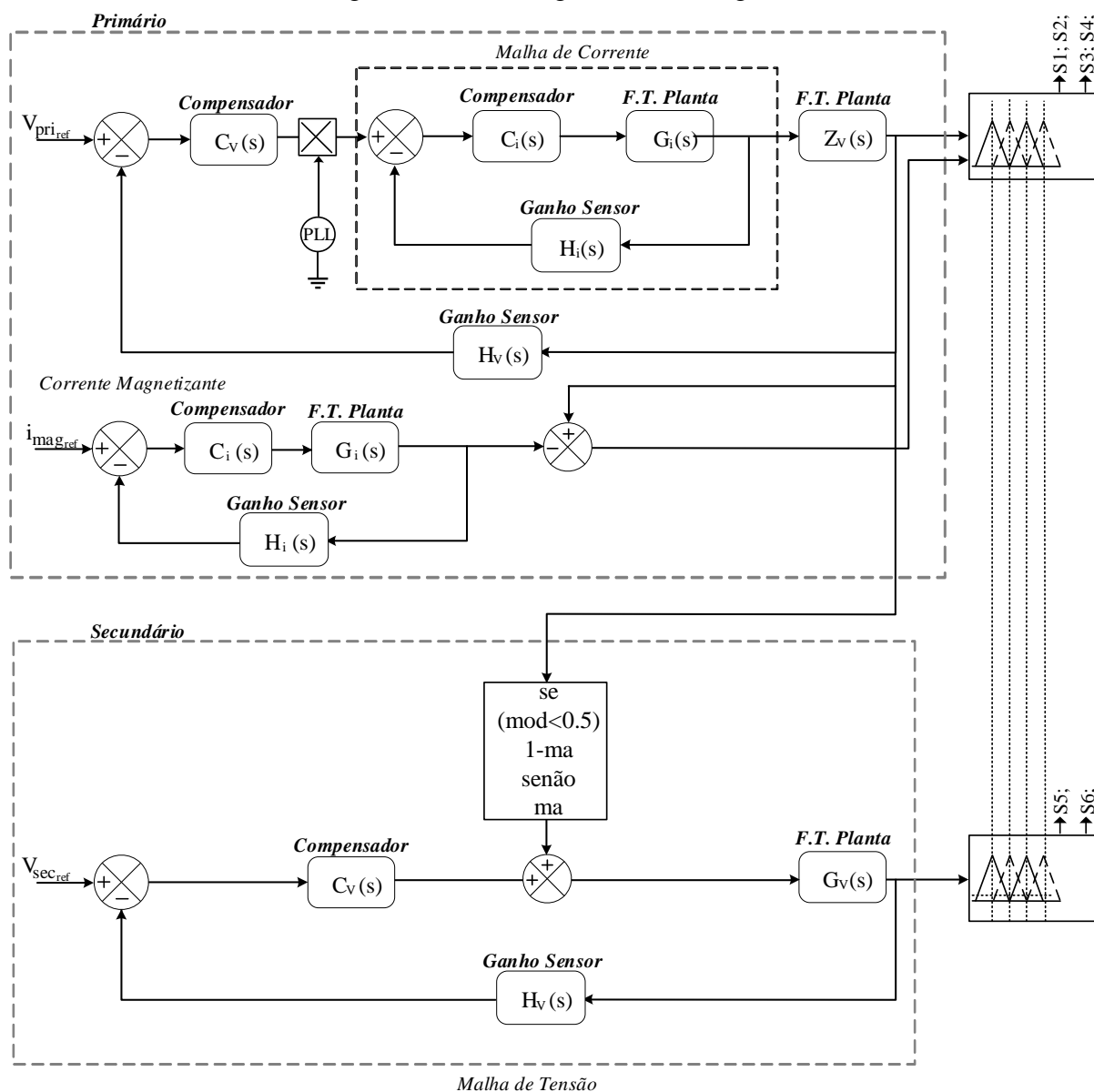
### 3.1.3 Estratégia de Controle

A estratégia de controle aplicada à topologia pode ser vista na Figura 3.3.

No lado primário são realizados o controle da tensão do barramento CC e da corrente de entrada drenada da rede com correção do fator de potência. Essas duas malhas são construídas em cascata, com o controlador da tensão fornecendo a referência para o pico da corrente. O PLL é utilizado para o rastreamento da fase da tensão de rede. A estrutura do PLL adotada foi o qPLL, como pode ser vista na Figura 3.4.

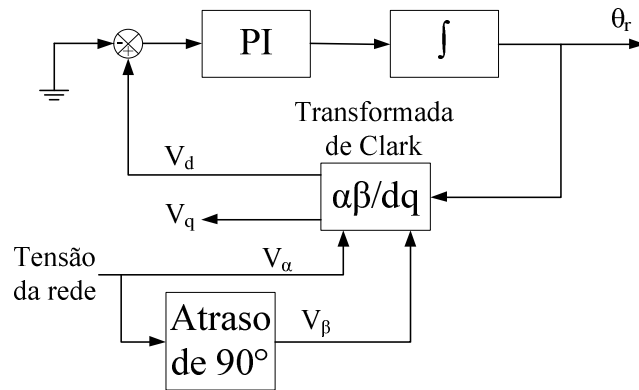
Como pode ser observado, o PLL é baseado na teoria dq (BHATTACHARYA; DIVAN, 1995). O sinal de tensão é lido e defasado em  $90^\circ$  criando assim um pseudo-sistema bifásico  $V_\alpha$  e  $V_\beta$ , semelhante às coordenadas de Clark de um sistema trifásico. Esse sistema é transformado para as coordenadas dq, obtendo assim a componente de quadratura  $V_q$  e a componente direta  $V_d$ . Para a determinação da fase da rede  $\theta_r$  é aplicado um controlador PI para zerar a componente direta.

Figura 3.3 – Estratégia de controle geral



FONTE: Próprio autor.

Figura 3.4 – Estrutura do qPLL



FONTE: Próprio autor.

O sistema ainda possui uma malha para o controle da tensão de saída que atua sobre o ângulo de atraso  $\varphi$  (*turn off* das chaves do secundário), resultando no defasamento entre as tensões aplicadas pela ponte primária e ponte secundária, permitindo o controle do fluxo de potência. Essa técnica possibilita, ainda, que ocorra comutação sob tensão nula ZVS no momento que a chave do lado primário entra em condução. Contudo, as duas chaves controladas do lado secundário possuem comutação *hard*.

Por fim, ainda é realizada uma malha de controle da magnetização. Essa malha atua fazendo zerar o valor médio corrente magnetizante para evitar saturação do transformador.

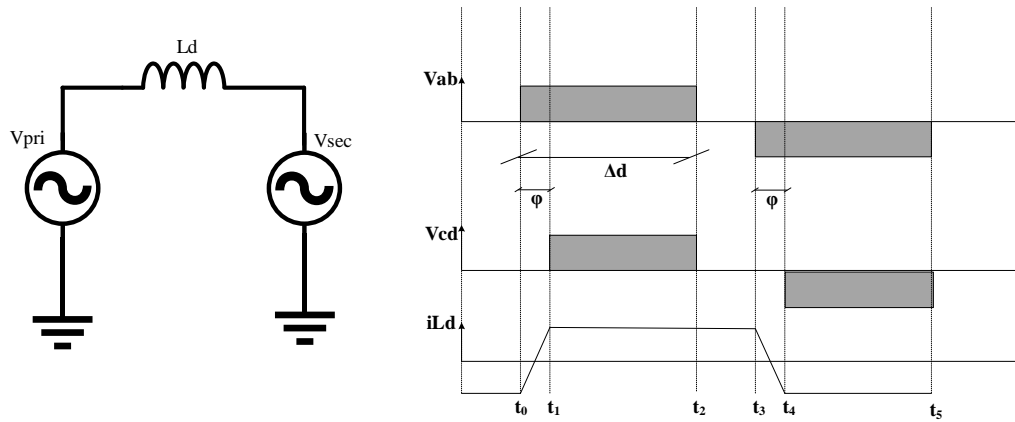
## 3.2 Análise Quantitativa

Neste tópico, apresenta-se a análise quantitativa do conversor proposto. São analisados, inicialmente, as correntes aplicadas ao transformador para em seguida determinar a potência ativa transferida. Por fim, realiza-se uma análise de comutação suave dos interruptores.

### 3.2.1 Modelo Completo

Estudos realizados em (MAZZA, 2015) mostram que a célula básica CC/CC pode operar em 16 regiões, variando conforme do ângulo  $\varphi$  e a razão cíclica. Sendo um conversor CA/CC com correção de fator de potência, ocorre uma variação senoidal da razão cíclica, o que proporciona o conversor atuar em mais de uma região. Contudo, a técnica de modulação empregada combinada com o ângulo  $\varphi$  pode forçar o conversor a operar somente em uma condição operacional escolhida, como apresenta a Figura 3.5.

Figura 3.5 – Região de operação do conversor.



FONTE: Próprio autor.

A região pode ser descrita por oito equações em função do período da rede. Considerando apenas o semiciclo positivo, a equação no indutor de dispersão pode ser reduzida a quatro com base no modelo apresentado na Figura 3.5 e descritas pela Equação(3.1). As tensões no primário e secundário têm mesma polaridade e a razão cíclica varia como uma senoide descontínua de acordo com a Equação(3.2).

$$i_L(t) = \begin{cases} \frac{V_{DC(ma)}}{2L}(\varphi - 2t), & \text{if } 0 < t < \varphi \\ \frac{V_{DC(ma)}}{2L}(\varphi), & \text{if } \varphi < t < \frac{T_s}{2} \\ \frac{V_{DC(ma)}}{2L}(T_s - 2t + \varphi), & \text{if } \frac{T_s}{2} < t < \frac{T_s}{2} + \varphi \\ -\frac{V_{DC(ma)}}{2L}(\varphi), & \text{if } \frac{T_s}{2} + \varphi < t < T_s \end{cases} \quad (3.1)$$

$$\Delta d = \begin{cases} 2ma \sin\left(\frac{2\pi t}{T}\right) \frac{T_s}{2}, & \text{if } 0 < t < \frac{1}{2ma} \\ 2 - (2ma \sin\left(\frac{2\pi t}{T}\right) \frac{T_s}{2}), & \text{if } \frac{1}{2ma} < t < \frac{T_s}{4} \end{cases} \quad (3.2)$$

Em que,  $i_{L(t)}$  é corrente no indutor de dispersão,  $V_{DC(ma)}$  é a tensão de regulação do barramento CC do primário,  $L$  é o indutor secundário refletido ao primário,  $\varphi$  é o ângulo de atraso da tensão aplicada ao secundário em relação ao primário,  $T_s$  é o período de chaveamento,  $\Delta d$  é a razão cíclica.  $T$  é o período da rede e  $ma$  é o índice de modulação.

Considerando a existência de simetria, o fluxo de energia que circula do primário para o secundário do transformador pode ser obtido considerando a contribuição instantânea da região descrita. A potência instantânea na região de operação, demonstrada na Equação(3.3), pode ser obtida integrando a Equação(3.1) de acordo com os intervalos dados, resultando na Equação(3.4).

$$P_{ins} = \frac{2}{T_s} \left( \int_0^{\varphi} V_{DC(ma)} i_L(t) dt + \int_{\varphi}^{\Delta d} V_{DC(ma)} i_L(t) dt \right) \quad (3.3)$$

$$P_{ins} = \frac{V_{DC(ma)}^2 \varphi (\Delta d - \varphi)}{LT_s} \quad (3.4)$$

Substituindo a Equação(3.2) na Equação(3.4), têm-se as equações de potência instantânea(3.5) e (3.6).

$$P_{ins1} = - \frac{V_{DC(ma)}^2 \varphi (\varphi - T_s ma \sin(\frac{2\pi t}{T}))}{LT_s} \quad (3.5)$$

$$P_{ins2} = - \frac{V_{DC(ma)}^2 \varphi (\varphi - T_s + T_s ma \sin(\frac{2\pi t}{T}))}{LT_s} \quad (3.6)$$

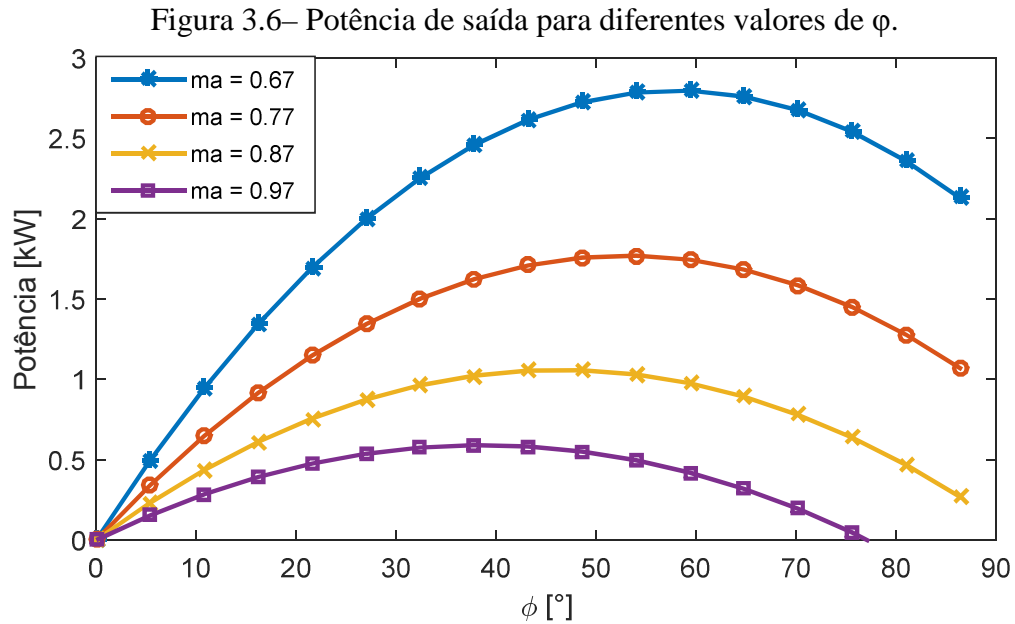
A potência média pode ser obtida integrando a Equação(3.5) e Equação(3.6) em função do período da rede, como traz a Equação(3.7). A Equação(3.8) mostra a potência ativa média a ser transmitida.

$$P_{med}_{(\varphi, ma)} = \frac{4}{T_s} \left( \int_0^{\frac{T\tau_1}{2\pi}} P_{ins1}(t) dt + \int_{\frac{T\tau_1}{2\pi}}^{\frac{T}{4}} P_{ins2}(t) dt \right) \quad (3.7)$$

$$P_{med}_{(\varphi, ma)} = \frac{\left( \frac{V_{DC(ma)}}{ma} \right)^2 \varphi \left( 2T_s ma \left( \sin\left(\frac{1}{2ma}\right) - 1 + \sqrt{4 - \frac{1}{ma^2}} \right) + \pi(\varphi - T_s) \right)}{\pi LT_s} \quad (3.8)$$

Em que,  $P_{med(\varphi,ma)}$  é a potência média transferida.

A Figura 3.6 ilustra a característica de potência de saída em função do  $\varphi$  para diferentes valores de índice de modulação. Para valores decrescente de índice de modulação e crescentes de  $\varphi$  haverá uma maior transferência de potência. O valor máximo de potência entregue, de acordo com a modulação utilizada ( $ma=0,77$ ), fica em torno de  $\varphi=50^\circ$ .



### 3.2.2 Análise de comutação

Considerando a operação simétrica do conversor, as correntes através das chaves do primário são semelhantes, bem como as correntes através de todas as chaves do secundário. As correntes através dos interruptores podem ser dadas de acordo com Equação (3.9) e Equação (3.10).

$$i_{S1(\varphi,ma,\tau)} = i_{Ls}(\tau) - \frac{I_{in}(\varphi,ma,\tau) \sin(\tau)}{2} \quad (3.9)$$

$$i_{S5(\varphi,ma,\tau)} = -ai_{Ls}(\tau) \quad (3.10)$$

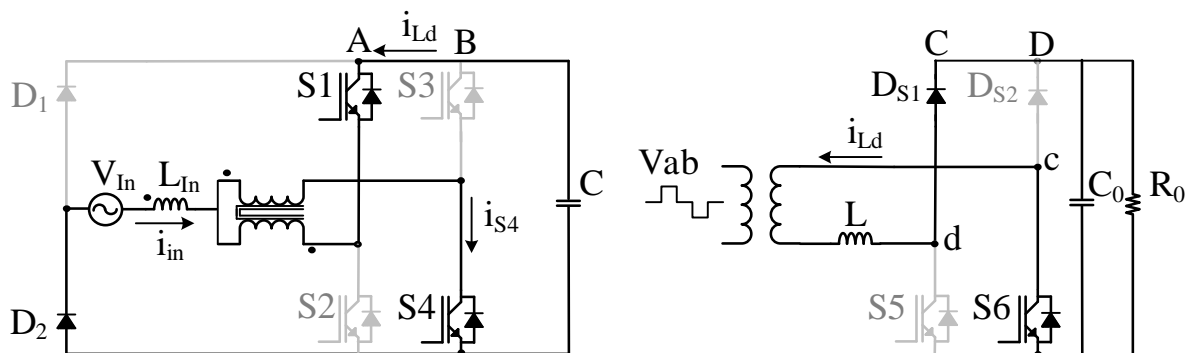
Em que,  $i_{S1(\varphi,ma,\tau)}$  é a corrente na chave S1 do primário,  $i_{Ls(\tau)}$  é a corrente no indutor de dispersão refletida ao primário e  $i_{S5(\varphi,ma,\tau)}$  é a corrente na chave S5 do secundário.

A corrente instantânea através da chave S1 ao ligar durante o meio ciclo positivo é dada por Equação (3.9). Durante o ciclo negativo, a corrente instantânea através de S1 é a mesma do interruptor S4 durante o ciclo positivo.

Como ilustra a Figura 3.7, quando as chaves S1 e S4 estão conduzindo, o sentido da corrente é saindo do braço A e entrando no braço B. Para que ocorra ZVS na chave S2, no momento da abertura da chave S1, a Equação (3.9) precisa ser maior do que zero para que a corrente mantenha o sentido de circulação, o que faz com que o diodo anti-paralelo de S2 polarize diretamente, tornando a tensão sobre a chave S2 zero antes da sua entrada em condução.

Já no lado secundário o sentido da corrente é saindo do braço C e entrando no braço D. Para que ocorra ZVS na chave S5 o sentido da corrente  $i_{Ld}$  necessita ser o inverso.

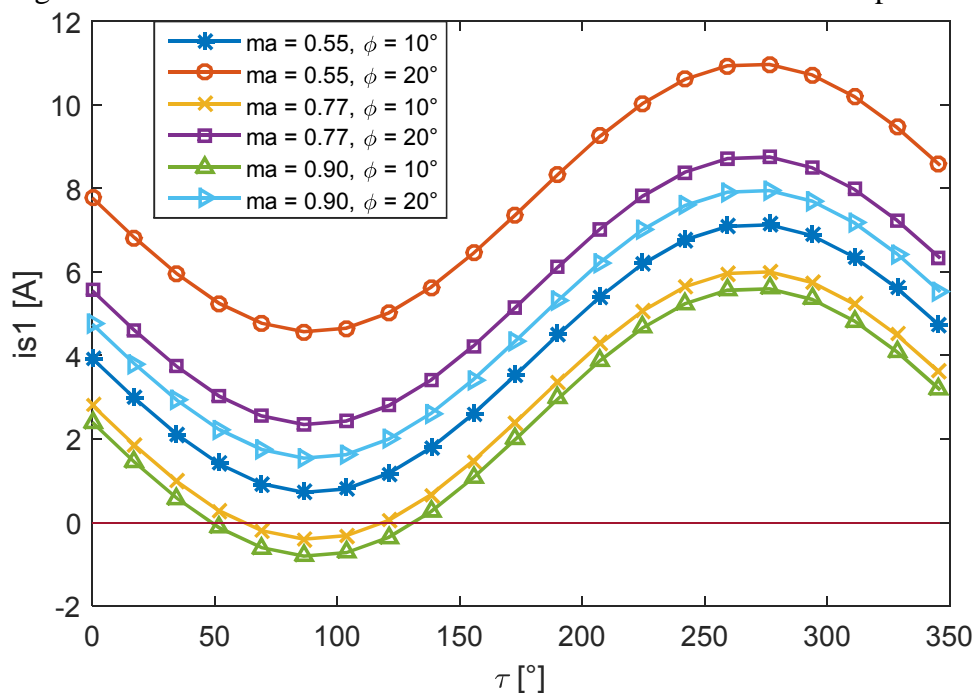
Figura 3.7 – Sentido de circulação da corrente nas chaves S1, S4 e S6 durante o semiciclo positivo.



FONTE: Próprio autor.

A Figura 3.8 mostra a corrente instantânea através da chave S1 de acordo com o valor de pico da corrente de entrada para um ciclo completo da tensão da rede considerando valores diferentes do ângulo de deslocamento de fase e índice de modulação. Observa-se que a comutação não dissipativa se torna mais favorável para baixos índice de modulação e maiores valores de  $\phi$ . Dessa forma, todos os comutadores primários estão ligados sob a condição ZVS para condição nominal ( $m_a = 0,77$  e  $\phi = 20^\circ$ ) por todo período da rede. O conversor pode operar com diferentes valores adotados para  $m_a$  e  $\phi$ , permitindo um maior range de operação para a malha de controle sem que perca a comutação suave.

Figura 3.8 – Corrente no momento do acionamento da chave S1 no primário.

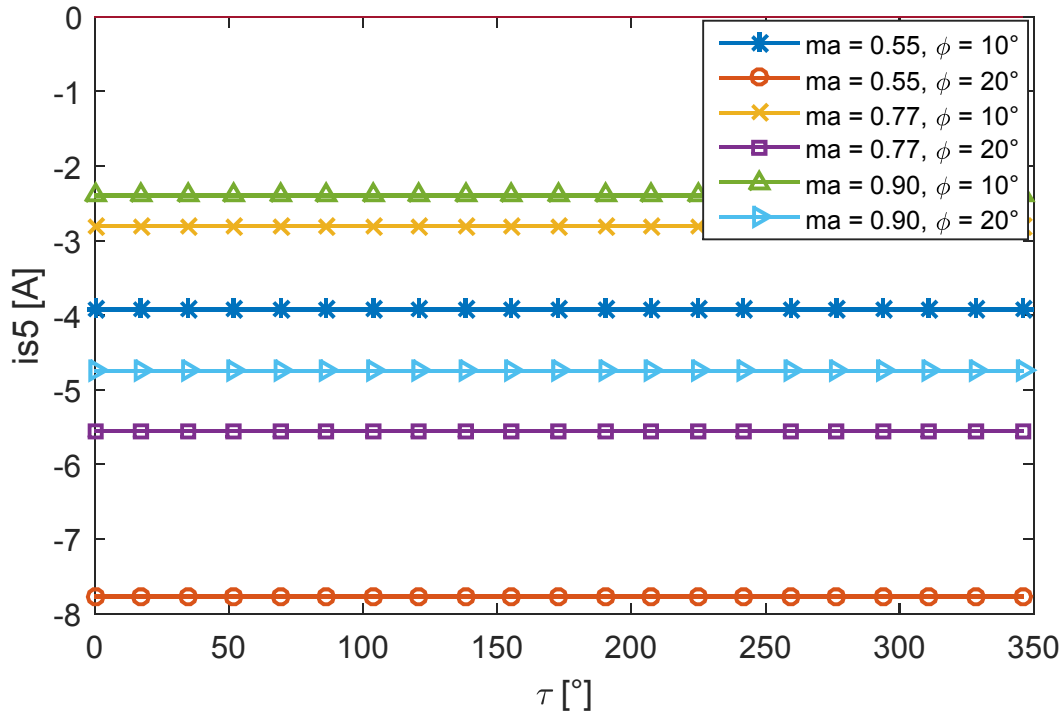


FONTE: Próprio autor.

Figura 3.9 ilustra a corrente instantânea através da chave S5 considerando valores diferentes do ângulo de deslocamento de fase e índice de modulação. A corrente instantânea através da chave S5 ao ligar durante o meio ciclo positivo é dado por Equação (3.10). A mesma analogia ocorre com as chaves S6. Para que ocorra ZVS, a corrente dada pela Equação (3.10) precisa ser maior do que zero. Assim, todos os comutadores secundários estão ligados sob a condição *hard* por todo período da rede.



Figura 3.9 – Corrente no momento do acionamento da chave S5 no secundário.



FONTE: Próprio autor.

### 3.3 Considerações Finais

Este capítulo apresentou a análise qualitativa e quantitativa do conversor proposto. Na análise qualitativa foram abordadas a técnica de modulação e a estratégia de controle. Na análise quantitativa foi equacionado o modelo completo do conversor de acordo com a região de operação.

Por fim, foi desenvolvida análise da comutação, identificando-se a condição para ocorrer comutação ZVS para os interruptores do lado primário. No secundário, todos os interruptores operam em comutação *hard*.

## 4 PROCEDIMENTO DE PROJETO

Uma vez realizada a análise matemática do conversor, neste capítulo é desenvolvida o projeto dos sensores, filtros e os controladores utilizados para o conversor. A Figura 4.1 ilustra a placa de circuito de acionamento e controle.

As especificações do projeto e os parâmetros do conversor utilizados nos cálculos dos componentes e dos controladores estão descritos nas Tabela 4.1 e Tabela 4.2 respectivamente.

Tabela 4.1 – Especificações do projeto.

Tensão de entrada (CA)	220 V
Frequência da rede	60 Hz
Potência de saída	1 kW
Tensão no barramento primário	400 V
Tensão no barramento secundário	228 V
Frequência de comutação	50 kHz

FONTE: Próprio autor.

Tabela 4.2 – Parâmetros do conversor.

Indutância de entrada	500 mH
Frequência da rede	60 Hz
Indutância série (referida ao primário)	40 $\mu$ H
Indutância de Magnetização (Controle)	0,5 mH
Capacitância (lado primário)	940 $\mu$ F
Capacitância (lado secundário)	940 $\mu$ F
Relação de transformação	400/228

FONTE: Próprio autor.

Os valores das capacitâncias do barramento primário e secundário são obtidos através do tempo de manutenção (*hold-up time*) apresentado na Equação(4.1).

$$C_{\min} = \frac{2 \cdot P_o \cdot t_{hu}}{V_o^2 - V_{o\min}^2} \quad (4.1)$$

Em que,  $t_{hu}$  é o tempo de manutenção,  $V_o$  e  $V_{o\min}$  são os valores de tensão média e tensão mínima, respectivamente.

#### 4.1 Sensores de Tensão

Para realizar a medição das tensões no conversor são utilizados sensores isolados fabricados por LEM, modelo LP-20 (capacidade de medição até 500V). São necessários três sensores para medição das tensões de entrada, do barramento CC do primário e do barramento CC do secundário.

Para utilização desses sensores é necessário especificar um resistor de entrada que deve limitar a corrente para que não ultrapasse  $\pm 14\text{mA}$  e um resistor na saída que juntamente com o ganho de corrente do sensor irá produzir uma tensão dentro da faixa de leitura do conversor A/D utilizado. O ganho de corrente do sensor é de 2500:1000 e a faixa de trabalho do conversor A/D é de 0 à 3,3V. Na Tabela 4.3 há um resumo do projeto dos sensores de tensão.

Tabela 4.3 – Resumo do projeto dos circuitos associados aos sensores de tensão.

	$V_{ac}$	$V_{pri}$	$V_o$	
<b>Modelo LEM</b>	LP-20	LP-20	LP-20	
$V_{entrada\_máximo}$	1,15x311	1,2x400	1,2x228	V
$R_{entrada}$	34	75	33	k $\Omega$
$i_{entrada}$	10,5	6,4	8,327	mA
$V_{saída\_máx}$	1,315	2,88	3,123	V
$R_{saída}$	50	180	150	$\Omega$
$i_{saída}$	26,3	16	20,818	mA
<b>Ganho</b>	0,367647	0,006	0,0113636	

FONTE: Próprio autor.

#### 4.2 Sensores de Corrente

Para a leitura da corrente são utilizados sensores fabricados por LEM da série HO-NP/SP33. O sensor HO 25-NP/SP33 com duas bobinas em paralelo e uma bobina em série é utilizado para medição da corrente de entrada e o sensor HO 8-NP/SP33 com todas as bobinas em série é utilizado para medição da corrente de magnetização.

Tabela 4.4 – Resumo do projeto dos circuitos associados aos sensores de corrente.

	$i_{in}$	$i_{mag}$	
<b>Modelo LEM</b>	HO-NP/SP33	HO-NP/SP33	
$i_{entrada\_máximo}$	1,15x7,2	0,7	V
$R_{entrada}$	750	750	$\Omega$
$i_{entrada}$	9,775	6,4	mA
$V_{saida\_máx}$	2,945	2,857	V
$R_{saida}$	2,7	7,5	k $\Omega$
$i_{saida}$	26,3	16	mA
<b>Ganho</b>	0,13248	1,725	

FONTE: Próprio autor.

### 4.3 Filtros

Para a realização de uma medição sem ruídos, bem como amostragem de sinais indevidos, são utilizados filtros analógicos do tipo passa baixa. Para os sensores de corrente, que possuem malhas de controle de corrente mais rápidas, são utilizados filtros de segunda ordem. Já para os sensores de tensão, cujas malhas de controle são mais lentas, são adotados filtros de primeira ordem.

Para o projeto do filtro de primeira ordem, define-se a frequência de corte desejada, adota-se o valor do resistor  $R_{1f}$  e encontra-se o capacitor  $C_{1f}$  pela Equação(4.2).

$$C_{1f} = \frac{1}{2 \cdot \pi \cdot f_{corte} \cdot R_{1f}} \quad (4.2)$$

Para o projeto do filtro de segunda ordem, define-se a frequência de corte desejada, adota-se o valor do resistor  $R_{1f}$  e capacitor  $C_{2f}$  para em seguida determinar o resistor  $R_{2f}$  e o capacitor  $C_{1f}$  pela Equação(4.3) e Equação(4.4), respectivamente.

$$R_{2f} = \frac{R_{1f}}{\sqrt{2} \cdot \omega_{cut} \cdot C_{2f} \cdot R_{1f} - 1} \quad (4.3)$$

$$C_{1f} = \frac{1}{\omega_{cut}^2 \cdot C_{2f} \cdot R_{1f} \cdot R_{2f}} \quad (4.4)$$

Para a aquisição da tensão dos barramentos CC e tensão de entrada é considerado um filtro com frequência de corte de 50 kHz e para a corrente de entrada e corrente de

magnetização é considerado um filtro com frequência de corte de 35 kHz. Na Tabela 4.5 há um resumo dos componentes utilizados nos filtros.

Tabela 4.5 – Componentes utilizados nos filtros.

Componente	5kHz	35kHz	
<b>R1</b>	3,3	3	kΩ
<b>R2</b>	-	3	kΩ
<b>C1</b>	1	1	nF
<b>C2</b>	-	2,2	nF
<b>Ganho (Sensor + Filtro)</b>	0,00364007	0,13248 – 1,725	

FONTE: Próprio autor.

#### 4.4 Circuito *buffer* de tensão

O microcontrolador utilizado opera com tensão de alimentação de 3,3 V, enquanto os drivers exigem níveis 5 V na sua entrada. Assim, utilizou-se um buffer com seis canais do tipo coletor aberto modelo SN7407, fabricado por *Texas Instruments*, para que eleve os níveis de tensão dos sinais provenientes do microcontrolador.

#### 4.5 Projeto dos Controladores

Nesta seção é descrito detalhadamente o projeto dos controladores necessários para a operação do conversor. O projeto de controladores digitais é baseado no tempo discreto para uso no DSP.

A descrição dos controladores é dividida em três partes. Controlador do barramento de tensão do primário, controlador da corrente de entrada e controlador da corrente de magnetização.

O controlador do barramento do secundário não foi projetado, sendo considerado o regime estático para teste. No entanto, a função de transferência da planta que controla tensão de saída em função do  $\phi$  foi obtida e é apresentada para uso em possíveis trabalhos futuros.

Todos controladores foram projetados utilizando a técnica de alocação de polos e zeros através da ferramenta *sisotool* do MATLAB.

#### 4.5.1 Controlador da Corrente de Entrada

O controlador de corrente recebe como referência um valor proveniente da malha de tensão multiplicado pela senoide que é gerada através do PLL. Dessa forma, pode-se controlar o valor de pico e o formato dessa corrente. A função de transferência dessa malha pode ser vista na Equação(4.5). O ganho do modulador é dado pela Equação(4.6).

$$G_i(s) = \frac{V_o}{L_m \cdot s} \quad (4.5)$$

$$F_m = \frac{1}{V_{pp}} \quad (4.6)$$

Em que,  $V_{pp}$  é o valor pico à pico máximo da moduladora.

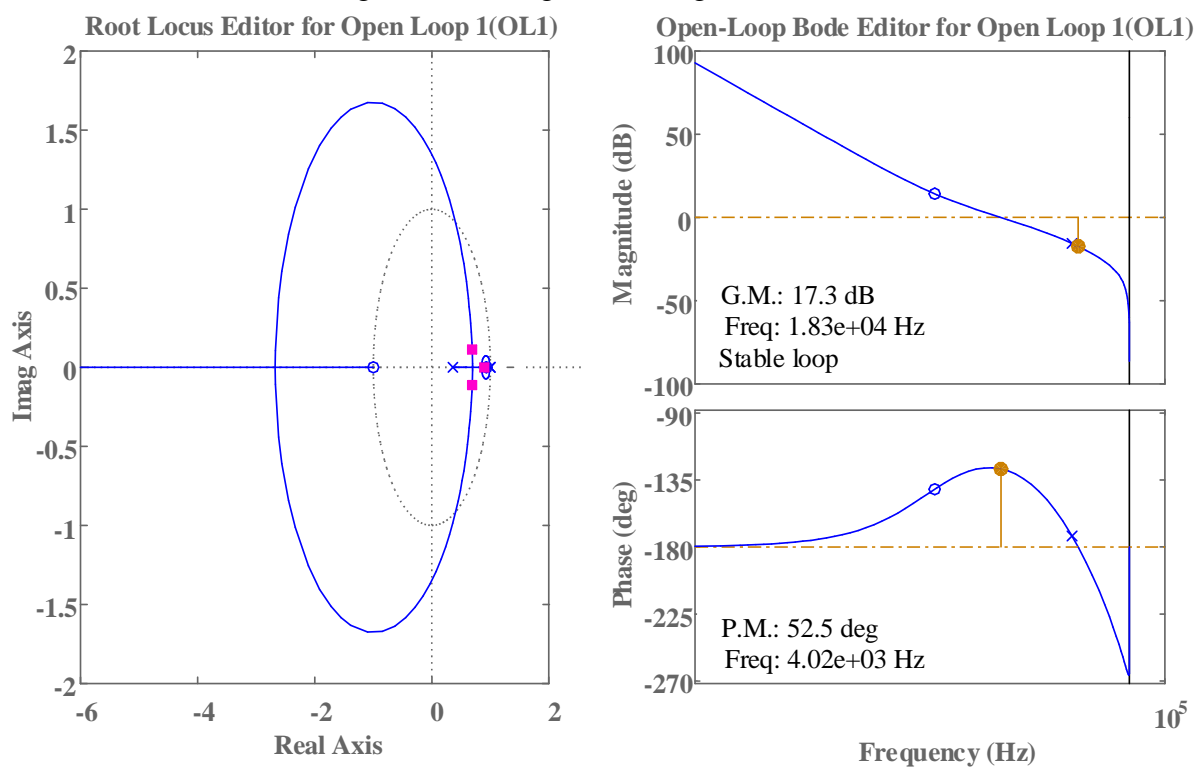
Os ganhos do modulador e do sensor de corrente ( $H_i$ ) adotados foram considerados unitários. Dessa forma, a função de transferência de laço aberto pode ser obtida conforme Equação(4.7).

$$FTLA_i(s) = G_i(s) \cdot H_i \cdot F_m \quad (4.7)$$

O controlador da malha de tensão é feito de forma análoga o projeto da malha de corrente pelo *sisotool*. A frequência de cruzamento adotada foi de 4 kHz e a margem de fase de 52°.

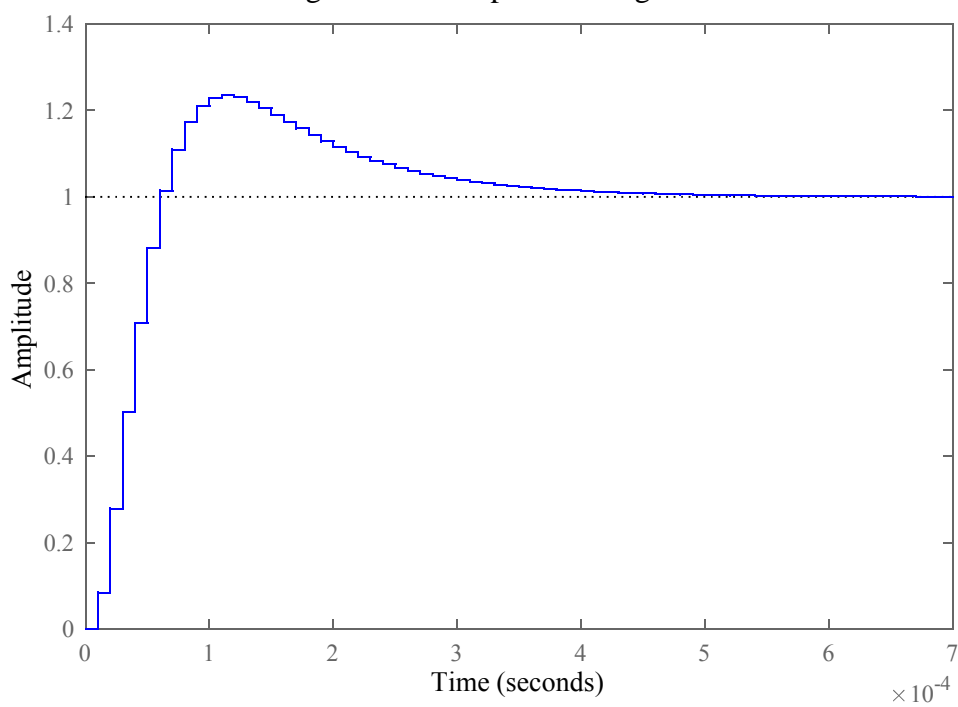
As Figuras 4.1, 4.2 e 4.3 apresentam o projeto do controlador utilizando *sisotool*, resposta do sistema ao degrau e o diagrama de bode da função de laço aberto e fechado, respectivamente.

Figura 4.1 – Diagrama do lugar das raízes.



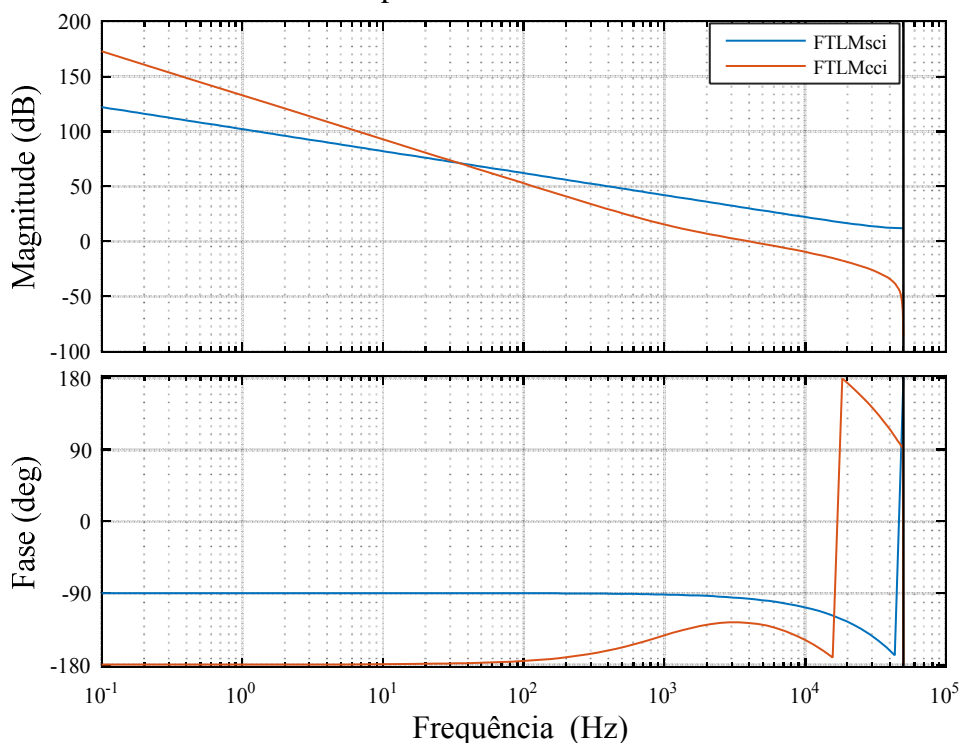
FONTE: Próprio autor.

Figura 4.2 – Resposta ao degrau.



FONTE: Próprio autor.

Figura 4.3 – Função de transferência da planta sem (FTLMsci) e com (FTLMcci) compensador de corrente.



FONTE: Próprio autor.

A frequência de cruzamento desejada de 4 kHz e margem de fase de 52° foram alcançados.

#### 4.5.2 Controlador do Barramento de Tensão do Primário

O controlador do barramento de tensão do primário é cascadeado com o controlador de corrente. Para realizar o projeto desse controlador utiliza-se o método alocação de polos e zeros, na qual utiliza-se um controlador proporcional integral (PI) com filtro. A função de transferência da planta a ser compensada que relaciona a tensão de primário com a corrente de entrada é vista na Equação(4.8).

$$G_v(s) = \frac{R_o}{R_o \cdot C_p \cdot s + 1} \quad (4.8)$$

Em que  $R_o$  é a resistência de carga e  $C_p$  a capacitância do primário.



Considera-se o ganho do sensor de tensão unitário na função de transferência de laço aberto do sistema. Logo, a função de transferência de laço aberto pode ser determinada pela Equação(4.9).

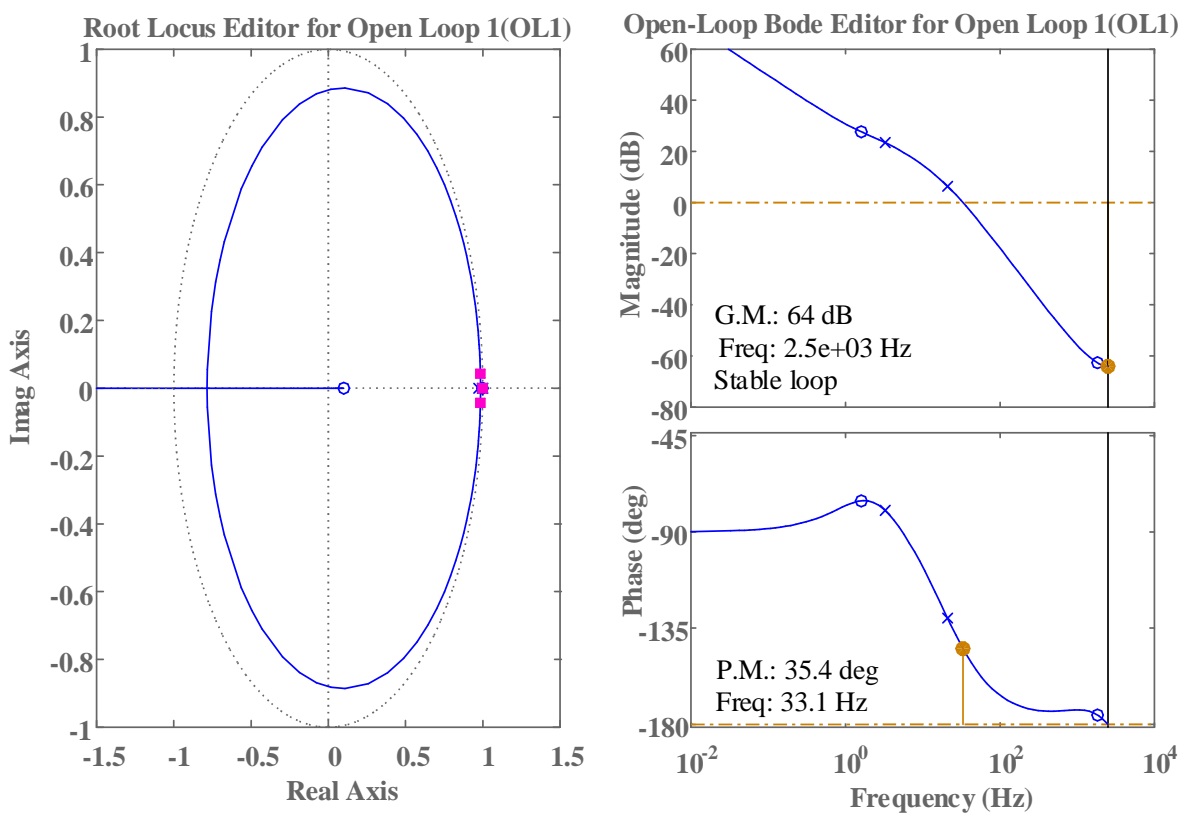
$$FTLA_v(s) = G_v(s) \cdot H_v \quad (4.9)$$

Em que  $H_v$  é o ganho do sensor de tensão.

Adotando-se uma frequência de cruzamento baixa (33 Hz) para que a malha de tensão seja mais lenta do que a malha de corrente e uma margem de fase de  $35^\circ$ , o controlador é projetado retornando bom sobressinal e rápido tempo de acomodação.

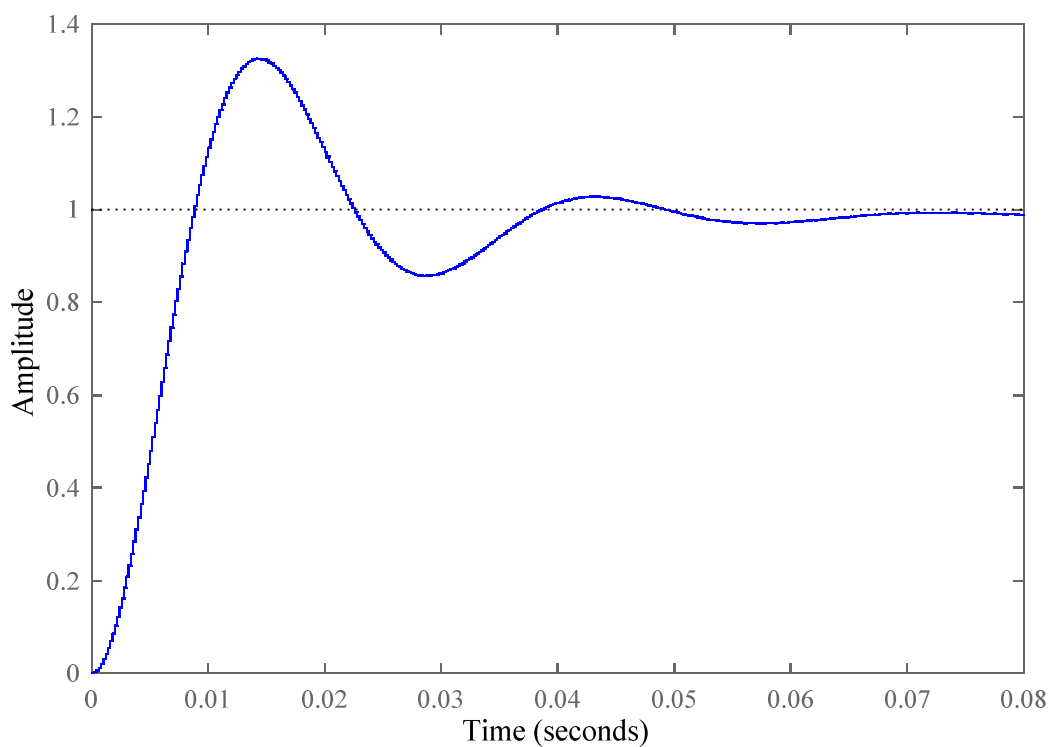
As Figuras 4.4, 4.5 e 4.6 apresentam o projeto do controlador utilizando *sisotool*, resposta do sistema ao degrau e o diagrama de bode da função de laço aberto e fechado, respectivamente.

Figura 4.4 – Diagrama do lugar das raízes.



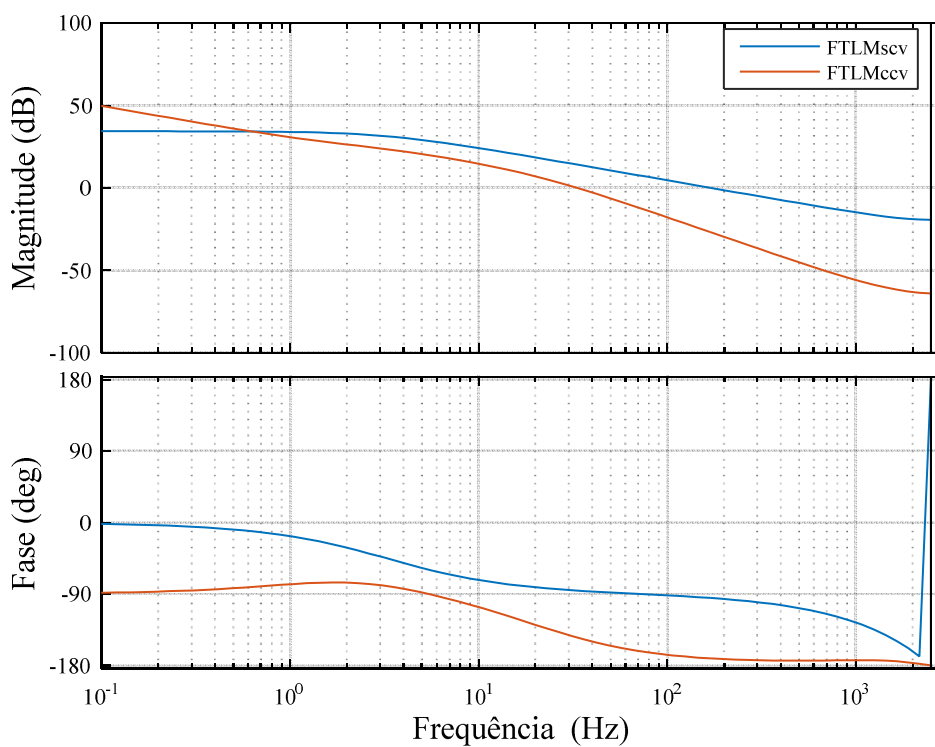
FONTE: Próprio autor.

Figura 4.5 – Resposta ao degrau.



FONTE: Próprio autor.

Figura 4.6 – Função de transferência da planta sem (FTLMscv) e com (FTLMccv) compensador de tensão.



FONTE: Próprio autor.

Pode ser notado na figura que o controlador foi capaz de estabelecer a frequência de cruzamento desejada de 33Hz e a margem de fase de 35°.

#### 4.5.3 Controlador do Barramento da Tensão do Secundário

Visando o dimensionamento futuro do controlador do barramento da tensão do secundário é necessário obter a função de transferência que relaciona a tensão de saída com o ângulo de atraso.

A corrente no secundário pode ser obtida em função da potência transferida e é dada pela Equação(4.10) ou (4.11).

$$I_{\text{sec}} = \frac{P_{\text{med}}(\varphi, ma)}{V_{\text{sec}}} \quad (4.10)$$

$$I_{\text{sec}} = \frac{\left(\frac{V_{DC}(ma)}{ma}\right)^2 \varphi \left(2T_s ma \left(\sin\left(\frac{1}{2ma}\right) - 1 + \sqrt{4 - \frac{1}{ma^2}}\right) + \pi(\varphi - T_s)\right)}{V_{SEC} \pi L T_s} \quad (4.11)$$

A tensão de saída, por sua vez, é dada pela multiplicação de  $I_{\text{sec}}$  pela impedância de saída, apresentada na Equação(4.12).

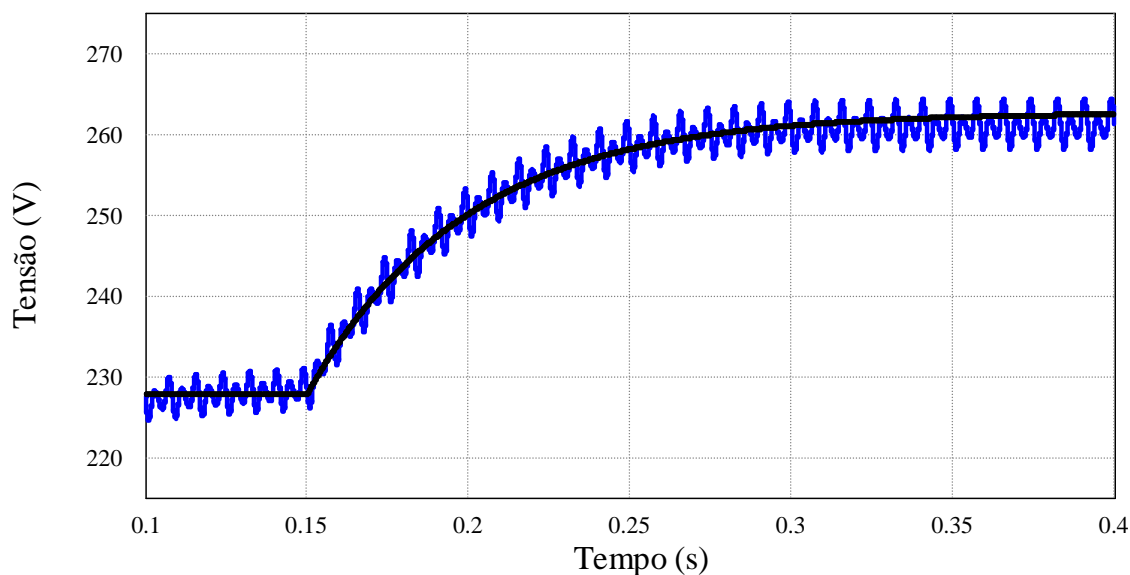
$$V_{\text{sec}}(s) = I_{\text{sec}} \cdot \frac{R_o}{R_o \cdot C_s \cdot s + 1} \quad (4.12)$$

Por fim, para obter a função de transferência para o controle do barramento de saída deve-se linearizar essa equação em torno do ponto de operação. Dessa forma, obtém-se a função de transferência vista na Equação(4.13).

$$\frac{V_{\text{sec}}(s)}{\varphi} = \frac{\left(\frac{V_{DC}(ma)}{ma}\right)^2 \varphi \left(2T_s ma \left(\sin\left(\frac{1}{2ma}\right) - 1 + \sqrt{4 - \frac{1}{ma^2}}\right) + \pi(2\varphi - T_s)\right)}{\pi L T_s} \cdot \frac{R_o}{R_o \cdot C_s \cdot s + 1} \quad (4.13)$$

A Figura 4.7 apresenta o teste para validar a função de transferência da planta da tensão de saída em função do *delay*.

Figura 4.7 – Validação da função de transferência da planta encontrada inserindo uma pequena perturbação.



FONTE: Próprio autor.

No tempo de 0,15s é inserindo uma pequena perturbação. Observa-se que a função encontrada que relaciona a tensão de saída em função do *delay* segue o modelo da planta durante o regime transitório e permanente.

#### 4.5.4 Controlador da Corrente de Magnetização

Para evitar a saturação do transformador, a corrente de magnetização deve ser controlada para ter valor médio igual a zero. Para medir a corrente magnetizante é utilizado um indutor em paralelo com o transformador que pode ser modelado pela Equação(4.14).

$$G_{im}(s) = \frac{V_o}{L_m \cdot s} \quad (4.14)$$

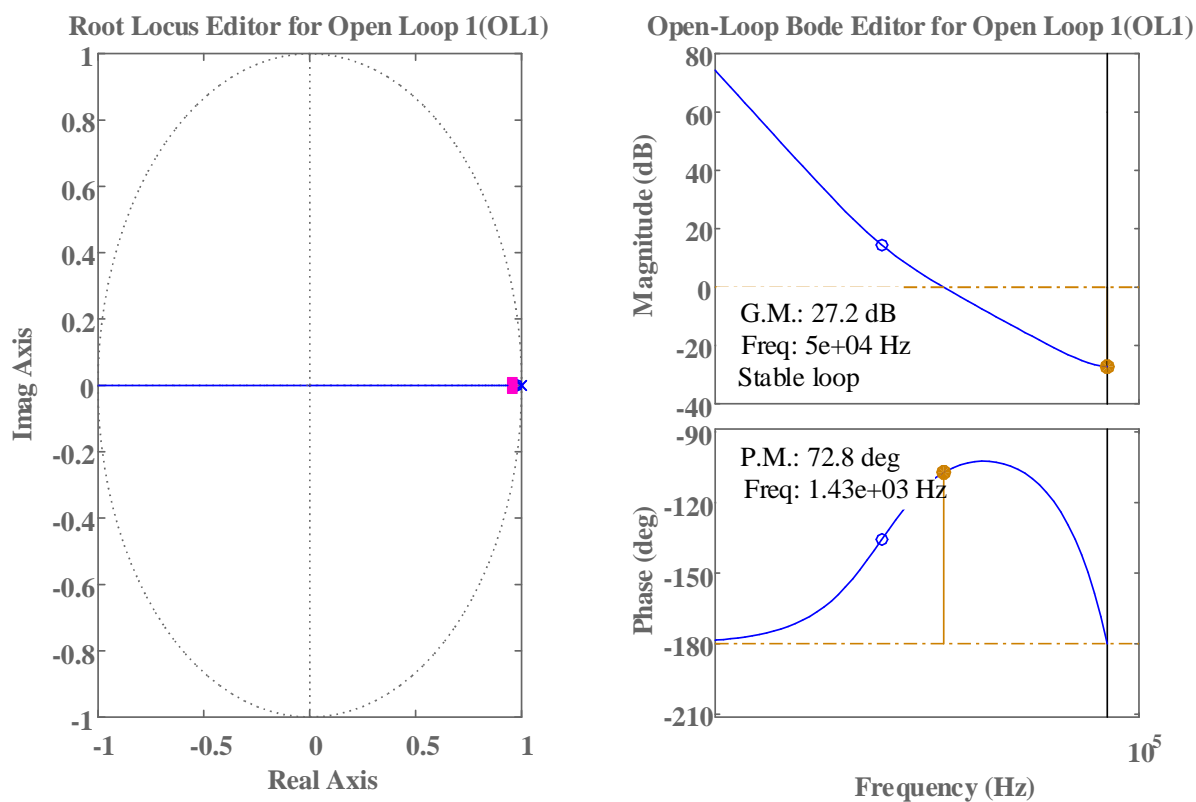
O ganho do sensor da corrente magnetizante e o ganho do modulador são considerados unitários na função de transferência de laço aberto vista na Equação(4.15).

$$FTLA_{im}(s) = G_{im}(s) \cdot H_{im} \cdot F_m \quad (4.15)$$

Utilizando alocação de polos e zero no *sisotool*, adota-se uma frequência de cruzamento de 1,4kHz e uma margem de fase de 73°.

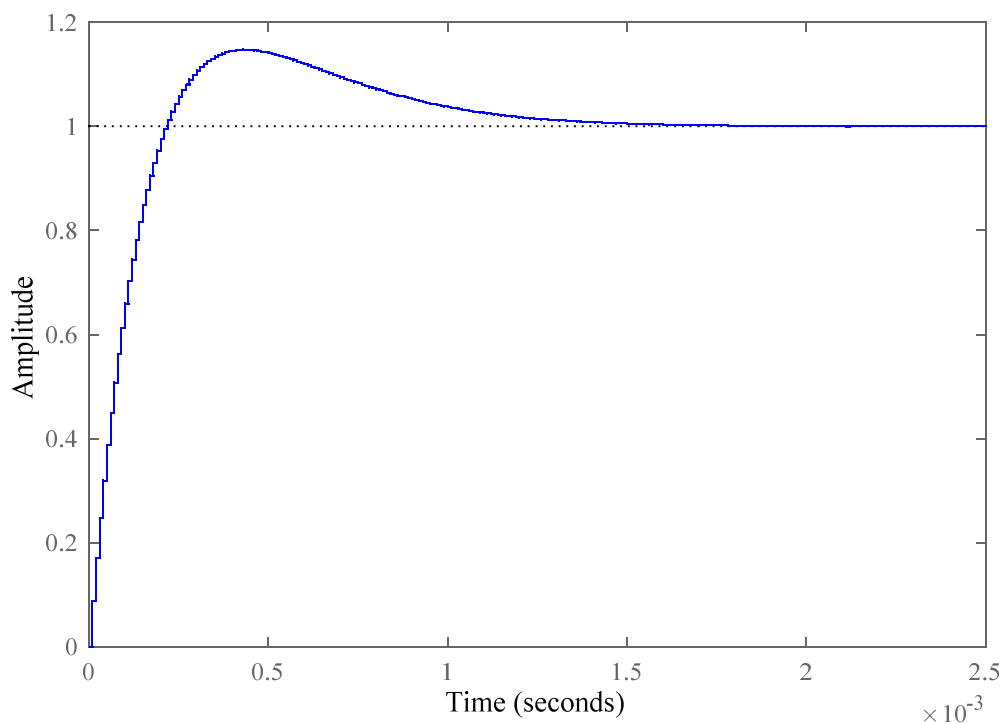
As Figuras 4.8, 4.9 e 4.10 apresentam o projeto do controlador utilizando *sisotool*, resposta do sistema ao degrau e o diagrama de bode da função de laço aberto e fechado, respectivamente.

Figura 4.8 – Diagrama do lugar das raízes.



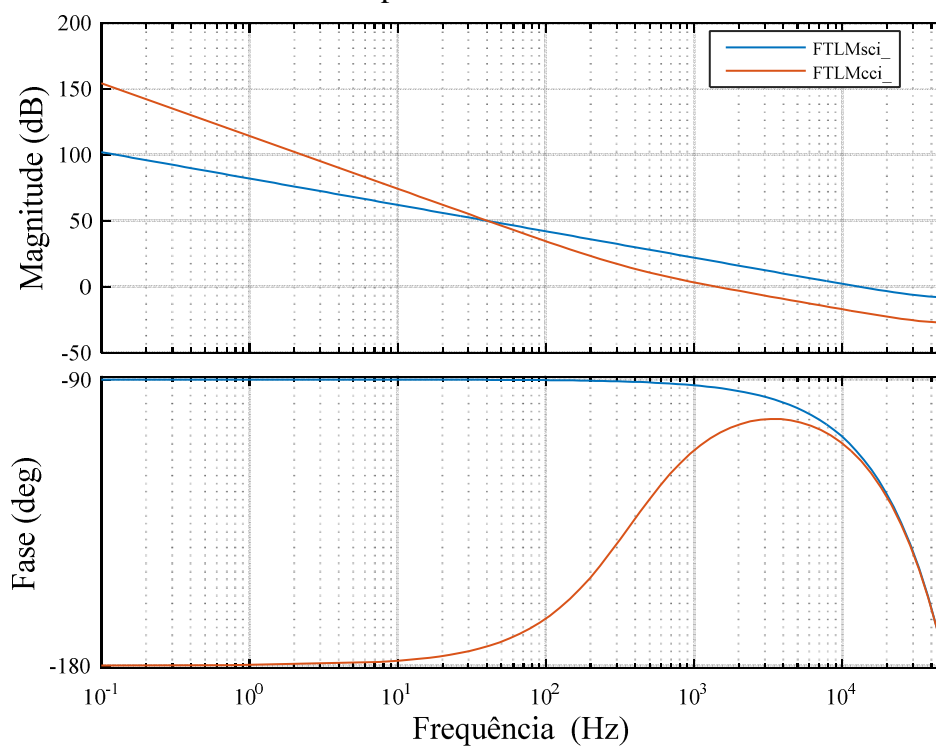
FONTE: Próprio autor.

Figura 4.9 – Resposta ao degrau



FONTE: Próprio autor.

Figura 4.10 – Função de transferência da planta sem (FTLMsci\_) e com (FTLMcci\_) compensador de corrente.



FONTE: Próprio autor.

#### 4.6 Considerações Finais

Neste capítulo foi descrito as funções de transferência das malhas do conversor e o projeto dos controladores.

Todas as malhas descritas são dimensionadas utilizando a alocação de polos e zeros através da ferramenta *sisotool*, determinando a frequência de cruzamento e a margem de fase desejada para o sistema. Foi possível observar através dos diagramas de bode que a metodologia alcançou o objetivo especificado.

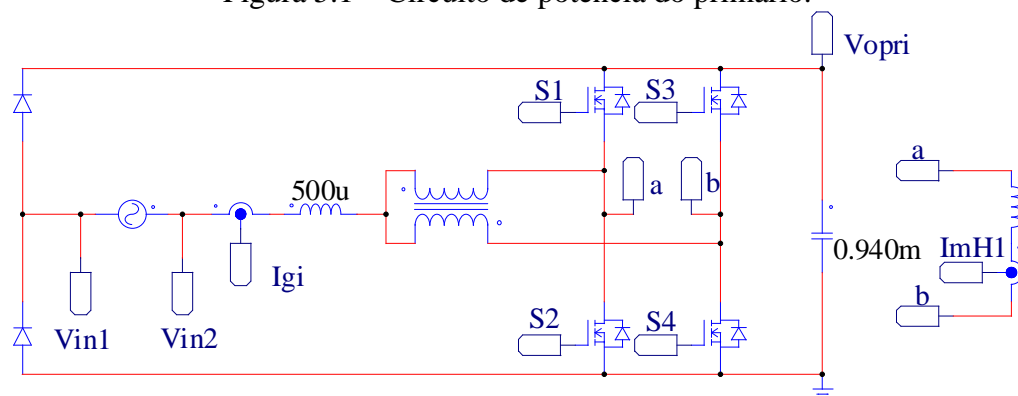
## 5 RESULTADOS DE SIMULAÇÃO

Nesse capítulo são apresentados os resultados de simulação do conversor proposto. As simulações foram realizadas no *software* PSIM<sup>®</sup>. São descritos os circuitos implementados, os resultados em regime permanente para validar a análise qualitativa e quantitativa. Por fim são realizados degraus de carga para verificar a dinâmica do conversor e a atuação das malhas de controle. As especificações e os parâmetros adotados estão de acordo com a Tabela 4.1 e Tabela 4.2, respectivamente.

### 5.1 Detalhes do Circuito Simulado

A Figura 5.1 apresenta o circuito contendo o lado primário do conversor. É utilizado um indutor em paralelo com o transformador para realizar a medição da corrente magnetizante.

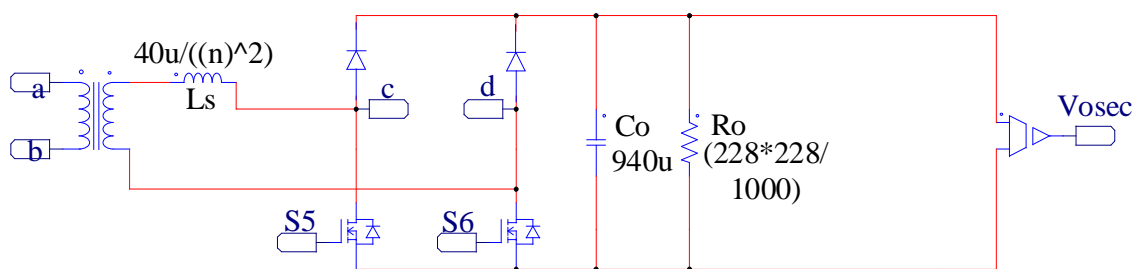
Figura 5.1 – Circuito de potência do primário.



FONTE: Próprio autor.

O circuito contendo o lado secundário do conversor pode ser visto na Figura 5.1. O indutor de dispersão em série com o transformador realiza a transferência de potência.

Figura 5.2 – Circuito de potência do secundário.

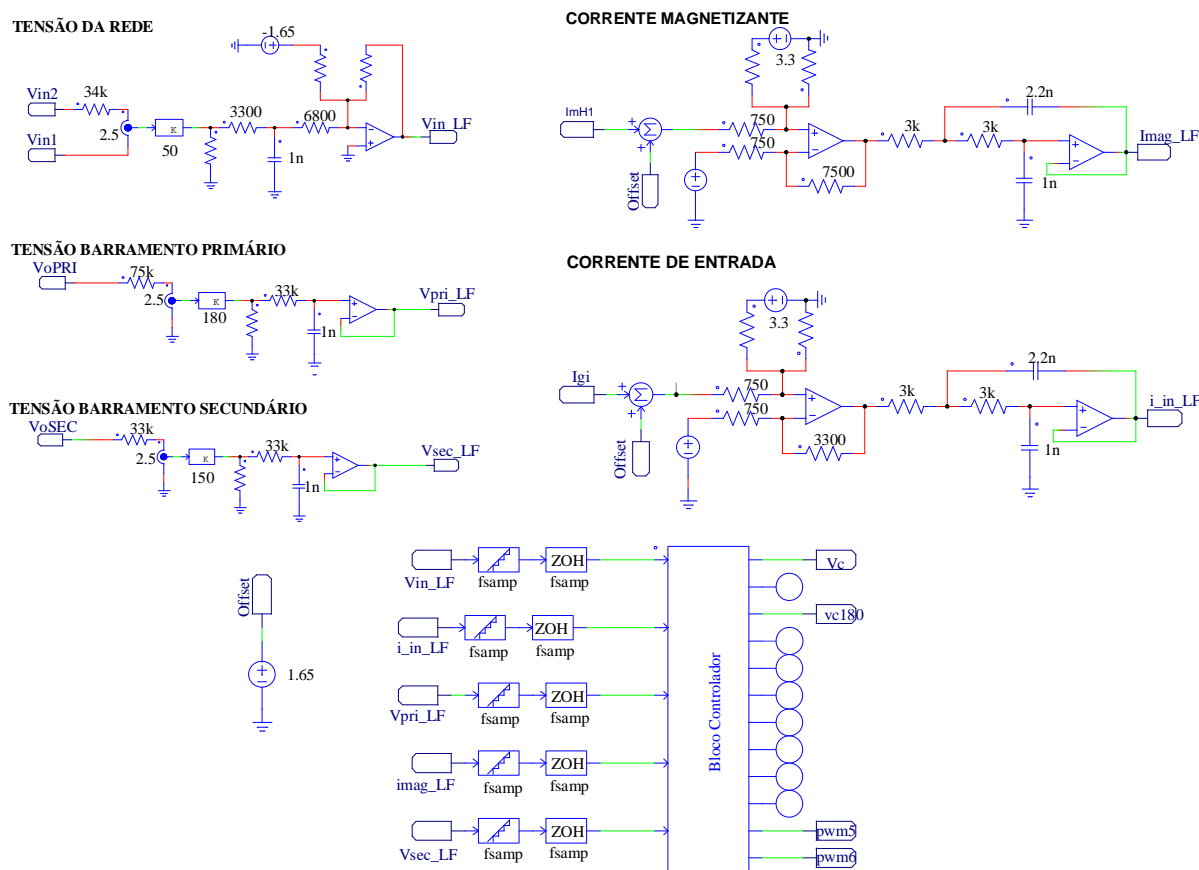


FONTE: Próprio autor.



A Figura 5.3 apresenta os sensores com filtros utilizado, bem como o bloco controlador digital. O código C utilizado encontra-se no Apêndice A.

Figura 5.3 – Sensores com filtros e bloco controlador.



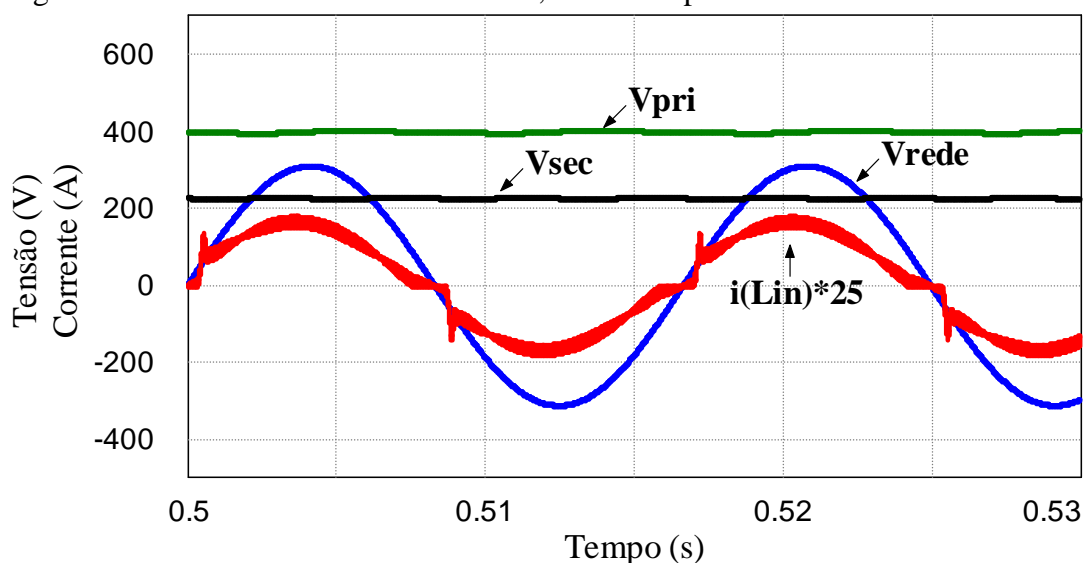
FONTE: Próprio autor.

## 5.2 Análise dos Resultados

Nessa seção são apresentados os resultados de simulação para o conversor e modulação proposta.

A Figura 5.4 ilustra a tensão de entrada, a corrente drenada da rede, tensão no barramento primário e tensão no barramento secundário do conversor em estado estacionário.

Figura 5.4 – Tensão e corrente de entrada, tensão no primário e tensão no secundário.

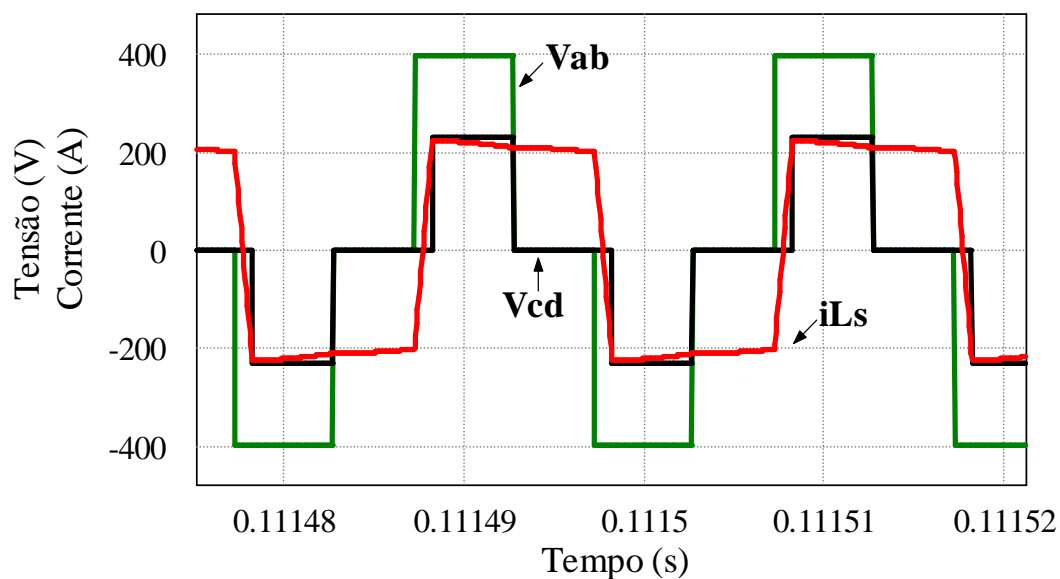


FONTE: Próprio autor.

A corrente apresenta-se em fase com a tensão da rede retornando um fator de potência superior a 98%. Além disso, a corrente apresentou uma baixa taxa de distorção harmônica 8%. Ambos os valores se apresentam dentro dos limites estabelecidos na norma IEC 61000-3-4. As tensões dos enrolamentos primário e secundário estão de acordo com a relação de transformação  $\alpha$ .

A Figura 5.5 traz um detalhamento das tensões e corrente no transformador em estado estacionário.

Figura 5.5 – Tensão de primário, secundário e corrente do transformador no modo retificador.

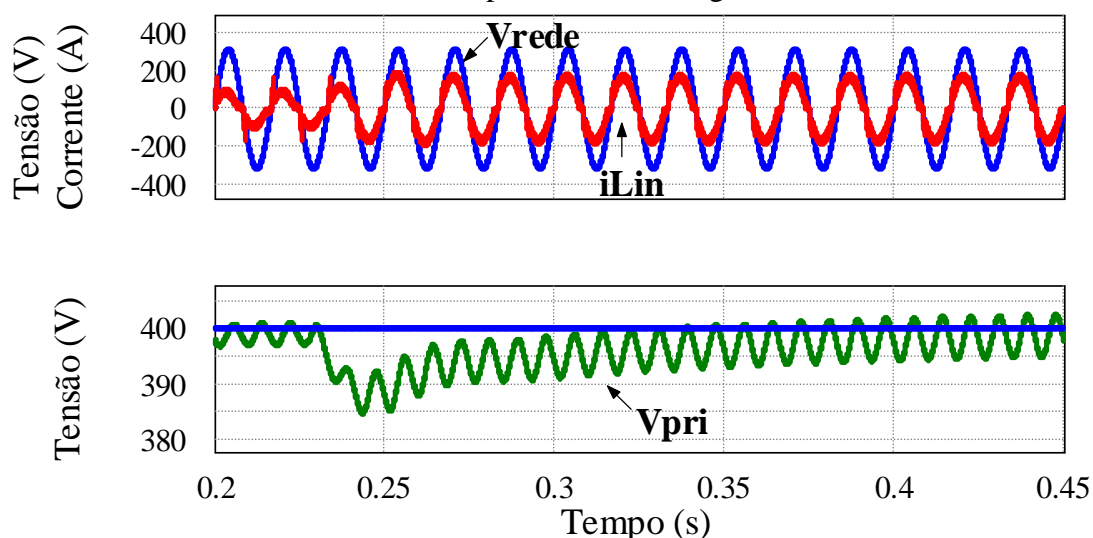


FONTE: Próprio autor.

Pode ser observada a presença de uma derivada na corrente quando as duas tensões estão em nível alto. Isso ocorre, pois as tensões possuem pequenas ondulações em baixa frequência ocasionando valores diferentes entre as tensões de primário e secundário. Além disso, pode ser observado que a tensão de primário está adiantada da tensão de secundário, correspondendo a um ângulo de defasagem que permite a transferência de potência do primário para o secundário com ZVS.

Para validar as malhas de tensão e corrente do lado primário foi realizado um degrau de carga de 50% para 100%. A Figura 5.6 traz a tensão e corrente de entrada e tensão do barramento CC do primário.

Figura 5.6 – Tensão e corrente de entrada e tensão no barramento primário durante o degrau de 50% para 100% da carga.

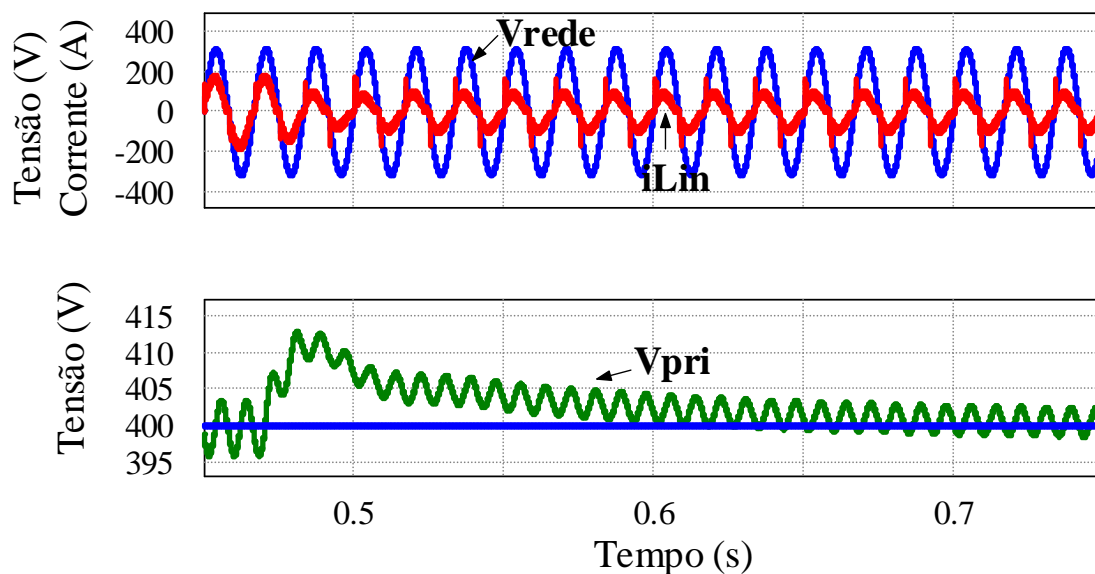


FONTE: Próprio autor.

O conversor, inicialmente, estava operando como com 50% da carga. O degrau é aplicado em 0,22s. A malha de tensão regulou corretamente a tensão do barramento primário, apresentando baixo sobressinal e tempo de acomodação menor que 180ms.

Em 0,47s a carga é retirada. O conversor volta a operar com 50% da carga, validando o projeto dos controladores. A Figura 5.7 traz a tensão e corrente de entrada e tensão do barramento CC do primário.

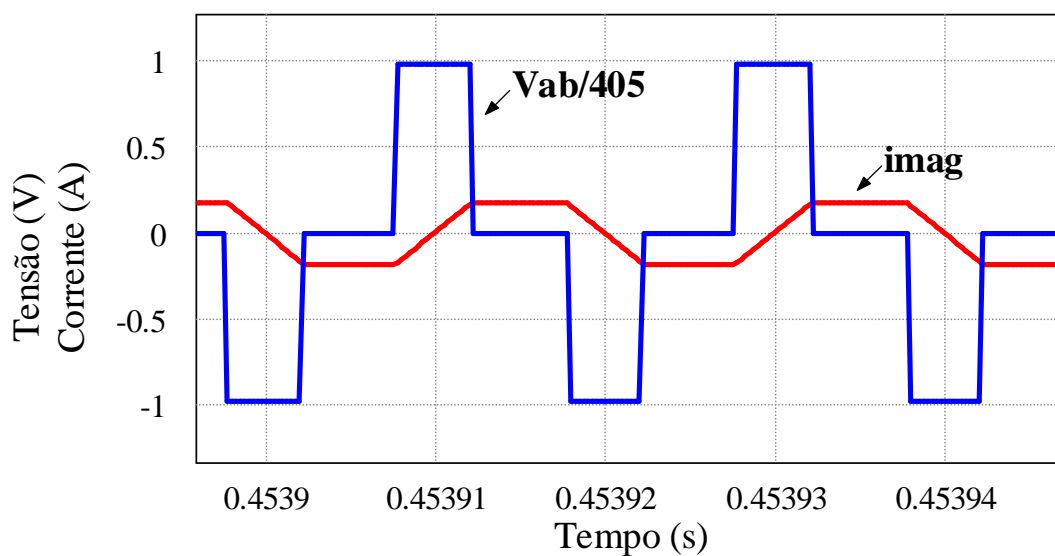
Figura 5.7 – Tensão e corrente de entrada e tensão no barramento primário durante o degrau de 100% para 50% da carga.



FONTE: Próprio autor.

A Figura 5.8 apresenta a corrente de magnetização e a tensão no primário.

Figura 5.8 – Corrente de magnetização e tensão Vab.

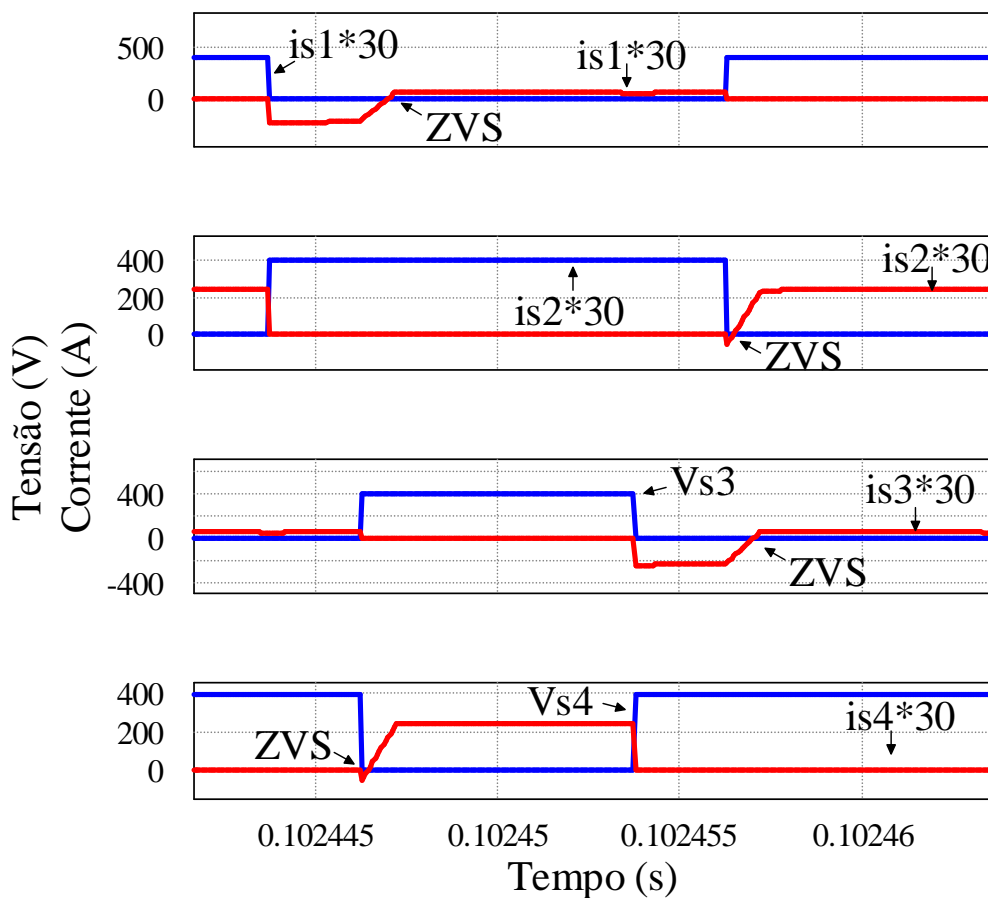


FONTE: Próprio autor.

Pode-se observar que o valor médio da corrente de magnetização manteve média zero, evitando a saturação do transformador.

A Figura 5.9 ilustra tensão e corrente nas chaves do primário. Observa-se que todas as quatro chaves possuem comutação *soft* na entrada em condução.

Figura 5.9 – Tensão e corrente nas chaves do primário.



FONTE: Próprio autor.

### 5.3 Considerações Finais

Os resultados de simulação foram apresentados visando verificar o funcionamento do conversor, a modelagem e o controle. Durante o regime permanente observou-se as formas de onda da tensão e corrente de entrada, tensões no barramento primário e secundário, corrente magnetizante no transformador e, por fim, tensão e corrente nas chaves para verificar comutação ZVS no lado primário. Foi obtido um fator de potência próximo ao unitário com THDi abaixo de 10%.

Com a aplicação do degrau de carga foi possível validar as malhas de controle do lado primário. O degrau realizado foi de 50 % passando de 100 % e de 100 % para 50 % da carga.

## 6 RESULTADOS EXPERIMENTAIS

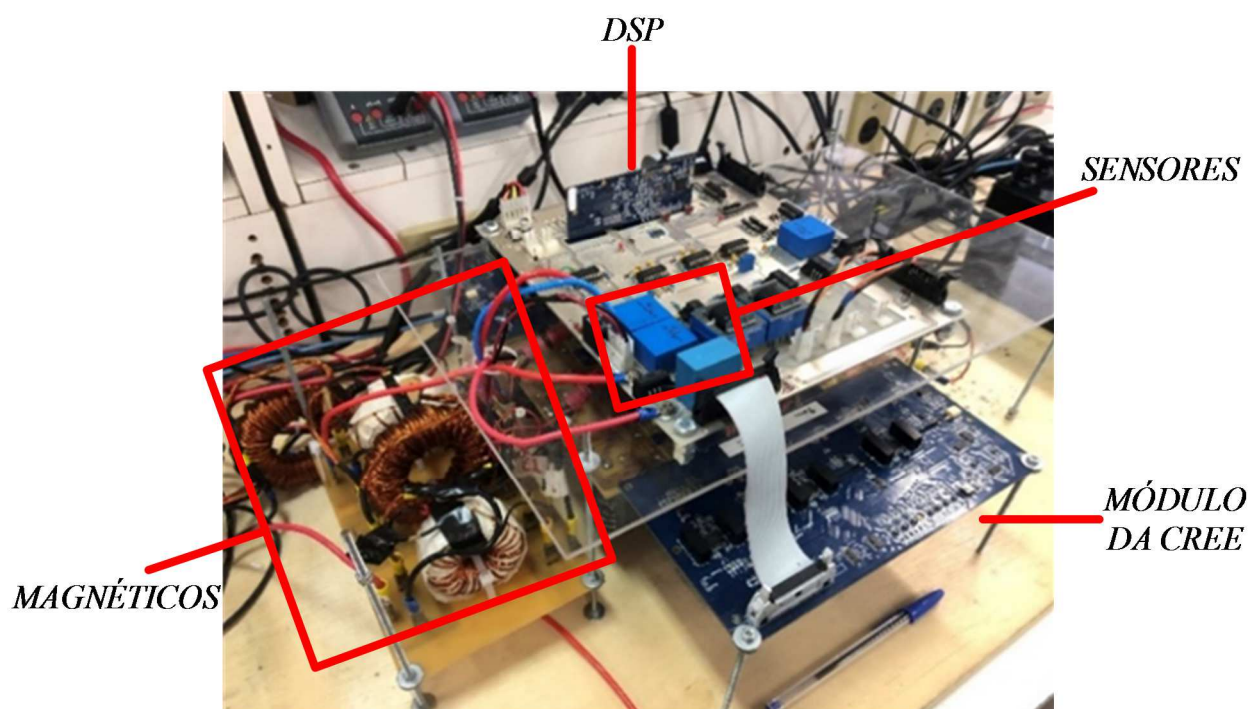
Neste capítulo é descrito o protótipo montado em laboratório. Inicialmente, descreve-se a estrutura física do protótipo.

Em seguida são mostrados os resultados obtidos com o protótipo operando em regime permanente quanto em regime dinâmico. As malhas de controle do primário são validadas através de degraus de carga.

### 6.1 Descrição do Protótipo Experimental

A Figura 6.1 apresenta o protótipo experimental montado que consiste em dois módulos de potência SiC trifásicos da CREE, modelo: CCS0220M12CM2 e um processador de sinal digital da Texas Instruments, modelo TMS320F28377D, na qual as técnicas de modulação e controle são incorporadas.

Figura 6.1 – Protótipo experimental.



FONTE: Próprio autor.

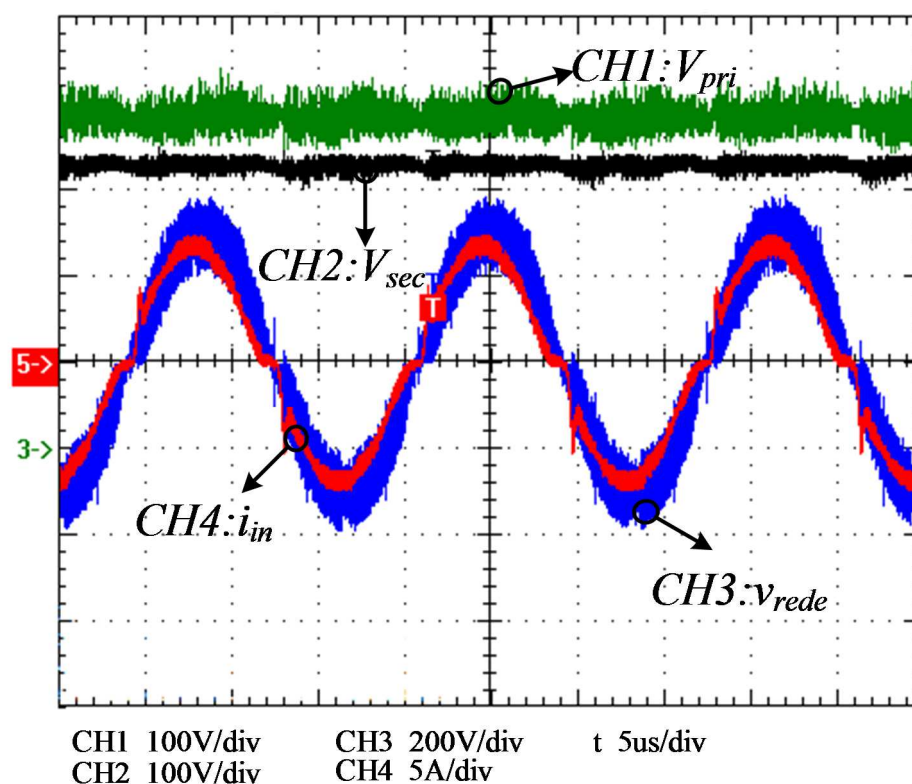
Nessa figura, podem ainda ser observados os sensores da LEM de corrente e tensão utilizados para sensoriamento, e os magnéticos.

## 6.2 Resultados Experimentais

Esta seção é dedicada a mostrar os resultados experimentais em regime permanente e dinâmico do conversor. São utilizadas as mesmas especificações e parâmetro de simulação encontrados nas Tabela 4.1 e Tabela 4.2, respectivamente. Os códigos utilizados no DSP podem ser encontrados no anexo B.

A tensão de entrada, a corrente drenada da rede, tensão no barramento primário e tensão no barramento secundário do conversor em estado estacionário podem ser vistas na Figura 6.2.

Figura 6.2 – Tensão e corrente de entrada, tensão no primário e tensão no secundário.

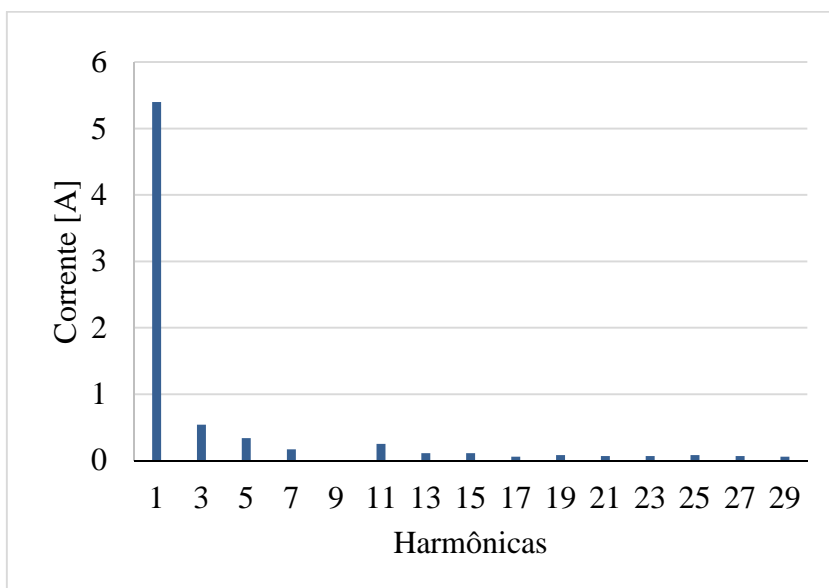


FONTE: Próprio autor.

Pode-se observar que o PLL e os controladores funcionaram adequadamente fornecendo uma corrente com formato senoidal, THDi de 8,5% e fator de potência acima de 0,98.

O espectro harmônico da corrente de entrada é apresentado na Figura 6.3. Observa-se que os valores limites definido na IEC 61000-3-4 e apresentados na Tabela 1.1 foram atendidos.

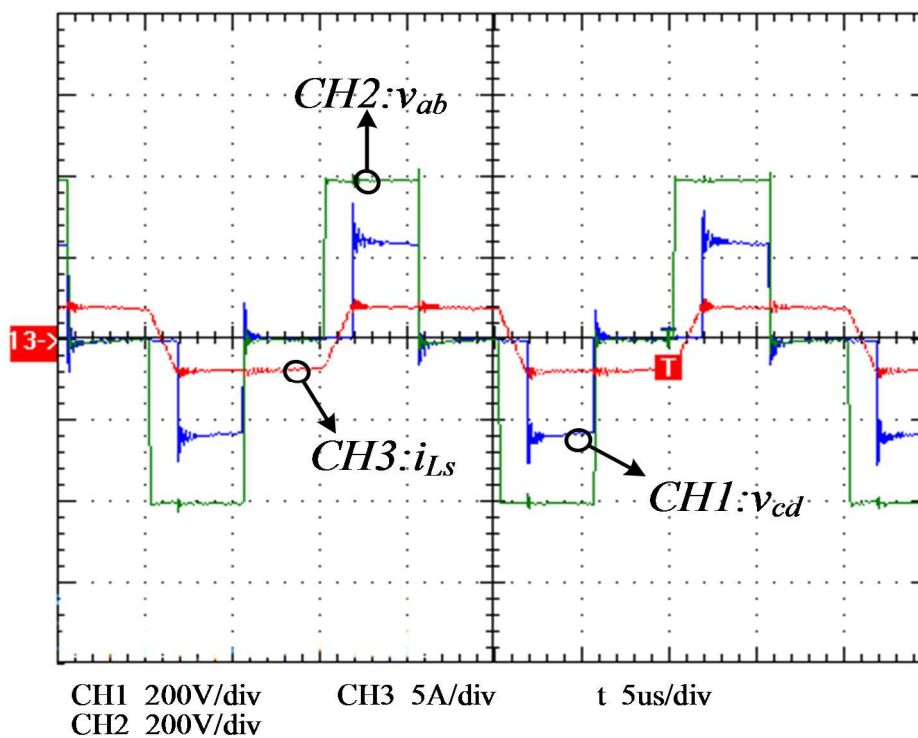
Figura 6.3 – Espectro harmônico da corrente drenada da rede.



FONTE: Próprio autor.

A Figura 6.4 traz um detalhamento das tensões e corrente do transformador. As tensões dos enrolamentos primário e secundário estão de acordo com a relação de transformação  $n$  e apresentaram boa regulação.

Figura 6.4 – Tensão do primário, tensão do secundário e corrente no indutor de dispersão.



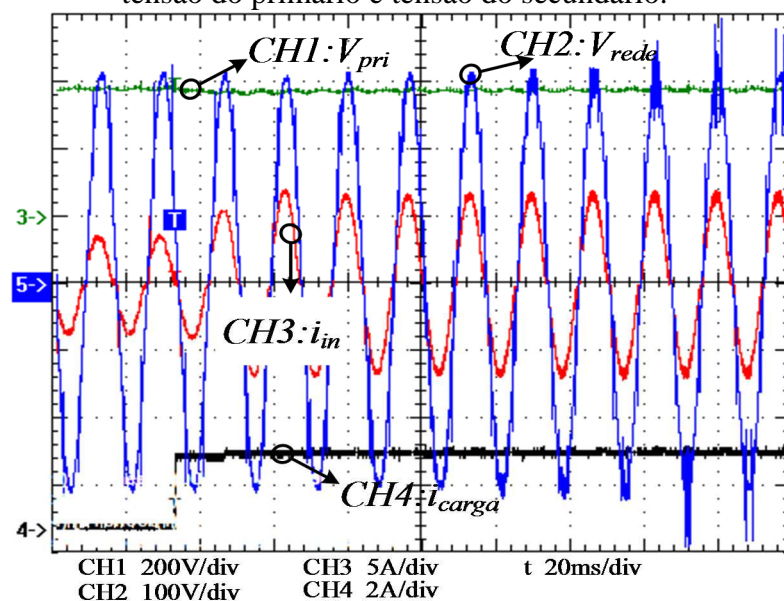
FONTE: Próprio autor.



Pode ser observado que devido ao delay, a tensão  $V_{cd}$  possui um atraso em relação a  $V_{ab}$  durante a transição de  $V_{ab} = 0V$  para  $V_{ab} = 400V$  e  $V_{ab} = 0V$  para  $V_{ab} = -400V$ .

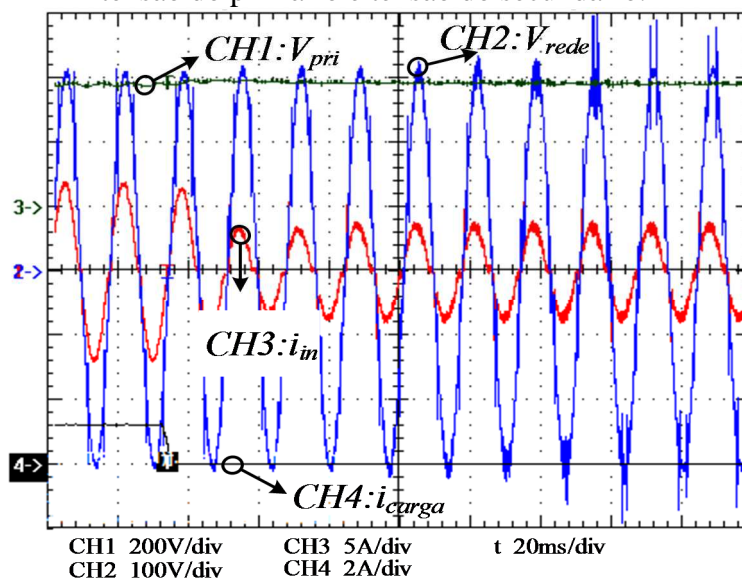
A Figura 6.5 e 6.6 apresenta o ensaio dinâmico realizado no conversor com degrau de carga de 50 % para 100 % e de 100% para 50%, respectivamente, para testes das malhas do primário.

Figura 6.5 – Degrau de carga de 50 % para 100 % com detalhamento da corrente de entrada, tensão do primário e tensão do secundário.



FONTE: Próprio autor.

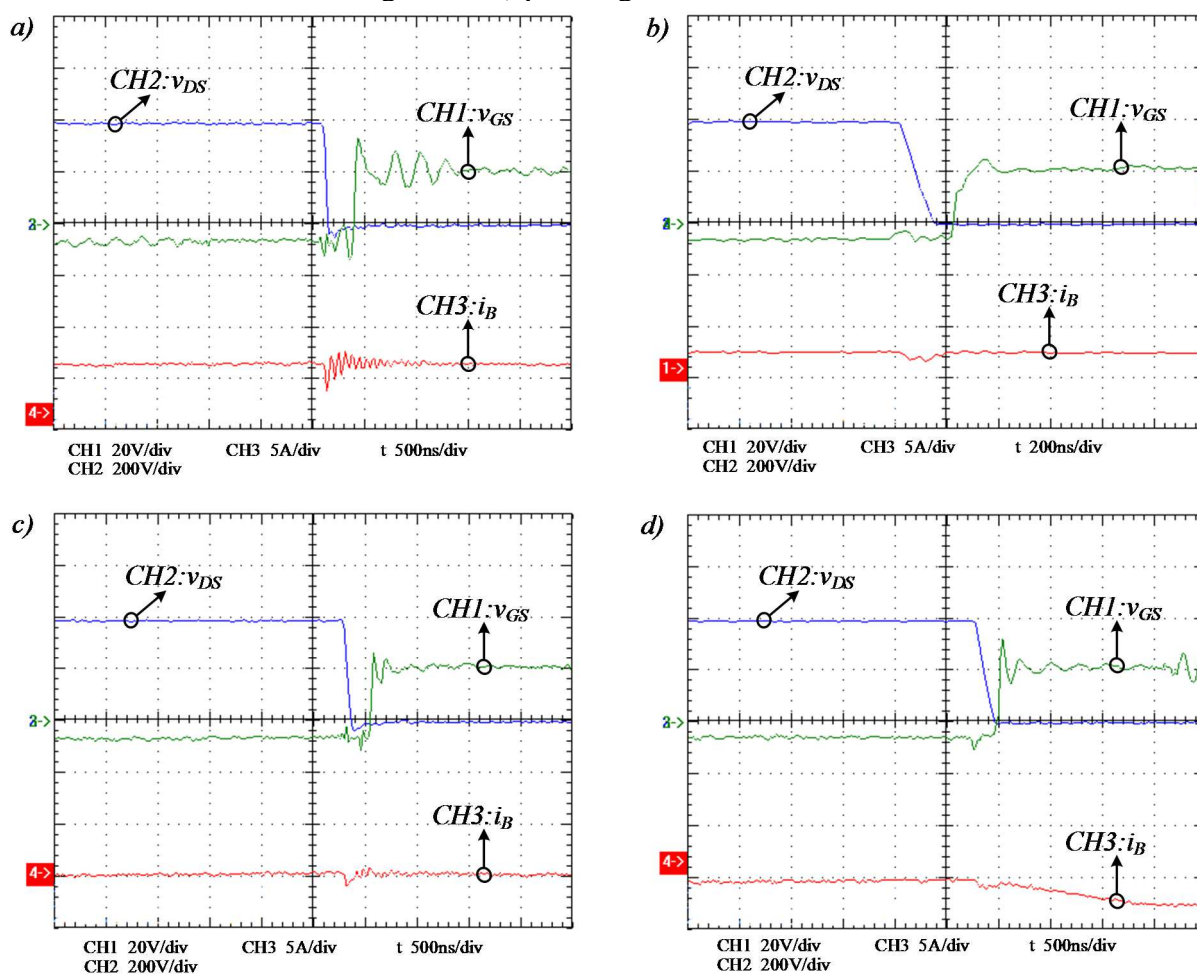
Figura 6.6 – Degrau de carga de 100 % para 50 % com detalhamento da corrente de entrada, tensão do primário e tensão do secundário.



FONTE: Próprio autor.

A Figura 6.7 ilustra tensão Dreno Source ( $V_{DS}$ ), tensão Gate Source ( $V_{GS}$ ) e corrente no braço da ponte primário em diversos pontos ao longa da senoide. Observa-se que a comutação é não dissipativa ao longo de todo período da rede, pois a tensão sobre a chave (CH2) vai à zero antes de ocorrer o pulso de entrada em condução (CH1). Nota-se ainda que a corrente de saída no braço (CH3) mantém seu sentido de circulação.

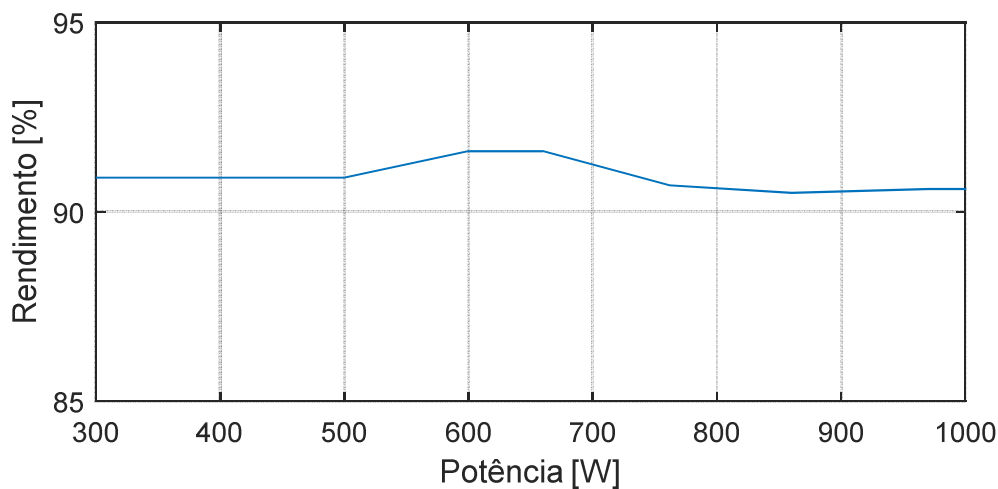
Figura 6.7 – Tensão Dreno Source ( $V_{DS}$ ), tensão Gate Source ( $V_{GS}$ ) e corrente no braço da ponte primário. a) Pico positivo da senoide, b) meio da senoide positiva, c) meio da senoide negativa e d) pico negativo da senoide.



FONTE: Próprio autor.

A curva de eficiência do conversor é apresentada Figura 6.8.

Figura 6.8 – Curva de rendimento do conversor.

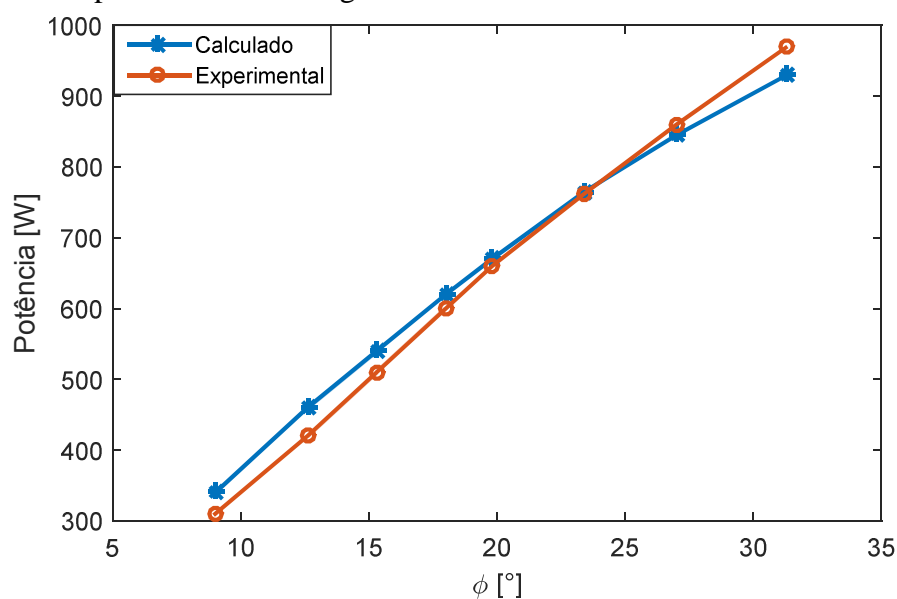


FONTE: Próprio autor.

Foi alcançado um rendimento máximo de 91,6 % com carga de 600 W e 90,6% com carga nominal. A condição nominal não apresentou o maior rendimento, o que pode ser atribuído ao fato de haver uma maior circulação de reativos nessa condição, reduzindo a eficiência do conversor e ao uso dos diodos MUR460 não tão eficientes, mas utilizados pela disponibilidade.

A Figura 6.9 ilustra a curva de potência obtida pela modelo matemático juntamente com os valores experimentais. Dessa forma, as equações podem ser validadas por apresentar similaridade entre dados teórico e prático.

Figura 6.9 – Comparativo da modelagem matemática com valores simulado e experimental.



FONTE: Próprio autor.

### 6.3 Considerações Finais

Neste capítulo foram mostrados os resultados experimentais obtidos com um protótipo montado em laboratório. Esses resultados apresentam uma grande concordância com os obtidos em simulação e na análise teórica.

Foram realizados testes em estado permanente mostrando as principais formas de ondas relacionadas ao conversor assim como o estudo dinâmico, através de degraus de carga, validando as malhas de controle dimensionadas.

Através da curva de potência em função do ângulo de defasagem foi possível validar a análise matemática desenvolvida com o modelo completo das tensões.

A eficiência obtida foi de 90,6%, sendo ainda possível obter um rendimento mais elevado com o uso de diodos com maior qualidade.

## 7 CONCLUSÃO E TRABALHOS FUTUROS

Este trabalho apresentou o estudo de um conversor CA/CC de único estágio isolado em alta frequência com correção de fator de potência e comutação suave no lado primário. Os controladores foram projetos por alocação de polos e zeros através da ferramenta *sisotool* do Matlab e obtiveram bom sobressinal e rápido tempo de acomodação. A tensão do barramento CC foi regulada com correção do fator de potência (0,98) e baixo THDi (8,5%).

O *delay* nos comandos das chaves do secundário em relação ao primário na transição de  $V_{ab} = 0V$  para  $V_{ab} = 400V$  ou  $V_{ab} = 0V$  para  $V_{ab} = -400V$  permitiram a transferência de potência bem como obter comutação suave nas chaves do lado primário.

Como principal contribuição desse trabalho, destaca-se e a comutação suave ZVS durante o *turn on* das chaves do primário e o equacionamento do modelo completo do conversor. A modelagem pôde ser validada através de simulação no *Software* Psim e com resultados experimentais.

Como trabalhos futuros, propõem-se os seguintes temas: 1) integração do autotransformador e do transformador principal a um mesmo núcleo magnético, 2) proposta de estratégias que garantam a comutação suave também nas chaves do lado secundário, e por fim 3) projeto do controlador da malha de tensão do barramento CC do secundário através do *delay*.

## REFERÊNCIAS

- ABOSNINA, A. A.; KHODABAKHSH, J.; MOSCHOPOULOS, G. A Single-Stage ZVS CA/CC Boost Converter with Interleaving. In: IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2018, Portland. **Proceedings...** Portland: Oregon Converter Center, 2018, p. 6790-6795.
- ALMEIDA, B. R. **Conversor CA/CC trifásico de único estágio, bidirecional, isolado em alta frequência, com correção de fator de potência.** 2016. 191 f. Tese (Doutorado em Engenharia Elétrica) Departamento de Engenharia Elétrica, Universidade Federal do Ceará, Fortaleza, 2016.
- ALMEIDA, B. R, ARAÚJO, J. W. M.; PRAÇA, P. P.; OLIVEIRA JR. D. S. A Single-Stage Three-Phase Bidirectional CA/CC Converter With High-Frequency Isolation and PFC. **IEEE Transactions on Power Electronics**, v. 33, n. 10, p. 8298-8307, 2017.
- ALVARENGA, D. B.; MEIER, M. B.; GULES, R.; BADIN, A. A.; ROMANELI, E. F. R. Double modulation applied to a high power factor rectifier with high frequency transformer for ups application. **Eletrônica de Potência – SOBRAEP**, v. 23, n. 1, p. 47-58, 2018.
- ANEEL. **Resolução normativa nº 482/2012 de 17 abril 2012.** 2012 B. Disponível em: [www.aneel.gov.br](http://www.aneel.gov.br). Acesso em: 20 de jun. de 2019.
- BARANWAL, R.; CASTELINO, G. F.; IYER, K.; BASU, K.; MOHAN, N. A Dual-Active-Bridge-Based Single-Phase AC to DC Power Electronic Transformer With Advanced Features. **IEEE Transactions on Power Electronics**, v. 33, n. 1, p. 313-331, 2018.
- BASCOPE, G. V. T.; BARBI, I. Generation of a family of non-isolated DC-DC PWM converters using new three-state switching cells. In: 2000 IEEE 31ST ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE, 2., 2000, Galway. **Proceedings...** Piscataway, 2011, p. 858-863.
- BELLAR, M. D. B.; WU, T.; TCHAMDJOU, A.; MAHDAVI, J.; EHSANI, M. A review of soft-switched DC-AC converters. **IEEE Transactions on Industry Applications**, v. 34, n. 4, p. 847-860, 1998.
- BURKE, D. E. Reflections on INTELEC 2014. **Bodo's Power Systems Magazine** (Electronics in Motion and Conversion), p. 22, 2014.
- CHOI, H.; CHO, B. H. Novel zero-current-switching (ZCS) PWM switch cell minimizing additional conduction loss. **IEEE Transactions on Industrial Electronics**, v. 49, n. 1, p. 165-172, 2002.
- DENG, J.; SHI, K.; ZHAO, A.; XU, D. Universal Zero-Voltage-Switching Technique for Multi-phase CA/CC Converter. In: IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 2019, Anaheim. **Proceedings...** Anaheim, 2019, p. 1204-1211.

EVERTS, J. **Modeling and Optimization of Bidirectional Dual Active Bridge AC–DC Converter Topologies**. 2014. 360 f. Tese (Doctor in Engineering Science) Arenberg Doctoral School, Faculty of Engineering Science, Heverlee, 2014.

EVERTS, J.; KRISMER; KEYBUS, J.; DRIESEN, J.; KOLAR, J. Optimal ZVS modulation of single-phase single-stage bidirectional DAB CA/CC converters. **IEEE Transactions on Power Electronics**, v. 29, n. 8, p. 3954-3970, 2014.

EWERLING, M. V. M. **Conversor CA/CC bridgeless monofásico de estágio único com PFC baseado no conversor SEPIC operando no modo de condução contínuo**. 2017. 159 f. Dissertação (Mestrado em Engenharia Elétrica), Departamento de Engenharia Elétrica, Universidade Tecnológica Federal do Paraná, Curitiba, 2017.

GUNGOR, V. C.; SAHIN, D.; KOCAK, T., ERGUT, S.; BUCCELLA, C.; CECATI, C.; HANCKE, G. P. Smart grid technologies: Communication technologies and standards. **IEEE transactions on Industrial informatics**, v. 7, n. 4, p. 529-539, 2011.

HOLMES, D. G.; LIPO, T. A. **Pulse Width Modulation for Power Converters: Principles and Practice**, Wiley-IEEE Press, 2003. Disponível em: <https://ieeexplore.ieee.org/book/5264450>. Acesso em: 20 jun. 2019.

IEC. IEC 61000-3-2: Electromagnetic Compatibility (EMC) – Part 3: Limits – Section 2: Limits for Harmonic Current Emissions (Equipment input current < 16 A per phase). **INTERNATIONAL ELECTROTECHNICAL COMMISSION**. Emenda A14, 2001.

KASPER, M.; CHEN, C.W.; BORTIS, D.; KOLAR, J.W.; DEBOY, G. Hardware verification of a hyper-efficient (98%) and super-compact (2.2kW/dm<sup>3</sup>) isolated CA/CC telecom power supply module based on multi-cell converter approach. In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC) 2015 IEEE, 2015, Charlotte. **Proceedings...** Charlotte: The Faculty of Engineering and Science, 2015, p. 65-71.

MAZZA, L. C. S.; OLIVEIRA JR, D. S.; ANTUNES, F. L. M.; ALVES, D. B. S. A.; CAMPELO, P. C. M., FREIRE, F. J. L. A Soft Switching Bidirectional DC-DC Converter with High Frequency Isolation Feasible to Photovoltaic System Applications. In: INTERNATIONAL EXHIBITION AND CONFERENCE FOR POWER ELECTRONICS, INTELLIGENT MOTION, RENEWABLE ENERGY AND ENERGY MANAGEMENT, 2015, Nuremberg. **Proceedings...** Nuremberg: Universiteit Gent, 2015, p.1-8.

MUSAVI, F.; EBERLE, W.; DUNFORD, W. G. A high-performance single-phase bridgeless interleaved PFC converter for plug-in hybrid electric vehicle battery chargers. **IEEE Transactions on Industry Applications**, v. 47, n. 4, p. 1833-1843, 2011.

OLIVEIRA FILHO, H. M.; OLIVEIRA JR, D. S.; SILVA, C. E. A.; TOFOLI, F. L. ZVS bidirectional isolated three-phase DC-DC converter with dual phase-shift and variable duty cycle. In: 10TH IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS, 2012, Fortaleza. **Proceedings...** Fortaleza: Ponta Mar Hotel, 2012, p. 1-8.

OLIVEIRA JR, D. S.; BATISTA, M. I. V.; BARRETO, L. H. S. C.; PRAÇA, P. P. A bidirectional single stage CA/CC converter with high frequency isolation feasible to DC distributed power systems. In: 10TH IEEE/IAS INTERNATIONAL CONFERENCE ON

INDUSTRY APPLICATIONS, 2012, Fortaleza. **Proceedings...** Fortaleza: Ponta Mar Hotel, 2012. p. 1-7.

PACHECO, J. O. **Conversor CA/CC  $\acute{u}$ k baseado na celula de comutao de tres estados com correo de fator de potencia aplicado em carregador de banco de baterias.** 2017. Dissertao (Mestrado em Engenharia Eletrica), Departamento de Engenharia Eletrica, Universidade Federal do Ceara, Fortaleza, 2017.

PRATT, A.; KUMAR, P.; ALDRIDGE, T. V. Evaluation of 400V DC distribution in Telco and Data centers to Improve Energy Efficiency. In: INTELEC 07-29TH INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE, 2007, Roma. **Proceedings...** Piscataway, 2007. p. 32–39.

SANTOS, W. M.; MARTINS, D. C. Dual Active Bridge converter as gyrator. In: 2012 IEEE THIRD INTERNATIONAL CONFERENCE ON SUSTAINABLE ENERGY TECHNOLOGIES (ICSET), 2012, Kathmandu. **Proceedings...** Kathmandu, 2012, p. 169-176.

SANTOS, W. M.; MARTINS, D. C. Introduo ao conversor DAB monofasico, **Eletronica de Potencia – SOBRAEP**, v. 19, n. 1, p. 36-46, 2014.

VANCU, M. F.; SOEIRO, T.; MUHLETHALER, J.; KOLAR, J.W.; AGGELER, D. Comparative evaluation of bidirectional buck-type PFC converter systems for interfacing residential DC distribution systems to the smart grid. In: IECON 2012 - 38TH ANNUAL CONFERENCE ON IEEE INDUSTRIAL ELECTRONICS SOCIETY, 2012, Montreal **Proceedings...** Montreal, 2012, p. 5153-5160.

VENABLE, H. D. The k-factor: A New Mathematical Tool for Stability Analysis and Synthesis. In: PROCEEDINGS OF POWERCON 10, 1983, San Diego. **Proceedings...** San Diego, 1983, p.1-17.

WANG, C.; CHEN, G. A ZVS-PWM Single-phase inverter using a ZVS transformer-isolated step-up/down dc link. In: IEEE 3RD INTERNATIONAL FUTURE ENERGY ELECTRONICS CONFERENCE AND ECCE ASIA (IFEEC 2017 - ECCE Asia), 2017, Kaohsiung. **Proceedings...** Kaohsiung: National Cheng Kung University, 2017. p. 687-691.

WANG, C.; LIN, C.; HSU, S. A ZVS-PWM interleaved transformer-isolated boost DC/DC converter with a simple zvs-pwm auxiliary circuit. In: IEEE THIRD INTERNATIONAL CONFERENCE ON SUSTAINABLE ENERGY TECHNOLOGIES (ICSET), 2012, Kathmandu. **Proceedings...** Kathmandu, 2012, p. 299-304.

WANG, C.; LIN, C.; LIU, C.; YANG, T. High performance single-stage transformer-isolated CA/CC converter. In: THE 2010 INTERNATIONAL POWER ELECTRONICS CONFERENCE – ECCE ASIA, 2010, Sapporo. **Proceedings...** Sapporo: Sapporo Convention Center, 2010. p.131-136.

WU, X.; ZHANG, J.; YE, X.; QIAN, Z. Analysis and Derivations for a Family ZVS Converter Based on a New Active Clamp ZVS Cell. **IEEE Transactions on Industrial Electronics**, v. 55, n. 2, p. 773-781, 2008.



ZHANG, S.; LAN, G.; DONG, Z.; WU, X. A High Efficiency two-stage ZVS CA/CC converter with all SiC MOSFET. In: 2017 IEEE 3RD INTERNATIONAL FUTURE ENERGY ELECTRONICS CONFERENCE AND ECCE Asia (IFEEC 2017-ECCE Asia), 2017, Kaohsiung. **Proceedings...** Kaohsiung, 2017, p. 163-169.

## APÊNDICE A - CÓDIGO EM LINGAGEM C IMPLEMENTADO NO BLOCO C DO SOFTWARE PSIM

```

if(t>=n/100000) {
n=n+1;

//_____AMOSTRAGEM_____
//SINAIS DO LEITURA
Vhvs_samp=(in[2]/Vad)/G_Vhvs;
In_samp=(in[1]/Vad-1.65)/G_In;
Vin_samp=(in[0]/Vad-1.65)/G_Vin;
Vo_testesec= (in[4]/Vad)/G_sec;

//CORRENTES DE MAGNETIZA O
ImagH1_samp=(in[3]/Vad-1.65)/G_Imag;

//_____CONTROLADORES DE TENSÃO_____
nv++;

if(nv>=20) //amostragem em 5kHz
{
nv=0;

ekv = Vhvs_ref-Vhvs_samp;

ukv = 0.0106167*ekv - 0.0116571*e1kv + 0.00105954*e2kv +1.974*u1kv - 0.974*u2kv;

if(ukv>8) ukv = 8; //saturador
if(ukv<-8) ukv = -8;

e3kv = e2kv;
e2kv = e1kv;
e1kv = ekv;
u3kv = u2kv;
u2kv = u1kv;
u1kv = ukv;

}

```

```

//_____Delay_____

uk_vsec=0.083*0.00001;

//_____PLL_RASTREAMENTO DO ANGULO DE POTENCIA DA
REDE_____
//__Tens es Valfa e Vbeta____
    Valfa = Vin_samp;
    buffer[i] = Valfa;
    if(i<416)
    {
        Vbeta = buffer[i+1];
        i = i+1;
    }
    else
    {
        Vbeta = buffer[0];
        i = 0;
    }

//____Integrador com reset_____
    u = OUTPUT_PLL;

    theta = Ki_PLL*u;
    theta = theta + thetaprev;

    if (theta < 0)      theta = 0;
    if (theta > 6.2831853) theta = 0;

    thetaprev = theta;

//____PI do q-PLL_____
    vetorV[0] = Valfa;
    vetorV[1] = Vbeta;
    vetorI[0] = cos(theta);
    vetorI[1] = sin(theta);

```

```

CONTROL_PLL[0] = (vetorV[1]*vetorI[1]) + (vetorV[0]*vetorI[0]); // c
lculo do ek

OUTPUT_PLL = 0;
CONTROL_PLL[1] = PI_PLL[0]*CONTROL_PLL[0];
// proporcional
CONTROL_PLL[2] = PI_PLL[1]*CONTROL_PLL[0] + CONTROL_PLL[3]; //
integral

CONTROL_PLL[3] = CONTROL_PLL[2];

// a o integral atrasada
OUTPUT_PLL = CONTROL_PLL[1] + CONTROL_PLL[2];

if (OUTPUT_PLL < 2.7) OUTPUT_PLL = 2.7;
if (OUTPUT_PLL > 2.8) OUTPUT_PLL = 2.8;

//_____CONTROLADORES DE CORRENTE DE ENTRADA_____

vsen=sin(theta);
Iref= ukv*vsen;
Imed=(Iin_samp);

eki =-(Iref-Imed); //calculo do erro

uki=1.3615*u1ki-0.3615*u2ki+(0.0104*eki+0.0006754*e1ki-0.009692*e2ki);

if(uki>0.9) uki = 0.9; //saturador
if(uki<-0.9) uki = -0.9;

e2ki = e1ki;
e1ki = eki;
u2ki = u1ki;
u1ki = uki;

if ((theta >= 0) && (theta <= 3.14159))
{
f32Va2 = (uki + 0.1);
}
else {
f32Va2 = (uki + 0.9);
}

```

```

    }

if (f32Va2 >= 0.9) f32Va2 = 0.9;    // LIMITE_Dhvs = 0.9
if (f32Va2 <= 0.1) f32Va2 = 0.1;

// _____Moduladora do secundário_____

if (1-f32Va2<0.5)
{
Vmod_sec = f32Va2;
}
else
{
Vmod_sec = 1-f32Va2;
}

m = m + 1;
if (m <= 1)
{ a = 1;
b = 0;
}
if (m > 1 && (m <= 2))
{ a = 0;
b = 1;
}
if (m>=2)
{
m=0;
}

f32Vsec_5 =Vmod_sec+a*uk_vsec*100000;
f32Vsec_6 =Vmod_sec+b*uk_vsec*100000;

if (f32Vsec_5 >= 0.9) f32Vsec_5 = 0.9;
if (f32Vsec_5<= 0.1) f32Vsec_5 = 0.1;

if (f32Vsec_6 >= 0.9) f32Vsec_6 = 0.9;
if (f32Vsec_6<= 0.1) f32Vsec_6 = 0.1;

//____Correntes de Magnetiza ____

```

```

eki_mgH1 = 0 - ImagH1_samp;

uki_mgH1=0.110211*eki_mgH1 - 0.107655*e1ki_mgH1 + u1ki_mgH1;

if(uki_mgH1> 0.02) uki_mgH1 = 0.02; //saturador
if(uki_mgH1< -0.02) uki_mgH1 = -0.02;

e2ki_mgH1 = e1ki_mgH1;
e1ki_mgH1 = eki_mgH1;
u2ki_mgH1 = u1ki_mgH1;
u1ki_mgH1 = uki_mgH1;

}

// _____Moduladoras_____
vc = 1-f32Va2;
vc180 = 1-(f32Va2- uki_mgH1);

//Saida

out[0] = vc;
out[2] = vc180;
out[4] = uk_vsec;
out[5] = uki;
out[6] =Vmod_sec;
out[7] = Vmod_sec2;
out[8] = a;
out[9]=b;
out[10] = f32Vsec_5;
out[11] = f32Vsec_6;

```

**APÊNDICE B – CÓDIGO EM LINGAGEM C IMPLEMENTADO NO DSP  
TMS320F28377D**

```

#####
//#####
//
// FILE:   Ret3f.DSP.v01.c
// TITLE:  Retificador monofásico com ZVS (Controle DSP)

//#####
#####

#include <math.h>
#include <stdio.h>
#include "F28x_Project.h" // Device Headerfile and Examples Include
File

// Prototipagem das funções.
void SetupADC(void);

void InitePWMs(void);
void DesligaPWMs (void);
void LigaPWMs (void);

void ConfigureDAC(void);

__interrupt void adca1_isr(void);

// Variaveis Globais

float32 Teste2 = 0;

int16 ref = 0;
Uint16 ui16InitVsec = 0;

Uint16 ui16ResetVariaveis = 0;
Uint16 ui16FlagInterruptPWM = 0;
Uint16 ui16CtrlMedia4 = 0;

Uint16 ui16Startup = 0;
Uint32 ui32CtrlStartup = 0;
Uint16 ui16Erro = 0;
Uint32 ui32CtrlRuido = 0;
Uint32 ui32CtrlStartupTensao = 0;

Uint16 ui16CtrlAmostragemVsec = 0;
Uint16 ui16CtrlAmostragemVpri = 0;

int16 i16Vpri[4]   = {0,0,0,0};
int16 i16Vpri_media = 0;
int16 i16Vsec[4]   = {0,0,0,0};
int16 i16Vsec_media = 0;

int16 i16Io[4]     = {0,0,0,0};
int16 i16Io_media = 0;
int16 i16Io_zero  = 0;

int16 i16Va[4]     = {0,0,0,0};

```

```

int16 i16Va_media = 0;
int16 i16Va_zero = 0;

int16 i16Ia[4] = {0,0,0,0};
float32 f32Ia_aj = 0;
int16 i16Ia_media = 0;
int16 i16Ia_zero = 0;

int16 i16ImagA1[4] = {0,0,0,0};
int16 i16ImagA1_media= 0;
int16 i16ImagA1_zero = 0;
float32 f32ImagA1_aj = 0;

int16 f32PWM1aj, f32PWM2aj, f32PWM3aj, f32PWM4aj, f32PWM5aj, f32PWM6aj;
int16 f32PWM7aj, f32PWM8aj, f32PWM9aj, f32PWM10aj, f32PWM11aj,
f32PWM12aj;

float32 uk_magA1, ulk_magA1, u2k_magA1, ek_magA1, elk_magA1, e2k_magA1;

float32 uk_ia, ulk_ia, u2k_ia, ek_ia, elk_ia, e2k_ia;

float32 f32Iq, f32Va2, f32Vb2;
//int16 i16Va_aj;
float32 uk_iq, ulk_iq, u2k_iq, ek_iq, elk_iq, e2k_iq;
//float32 uk_id, ulk_id, u2k_id, u3k_id, ek_id, elk_id, e2k_id, e3k_id,
ctrl_id;

float32 f32Iref = 0;

float32 uk_vpri, ulk_vpri, u2k_vpri, u3k_vpri, ek_vpri, elk_vpri,
e2k_vpri, e3k_vpri;
float32 uk_vsec, ulk_vsec, u2k_vsec, ek_vsec, elk_vsec, e2k_vsec;

float32 f32VaPLL;
float32 f32Valfa, f32Vbeta;
float32 f32erroPLL, f32erroPLL0, f32omega, f32omega0, f32Theta,
f32Theta0;

int16 OffsetVpri = 80, deslocamento_AD = 0, OffsetVsec = 0 ;
float32 Iin_max = 8.5;

float32 a_teste, b_teste, c_teste; //variáveis de teste

float32 Vo_teste; //variáveis de teste
float32 delay = 0.087; //variáveis de teste
//primário
float32 Iin_samp, Vin_samp, Vhvs_samp, Vsec_samp; //Variáveis de medição
float32 G_Iac, G_Vac, G_Vhvs, G_Vsec;
float32 Gad = 0.0007326, Gs_Vin = 0.00364007, Gs_Vhvs = 0.00630000,
Gs_Iin = 0.13248, Gs_Imag = 1.725, Gs_Vsec= 0.0113636;

int32 Per_rele = 300000; //variáveis de teste
int32 trele = 0;
Uint16 descontinuidade = 0;
//Magnetizante
float32 G_Imag;

int32 TMup = 17, TMdown = 2;

```



```

//moduladora secundário
float32 Vmod_sec, f32Vsec_5, f32Vsec_6;

// PLL Monofásico
int16 partida = 1;
Uint32 i = 0, imax = 416;
float32 f32Valfa, f32Vbeta, buffer[417];
float32 f32Theta, f32Theta0, f32Theta120, f32Theta120_0, f32Theta120_ref;
float32 Ki_PLL = 0.00001; //Valor relativo ao tempo de amostragem (0.00205575);
float32 PI_PLL[2] = {140,0.1}; //coeficientes do controlador Kp, Ki;
float32 CONTROL_PLL[4] = {0,0,0,0}; // erro, up, ui, uil;
float32 OUTPUT_PLL = 0; // u
float32 u = 0;
float32 f32senoref = 0;
float32 Vrefgeral = 206.5; //1V -
float32 VrefT = 0;
float32 VrefVo = 0;
float32 Vrefd = 0;
//

```

---

```

// Definições de variáveis
#define EPWM_DB_UP 20 // Tempo Morto - 500n (incerto)
#define EPWM_DB_DOWN 20 // Tempo Morto - 500n (incerto)

#define LIMITE_Iq 0.9 // Limite 1.5675 = D máximo
#define LIMITE_Vpri 8.5 // 12.856487
//#define LIMITE_Vsec 229 // 5° 27 --- 10° 55 --- 15° 83 ---
20° 111 --- 25° 138 --- 30° 166 --- 35° 194 --- 40° 222 --- 45° 250 ---
50° 277
#define UK_MAG_SAT 0.020 // 20/1000Saturação Magnetizante
#define UK_MAG_SAT2 0.020 // Saturação Magnetizante

#define BT3 GpioDataRegs.GPBDAT.bit.GPIO35
#define BT2 GpioDataRegs.GPBDAT.bit.GPIO37
#define BT1 GpioDataRegs.GPBDAT.bit.GPIO60
#define FLT GpioDataRegs.GPBDAT.bit.GPIO45

#define LED1on GpioDataRegs.GPCSET.bit.GPIO68 = 1; // LED1 = 0
#define LED2on GpioDataRegs.GPCSET.bit.GPIO66 = 1; // LED2 = 0
#define LED3on GpioDataRegs.GPCSET.bit.GPIO64 = 1; // LED3 = 0
#define LED4on GpioDataRegs.GPBCSET.bit.GPIO62 = 1; // LED4 = 0

#define RELEon GpioDataRegs.GPFSET.bit.GPIO164 = 1; // REDE = 0

#define LED1off GpioDataRegs.GPCCLEAR.bit.GPIO68 = 1; // LED1 = 0
#define LED2off GpioDataRegs.GPCCLEAR.bit.GPIO66 = 1; // LED2 = 0
#define LED3off GpioDataRegs.GPCCLEAR.bit.GPIO64 = 1; // LED3 = 0
#define LED4off GpioDataRegs.GPBCLEAR.bit.GPIO62 = 1; // LED4 = 0

#define RELEoff GpioDataRegs.GPFCLEAR.bit.GPIO164 = 1; // REDE = 0

//Saturadores
#define LIMITE_Dhvs 0.9 // Limite do duty cycle do HVS, controlado por uki

```

```

#define LIMITE_ILin          7          // Limite de corrente CA do HVS,
controlado por ukv

//PLL
#define wg 376.9911184307752          //Frequência angular da rede elétrica
//_____
_____

void main(void)
{
    InitSysCtrl();
    //Seleciona MUX EPWM (Fig. 13-7) Regs. pag. 1754
    EALLOW;
    TrigRegs.SYNCSELECT.bit.EPWM10SYNCIN = 2; //Selects Sync Input
Source for EPWM10: (DEFASAGEM)
    EDIS; // 000: EPWM1SYNCOUT
selected // 001: EPWM4SYNCOUT
selected // 010: EPPW7SYNCOUT
selected
    InitGpio();

// Habilita PWM1-12
CpuSysRegs.PCLKCR2.bit.EPWM1 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM2 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM3 = 1;

CpuSysRegs.PCLKCR2.bit.EPWM4 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM5 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM6 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM7 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM8 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM9 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM10 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM11 = 1;
CpuSysRegs.PCLKCR2.bit.EPWM12 = 1;

// Clear all interrupts and initialize PIE vector table:
// Disable CPU interrupts
DINT;

// Initialize the PIE control registers to their default state.
InitPieCtrl();
// Disable CPU interrupts and clear all CPU interrupt flags:
IER = 0x0000;
IFR = 0x0000;

InitPieVectTable();

// Interrupts that are used in this example are re-mapped to
// ISR functions found within this file.
EALLOW;
PieVectTable.ADCA1_INT = &adcal_isr; //function for ADCA
interrupt 1
EDIS;

PieCtrlRegs.PIECTRL.bit.ENPIE = 1; // Enable the PIE block
PieCtrlRegs.PIEIER1.bit.INTx1 = 1;

```

```

//CONFIGURAÇÃO DOS PINOS DE INPUT E OUTPUT-----
// -----
EALLOW;
// CONFIGURA OS PINOS DOS BOTÕES -----
//BT3
GpioCtrlRegs.GPBPUD.bit.GPIO35 = 0;           // Enable Pullup //
LED1 - GPIO35 - PIN 121
GpioCtrlRegs.GPBGMUX1.bit.GPIO35 = 0;        // GPIO35 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO35 = 0;         // GPIO35 = input
//BT2
GpioCtrlRegs.GPBPUD.bit.GPIO37 = 0;           // Enable Pullup //
LED2 - GPIO37 - PIN 123
GpioCtrlRegs.GPBGMUX1.bit.GPIO37 = 0;        // GPIO37 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO37 = 0;         // GPIO37 = input
//BT1
GpioCtrlRegs.GPBPUD.bit.GPIO60 = 0;           // Enable Pullup //
LED3 - GPIO60 - PIN 125
GpioCtrlRegs.GPBGMUX2.bit.GPIO60 = 0;        // GPIO60 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO60 = 0;         // GPIO60 = input

// CONFIGURA OS PINOS DOS BOTÕES -----
//LED1
GpioCtrlRegs.GPCPUD.bit.GPIO68 = 0;           // Enable Pullup //
LED1 - GPIO68 - PIN 133
GpioCtrlRegs.GPCGMUX1.bit.GPIO68 = 0;        // GPIO82 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO68 = 1;         // GPIO82 = output
//LED2
GpioCtrlRegs.GPCPUD.bit.GPIO66 = 0;           // Enable Pullup //
LED2 - GPIO66 - PIN 131
GpioCtrlRegs.GPCGMUX1.bit.GPIO66 = 0;        // GPIO82 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO66 = 1;         // GPIO82 = output
//LED3
GpioCtrlRegs.GPCPUD.bit.GPIO64 = 0;           // Enable Pullup //
LED3 - GPIO64 - PIN 129
GpioCtrlRegs.GPCGMUX1.bit.GPIO64 = 0;        // GPIO82 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO64 = 1;         // GPIO82 = output
//LED4
GpioCtrlRegs.GPBPUD.bit.GPIO62 = 0;           // Enable Pullup //
LED4 - GPIO62 - PIN 127
GpioCtrlRegs.GPBGMUX2.bit.GPIO62 = 0;        // GPIO82 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO62 = 1;         // GPIO82 = output

// CONFIGURA DEMAIS PINOS -----
//FLT
GpioCtrlRegs.GPBPUD.bit.GPIO45 = 0;           // Enable Pullup //
FLT - GPIO45 - PIN 92
GpioCtrlRegs.GPBGMUX1.bit.GPIO45 = 0;        // GPIO72 = IO
GpioCtrlRegs.GPBDIR.bit.GPIO45 = 0;         // GPIO72 = input
//RELE
GpioCtrlRegs.GPFPUD.bit.GPIO164 = 0;          // Enable Pullup //
RELE - GPIO164 - PIN 170
GpioCtrlRegs.GPFGMUX1.bit.GPIO164 = 0;        // GPIO82 = IO
GpioCtrlRegs.GPFDIR.bit.GPIO164 = 1;         // GPIO82 = output
//OUTloff

```

```

GpioCtrlRegs.GPCPUD.bit.GPIO72 = 0;           // Enable Pullup //
FLT - GPIO74 - PIN 139
GpioCtrlRegs.GPCGMUX1.bit.GPIO72 = 0;        // GPIO72 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO72 = 1;          // GPIO72 = input
//OUT2off
GpioCtrlRegs.GPCPUD.bit.GPIO70 = 0;           // Enable Pullup //
FLT - GPIO74 - PIN 139
GpioCtrlRegs.GPCGMUX1.bit.GPIO70 = 0;        // GPIO72 = IO
GpioCtrlRegs.GPCDIR.bit.GPIO70 = 1;          // GPIO72 = input

EDIS;
//-----
-----

LED1on;
LED2on;
LED3on;
LED4on;

DesligaEPWMs();

EALLOW;
CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 0;
EDIS;

SetupADC();
InitEPWMs();

EALLOW;
CpuSysRegs.PCLKCR0.bit.TBCLKSYNC = 1;        //Sync PWM
EDIS;

IER |= M_INT1; // Enable CPU INT1
EINT; // Enable Global __interrupt INTM
ERTM; // Enable Global realtime __interrupt DBGM

EPwm3Regs.ETSEL.bit.SOCAEN = 1; //enable SOCA

LED1off;
LED2off;
LED3off;
LED4off;

RELEoff;

//Desabilitando PWM's dos braços não utilizados do módulo
EALLOW;
GpioCtrlRegs.GPAPUD.bit.GPIO2 = 0;           // Enable Pullup
// PWM2A
GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 0;          // GPIO2 = IO
GpioCtrlRegs.GPADIR.bit.GPIO2 = 1;           // GPIO2 = output
GpioDataRegs.GPACLEAR.bit.GPIO2 = 1;         // PWM2A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO3 = 0;           // Enable Pullup
// PWM2B
GpioCtrlRegs.GPAMUX1.bit.GPIO3 = 0;          // GPIO3 = IO
GpioCtrlRegs.GPADIR.bit.GPIO3 = 1;           // GPIO3 = output
GpioDataRegs.GPACLEAR.bit.GPIO3 = 1;         // PWM2B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO4 = 0;           // Enable Pullup
// PWM3A
GpioCtrlRegs.GPAMUX1.bit.GPIO4 = 0;          // GPIO4 = PWM

```

```

GpioCtrlRegs.GPADIR.bit.GPIO4 = 1; // GPIO4 = output
GpioDataRegs.GPACLEAR.bit.GPIO4 = 1; // PWM3A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO5 = 0; // Enable Pullup
// PWM3B
GpioCtrlRegs.GPAMUX1.bit.GPIO5 = 0; // GPIO5 = IO
GpioCtrlRegs.GPADIR.bit.GPIO5 = 1; // GPIO5 = output
GpioDataRegs.GPACLEAR.bit.GPIO5 = 1; // PWM3B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO8 = 0; // Enable Pullup
// PWM5A
GpioCtrlRegs.GPAMUX1.bit.GPIO8 = 0; // GPIO8 = IO
GpioCtrlRegs.GPADIR.bit.GPIO8 = 1; // GPIO8 = output
GpioDataRegs.GPACLEAR.bit.GPIO8 = 1; // PWM5A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO9 = 0; // Enable Pullup
// PWM5B
GpioCtrlRegs.GPAMUX1.bit.GPIO9 = 0; // GPIO9 = IO
GpioCtrlRegs.GPADIR.bit.GPIO9 = 1; // GPIO9 = output
GpioDataRegs.GPACLEAR.bit.GPIO9 = 1; // PWM5B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO10 = 0; // Enable Pullup
// PWM6A
GpioCtrlRegs.GPAMUX1.bit.GPIO10 = 0; // GPIO10 = IO
GpioCtrlRegs.GPADIR.bit.GPIO10 = 1; // GPIO10 = output
GpioDataRegs.GPACLEAR.bit.GPIO10 = 1; // PWM6A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO11 = 0; // Enable Pullup
// PWM6B
GpioCtrlRegs.GPAMUX1.bit.GPIO11 = 0; // GPIO11 = IO
GpioCtrlRegs.GPADIR.bit.GPIO11 = 1; // GPIO11 = output
GpioDataRegs.GPACLEAR.bit.GPIO11 = 1; // PWM6B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO16 = 0; // Enable Pullup
// PWM9A
GpioCtrlRegs.GPAMUX2.bit.GPIO16 = 0; // GPIO16 = IO
GpioCtrlRegs.GPADIR.bit.GPIO16 = 1; // GPIO16 = output
GpioDataRegs.GPACLEAR.bit.GPIO16 = 1; // PWM9A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO17 = 0; // Enable Pullup
// PWM9B
GpioCtrlRegs.GPAMUX2.bit.GPIO17 = 0; // GPIO17 = IO
GpioCtrlRegs.GPADIR.bit.GPIO17 = 1; // GPIO17 = output
GpioDataRegs.GPACLEAR.bit.GPIO17 = 1; // PWM9B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO18 = 0; // Enable Pullup
// PWM10A
GpioCtrlRegs.GPAMUX2.bit.GPIO18 = 0; // GPIO18 = IO
GpioCtrlRegs.GPADIR.bit.GPIO18 = 1; // GPIO18 = output
GpioDataRegs.GPACLEAR.bit.GPIO18 = 1; // PWM10A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO19 = 0; // Enable Pullup
// PWM10B
GpioCtrlRegs.GPAMUX2.bit.GPIO19 = 0; // GPIO19 = IO
GpioCtrlRegs.GPADIR.bit.GPIO19 = 1; // GPIO19 = output
GpioDataRegs.GPACLEAR.bit.GPIO19 = 1; // PWM10B = 0;

GpioCtrlRegs.GPAPUD.bit.GPIO20 = 0; // Enable Pullup
// PWM11A
GpioCtrlRegs.GPAMUX2.bit.GPIO20 = 0; // GPIO20 = IO
GpioCtrlRegs.GPADIR.bit.GPIO20 = 1; // GPIO20 = output
GpioDataRegs.GPACLEAR.bit.GPIO20 = 1; // PWM11A = 0;
GpioCtrlRegs.GPAPUD.bit.GPIO21 = 0; // Enable Pullup
// PWM11B
GpioCtrlRegs.GPAMUX2.bit.GPIO21 = 0; // GPIO21 = IO
GpioCtrlRegs.GPADIR.bit.GPIO21 = 1; // GPIO21 = output

```

```

        GpioDataRegs.GPACLEAR.bit.GPIO21 = 1;           // PWM11B = 0;

        GpioCtrlRegs.GPAPUD.bit.GPIO22 = 0;           // Enable Pullup
// PWM12A
        GpioCtrlRegs.GPAMUX2.bit.GPIO22 = 0;           // GPIO22 = IO
        GpioCtrlRegs.GPADIR.bit.GPIO22 = 1;           // GPIO22 = output
        GpioDataRegs.GPACLEAR.bit.GPIO22 = 1;           // PWM12A = 0;
        GpioCtrlRegs.GPAPUD.bit.GPIO23 = 0;           // Enable Pullup
// PWM12B
        GpioCtrlRegs.GPAMUX2.bit.GPIO23 = 0;           // GPIO23 = IO
        GpioCtrlRegs.GPADIR.bit.GPIO23 = 1;           // GPIO23 = output
        GpioDataRegs.GPACLEAR.bit.GPIO23 = 1;           // PWM12B = 0;

        EDIS;

//Ganho de conversão Digital->Analogico
    G_Iac = Gad/Gs_Iin;
    G_Vac = Gad/Gs_Vin;
    G_Vhvs = Gad/Gs_Vhvs;
    G_Imag = Gad/Gs_Imag;
    G_Vsec = Gad/Gs_Vsec;

// Configure DAC-B
    ConfigureDAC();

    Vo_teste = 10;

    while(1)
    {

// BOTÕES IHM -----
-----
        if (BT1)
        {
            while (BT1) // Aguarda o botão GPIO0 ser solto
                DELAY_US(500); // Delay "anti bouncing"

            uil6InitVsec = 1;
            LED1on;LED2on;
        }

        if (BT2)
        {
            while (BT2) // Aguarda o botão GPIO0 ser solto
                DELAY_US(500); // Delay "anti bouncing"

            LED3on;LED4on;
        }

        if (BT3)
        {
            while (BT3) // Aguarda o botão GPIO0 ser solto
                DELAY_US(500); // Delay "anti bouncing"

            LED1off;LED2off;LED3off;LED4off;
        }
    }
} // THE END

// -----
-----

```

```

__interrupt void adca1_isr(void)
{
    if (uil6CtrlMedia4 >= 3) uil6CtrlMedia4 = 0;
    else uil6CtrlMedia4++;

// AQUISIÇÃO DAS LEITURAS ADs -----
//PRIMEIRAS LEITURAS PELO SOC0
// iBAT = AdcbResultRegs.ADCRESULT0; //AD-B3 pin 20
i16Va[uil6CtrlMedia4] = AdccResultRegs.ADCRESULT0; //AD-C4 pin
37
i16ImagA1[uil6CtrlMedia4] = AdcdResultRegs.ADCRESULT0; //AD-D3 pin
36

//SEGUNDAS LEITURAS PELO SOC1
i16Vsec[uil6CtrlMedia4] = AdcbResultRegs.ADCRESULT1; //AD-B2 pin
18
i16Ia[uil6CtrlMedia4] = AdccResultRegs.ADCRESULT1; //AD-C3 pin
33
i16ImagB1[uil6CtrlMedia4] = AdcdResultRegs.ADCRESULT1; //AD-D5 pin
42

// i16Ia_media = i16Ia[uil6CtrlMedia4];

//TERCEIRAS LEITURAS PELO SOC1
i16ImagB2[uil6CtrlMedia4] = AdcbResultRegs.ADCRESULT2; //AD-B4 pin 24
i16Vpri[uil6CtrlMedia4] = AdccResultRegs.ADCRESULT2; //AD-C2 pin
31
i16ImagA2[uil6CtrlMedia4] = AdcdResultRegs.ADCRESULT2; //AD-D4 pin
40

// MEDIAS DAS ULTIMAS LETIRAS ADs -----

i16Va_media = (i16Va[0] + i16Va[1] + i16Va[2] + i16Va[3])>>2;

i16Ia_media = (i16Ia[0] + i16Ia[1] + i16Ia[2] + i16Ia[3])>>2;

i16Vpri_media = (i16Vpri[0] + i16Vpri[1] + i16Vpri[2] +
i16Vpri[3])>>2;

i16Vsec_media = (i16Vsec[0] + i16Vsec[1] + i16Vsec[2] +
i16Vsec[3])>>2;

i16ImagA1_media = (i16ImagA1[0] + i16ImagA1[1] + i16ImagA1[2] +
i16ImagA1[3])>>2;

// INICIALIZAÇÃO - CALCULO DOS ZEROS -----
if ((uil6Startup == 0) && (uil6Erro == 0))
{
    ui32CtrlStartup++;

    if (ui32CtrlStartup >= 200000) // Durante 1s o PWM
fica desligado

```

```

    { // é feito o calculo
dos ZEROS dos
    il6Va_zero = il6Va_media; // sensores de
corrente e tensao;

    il6Ia_zero = il6Ia_media;

    OffsetVpri = il6Vpri_media;

    OffsetVsec = il6Vsec_media;

    il6ImagA1_zero = il6ImagA1_media;
//    il6ImagB1_zero = il6ImagB1_media;

    LigaEPWMs();

    uil6Startup = 1; //Seta FLAG start-up
    ui32CtrlStartup = 0; //Zera Contador
start-up
    }
}

//    il6Ia_media = AdccResultRegs.ADCRESULT1;

// MEDIÇÃO DE TENSÃO APOS CALCULO DOS ZEROS (3s)
    if (trele >= 300000) {RELEon;}
    else { trele = trele + 1; RELEoff; }

//Convertendo os valores do AD em parâmetros
Elétricos
//Primário
    Iin_samp = (il6Ia_media-il6Ia_zero)*G_Iac;
    Vin_samp = (il6Va_media-il6Va_zero)*G_Vac;
    Vhvs_samp = (il6Vpri_media-OffsetVpri)*G_Vhvs;
    Vsec_samp = (il6Vsec_media-OffsetVsec)*G_Vsec;

//Magnetizante
    f32ImagA1_aj = (il6ImagA1_media - il6ImagA1_zero)*G_Imag;
    f32ImagA2_aj = (il6ImagA2_media - il6ImagA2_zero)*G_Imag;
//
// -----
//
//                               PLL
// -----
// -----

    f32Valfa = Vin_samp*0.00321412; // = 1/311
    buffer[i] = f32Valfa;
    if(i<imax)
    {
        f32Vbeta = buffer[i+1];
        i = i+1;
    }
    else
    {
        f32Vbeta = buffer[0];
        i = 0;
    }
}

```



```

//Integrador com reset
u = OUTPUT_PLL;

f32Theta = Ki_PLL*u;

f32Theta = f32Theta + f32Theta0;

if (f32Theta < 3.1415926) { a_teste = 500;}
else {a_teste = 0;}

if (f32Theta < 0)          { f32Theta = 0; f32Theta120 = 0; }
if (f32Theta > 6.283185){ f32Theta = 0; f32Theta120 = 0; }

f32Theta0      = f32Theta;

CONTROL_PLL[0] = __sin(f32Theta)*f32Vbeta +
__cos(f32Theta)*f32Valfa;

OUTPUT_PLL = 0;
CONTROL_PLL[1] = PI_PLL[0]*CONTROL_PLL[0]; //
proporcional
CONTROL_PLL[2] = PI_PLL[1]*CONTROL_PLL[0] + CONTROL_PLL[3]; //
integral
CONTROL_PLL[3] = CONTROL_PLL[2]; //
ação integral atrasada
OUTPUT_PLL = CONTROL_PLL[1] + CONTROL_PLL[2];

//      DacbRegs.DACVALS.all = f32Theta*652;

//  TESTE DE SEGURANÇA (TENSÕES NO BARRAMENTO) -----
// -----
// -----
if (Vhvs_samp > 460) //4075 = 920V
{
    DesligaEPWMs();
    uil6Erro = 1;
    Teste2 = Vhvs_samp;
    asm(" ESTOPO");
}

//  CONTROLADORES DE TENSÃO/CORRENTE -----
// -----
// -----
if ((uil6Startup == 1) && (uil6Erro == 0))
{
/
//      MALHA DE TENSÃO PRIMÁRIO -----
// -----
    uil6CtrlAmostragemVpri++;
    if (uil6CtrlAmostragemVpri >= 20)
    {
        uil6CtrlAmostragemVpri = 0;

        ek_vpri = (Vo_teste - Vhvs_samp); //      400V
    }
}

```

```

    uk_vpri = 0.0106167*ek_vpri - 0.0116571*elk_vpri +
0.00105954*e2k_vpri +1.974*ulk_vpri - 0.974*u2k_vpri;    // fc = 36Hz MF
60°

    if(uk_vpri >= Iin_max)    uk_vpri = Iin_max;
    if(uk_vpri <= -Iin_max)    uk_vpri = -Iin_max;

    e2k_vpri = elk_vpri;
    elk_vpri = ek_vpri;
    u2k_vpri = ulk_vpri;
    ulk_vpri = uk_vpri;

}

//MALHA DE CORRENTE -----
-----

f32Iq = Iin_samp;    //Valor já em A

f32Iref = uk_vpri*__sin(f32Theta0);

ek_iq = -(f32Iref - f32Iq);

uk_iq = 1.3615*ulk_iq - 0.3615*u2k_iq + 0.0104*ek_iq +
0.0006754*elk_iq - 0.009692*e2k_iq;

if(uk_iq >= 0.9)    uk_iq = 0.9;    // LIMITE_Dhvs = 0.9
if(uk_iq <= -0.9)    uk_iq = -0.9;

e2k_iq = elk_iq;
elk_iq = ek_iq;
u2k_iq = ulk_iq;
ulk_iq = uk_iq;

if ((f32Theta0 >= 0) && (f32Theta0 < 3.1415926))
{
    f32Va2 = uk_iq + 0.05;
}
else {
    f32Va2 = uk_iq + 0.95;
}

if(f32Va2 >= 0.95)    f32Va2 = 0.95;    // LIMITE_Dhvs =
0.9
if(f32Va2 <= 0.05)    f32Va2 = 0.05;

DacaRegs.DACVALS.all = f32Va2*4095; //pin 27b_teste

// BRAÇO A - PRIMÁRIO PWM1 PWM4
ek_magA1 = 0 - f32ImagA1_aj;

uk_magA1 = 0.110211*ek_magA1 - 0.107655*elk_magA1 + ulk_magA1;
// 200Hz

if(uk_magA1 >= UK_MAG_SAT )    uk_magA1 = UK_MAG_SAT ;
if(uk_magA1 <= -UK_MAG_SAT )    uk_magA1 = -UK_MAG_SAT ;

elk_magA1 = ek_magA1;
ulk_magA1 = uk_magA1;

```

```

// Bridge 1
f32PWM1aj = (f32Va2)*1000; // leg a1
if (f32PWM1aj > 940) f32PWM1aj = 940;
if (f32PWM1aj < 60) f32PWM1aj = 60;
f32PWM4aj = (f32Va2 - uk_magA1)*1000; // leg b1 (f32Va2
+ uk_magA1)*1000
if (f32PWM4aj > 940) f32PWM4aj = 940;
if (f32PWM4aj < 60) f32PWM4aj = 60;
}
// //malha de tensão do secundário-----
-----
if (f32Va2<0.5)
{
Vmod_sec = f32Va2;
}
else
{
Vmod_sec = 1-f32Va2;
}

uk_vsec = delay*0.00001;

f32Vsec_5 = Vmod_sec-(uk_vsec*100000);
f32Vsec_6 = Vmod_sec-(uk_vsec*100000);

if (Vmod_sec >= 0.94) Vmod_sec = 0.94;
if (Vmod_sec <= 0.06) Vmod_sec = 0.06;

if (f32Vsec_5 >= 0.94) f32Vsec_5 = 0.94;
if (f32Vsec_5 <= 0.06) f32Vsec_5 = 0.06;

if (f32Vsec_6 >= 0.94) f32Vsec_6 = 0.94;
if (f32Vsec_6 <= 0.06) f32Vsec_6 = 0.06;

DacbRegs.DACVALS.all = f32Vsec_5*4095;

f32PWM7aj = (f32Vsec_5)*1000;
if (f32PWM7aj > 940) f32PWM7aj = 940;
if (f32PWM7aj < 60) f32PWM7aj = 60;

f32PWM8aj = (f32Vsec_6)*1000;
if (f32PWM8aj > 940) f32PWM8aj = 940;
if (f32PWM8aj < 60) f32PWM8aj = 60;

EPwm1Regs.CMPCTL.bit.SHDWAMODE = 0;
EPwm4Regs.CMPCTL.bit.SHDWAMODE = 0;
EPwm7Regs.CMPCTL.bit.SHDWAMODE = 0;
EPwm8Regs.CMPCTL.bit.SHDWAMODE = 0;

// ATUALIZA REGISTRADORES DOS PWMS -----
-----

if ((f32Theta0 >= 0) && (f32Theta0 < 3.1415926))

```

```

{
    if (descontinuidade == 1)
    {
        descontinuidade = 0;

        EPwm1Regs.CMPCTL.bit.SHDWAMODE = 1; //Talvez carregue o
valor do comp direto
        EPwm4Regs.CMPCTL.bit.SHDWAMODE = 1;
        EPwm7Regs.CMPCTL.bit.SHDWAMODE = 1; //Talvez carregue o
valor do comp direto
        EPwm8Regs.CMPCTL.bit.SHDWAMODE = 1;

        EPwm1Regs.AQSFRC.bit.RLDCSF = 10;
        EPwm1Regs.AQSFRC.bit.ACTSFB = 11;
        EPwm1Regs.AQSFRC.bit.OTSFB = 1;
        EPwm1Regs.AQSFRC.bit.ACTSFA = 11; //Variando instantaneamente
o pulso
        EPwm1Regs.AQSFRC.bit.OTSFA = 1;

        EPwm4Regs.AQSFRC.bit.RLDCSF = 10;
        EPwm4Regs.AQSFRC.bit.ACTSFB = 11;
        EPwm4Regs.AQSFRC.bit.OTSFB = 1;
        EPwm4Regs.AQSFRC.bit.ACTSFA = 11;
        EPwm4Regs.AQSFRC.bit.OTSFA = 1;

        EPwm7Regs.AQSFRC.bit.RLDCSF = 10;
        EPwm7Regs.AQSFRC.bit.ACTSFB = 11;
        EPwm7Regs.AQSFRC.bit.OTSFB = 1;
        EPwm7Regs.AQSFRC.bit.ACTSFA = 11; //Variando instantaneamente
o pulso
        //          EPwm7Regs.AQSFRC.bit.OTSFA = 1;

        EPwm8Regs.AQSFRC.bit.RLDCSF = 10;
        EPwm8Regs.AQSFRC.bit.ACTSFB = 11;
        EPwm8Regs.AQSFRC.bit.OTSFB = 1;
        EPwm8Regs.AQSFRC.bit.ACTSFA = 11;
        //          EPwm8Regs.AQSFRC.bit.OTSFA = 1;

    }

    EPwm1Regs.CMPA.bit.CMPA = f32PWM1aj; // Primário
    EPwm4Regs.CMPA.bit.CMPA = f32PWM4aj; // Primário

    //_____A soma é uma tentativa de igualar o tempo
morto_____
    EPwm7Regs.CMPA.bit.CMPA = Vmod_sec*1000 + TMup;
//Secundário
    EPwm7Regs.CMPB.bit.CMPB = f32PWM7aj + TMdown;
//Secundário

    EPwm8Regs.CMPA.bit.CMPA = Vmod_sec*1000 + TMup;
//Secundário
    EPwm8Regs.CMPB.bit.CMPB = f32PWM8aj + TMdown;
//Secundário

}
else {

    if (descontinuidade == 0)

```

```

    {
        descontinuidade = 1;

        EPwm1Regs.CMPCTL.bit.SHDWAMODE = 1;
        EPwm4Regs.CMPCTL.bit.SHDWAMODE = 1;

        EPwm1Regs.AQSFRM.bit.RLDCSF = 10;
        EPwm1Regs.AQSFRM.bit.ACTSFB = 11;
        EPwm1Regs.AQSFRM.bit.OTSFB = 1;
        EPwm1Regs.AQSFRM.bit.ACTSFA = 11;
        EPwm1Regs.AQSFRM.bit.OTSFA = 1;

        EPwm4Regs.AQSFRM.bit.RLDCSF = 10;
        EPwm4Regs.AQSFRM.bit.ACTSFB = 11;
        EPwm4Regs.AQSFRM.bit.OTSFB = 1;
        EPwm4Regs.AQSFRM.bit.ACTSFA = 11;
        EPwm4Regs.AQSFRM.bit.OTSFA = 1;

    }

    EPwm1Regs.CMPA.bit.CMPA = f32PWM1aj; // Primário
    EPwm4Regs.CMPA.bit.CMPA = f32PWM4aj; // Primário

    // _____ A soma é uma tentativa de igualar o tempo
morto_____

    EPwm7Regs.CMPA.bit.CMPA = Vmod_sec*1000 + TMup;
//Secundário
    EPwm7Regs.CMPB.bit.CMPB = f32PWM7aj + TMdown; //Secundário

    EPwm8Regs.CMPA.bit.CMPA = Vmod_sec*1000 + TMup;
//Secundário
    EPwm8Regs.CMPB.bit.CMPB = f32PWM8aj + TMdown; //Secundário

}

// FIM DA INTERRUPÇÃO -----
-----
    AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //clear INT1 flag
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;

}

////////////////////////////////////
////////////////////////////////////

void SetupADC(void)
{
    EALLOW;
    //write configurations
    AdcaRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4.5
    AdcbRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4.5
    AdccRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4.5
    AdcdRegs.ADCCTL2.bit.PRESCALE = 7; //set ADCCLK divider to /4.5

    AdcaRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdcaRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdcaRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
    AdcbRegs.ADCCTL2.bit.RESOLUTION = 0;

```

```

AdcbRegs.ADCCTL2.bit.SIGNALMODE = 0;
AdcbRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
AdccRegs.ADCCTL2.bit.RESOLUTION = 0;
AdccRegs.ADCCTL2.bit.SIGNALMODE = 0;
AdccRegs.ADCOFFTRIM.bit.OFFTRIM = 0;
AdcdRegs.ADCCTL2.bit.RESOLUTION = 0;
AdcdRegs.ADCCTL2.bit.SIGNALMODE = 0;
AdcdRegs.ADCOFFTRIM.bit.OFFTRIM = 0;

//Set pulse positions to late
AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcbRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdccRegs.ADCCTL1.bit.INTPULSEPOS = 1;
AdcdRegs.ADCCTL1.bit.INTPULSEPOS = 1;

//power up the ADCs
AdcaRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdcbRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdccRegs.ADCCTL1.bit.ADCPWDNZ = 1;
AdcdRegs.ADCCTL1.bit.ADCPWDNZ = 1;

EDIS;
DELAY_US(2000);
EALLOW;

AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 0; //end of SOC0 will set INT1
flag
AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; //enable INT1 flag
AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1; //make sure INT1 flag is
cleared

//SOC0 - primeira leitura
AdcaRegs.ADCSOC0CTL.bit.CHSEL = 2; //SOC0 will convert pin A2 -
pin 15 - Não utilizado
AdcaRegs.ADCSOC0CTL.bit.ACQPS = 20; //SOC0 will use sample
duration of 20 SYSCLK cycles
AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 9; //trigger on ePWM3 SOCA/C

AdcbRegs.ADCSOC0CTL.bit.CHSEL = 3; //SOC0 will convert ADCINB3 -
pin 20 - iBAT
AdcbRegs.ADCSOC0CTL.bit.ACQPS = 20;
AdcbRegs.ADCSOC0CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdccRegs.ADCSOC0CTL.bit.CHSEL = 4; //SOC0 will convert ADCINC4 -
pin 37 - vAC
AdccRegs.ADCSOC0CTL.bit.ACQPS = 20;
AdccRegs.ADCSOC0CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdcdRegs.ADCSOC0CTL.bit.CHSEL = 3; //SOC0 will convert ADCIND3 -
pin 36 - imagA1
AdcdRegs.ADCSOC0CTL.bit.ACQPS = 20;
AdcdRegs.ADCSOC0CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

//SOC1 - segunda leitura
AdcbRegs.ADCSOC1CTL.bit.CHSEL = 2; //SOC0 will convert ADCINB3 -
pin 20 - iBAT
AdcbRegs.ADCSOC1CTL.bit.ACQPS = 20;
AdcbRegs.ADCSOC1CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdccRegs.ADCSOC1CTL.bit.CHSEL = 3; //SOC0 will convert ADCINC4 -
pin 37 - vAC

```

```

AdccRegs.ADCSOC1CTL.bit.ACQPS = 20;
AdccRegs.ADCSOC1CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdcdRegs.ADCSOC1CTL.bit.CHSEL = 5; //SOC0 will convert ADCIND3 -
pin 36 - imagA1
AdcdRegs.ADCSOC1CTL.bit.ACQPS = 20;
AdcdRegs.ADCSOC1CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

//SOC2 - terceira leitura
AdcbRegs.ADCSOC2CTL.bit.CHSEL = 4; //SOC0 will convert ADCINB3 -
pin 20 - iBAT
AdcbRegs.ADCSOC2CTL.bit.ACQPS = 20;
AdcbRegs.ADCSOC2CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdccRegs.ADCSOC2CTL.bit.CHSEL = 2; //SOC0 will convert ADCINC4 -
pin 37 - vAC
AdccRegs.ADCSOC2CTL.bit.ACQPS = 20;
AdccRegs.ADCSOC2CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

AdcdRegs.ADCSOC2CTL.bit.CHSEL = 4; //SOC0 will convert ADCIND3 -
pin 36 - imagA1
AdcdRegs.ADCSOC2CTL.bit.ACQPS = 20;
AdcdRegs.ADCSOC2CTL.bit.TRIGSEL = 9; //trigger on ePWM1 SOCA/C

EDIS;
}
// -----
-----

void LigaEPWMs()
{
    EALLOW;
    GpioCtrlRegs.GPAPUD.bit.GPIO0 = 0; // Enable Pullup //
PWM1A
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1; // GPIO0 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO0 = 1; // GPIO0 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO1 = 0; // Enable Pullup //
PWM1B
    GpioCtrlRegs.GPAMUX1.bit.GPIO1 = 1; // GPIO1 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO1 = 1; // GPIO1 = output

    GpioCtrlRegs.GPAPUD.bit.GPIO6 = 0; // Enable Pullup //
PWM4A
    GpioCtrlRegs.GPAMUX1.bit.GPIO6 = 1; // GPIO6 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO6 = 1; // GPIO6 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO7 = 0; // Enable Pullup //
PWM4B
    GpioCtrlRegs.GPAMUX1.bit.GPIO7 = 1; // GPIO7 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO7 = 1; // GPIO7 = output

    GpioCtrlRegs.GPAPUD.bit.GPIO12 = 0; // Enable Pullup //
PWM7A
    GpioCtrlRegs.GPAMUX1.bit.GPIO12 = 1; // GPIO12 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO12 = 1; // GPIO12 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO13 = 0; // Enable Pullup //
PWM7B
    GpioCtrlRegs.GPAMUX1.bit.GPIO13 = 1; // GPIO13 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO13 = 1; // GPIO13 = output

```

```

    GpioCtrlRegs.GPAPUD.bit.GPIO14 = 0;      // Enable Pullup    //
PWM8A
    GpioCtrlRegs.GPAMUX1.bit.GPIO14 = 1;      // GPIO14 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO14 = 1;      // GPIO14 = output
    GpioCtrlRegs.GPAPUD.bit.GPIO15 = 0;      // Enable Pullup    //
PWM8B
    GpioCtrlRegs.GPAMUX1.bit.GPIO15 = 1;      // GPIO15 = PWM
    GpioCtrlRegs.GPADIR.bit.GPIO15 = 1;      // GPIO15 = output

    EDIS;
}

// CONFIGURA OS PINOS PWMS COMO IO = 0 -----
-----

void DesligaEPWMs()
{
    EALLOW;
    GpioCtrlRegs.GPAPUD.bit.GPIO00 = 0;      // Enable Pullup    //
PWM1A
    GpioCtrlRegs.GPAMUX1.bit.GPIO00 = 0;      // GPIO00 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO00 = 1;      // GPIO00 = output
    GpioDataRegs.GPACLEAR.bit.GPIO00 = 1;    // PWM1A = 0;
    GpioCtrlRegs.GPAPUD.bit.GPIO01 = 0;      // Enable Pullup    //
PWM1B
    GpioCtrlRegs.GPAMUX1.bit.GPIO01 = 0;      // GPIO01 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO01 = 1;      // GPIO01 = output
    GpioDataRegs.GPACLEAR.bit.GPIO01 = 1;    // PWM1B = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO06 = 0;      // Enable Pullup    //
PWM4A
    GpioCtrlRegs.GPAMUX1.bit.GPIO06 = 0;      // GPIO06 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO06 = 1;      // GPIO06 = output
    GpioDataRegs.GPACLEAR.bit.GPIO06 = 1;    // PWM4A = 0;
    GpioCtrlRegs.GPAPUD.bit.GPIO07 = 0;      // Enable Pullup    //
PWM4B
    GpioCtrlRegs.GPAMUX1.bit.GPIO07 = 0;      // GPIO07 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO07 = 1;      // GPIO07 = output
    GpioDataRegs.GPACLEAR.bit.GPIO07 = 1;    // PWM4B = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO12 = 0;      // Enable Pullup    //
PWM7A
    GpioCtrlRegs.GPAMUX1.bit.GPIO12 = 0;      // GPIO12 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO12 = 1;      // GPIO12 = output
    GpioDataRegs.GPACLEAR.bit.GPIO12 = 1;    // PWM7A = 0;
    GpioCtrlRegs.GPAPUD.bit.GPIO13 = 0;      // Enable Pullup    //
PWM7B
    GpioCtrlRegs.GPAMUX1.bit.GPIO13 = 0;      // GPIO13 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO13 = 1;      // GPIO13 = output
    GpioDataRegs.GPACLEAR.bit.GPIO13 = 1;    // PWM7B = 0;

    GpioCtrlRegs.GPAPUD.bit.GPIO14 = 0;      // Enable Pullup    //
PWM8A
    GpioCtrlRegs.GPAMUX1.bit.GPIO14 = 0;      // GPIO14 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO14 = 1;      // GPIO14 = output
    GpioDataRegs.GPACLEAR.bit.GPIO14 = 1;    // PWM8A = 0;
    GpioCtrlRegs.GPAPUD.bit.GPIO15 = 0;      // Enable Pullup    //
PWM8B
    GpioCtrlRegs.GPAMUX1.bit.GPIO15 = 0;      // GPIO15 = IO
    GpioCtrlRegs.GPADIR.bit.GPIO15 = 1;      // GPIO15 = output
    GpioDataRegs.GPACLEAR.bit.GPIO15 = 1;    // PWM8B = 0;

```



```

    EDIS;
}
// -----
void InitEPWMs()
{
// ePWM 1 -----
    EPwm1Regs.TBPRD = 1000;           // Set timer period
50kHz
    EPwm1Regs.TBPHS.bit.TBPHS = 0;   // Phase is 0
    EPwm1Regs.TBCTR = 0x0000;       // Clear counter

    EPwm1Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
    EPwm1Regs.TBCTL.bit.PHSEN = TB_DISABLE;        // Disable phase
loading
    EPwm1Regs.TBCTL.bit.PHSDIR = 1;               //Direção Phase 1
Positivo - 0 Negativo
    EPwm1Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
    EPwm1Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;      // Clock ratio to
SYSCLKOUT
    EPwm1Regs.TBCTL.bit.CLKDIV = TB_DIV1;

    EPwm1Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;   // Load registers
every ZERO
    EPwm1Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
    EPwm1Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
    EPwm1Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

    EPwm1Regs.AQCTLA.bit.CAU = AQ_CLEAR;
    EPwm1Regs.AQCTLA.bit.CAD = AQ_SET;
    EPwm1Regs.AQCTLB.bit.CAU = AQ_SET;
    EPwm1Regs.AQCTLB.bit.CAD = AQ_CLEAR;

    EPwm1Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
    EPwm1Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
    EPwm1Regs.DBCTL.bit.IN_MODE = DBA_ALL;
    EPwm1Regs.DBRED = EPWM_DB_UP;
    EPwm1Regs.DBFED = EPWM_DB_DOWN;

// ePWM 2 -----
    EPwm2Regs.TBPRD = 1000;           // Set timer period 50kHz
    EPwm2Regs.TBPHS.bit.TBPHS = 0;   // PHASE IS 0° //Phase
is 120° = 667
    EPwm2Regs.TBCTR = 0x0000;       // Clear counter

    EPwm2Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up
    EPwm2Regs.TBCTL.bit.PHSEN = TB_ENABLE;        // Enable phase
loading
    EPwm2Regs.TBCTL.bit.PHSDIR = 0;               //Direção Phase 1
Positivo - 0 Negativo
    EPwm2Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
    EPwm2Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;      // Clock ratio to
SYSCLKOUT
    EPwm2Regs.TBCTL.bit.CLKDIV = TB_DIV1;        // Slow just to
observe on the

```

```

EPwm2Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm2Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm2Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm2Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

EPwm2Regs.AQCTLA.bit.CAU = AQ_CLEAR; //01 - Force PWM to LOW
EPwm2Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm2Regs.AQCTLB.bit.CBD = AQ_CLEAR;
EPwm2Regs.AQCTLB.bit.CBD = AQ_CLEAR;

EPwm2Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm2Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm2Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm2Regs.DBRED = EPWM_DB_UP;
EPwm2Regs.DBFED = EPWM_DB_DOWN;

// ePWM 3 -----
-----
EPwm3Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm3Regs.TBPHS.bit.TBPHS = 0; // Phase is 0°
EPwm3Regs.TBCTR = 0x0000; // Clear counter

EPwm3Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up
EPwm3Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm3Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1
Positivo - 0 Negativo
EPwm3Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm3Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm3Regs.TBCTL.bit.CLKDIV = TB_DIV1; // Slow so we can
observe on

EPwm3Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm3Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm3Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm3Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

EPwm3Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm3Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm3Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm3Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm3Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm3Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm3Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm3Regs.DBRED = EPWM_DB_UP;
EPwm3Regs.DBFED = EPWM_DB_DOWN;

EPwm3Regs.ETSEL.bit.SOCAEN = 0; // Disable SOC on A group
EPwm3Regs.ETSEL.bit.SOCASEL = 0b011; // Select SOC on up-count
// 001 TBCTR = 0
(Inicio) // 010 TBCTR = TBPRD
(Pico) // 011 Início ou Pico
EPwm3Regs.ETPS.bit.SOCAPRD = 1; // Generate pulse on 1st
event

```

```

// ePWM 4 -----
-----
EPwm4Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm4Regs.TBPHS.bit.TBPHS = 1000; // Phase is 180°
EPwm4Regs.TBCTR = 0x0000; // Clear counter

EPwm4Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm4Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm4Regs.TBCTL.bit.PHSDIR = 1; //Direção Phase 1
Positivo - 0 Negativo
EPwm4Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm4Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm4Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm4Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm4Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm4Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm4Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

EPwm4Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm4Regs.AQCTLA.bit.CAD = AQ_SET;
EPwm4Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm4Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm4Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm4Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm4Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm4Regs.DBRED = EPWM_DB_UP;
EPwm4Regs.DBFED = EPWM_DB_DOWN;

// ePWM 5 -----
-----
EPwm5Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm5Regs.TBPHS.bit.TBPHS = 0; // Phase is 120°
EPwm5Regs.TBCTR = 0x0000; // Clear counter

EPwm5Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm5Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm5Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1
Positivo - 0 Negativo
EPwm5Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm5Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm5Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm5Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm5Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm5Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm5Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

EPwm5Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm5Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm5Regs.AQCTLB.bit.CBU = AQ_CLEAR;
EPwm5Regs.AQCTLB.bit.CBD = AQ_CLEAR;

EPwm5Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;

```

```

EPwm5Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm5Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm5Regs.DBRED = EPWM_DB_UP;
EPwm5Regs.DBFED = EPWM_DB_DOWN;

// ePWM 6 -----
-----
EPwm6Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm6Regs.TBPHS.bit.TBPHS = 0; // Phase is 120
EPwm6Regs.TBCTR = 0x0000; // Clear counter

EPwm6Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm6Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm6Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1
Positivo - 0 Negativo
EPwm6Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm6Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm6Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm6Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm6Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm6Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm6Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

EPwm6Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm6Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm6Regs.AQCTLB.bit.CAD = AQ_CLEAR;

EPwm6Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm6Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm6Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm6Regs.DBRED = EPWM_DB_UP;
EPwm6Regs.DBFED = EPWM_DB_DOWN;

// ePWM 7 -----
-----
EPwm7Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm7Regs.TBPHS.bit.TBPHS = 0; // Phase is 0
EPwm7Regs.TBCTR = 0x0000; // Clear counter

// Setup TBCLK
EPwm7Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm7Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm7Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1
Positivo - 0 Negativo
EPwm7Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm7Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm7Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm7Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm7Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm7Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm7Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

```

```

// Set actions
EPwm7Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm7Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm7Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm7Regs.AQCTLB.bit.CAD = 00;
EPwm7Regs.AQCTLB.bit.CBU = 00;
EPwm7Regs.AQCTLB.bit.CBD = AQ_CLEAR;

// ePWM 8 -----
-----
EPwm8Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm8Regs.TBPHS.bit.TBPHS = 1000; // Phase is 120 = 667
EPwm8Regs.TBCTR = 0x0000; // Clear counter

// Setup TBCLK
EPwm8Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm8Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm8Regs.TBCTL.bit.PHSDIR = 0; //Direção Phase 1
Positivo - 0 Negativo
EPwm8Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm8Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm8Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm8Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm8Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm8Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm8Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// Setup compare
// EPwm8Regs.CMPA.bit.CMPA = 500;

EPwm8Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm8Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm8Regs.AQCTLB.bit.CAU = AQ_SET;
EPwm8Regs.AQCTLB.bit.CAD = 00;
EPwm8Regs.AQCTLB.bit.CBU = 00;
EPwm8Regs.AQCTLB.bit.CBD = AQ_CLEAR;

// ePWM 9 -----
-----
EPwm9Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm9Regs.TBPHS.bit.TBPHS = 0; // Phase is 120° = 667
EPwm9Regs.TBCTR = 0x0000; // Clear counter

// Setup TBCLK
EPwm9Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm9Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm9Regs.TBCTL.bit.PHSDIR = 1; //Direção Phase 1
Positivo - 0 Negativo
EPwm9Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm9Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm9Regs.TBCTL.bit.CLKDIV = TB_DIV1;

```

```

EPwm9Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm9Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm9Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm9Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// Set actions
EPwm9Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm9Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm9Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm9Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// Active Low PWMs - Setup Deadband
EPwm9Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm9Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm9Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm9Regs.DBRED = EPWM_DB_UP;
EPwm9Regs.DBFED = EPWM_DB_DOWN;

// ePWM 10 -----
-----
EPwm10Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm10Regs.TBPHS.bit.TBPHS = 1000; // Phase is 0
EPwm10Regs.TBCTR = 0x0000; // Clear counter

// Setup TBCLK
EPwm10Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm10Regs.TBCTL.bit.PHSEN = TB_ENABLE; // Disable phase
loading
EPwm10Regs.TBCTL.bit.PHSDIR = 1; //Direção Phase 1
Positivo - 0 Negativo
EPwm10Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm10Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1; // Clock ratio to
SYSCLKOUT
EPwm10Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm10Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW; // Load registers
every ZERO
EPwm10Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm10Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm10Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// Set actions
EPwm10Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm10Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm10Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm10Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// Active Low PWMs - Setup Deadband
EPwm10Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm10Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm10Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm10Regs.DBRED = EPWM_DB_UP;
EPwm10Regs.DBFED = EPWM_DB_DOWN;

// ePWM 11 -----
-----
EPwm11Regs.TBPRD = 1000; // Set timer period 50kHz
EPwm11Regs.TBPHS.bit.TBPHS = 0; // Phase is 120
EPwm11Regs.TBCTR = 0x0000; // Clear counter

```

```

// Setup TBCLK
EPwm11Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm11Regs.TBCTL.bit.PHSEN = TB_ENABLE;          // Disable phase
loading
EPwm11Regs.TBCTL.bit.PHSDIR = 1;                //Direção Phase 1
Positivo - 0 Negativo
EPwm11Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm11Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;       // Clock ratio to
SYSCLKOUT
EPwm11Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm11Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;    // Load registers
every ZERO
EPwm11Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm11Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm11Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// Set actions
EPwm11Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm11Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm11Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm11Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// Active Low PWMs - Setup Deadband
EPwm11Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;
EPwm11Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
EPwm11Regs.DBCTL.bit.IN_MODE = DBA_ALL;
EPwm11Regs.DBRED = EPWM_DB_UP;
EPwm11Regs.DBFED = EPWM_DB_DOWN;

// ePWM 12 -----

EPwm12Regs.TBPRD = 1000;                        // Set timer period 50kHz
EPwm12Regs.TBPHS.bit.TBPHS = 0;                // Phase is 120
EPwm12Regs.TBCTR = 0x0000;                     // Clear counter

// Setup TBCLK
EPwm12Regs.TBCTL.bit.CTRMODE = TB_COUNT_UPDOWN; // Count up/down
EPwm12Regs.TBCTL.bit.PHSEN = TB_ENABLE;          // Disable phase
loading
EPwm12Regs.TBCTL.bit.PHSDIR = 1;                //Direção Phase 1
Positivo - 0 Negativo
EPwm12Regs.TBCTL.bit.SYNCOSEL = TB_CTR_ZERO;
EPwm12Regs.TBCTL.bit.HSPCLKDIV = TB_DIV1;       // Clock ratio to
SYSCLKOUT
EPwm12Regs.TBCTL.bit.CLKDIV = TB_DIV1;

EPwm12Regs.CMPCTL.bit.SHDWAMODE = CC_SHADOW;    // Load registers
every ZERO
EPwm12Regs.CMPCTL.bit.SHDWBMODE = CC_SHADOW;
EPwm12Regs.CMPCTL.bit.LOADAMODE = CC_CTR_ZERO;
EPwm12Regs.CMPCTL.bit.LOADBMODE = CC_CTR_ZERO;

// Set actions
EPwm12Regs.AQCTLA.bit.CAU = AQ_CLEAR;
EPwm12Regs.AQCTLA.bit.CAD = AQ_CLEAR;
EPwm12Regs.AQCTLB.bit.CAU = AQ_CLEAR;
EPwm12Regs.AQCTLB.bit.CAD = AQ_CLEAR;

// Active Low PWMs - Setup Deadband
EPwm12Regs.DBCTL.bit.OUT_MODE = DB_FULL_ENABLE;

```

```
    EPwm12Regs.DBCTL.bit.POLSEL = DB_ACTV_HIC;
    EPwm12Regs.DBCTL.bit.IN_MODE = DBA_ALL;
    EPwm12Regs.DBRED = EPWM_DB_UP;
    EPwm12Regs.DBFED = EPWM_DB_DOWN;
}

//=====
void ConfigureDAC(void)
{
    EALLOW;

    DacARegs.DACCTL.bit.DACREFSEL = 1;           // Use ADC references
    DacARegs.DACCTL.bit.LOADMODE = 0;           // Load on next SYSCLK
    DacARegs.DACVALS.all = 0x0800;             // Set mid-range
    DacARegs.DACOUTEN.bit.DACOUTEN = 1;        // Enable DAC

    DacBRegs.DACCTL.bit.DACREFSEL = 1;           // Use ADC references
    DacBRegs.DACCTL.bit.LOADMODE = 0;           // Load on next SYSCLK
    DacBRegs.DACVALS.all = 0x0800;             // Set mid-range
    DacBRegs.DACOUTEN.bit.DACOUTEN = 1;        // Enable DAC

    EDIS;
}
```



## ANEXO A – PROJETO DOS ELEMENTOS MAGNÉTICOS

UFC - Universidade Federal do Ceará  
 DEE - Departamento da Eng. Elétrica  
 Doutorado em Engenharia Elétrica  
 Doutorando: Bruno Ricardo de Almeida  
 Orientador: Demercil S. Oliveira Jr



### PROJETO INDUTOR DE ENTRADA - iLin (TOROIDAL)

Esta planilha descreve o projeto dos indutores de entrada, com base na planilha feita por Antonio Dias. Foram utilizados núcleos toroidais da Magmattec.

#### Especificações de Projeto:

$L_m := 0.25 \cdot 10^{-3} = 2.5 \times 10^{-4}$	[H]	(Indutância)
$I_0 := 13$	[A]	(Corrente pico)
$\Delta I := 5\% \cdot I_0 = 0.65$	[A]	(Corrente ca)
$f_s := 100 \cdot 10^3$	[Hz]	(frequência de ondulação)
$B_m := 1.1$	[T]	(Densidade de Fluxo)
$T_{rise} := 25$	[°C]	(Elevação de Temperatura)
$I_{ef} := \frac{I_0}{\sqrt{2}} = 9.192$		

#### Passo 1: Cálculo da energia

$I := I_0 + \frac{\Delta I}{2} = 13.325$	[A]
$Energy := \frac{L \cdot I^2}{2} = 0.022$	[W-s]

$$W_a := \pi \frac{\phi_{int}^2}{4} = 18.857 \quad [cm^2]$$

$$A_{wpv} := A_c \cdot W_a = 31.68 \quad [cm^4]$$

$$A_t := 173 \quad [cm^2] \quad \text{Valor } A_s \text{ no datasheet do fabricante}$$

$$W_{tfe} := 207.08 \quad [g] \quad \text{Valor Massa no datasheet do fabricante}$$

$$MPL := 19.8 \quad [cm] \quad \text{Valor L no datasheet do fabricante}$$

$$\phi_{ext} := 77.2 \cdot 10^{-1} = 7.72 \quad [cm]$$

$$H_c := 12.7 \cdot 10^{-1} = 1.27 \quad [cm]$$

$$MLT := 0.8(\phi_{ext} + 2H) = 8.208 \quad [cm] \quad \text{Comprimento médio de uma espira} \\ (10.2 - 5.72) + 2 \cdot 3.3 = 11.08$$

#### Passo 4: Cálculo da densidade de corrente:

$y := -0.12$  Tabela 3.1, da página 106 do livro de referência

$$J_w := K_J \cdot A_p^y = 266.201$$

[Densidade de corrente adotada. Recomenda-se entre 350-450]

$$J_w := 250$$

#### Passo 5: Cálculo da área do condutor:

$$A_{wB} := \frac{I_{ef}}{J} = 36.77 \times 10^{-3} \quad [cm^2]$$

**Passo 2: Cálculo do produto das áreas  $A_p$** 

Fator de utilização da janela:  $K_u := 0.4$

Constante do núcleo do tipo pó de ferro:  $K_j := 403$  Tabela 3.1, da página 108 do livro de referência

$$A_p := \left( \frac{2 \cdot \text{Energy} \cdot 10^4}{B_m \cdot K_u \cdot K_j} \right)^{1.14} = 2.846 \quad [\text{cm}^2]$$

**Passo 3: Seleção do núcleo**

Núcleo Pó de Ferro 034 - Produto: MMT034T7713  
Código da Peça: 9000.034077.131010

$A_c := 1.68$  [cm<sup>2</sup>] Valor A no datasheet do fabricante

$\phi_{mt} := 49 \cdot 10^{-1} = 4.9$  [cm]

**Passo 6: Seleção do condutor (Se a área não é maior do que 10% da calculada, deve-se selecionar a próxima menor área):**

AWG No. 21

$$A_{wBe} := 4.116 \cdot 10^{-3} = 4.116 \times 10^{-3} \quad [\text{cm}^2]$$

$$A_{wIns} := 4.837 \cdot 10^{-3} = 4.837 \times 10^{-3} \quad [\text{cm}^2]$$

resistance := 418.9 [μΩ/cm] A 20°C

$$n_{\text{cond}} := \text{ceil} \left( \frac{A_{wB}}{A_{wBe}} \right) = 9 \quad [\text{condutores em paralelo}]$$

$n_{\text{cond}} := 10$

$$n_{\text{cond}} \cdot A_{wIns} = 0.048 \quad [\text{cm}^2]$$

**Passo 7: Cálculo da área efetiva da janela:**

$$S_3 := 0.75 \quad \text{Valor típico}$$

$$W_{\text{aef}} := W_a \cdot S_3 = 14.143 \quad [\text{cm}^2]$$

**Passo 8: Cálculo do número máximo de espiras:**

$$S_2 := 0.6 \quad \text{Valor típico}$$

$$N_{\text{v}} := \text{ceil} \left( \frac{W_{\text{aef}} \cdot S_2}{n_{\text{cond}} \cdot A_{\text{wIns}}} \right) = 176 \quad [\text{voltas}]$$

**Passo 10: Cálculo do número de espiras requerido:**

$$AL := 34.5$$

[nH/esp<sup>2</sup>]

Valor AL no datasheet do fabricante, sendo que este é dado em nH/esp<sup>2</sup> e no livro de referência é dado em mH/1000

$$N_{\text{v}} := \text{ceil} \left( \sqrt{\frac{L \cdot 10^9}{AL}} \right) = 86$$

[voltas]

As unidades de L e AL devem ser as mesmas.

**Passo 11: Cálculo da força magnetizante CC:**

$$\mu_r := 33$$

[Permeabilidade relativa - Datasheet]

$$H1 := \frac{0.4 \cdot \pi \cdot N \cdot I}{MPL} = 72.729$$

[Oe]

$$\%H1 := 0.8$$

[Figura 1]

$$\mu_{H1} := \%H1 \cdot \mu_r = 26.4$$

Número de espiras anterior:

$$N = 86$$

$$N1 := \text{ceil} \left( \sqrt{\frac{L \cdot 10^9}{\%H1 \cdot AL}} \right) = 96$$

$$H2 := \frac{0.4 \cdot \pi \cdot N1 \cdot I}{MPL} = 81.186$$

$$\%H2 := 0.75$$

$$N2 := \text{ceil} \left( \sqrt{\frac{L \cdot 10^9}{\%H2 \cdot AL}} \right) = 99$$

$$H3 := \frac{0.4 \cdot \pi \cdot N2 \cdot I}{MPL} = 83.723 \quad [\text{Oe}]$$

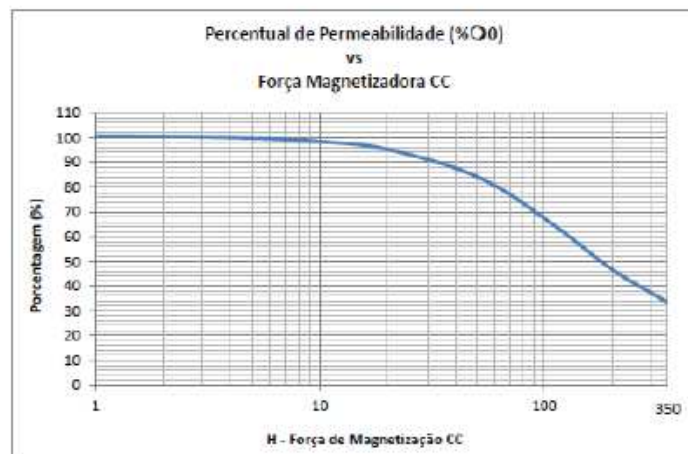
Finalizam-se as iterações e tem-se:

$$N_{\text{v}} := N2 = 99$$

Convertendo H3 [Oe] para H3 [A/m]:

$$1 \text{Oe} = \frac{1000 \text{ A}}{4 \cdot \pi \text{ m}}$$

$$H3_{\text{Am}} := \frac{1000}{4 \cdot \pi} \cdot H3 = 6.662 \times 10^3 \quad [\text{A/m}]$$

**Passo 12: Reajuste do número de espiras:**

$$\%_{H3} := 0.6$$

$$\mu_{H3} := \%_{H3} \cdot \mu_r = 19.8$$

$$B3 := 4 \cdot \pi \cdot 10^{-7} \cdot \mu_{H3} \cdot (H3_{Am}) = 0.166 \quad [T]$$

$$B3 \cdot 10000 = 1.658 \times 10^3 \quad [G]$$

[Tabela de perdas do Núcleo vs Densidade de Fluxo CA]

Para 2696 Gauss, tem-se: 0.1W/cm<sup>3</sup>. Sendo o volume de 171cm<sup>3</sup>, calculam-se as perdas no núcleo:

$$0.150 \cdot 171 = 25.65$$

**Passo 13: Cálculo da resistência de enrolamento:**

$$R_{\frac{N}{N}} := MLT \cdot \frac{N}{n_{cond}} \cdot \text{resistance} \cdot 10^{-6} = 34.039 \times 10^{-3} \quad [\Omega] \quad \text{A } 20^\circ\text{C}$$

$$R_{\text{medida } 25^\circ\text{C}} := 0.09746$$

$$R_{\text{medida } 57^\circ\text{C}} := 0.112$$

**Passo 14: Cálculo das perdas no cobre:**

$$P_{Cu} := I_{ef}^2 \cdot R = 2.876 \quad [W]$$

**Passo 15: Cálculo do fluxo CA:**

$$B_{ca} := \frac{0.4 \cdot \pi \cdot N \cdot \left(\frac{\Delta I}{2}\right) \cdot I_T \cdot 10^{-4}}{MPL} = 6.739 \times 10^{-3} \quad [T] \quad G_{ca} := B_{ca} \cdot 10^4 = 67.387 \quad [G]$$

**Passo 16: Perdas no núcleo:**

$$k := 0.551 \quad \frac{m}{mm} := 1.23 \quad n := 2.12 \quad \text{Figura 5.4, da página 208 do livro de referência}$$

$$mW_g := k \cdot f_s^m \cdot B_{ca}^n \cdot 10^{-2} = 0.194 \quad 0.5 \cdot 171 = 85.5$$

$$P_{fe} := mW_g \cdot W_{rfe} \cdot 10^{-3} = 0.04 \quad [W]$$

**Passo 17: Perdas totais:**

$$P_{\Sigma} := P_{Cu} + P_{fe} = 2.917 \quad [W]$$

**Passo 18: Cálculo da densidade de energia (W por unidade de área):**

$$\psi := \frac{P_{Cu}}{A_t} = 0.017 \quad [W/cm^2]$$

**Passo 19: Comprimento do fio:**

$$MLT = 8.208 \quad [cm]$$

$$L_{\frac{L}{W}} := \frac{MLT}{100} \cdot N = 8.126 \quad [m]$$

**Passo 20: Verificando ocupação:**

$$W_a = 18.857 \quad [cm^2]$$

$$A_{wIns} = 4.837 \times 10^{-3} \quad [cm^2]$$

$$A_{wIns} \cdot n_{cond} \cdot N = 4.789$$

**Passo 21: Elevação de Temperatura:**

$$\Delta T := 23 \cdot A_p^{-0.37} \cdot P_{\Sigma} = 18.677$$

$$T_{ambiente} := 26$$

$$T_{final} := T_{ambiente} + \Delta T = 44.677$$

UFC - Universidade Federal do Ceará  
 DEE - Departamento da Eng. Elétrica  
 Doutorado em Engenharia Elétrica  
 Orientador: Demercil S. Oliveira Jr



### PROJETO DO AUTOTRANSFORMADOR (TOROIDAL)

Esta planilha descreve o projeto dos autotransformadores presentes na célula de comutação de tres estados.

#### • Especificações:

$\Delta I_L := 10\%$		(Máxima ondulação da corrente de saída)
$f_s := 50000$	[Hz]	(Frequência de chaveamento)
$\eta := 0.96$		(Rendimento do CC/CC)
$V_{dc} := 700$		(Tensão Máxima no Barramento cc)
$P_1 := \frac{6000}{3 \cdot \eta}$	$P_1 = 2083$	[W]

#### • Parâmetros Assumidos:

$V_{mag} := V_{dc} = 7E+002$	
$K_u := 0.4$	(Fator de utilização da área da janela ( $A_w$ ) do núcleo)

Núcleo escolhido:  
- MMT140T5020

EPCOS: B64290L0082X087

$A_{\phi} := 13.8$	(Produto da área do núcleo escolhido)
$A_e := 1.95$	(Área efetiva)
$A_l := 4700 \cdot 10^{-6}$	(Fator de indutância sem gap)
$CME := 8$	(Comprimento médio de uma espira)
$V_e := 23.4$	(Peso aproximado em gramas, para cada E)

#### Número de espiras de cada primário:

$$N_{ptotal} := \frac{V_{mag} \cdot 10^4}{\Delta B \cdot 2 \cdot f_s \cdot A_e}$$

$$N_p := \frac{V_{mag} \cdot 10^4}{4 \cdot \Delta B \cdot f_s \cdot A_e}$$

#### Indutância magnetizante do primário:

$$L_{mp} := N_{ptotal}^2 \cdot A_l \quad v \quad L_{mp} = 137.34 \times 10^{-3} \text{ [H]} \quad A_l = 4.7E-006$$

#### Corrente de magnetização:

$$I_{mag} := \frac{V_{mag}}{2 L_{mp} f_s} \quad I_{mag} = 5.1E-002 \text{ [A]} \quad \left( \frac{N_{ptotal}}{2} \right)^2 \cdot A_l = 3.43E-002$$

$$K_T := 63.35 \quad (\text{Constante empírica tabelada, válida para os núcleos EE})$$

$$\Delta T := 40 \quad (\text{Acréscimo de temperatura, acima da ambiente})$$

$$K_J := K_T \cdot \Delta T^{0.5} \quad (\text{Constante empírica que depende do acréscimo de temperatura})$$

$$\Delta B := 0.21$$

$$x := 0.12$$

**Produto das áreas:**

$$A_p := \left[ \frac{P_i \cdot 10^4}{4K_u K_J \Delta B f_s} \left( \frac{1}{\eta} \right) \right]^{\frac{1}{1-x}} \quad A_p = 3.78E+000$$

**Densidade de corrente no fio:**

$$J_w := K_J \cdot A_p^{-x} \quad J = 292 \quad [\text{A/cm}^2]$$

$$J = 450$$

- **Valor eficaz da corrente primária (I<sub>pef</sub>):**

$$I_{pef} := 4.5 \quad [\text{A}] \quad I_{pef} = 4.5E+000$$

- **Área de cobre necessária aos enrolamentos primários:**

$$A_{cu_p} := \frac{I_{pef}}{J} \quad A_{cu_p} = 0.010000 \quad [\text{cm}^2] \quad I_{pef} = 4.5E+000$$

- **Definição do fio de todos os enrolamentos:**

$$d_{max} := \frac{15}{\sqrt{f_s}} \quad d_{max} = 0.067 \quad [\text{cm}]$$

$$f_{\text{fio}} = 20 \quad [\text{AWG}]$$

$$d_{\text{fio}} = 0.089 \quad [\text{cm}]$$

$$A_{\text{cu\_fio}} = 0.005176 \quad [\text{cm}^2]$$

$$A_{\text{cu\_fio\_iso}} = d_{\text{fio}}^2 \quad [\text{cm}]$$

$$R_{\text{fio}} = 0.000445 \quad [\Omega/\text{cm}]$$

Número de fios dos enrolamentos primários:

$$n_{\text{f\_p}} = \text{ceil}\left(\frac{A_{\text{cu\_p}}}{A_{\text{cu\_fio}}}\right) \quad n_{\text{f\_p}} = 2\text{E}+000 \quad [\text{fios}] \quad \frac{A_{\text{cu\_p}}}{A_{\text{cu\_fio}}} = 1.93\text{E}+000$$

Comprimento dos fios do enrolamento primário:

$$l_{\text{fio\_p}} = N_{\text{p}} \cdot \frac{\text{CME}}{100} \quad l_{\text{fio\_p}} = 6.84 \quad [\text{m}]$$

Resistência dos fios do enrolamento primário:

$$R_{\text{prim}} = \frac{1}{n_{\text{f\_p}}} \cdot N_{\text{ptotal}} \cdot \text{CME} \cdot R_{\text{fio}} \quad R_{\text{prim}} = 304.274 \times 10^{-3}$$

Perdas:

$$R_{\text{T}} = 23 \cdot A_{\text{p}}^{-0.37} \quad R_{\text{T}} = 8.71\text{E}+000 \quad (\text{Resistência térmica do núcleo})$$

$$V_{\text{e}} = 2.34\text{E}+001$$

$$P_{\text{v}} = 0.07 \cdot 2^{1.36} \quad P_{\text{v}} = 1.8\text{E}-001 \quad [\text{W}/\text{cm}^3]$$

$$P_{\text{n}} = P_{\text{v}} \cdot V_{\text{e}} \quad P_{\text{n}} = 4.2\text{E}+000 \quad [\text{W}] \quad (\text{Perdas no núcleo})$$

$$P_{\text{p}} = I_{\text{pef}}^2 \cdot R_{\text{prim}} \quad P_{\text{p}} = 6.16\text{E}+000 \quad [\text{W}] \quad (\text{Perdas no primário})$$

$$P_{\text{total}} := P_{\text{n}} + 2 \cdot (P_{\text{p}})$$

$$P_{\text{total}} = 1.65\text{E}+001 \quad [\text{W}] \quad (\text{Perda total})$$

$$\Delta T_{\text{m}} := R_{\text{T}} \cdot P_{\text{total}}$$

$$\Delta T = 1.44\text{E}+002 \quad (\text{Elevação de temperatura})$$

Viabilidade da execução:

$$\text{Area\_p} := N_{\text{p}} \cdot A_{\text{cu\_fio\_iso}} \cdot n_{\text{f\_p}}$$

$$\text{Area\_p} = 1.35$$

$$\text{Area\_total} := \text{Area\_p}$$

$$\text{Area\_total} = 1.35$$

$$\text{Area\_disponivel} := \frac{A_{\text{p}}}{A_{\text{e}}}$$

$$\text{Area\_disponivel} = 7.08\text{E}+000$$

$$\text{Utilização} := \frac{\text{Area\_total}}{\text{Area\_disponivel}}$$

$$\text{Utilização} = 1.91\text{E}-001$$



UFC - Universidade Federal do Ceará  
 DEE - Departamento da Eng. Elétrica  
 Doutorado em Engenharia Elétrica  
 Doutorando: Bruno Ricardo de Almeida  
 Orientador: Demercil S. Oliveira Jr



## PROJETO TRANSFORMADOR (TOROIDAL)

Esta planilha descreve o projeto do transformador principal, que liga o primário ao secundário.

### • Relação de Transformação:

$$P_{in} := 6 \cdot 10^3$$

$$f_s := 50 \cdot 10^3$$

$$\eta := 0.96$$

$$V_{sec} := 380$$

$$V_{pri} := 666$$

$$n := \frac{V_{sec}}{V_{pri}} = 570.57 \times 10^{-3}$$

$$V_{mag} := V_{pri} = 666 \times 10^0$$

### • Parâmetros Assumidos:

$$K_u := 0.4 \quad (\text{Fator de utilização da área da janela } (A_w) \text{ do núcleo})$$

$$K_T := 63.35 \quad (\text{Constante empírica tabelada, válida para os núcleos EE})$$

Núcleo escolhido:  
 - MMT140T5020

$$\phi_{int} = 38 \cdot 10^{-1} = 3.8 \times 10^0$$

$$\phi_{ext} = 63 \cdot 10^{-1} = 6.3 \times 10^0$$

$$A_e = 3.06$$

(Área efetiva - Valor de "A" no datasheet)

$$A_w := \pi \left( \frac{\phi_{int}}{2} \right)^2 = 11.34 \times 10^0$$

$$A_e \cdot A_w = 34.7 \times 10^0$$

$$A_{p\_calc} := A_e \cdot A_w = 34.7 \times 10^0$$

(Produto da área do núcleo escolhido)

$$H_n = 25 \times 10^{-1} = 2.5 \times 10^0$$

(Altura do Núcleo)

$$AL = 5300 \cdot 10^{-6}$$

(Fator de indutância sem gap)

$$CME := 1.5 \cdot (\phi_{ext} - \phi_{int} + 2H_n) = 11.25 \times 10^0 \quad \begin{array}{l} \text{Comprimento médio de 1 espira} \\ \text{Perímetro do núcleo + 50\%} \end{array}$$

$$V_e = 46.5$$

(Volume cm<sup>3</sup>)

### NÚMERO DE ESPIRAS:

$$V_{mag} = 666 \times 10^0 \quad A_e = 3.06 \times 10^0$$

$$N_p(B_{max}) := \text{ceil} \left( \frac{V_{mag} \cdot 10^4}{4 B_{max} \cdot f_s \cdot A_e} \right) \quad N_p(0.1346) = 81 \times 10^0$$

$$\Delta T := 40 \quad (\text{Acrescimento de temperatura, acima da ambiente})$$

$$K_j := K_T \Delta T^{0.5} = 400.66 \times 10^0 \quad (\text{Constante empírica que depende do crescimento de temperatura})$$

$$B_{\max} := \frac{0.1}{100000}, 0.05 \dots 0.3$$

$$x := 0.12$$

Produto das áreas:

$$A_p(B_{\max}) := \left[ \frac{P_{in} \cdot 10^4}{4K_u \cdot K_j \cdot B_{\max} \cdot f_s} \left( 1 + \frac{1}{\eta} \right) \right]^{\frac{1}{1-x}}$$

$$N_s(B_{\max}) := \text{ceil} \left( \frac{V_{\text{mag}} \cdot 10^4}{4B_{\max} \cdot f_s \cdot A_e} \cdot n \right) \quad N_s(0.1346) = 47 \times 10^0$$

Função de Conversão do diâmetro para AWG

$$\pi_w = 3.141592654$$

$$\text{AWG}(\text{Diametro\_fio}) := \begin{cases} r \leftarrow 50 \\ \text{while } \text{Diametro\_fio} \geq \frac{2.54}{\pi} \cdot 10^{\frac{-r}{20}} \\ r \leftarrow r - 1 \\ r \end{cases}$$

Efeito pelicular sobre os enrolamentos:

$$P := \frac{7.5}{\sqrt{f_s}} = 33.54 \times 10^{-3}$$

Profundidade de penetração

Diametro\_máximo := 2.P      Diametro\_máximo =  $67.08 \times 10^{-3}$  [cm2]

Otimizando o valor do diâmetro máximo para minimizar as perdas, é utilizado somente 37% deste valor. Então:

Diametro\_otimo := 2.P.1 =  $67.08 \times 10^{-3}$  [cm2]

Para este diametro temos a AWG calculada abaixo:

AWG(Diametro\_otimo) =  $21 \times 10^0$  [AWG]

CONDUTOR ESCOLHIDO 21 AWG:

**ESCOLHA O FIO >>> FIO = "AWG21"**

$A_{cu}$	0.004105	if FIO = "AWG21"
$A_{fio}$	0.005004	
$D_{cu}$	0.072	
$D_{fio}$	0.080	
$d_R$	0.000561	
	0.003255	if FIO = "AWG22"
	0.004013	
	0.064	
	0.071	if FIO = "AWG23"
	0.000708	
	0.002582	
	0.003221	
	0.057	
	0.064	
	0.000892	

$A_{cu} = 4.11 \times 10^{-3}$  Area do Cobre (cm<sup>2</sup>)  
 $A_{fio} = 5 \times 10^{-3}$  Area com Isolamento (cm<sup>2</sup>)  
 $D_{cu} = 72 \times 10^{-3}$  Diametro do Cobre (cm)  
 $D_{fio} = 80 \times 10^{-3}$  Diametro com Isolamento (cm)  
 $d_R = 561 \times 10^{-6}$  [ $\mu\Omega/cm - 100^\circ C$ ]

Densidade de corrente no fio:

$J_{necessario} := K_j \cdot (A_e \cdot A_w)^{-x} = 261.78 \times 10^0$        $J_n := \begin{pmatrix} 250 \\ 300 \\ 350 \\ 400 \\ 450 \end{pmatrix}$

• Valor eficaz da corrente primária (I<sub>pef</sub>):

$I_{pef} := \frac{6000}{666} = 9.01 \times 10^0$  [A]

$S_{cp} := \frac{I_{pef}}{J}$

$N_{fio_p} := \text{ceil}\left(\frac{S_{cp}}{A_{cu}}\right)$

$\text{Comp\_do\_fio}_p(B_{max}) := N_p(B_{max}) \cdot CME$

$N_{fio_p} = \begin{pmatrix} 9 \times 10^0 \\ 8 \times 10^0 \\ 7 \times 10^0 \\ 6 \times 10^0 \\ 5 \times 10^0 \end{pmatrix}$        $J = \begin{pmatrix} 250 \times 10^0 \\ 300 \times 10^0 \\ 350 \times 10^0 \\ 400 \times 10^0 \\ 450 \times 10^0 \end{pmatrix}$

• Valor eficaz da corrente secundária (I<sub>sef</sub>):

$$\begin{array}{l}
 \left( \begin{array}{l} 0.002047 \\ 0.002586 \\ 0.051 \\ 0.057 \\ 0.001125 \end{array} \right) \text{ if FIO = "AWG24"} \\
 \left( \begin{array}{l} 0.001624 \\ 0.002078 \\ 0.045 \\ 0.051 \\ 0.001419 \end{array} \right) \text{ if FIO = "AWG25"} \\
 \left( \begin{array}{l} 0.001287 \\ 0.001671 \\ 0.040 \\ 0.046 \\ 0.001789 \end{array} \right) \text{ if FIO = "AWG26"}
 \end{array}$$

$$I_{\text{sef}} := \frac{I_{\text{pef}}}{n} = 15.79 \times 10^0 \quad [\text{A}]$$

$$S_{\text{cs}} := \frac{I_{\text{sef}}}{J}$$

$$N_{\text{fios}} := \text{ceil} \left( \frac{S_{\text{cs}}}{A_{\text{cu}}} \right)$$

$$\text{Comp\_do\_fios}(B_{\text{max}}) := N_s(B_{\text{max}}) \cdot \text{CME}$$

$$N_{\text{fios}} = \begin{pmatrix} 16 \times 10^0 \\ 13 \times 10^0 \\ 11 \times 10^0 \\ 10 \times 10^0 \\ 9 \times 10^0 \end{pmatrix} \quad J = \begin{pmatrix} 250 \times 10^0 \\ 300 \times 10^0 \\ 350 \times 10^0 \\ 400 \times 10^0 \\ 450 \times 10^0 \end{pmatrix}$$

#### Indutância magnetizante do primário:

$$L_{\text{mp}} := N_p(0.1346)^2 \cdot AL \quad L_{\text{mp}} = 34.77 \times 10^{-3} \quad [\text{H}] \quad AL = 5.3 \times 10^{-6}$$

#### Indutância magnetizante do secundário:

$$L_{\text{ms}} := N_s(0.1346)^2 \cdot AL \quad L_{\text{ms}} = 11.71 \times 10^{-3} \quad [\text{H}]$$

Corrente de magnetização:

$$I_{\text{mag}} := \frac{V_{\text{mag}}}{2 L_{\text{mp}} \cdot f_s} \quad I_{\text{mag}} = 191.53 \times 10^{-3} \text{ [A]}$$

### VERIFICAÇÃO DA EXECUÇÃO

$$\text{Área\_necessária}(B_{\text{max}}) := N_p(B_{\text{max}}) \cdot A_{\text{fio}} \cdot N_{\text{fio}_p} + N_s(B_{\text{max}}) \cdot A_{\text{fio}} \cdot N_{\text{fio}_s}$$

$$F_e(B_{\text{max}}) := \left( \frac{\text{Área\_necessária}(B_{\text{max}})}{A_w} \right)$$

CALCULO DE PERDAS

Perdas no cobre primário:

$$\text{Resistência do enrolamento: } R_p(B_{\text{max}}) := \frac{\text{Comp\_do\_fio}_p(B_{\text{max}}) \cdot d_R}{N_{\text{fio}_p}}$$

$$P_p(B_{\text{max}}) := R_p(B_{\text{max}}) \cdot I_{\text{pef}}^2 \text{ [W]}$$

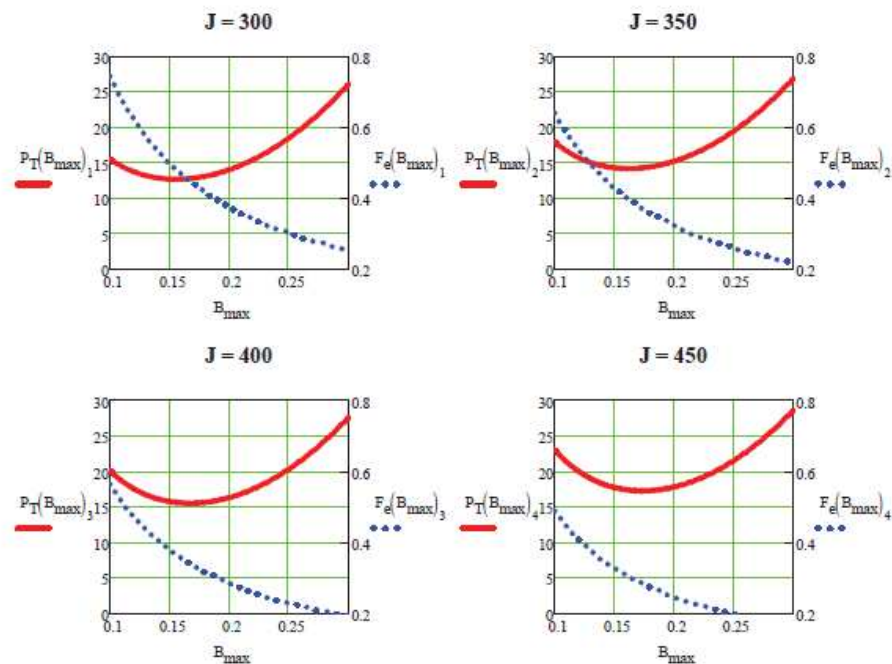
Perdas no cobre secundário:

$$\text{Resistência do enrolamento: } R_s(B_{\text{max}}) := \frac{\text{Comp\_do\_fio}_s(B_{\text{max}}) \cdot d_R}{N_{\text{fio}_s}}$$

$$P_s(B_{\text{max}}) := R_s(B_{\text{max}}) \cdot I_{\text{sef}}^2 \text{ [W]}$$

$$I_{\text{sef}} = 15.79 \times 10^0$$

$$\text{Perdas totais no cobre: } P_{\text{cu}}(B_{\text{max}}) := P_p(B_{\text{max}}) + P_s(B_{\text{max}}) \text{ [W]}$$



Perdas no Núcleo:  $a := 0.074$

$$\xi_c := 1.43$$

$$d := 2.85$$

$$P_L(B_{\max}) := a \cdot \left( \frac{f_s}{1000} \right)^c \cdot (10 \cdot B_{\max})^d$$

$$P_{Lf}(B_{\max}) := \frac{P_L(B_{\max})}{1000} \cdot V_e$$

Perdas Totais:  $P_T(B_{\max}) := P_{cu}(B_{\max}) + P_{Lf}(B_{\max})$

### DEFINIÇÃO DO PROJETO:

$$B_{\max\_ut} := 0.145$$

Valor escolhido para o projeto

FIO - "AWG21"

$$N_p(B_{\max\_ut}) = 76 \times 10^0$$

Numero de espiras do primário

$$N_s(B_{\max\_ut}) = 43 \times 10^0$$

Numero de espiras do secundário

Numero de fios em paralelo (Primário)

Numero de fios em paralelo (Secundário)

$$L_p := \frac{CME}{100} \cdot N_p(B_{\max\_ut}) \cdot 1.2 = 10.26 \times 10^0$$

Comprimento do fio (Primário)

$$L_s := \frac{CME}{100} \cdot N_s(B_{\max\_ut}) \cdot 1.2 = 5.81 \times 10^0$$

Comprimento do fio (Secundário)

$$N_{fios} = \begin{pmatrix} 9 \times 10^0 \\ 8 \times 10^0 \\ 7 \times 10^0 \\ 6 \times 10^0 \\ 5 \times 10^0 \end{pmatrix} J = \begin{pmatrix} 250 \times 10^0 \\ 300 \times 10^0 \\ 350 \times 10^0 \\ 400 \times 10^0 \\ 450 \times 10^0 \end{pmatrix}$$

$$N_{fios} = \begin{pmatrix} 16 \times 10^0 \\ 13 \times 10^0 \\ 11 \times 10^0 \\ 10 \times 10^0 \\ 9 \times 10^0 \end{pmatrix} J = \begin{pmatrix} 250 \times 10^0 \\ 300 \times 10^0 \\ 350 \times 10^0 \\ 400 \times 10^0 \\ 450 \times 10^0 \end{pmatrix}$$

UFC - Universidade Federal do Ceará  
 DEE - Departamento de Eng. Elétrica  
 Doutorado em Engenharia Elétrica  
 Orientando: Bruno Ricardo de Almeida  
 Orientador: Demercil S. Oliveira Jr



## PROJETO INDUTOR DE DISPERSÃO - Lsec (NUCLEO EE)

Este trabalho tem o objetivo de projetar os indutores de dispersão presentes no secundário do conversor.

### 1. ESPECIFICAÇÕES:

$L_r := 40 \cdot 10^{-6}$	[H]	Valor do Indutor
$I_{rms} := \frac{15}{\sqrt{2}} = 10.607$	[A]	Corrente eficaz
$I_{peak} := 15$	[A]	Corrente de pico
$\Delta III := 2 \cdot I_{peak} = 30$		
$J_{max} := 570$	[A/cm <sup>2</sup> ]	Densidade de corrente
$K_w := 0.7$		
$B_{max} := 0.12$	[T]	Densidade de fluxo máximo
$f_s := 50 \cdot 10^3$	[Hz]	Frequência de operação
$\mu_o := 4 \cdot \pi \cdot 10^{-7}$	[Tm/A]	Permeabilidade do ar
$T_{av} := 90$	[C]	Temperatura de operação

$$\text{Diametro\_máximo} := 2 \cdot P \quad \text{Diametro\_máximo} = 0.067 \quad [\text{cm}^2]$$

Otimizando o valor do diâmetro máximo para minimizar as perdas, é utilizado somente 37% deste valor. Então:

$$\text{Diametro\_otimo} := 2 \cdot P \cdot 1 = 0.067 \quad [\text{cm}^2]$$

Para este diâmetro temos a AWG calculada abaixo:

$$\text{AWG}(\text{Diametro\_otimo}) = 21 \quad [\text{AWG}]$$

$$\text{AWG\_utilizado} := \text{AWG}(\text{Diametro\_otimo}) = 21 \quad [\text{AWG}]$$

$$\text{AWG\_utilizado} := 25 \quad \lll \text{AQUI PODE DEFINIR OUTRO VALOR}$$

Diâmetro máximo do fio sem isolamento em centímetros:

$$D_p := \frac{2.54}{\pi} \cdot 10^{\frac{-\text{AWG\_utilizado}}{20}} = 0.045$$

Secção do fio sem isolamento em centímetros quadrados

$$S_{\text{fio\_pelicular}} := \pi \cdot \left(\frac{D_p}{2}\right)^2 \quad S_{\text{fio\_pelicular}} = 0.001624$$

Escolha do fio para o enrolamento :

$$A_{Cu} := \frac{15}{J_{max}} = 0.026 \quad [\text{cm}^2] \quad \begin{array}{l} I_{rms} = 10.607 \\ J_{max} = 570 \end{array}$$

Fios paralelos no enrolamento:

$$\text{No\_fiosParalelo} := \text{ceil}\left(\frac{A_{Cu}}{S_{\text{fio\_pelicular}}}\right) = 17 \quad \frac{A_{Cu}}{S_{\text{fio\_pelicular}}} = 16.209$$

## 2. ESCOLHA DO FIO:

Função de Conversão do diâmetro para AWG

$$\pi := 3.141592654$$

```

AWG(Diametro_fio) :=
  r ← 50
  while Diametro_fio ≥  $\frac{2.54}{\pi} \cdot 10^{\frac{-r}{20}}$ 
  r ← r - 1
  r

```

Efeito pelicular sobre os enrolamentos:

$$P := \frac{7.5}{\sqrt{f_s}} = 0.034$$

Profundidade de penetração

$$A_{pCu} := \frac{A_{Cu}}{No\_fiosParalelo} = 1.548 \times 10^{-3} \quad [cm^2]$$

FIO ESCOLHIDO: AWG\_utilizado = 25

No\_fiosParalelo = 17

Diâmetro do fio sem isolamento em centímetros

$$D_x := \frac{2.54}{\pi} \cdot 10^{\frac{-AWG\_utilizado}{20}} = 0.045$$

Secção do fio sem isolamento em centímetros quadrados

$$S_{fio} := \pi \cdot \left(\frac{D_x}{2}\right)^2 \quad S_{fio} = 0.001624$$



Diâmetro do fio com isolamento em centímetros

$$Dx_{iso} := Dx + 0.028 \sqrt{Dx} \quad Dx_{iso} = 0.051$$

Secção do fio com isolamento em centímetros quadrados

$$Sfio_{iso} := \pi \left( \frac{Dx_{iso}}{2} \right)^2 = 2.078 \times 10^{-3}$$

Densidade de corrente final será:

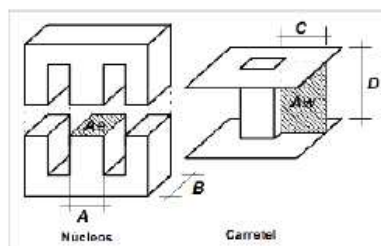
$$J_{final} := \frac{\Pi_{rms}}{Sfio \cdot No_{fiosParalelo}} = 384.299 \quad [A/cm^2]$$

## 2. ESCOLHA DO NUCLEO:

$$AeAw_{calculado} := \frac{Lr \cdot \Pi_{rms} \cdot \Pi_{peak} \cdot 10^4}{Kw \cdot J_{max} \cdot B_{max}} = 1.329 \quad [cm^4]$$

**ESCOLHA O MODELO DO NUCLEO >>>** nucleo := "MMT140EE4220"

$$\begin{pmatrix} Ae \\ Aw \\ Ve \\ AeAw \end{pmatrix} := \begin{cases} \begin{bmatrix} 2.4 \\ 2.56 \\ 12.69 \\ (2.4) \cdot (2.56) \end{bmatrix} & \text{if nucleo = "MMT140EE4220"} \\ \begin{bmatrix} 0.8598 \\ 0.699 \\ 4.238 \\ (0.8598) \cdot (0.699) \end{bmatrix} & \text{if nucleo = "EE28/10/11"} \\ \begin{bmatrix} 1.22 \\ 1.193 \\ 8.174 \\ (1.22) \cdot (1.193) \end{bmatrix} & \text{if nucleo = "EE30/15/14"} \end{cases}$$



## 3. POSSIBILIDADE DE EXECUÇÃO:

$$Sfio_{iso} = 2.078 \times 10^{-3}$$

Possibilidade de execução (menor ou igual 0.5):

$$NL = 20$$

$$No_{fiosParalelo} = 17$$

$$A_{Cu_{isol}} := Sfio_{iso} \cdot NL \cdot No_{fiosParalelo} = 0.706 \quad [cm^2]$$

$$ku := \frac{A_{Cu_{isol}}}{Aw} = 0.276 \quad \text{Possibilidade} := \begin{cases} \text{"OK"} & \text{if } ku < 0.5 \\ \text{"Núcleo muito pequeno ! Escolha outro!"} & \text{if } ku \geq 0.5 \end{cases}$$

## 4. PERDAS NO NÚCLEO:

Perdas volumétricas para a frequência e densidade de fluxo de projeto. Dadas em catálogo do material.

$$P_{vol} := 0.080 \quad [W/m^3]$$

$$P_n := Ve \cdot P_{vol} = 1.015$$

[W]

$$Ve = 12.69$$

Perdas nos enrolamentos:

$$R_{fio25} := 0.001419$$

$$P_e := \frac{R_{fio25} \cdot 9}{No_{fiosParalelo}} \cdot NL \cdot (\Pi_{rms})^2 = 1.69 \quad [W]$$

Perdas totais:

$$P_t := P_n + P_e = 2.705$$

[W]

$$A_e = 2.4 \quad [\text{cm}^2]$$

$$A_w = 2.56 \quad [\text{cm}^2]$$

$$A_e A_w = 6.144 \quad [\text{cm}^4]$$

$$V_e = 12.69 \quad [\text{cm}^3]$$

$$L_r = 4 \times 10^{-5}$$

$$\Pi_{\text{peak}} = 15$$

$$B_{\text{max}} = 0.12$$

O número de espiras do indutor deve ser:

$$NL := \frac{L_r \Pi_{\text{peak}} \cdot 10^4}{A_e B_{\text{max}}} = 20.833 \quad [\text{espiras}]$$

$$\frac{NL}{\text{round}} := \text{floor}(NL) = 20 \quad [\text{espiras}]$$

O entreferro deve ser ajustado em:

$$\mu_0 = 1.257 \times 10^{-6}$$

$$l_g := \frac{\mu_0 \cdot NL^2 \cdot A_e \cdot 10^{-2}}{L_r} = 0.302 \quad [\text{cm}]$$

#### 4. PERDAS NO NÚCLEO:

$$CME := 9$$

comprimento medio da espira

$$\text{Comprimento}_{\text{fio}} := CME \cdot 30 + 30 = 300$$

comprimento do fio

UFC - Universidade Federal do Ceará  
 DEE - Departamento da Eng. Elétrica  
 Doutorado em Engenharia Elétrica  
 Doutorando: Bruno Ricardo de Almeida  
 Orientador: Demercil S. Oliveira Jr



## PROJETO INDUTOR DE iMag (NÚCLEO EE)

Esta planilha descreve todo o projeto dos indutores utilizados para medir a corrente magnetizante.

### 1. ESPECIFICAÇÕES:

$L_r := 5 \cdot 10^{-3}$	[H]	Valor do Indutor
$I_{rms} := \frac{0.7}{\sqrt{2}}$	[A]	Corrente eficaz
$I_{peak} := 0.7$	[A]	Corrente de pico
$\Delta III := 1.4$		
$J_{max} := 500$	[A/cm <sup>2</sup> ]	Densidade de corrente
$K_w := 0.7$		
$B_{max} := 0.15$	[T]	Densidade de fluxo máximo
$f_s := 50 \cdot 10^3$	[Hz]	Frequência de operação
$\mu_o := 4 \cdot \pi \cdot 10^{-7}$	[Tm/A]	Permeabilidade do ar
$T_{\Delta w} := 90$	[C]	Temperatura de operação

$$\text{Diametro\_otimo} := 2 \cdot P \cdot 1 = 0.067 \quad [\text{cm}^2]$$

Para este diâmetro temos a AWG calculada abaixo:

$$\text{AWG}(\text{Diametro\_otimo}) = 21 \quad [\text{AWG}]$$

$$\text{AWG\_utilizado} := \text{AWG}(\text{Diametro\_otimo}) = 21 \quad [\text{AWG}]$$

$$\text{AWG\_utilizado} := 24 \quad \llll \text{AQUI PODE DEFINIR OUTRO VALOR}$$

Diâmetro máximo do fio sem isolamento em centímetros:

$$D_p := \frac{2.54}{\pi} \cdot 10^{\frac{-\text{AWG\_utilizado}}{20}} = 0.051$$

Seção do fio sem isolamento em centímetros quadrados

$$S_{\text{fio\_pelicular}} := \pi \cdot \left(\frac{D_p}{2}\right)^2 \quad S_{\text{fio\_pelicular}} = 0.002044$$

Escolha do fio para o enrolamento :

$$A_{Cu} := \frac{I_{rms}}{J_{max}} = 9.899 \times 10^{-4} [\text{cm}^2] \quad J_{max} = 500$$

Fios paralelos no enrolamento:

$$\text{No\_fiosParalelo} := \text{ceil}\left(\frac{A_{Cu}}{S_{\text{fio\_pelicular}}}\right) = 1 \quad \frac{A_{Cu}}{S_{\text{fio\_pelicular}}} = 0.484$$

## 2. ESCOLHA DO FIO:

Fução de Conversão do diâmetro para AWG

$$\pi := 3.141592654$$

$$\text{AWG}(\text{Diámetro\_fio}) := \begin{cases} r \leftarrow 50 \\ \text{while } \text{Diámetro\_fio} \geq \frac{2.54}{\pi} \cdot 10^{\frac{-r}{20}} \\ \quad r \leftarrow r - 1 \\ r \end{cases}$$

Efeito pelicular sobre os enrolamentos:

$$P := \frac{7.5}{\sqrt{f_s}} = 0.034$$

Profundidade de penetração

$$\text{Diámetro\_máximo} := 2 \cdot P$$

$$\text{Diámetro\_máximo} = 0.067 \quad [\text{cm}^2]$$

Otimizando o valor do diâmetro máximo para minimizar as perdas, é utilizado somente 37% deste valor. Então:

$$A_{pCu} := \frac{A_{Cu}}{No\_fiosParalelo} = 9.899 \times 10^{-4} \quad [\text{cm}^2]$$

FIO ESCOLHIDO: AWG\_utilizado = 24

No\_fiosParalelo = 1

Diâmetro do fio sem isolamento em centímetros

$$D_x := \frac{2.54}{\pi} \cdot 10^{\frac{-\text{AWG\_utilizado}}{20}} = 0.051$$

Secção do fio sem isolamento em centímetros quadrados

$$S_{fio} := \pi \left( \frac{D_x}{2} \right)^2 \quad S_{fio} = 0.002044$$

Diâmetro do fio com isolamento em centímetros

$$D_{x\_iso} := D_x + 0.028 \cdot \sqrt{D_x} \quad D_{x\_iso} = 0.057$$

Secção do fio com isolamento em centímetros quadrados

$$S_{\text{fio\_iso}} := \pi \left( \frac{D_{x\_iso}}{2} \right)^2 = 2.582 \times 10^{-3}$$

Densidade de corrente final será:

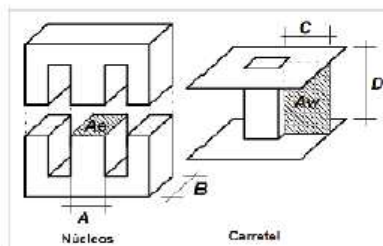
$$J_{\text{final}} := \frac{I_{\text{rms}}}{S_{\text{fio}} \cdot \text{No\_fiosParalelo}} = 242.173 \quad [\text{A}/\text{cm}^2]$$

## 2. ESCOLHA DO NÚCLEO:

$$AeAw_{\text{calculado}} := \frac{L_r \cdot I_{\text{rms}} \cdot I_{\text{peak}} \cdot 10^4}{K_w \cdot J_{\text{max}} \cdot B_{\text{max}}} = 0.33 \quad [\text{cm}^4]$$

**ESCOLHA O MODELO DO NÚCLEO >>>** nucleo := "EE30/15/14"

$$\begin{pmatrix} Ae \\ Aw \\ Ve \\ AeAw \end{pmatrix} = \begin{cases} \begin{bmatrix} 0.31 \\ 0.479 \\ 1.34 \\ (0.31) \cdot (0.479) \end{bmatrix} & \text{if nucleo} = \text{"EE20/10/05"} \\ \begin{bmatrix} 0.8598 \\ 0.699 \\ 4.238 \\ (0.8598) \cdot (0.699) \end{bmatrix} & \text{if nucleo} = \text{"EE28/10/11"} \\ \begin{bmatrix} 1.22 \\ 1.193 \\ 8.174 \\ (1.22) \cdot (1.193) \end{bmatrix} & \text{if nucleo} = \text{"EE30/15/14"} \end{cases}$$



## 3. POSSIBILIDADE DE EXECUÇÃO:

Possibilidade de execução (menor ou igual 0.5):

$$A_{\text{Cu\_isol}} := S_{\text{fio\_iso}} \cdot \text{NL} \cdot \text{No\_fiosParalelo} = 0.493 \quad [\text{cm}^2]$$

$$k_u := \frac{A_{\text{Cu\_isol}}}{A_w} = 0.413 \quad \text{Possibilidade} := \begin{cases} \text{"OK"} & \text{if } k_u < 0.5 \\ \text{"Núcleo muito pequeno ! Escolha outro!"} & \text{if } k_u \geq 0.5 \end{cases}$$

$$S_{\text{fio\_iso}} = 2.582 \times 10^{-3}$$

$$\text{NL} = 191$$

$$\text{No\_fiosParalelo} = 1$$

## 4. PERDAS NO NÚCLEO:

$$\frac{V_e}{1000^3} := \frac{V_e}{1000^3} = 8.174 \times 10^{-9} \quad [\text{m}^3]$$

$$V_e2 := V_e = 8.174$$

Perdas volumétricas para a frequência e densidade de fluxo de projeto. Dadas em catálogo do material.

$$P_{\text{vol}} := 80 \quad [\text{KW}/\text{m}^3]$$

$$P_n := V_e \cdot P_{\text{vol}} \cdot 1000 = 6.539 \times 10^{-4} \quad [\text{W}]$$

Perdas nos enrolamentos:

$$\rho := 2.08 \cdot 10^{-6} \quad \left( \frac{\text{NL} \cdot I_e \cdot \rho}{A_{\text{Cu}} \cdot \text{NL} \cdot I_{\text{rms}}^2} \right) [1.4 + 0.004 \cdot (T - 25)]$$

$$R_{\text{fio}25} := 0.001419$$

$$T_w := 90$$

Temperatura de operação

$$P_e := \frac{R_{\text{fio}25} \cdot 9}{\text{No\_fiosParalelo}} \cdot \text{NL} \cdot (I_{\text{rms}}^2) = 0.598 \quad [\text{W}]$$

Perdas totais:

$$P_t := P_n + P_e = 0.598 \quad [\text{W}]$$

Cálculo aproximado de elevação de temperatura:

$$R_{\text{th}} := 40 \quad ^\circ\text{C}/\text{W} \quad \text{Resistência térmica do indutor}$$

$$A_e = 1.22 \quad [\text{cm}^2]$$

$$A_w = 1.193 \quad [\text{cm}^2]$$

$$A_e A_w = 1.366 \quad [\text{cm}^4]$$

$$V_e = 8.174 \quad [\text{cm}^3]$$

O número de espiras do indutor deve ser:

$$NL := \frac{L_r \cdot I_{\text{peak}}^2 \cdot 10^4}{A_e \cdot B_{\text{max}}} = 191.257 \quad [\text{espiras}]$$

$$NL_{\text{int}} := \text{floor}(NL) = 191 \quad [\text{espiras}]$$

O entreferro deve ser ajustado em:

$$l_g := \frac{\mu_0 \cdot NL^2 \cdot A_e \cdot 10^{-2}}{L_r} = 0.112 \quad [\text{cm}]$$

$$L_r = 5 \times 10^{-3}$$

$$I_{\text{peak}} = 0.7$$

$$B_{\text{max}} = 0.15$$

$$\mu_0 = 1.257 \times 10^{-6}$$

$$\Delta T_{\text{n}} := R_{\text{th}} \cdot P_{\text{t}} = 23.931 \quad ^\circ\text{C}$$

### RESUMO DO PROJETO:

nucleo = "EE30/15/14"		[Nucleo utilizado]
NL = 191		[Número de espiras]
AWG_utilizado = 24	[AWG]	[Tipo de Fio]
No_fiosParalelo = 1		[Número de fios em paralelo]
$J_{\text{final}} = 242.173$	[A/cm <sup>2</sup> ]	
$l_g = 0.112$	[cm]	[Gap]
$ku = 0.413$		[Possibilidade de execução $ku < 0.5$ ]
Possibilidade = "OK"		
$P_{\text{t}} = 0.598$	[W]	[Perdas no indutor]