



UNIVERSIDADE FEDERAL DO CEARÁ
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

RONNY GLAUBER DE ALMEIDA CACAU

**INVERSOR DE CINCO NÍVEIS BASEADO NA CÉLULA DE COMUTAÇÃO DE
MÚLTIPLOS ESTADOS TIPO T**

FORTALEZA

2014

RONNY GLAUBER DE ALMEIDA CACAU

**INVERSOR DE CINCO NÍVEIS BASEADO NA CÉLULA DE COMUTAÇÃO DE
MÚLTIPLOS ESTADOS TIPO T**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial à obtenção do título de mestre em Engenharia Elétrica. Área de concentração: Eletrônica de Potência e Acionamentos Elétricos.

Orientador: Prof. Dr. René Pastor Torrico-Bascopé.

FORTALEZA

2014

Dados Internacionais de Catalogação na Publicação
Universidade Federal do Ceará
Biblioteca de Pós-Graduação em Engenharia - BPGE

C124i Cacau, Ronny Glauber de Almeida.
Inversor de cinco níveis baseado na célula de comutação de múltiplos estados tipo T / Ronny
Glauber de Almeida Cacau. – 2014.
153 f. : il. color., enc. ; 30 cm.

Dissertação (mestrado) – Universidade Federal do Ceará, Centro de Tecnologia, Departamento
de Engenharia Elétrica, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2014.
Área de Concentração: Sistema de Energia Elétrica.
Orientação: Prof. Dr. René Pastor Torrico Bascopé.

1. Engenharia elétrica. 2. Eletrônica de Potência. 3. Conversores. I. Título.

CDD 621.3

RONNY GLAUBER DE ALMEIDA CACAU

INVERSOR DE CINCO NÍVEIS BASEADO NA CÉLULA DE COMUTAÇÃO
DE MÚLTIPLOS ESTADOS TIPO T

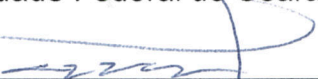
Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Mestre em Engenharia Elétrica. Área de concentração: Sistema de Energia Elétrica.

Aprovada em: 30/01/2014


BANCA EXAMINADORA



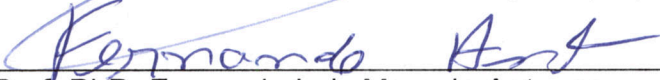
Prof. Dr. René Pastor Torrico Bascope (Orientador)
Universidade Federal do Ceará (UFC)




Prof. Dr. Flávio Alberto Bardemaker Batista
Instituto Federal de Santa Catarina (IFSC)



Prof. Dr. Clóvis Antônio Petry
Instituto Federal de Santa Catarina (IFSC)



Prof. PhD. Fernando Luiz Marcelo Antunes
Universidade Federal do Ceará (UFC)



Prof. Dr.-Ing. Sérgio Daher
Universidade Federal do Ceará (UFC)

"Seja você quem for, seja qual for a posição social que você tenha na vida, a mais alta ou a mais baixa, tenha sempre como meta muita força, muita determinação e sempre faça tudo com muito amor e com muita fé em Deus, que um dia você chega lá. De alguma maneira você chega lá."

Ayrton Senna

"...E nunca considerem seu estudo como uma obrigação, mas sim como uma oportunidade invejável de aprender, sobre a influência libertadora da beleza no domínio do espírito, para seu prazer pessoal e para o proveito da comunidade à qual pertencerá o seu trabalho futuro."

Albert Einstein

*Aos meus pais José Agleubo e Maria Oliveira,
pelo amor incondicional e pela dedicação na minha criação,
por me mostrarem sempre o caminho correto na vida,
pelo incentivo aos estudos e pela educação que me deram.
Dedico-lhes com todo amor e carinho.*

AGRADECIMENTOS

A Deus, nosso criador e salvador, por sempre me levantar nos momentos que pensei em desistir e por todas as vitórias alcançadas em minha vida.

Ao CNPq que contribuiu com o suporte financeiro necessário à realização deste trabalho e desenvolvimento científico.

Ao professor Dr. René Pastor Torrico Bascopé que por sua orientação exemplar dedicada a este e outros projetos tornou-se fundamental na minha formação profissional e pessoal. Agradeço toda a paciência e vontade de transmitir o conhecimento. Aos professores Clóvis Petry, Flávio Bardemaker, Sérgio Daher e Fernando Antunes por aceitarem o convite de participar da banca e pelas valiosas colaborações e sugestões.

Ao professor Carlos Gustavo Castelo Branco, exemplo de profissional, que me deu a primeira oportunidade de trabalhar com pesquisa no laboratório LCE e com o qual aprendi muito durante o tempo de trabalho em conjunto. Ao técnico Pedro por todo o auxílio prestado durante a construção do protótipo e em outros projetos.

Ao doutorando João Aberides, pela ajuda durante todo o mestrado, ensinamentos e trabalho em conjunto. Aos companheiros de bancada Francisco Júnior e Juliano Pacheco pelas discussões, conhecimentos compartilhados e pelo convívio agradável na luta diária. Ao meu grande amigo Levy, por toda a ajuda, por todos os ensinamentos, conselhos, conversas produtivas e momentos de descontração durante a graduação e o mestrado.

Aos amigos da pós-graduação pelo convívio diário e momentos de descontração: Hermínio, Toinho, Samuel, Bruno Almeida, Wellington, Esio, Marcão, Joca, Pedro Henrique, Aílton, Marlos, Alexandre, Lisonildo. Às grandes amizades que fiz durante a graduação: Gean (Mestre e patrão), Pedro André, Luis Juarez, Luiz Fernando (Farelo), Janaína, Bebel, Eduardo (Bac), Dalton, Ernande, Josemar (Boi), Chico, Kelton, Thiago, Carlos Alberto, Décio, Júlio, Evilásio, Luís Paulo, Germano e Bruno.

Aos meus pais, José Agleubo Cacau e Maria Oliveira de Almeida Cacau, razões da minha vida e exemplos de honestidade, dedicação, empenho e caráter. Todas as minhas vitórias são dedicadas a vocês. Aos meus padrinhos José Portela e Rita Decéllis, por me receberem como um filho e estarem sempre presentes no meu dia-a-dia. Tenho sorte em tê-los em minha vida.

Às minhas tias Francisca e Luíza por todo o carinho e por ajudarem na minha educação. Do que sou hoje, devo um pouco a vocês. Aos meus avós Ana, Dedy e Henrique que infelizmente não se encontram mais entre nós. Em especial, ao meu avô Raimundo Mariano, exemplo de vida, superação, simplicidade e que nunca se abateu com as adversidades que a vida lhe impôs.

Aos meus irmãos César, Helder e Dedyanna, por compartilharem todos os momentos de alegria e tristeza em todos esses anos de convívio. Contem comigo, estarei sempre com vocês.

A minha cunhada Kríscia, por todos os conselhos, pela amizade incondicional e por todos os momentos de felicidade que me proporcionou juntamente com meu irmão. Sou sempre grato por tudo que já fizeram por mim. Aos meus amados sobrinhos Mateus e Isabela, frutos deste relacionamento, por tornarem minha vida melhor me proporcionando momentos de alegria todos os dias com apenas um sorriso no rosto.

A minha querida amiga Ernny, por todos esses anos de amizade (dez) e por não deixar que a vida corrida e os rumos diferentes tornassem nossa amizade apenas como lembrança. Obrigado por tudo. Aos meus amigos inesquecíveis do ensino médio no CEFET: Lívia, Manel, Celina, Jô, entre tantos outros que nunca sairão da minha memória.

Aos meus amigos de infância e irmãos de coração, por todos os momentos felizes e tristes compartilhados e por nunca deixar que as curvas da vida nos separassem: Frank, Fabim (Mala), Alan, André (Foca), Paulin (Mais Feio), André (Mizela), Dudu, Gleison (Nelson), Rafael Bacelar, Thiago, Nando, Weverson e César (Rinaldo). Aos agregados da STN, mas não menos amigos, Helder Sales e Diógenes Neto. Um agradecimento especial ao meu irmão José Arlindo (*in memoriam*). Saudades eternas meu amigo.

Às minhas queridas amigas Fabíola, Gigele, Hauanna, Alana Vivian (Docinha), Bárbara (Amgi), Bruninha, Alaninha, Ana Paula, Raiane e Bruna (Prima), por todos os momentos de alegria e felicidade que vivenciamos, pelo apoio recebido durante os momentos difíceis e por tudo que representam pra mim.

A todos os outros que por motivo de esquecimento não os citei, deixo minhas sinceras desculpas. Obrigado a todos!

RESUMO

Este trabalho apresenta o estudo, projeto e implementação de um inversor multinível monofásico baseado na célula de comutação de múltiplos estados tipo T (5L-CCME-T²) para aplicações em baixa tensão e elevadas correntes. A topologia proposta visa estender a aplicação da célula de comutação de múltiplos estados (CCME) para a estrutura do conversor de três níveis tipo T, proporcionando cinco níveis na tensão de saída antes do filtro e, conseqüentemente, uma redução do conteúdo harmônico e maior qualidade da tensão de saída. Outra característica desta topologia é a distribuição uniforme da corrente total de saída entre os semicondutores do conversor, proporcionando menores perdas por condução e elevado rendimento. Além disso, é possível reduzir o peso e volume dos magnéticos, uma vez que a frequência de operação dos elementos reativos é o dobro da frequência de comutação dos interruptores. Um estudo teórico com análise qualitativa e quantitativa do inversor proposto e metodologia de projeto foi realizado. A estratégia de controle implementada tem como objetivo o controle da tensão de saída e das tensões do barramento CC. A técnica de modulação empregada é a convencional modulação por largura de pulso senoidal (SPWM). A validação da topologia é realizada através dos resultados de simulação e experimentais de um protótipo desenvolvido para uma potência de saída de 5 kW.

Palavras-chave: Eletrônica de Potência; Conversor CC-CA; Inversor Multinível; Conversor Tipo T; Célula de Comutação de Múltiplos Estados (CCME).

ABSTRACT

This work presents the study, design and implementation of a multilevel converter based on T-type multi-state switching cell (5L-MSSC-T²) for applications in low voltages and high currents. The proposed topology aims to extend the application of the multi-state switching cell (MSSC) to the structure of the three-level T-type converter, providing five levels in the output voltage before the filter and, consequently, a reduction of the harmonic content and higher output voltage quality. Another feature of this topology is the uniform distribution of the total output current between the semiconductors of the converter, providing lower conduction losses and high efficiency. Furthermore, it is possible to reduce the weight and volume of magnetics, since the operating frequency of reactive elements is twice the switching frequency of the switches. A theoretical study with qualitative and quantitative analysis of the proposed inverter and the design methodology was performed. The control strategy implemented aims to control the output voltage and the DC bus voltages. The employed modulation technique is the conventional sinusoidal pulse width modulation (SPWM). The validation of the topology is verified through simulation and experimental results of a developed prototype for an output power of 5 kW.

Keywords: Power Electronics; DC-AC Converter; Multilevel Inverter; T-Type Converter; Multi-State Switching Cell (MSSC).

LISTA DE ILUSTRAÇÕES

| | |
|---|----|
| Figura 1.1 – Aplicação de conversores multiníveis em acionamento de máquinas. | 32 |
| Figura 1.2 – Aplicação de conversores multiníveis em sistemas de geração eólica. | 33 |
| Figura 1.3 – (a) Filtro ativo de potência série e (b) Filtro ativo de potência paralelo. | 34 |
| Figura 1.4 – Inversor NPC. (a) Célula de comutação NPC de três níveis, (b) Estrutura monofásica de cinco níveis e (c) Estrutura monofásica de n níveis. | 36 |
| Figura 1.5 – Inversor FC. (a) Célula de comutação FC de três níveis, (b) Estrutura monofásica de cinco níveis e (c) Estrutura monofásica de n níveis. | 37 |
| Figura 1.6 – Inversor ponte H em cascata. (a) Célula básica de três níveis e (b) Estrutura monofásica de cinco níveis. | 38 |
| Figura 1.7 – Topologia monofásica do inversor de três níveis ANPC. | 39 |
| Figura 1.8 – Topologia monofásica do inversor de cinco níveis ANPC-FC. | 40 |
| Figura 1.9 – Topologia monofásica do inversor H-NPCC. (a) Estrutura de três níveis e (b) Estrutura de cinco níveis. | 41 |
| Figura 1.10 – Topologia do inversor meia-ponte baseado na célula de comutação de três estados. | 42 |
| Figura 1.11 – Topologia do inversor ponte completa baseado na célula de comutação de três estados. | 42 |
| Figura 1.12 – Topologia monofásica do inversor meia-ponte baseado na célula de comutação de quatro estados. | 43 |
| Figura 1.13 – Células de comutação de múltiplos estados. (a) Tipo T, (b) Tipo I e (c) Com capacitor flutuante. | 44 |
| Figura 1.14 – Inversor de cinco níveis NPC baseado na célula de comutação de múltiplos estados. (a) Utilizando autotransformador (NPC-MSSC) e (b) Utilizando indutores não acoplados (NPC-IC). | 45 |
| Figura 1.15 – Classificação das estratégias de modulação para conversores multiníveis. | 45 |
| Figura 1.16 – Forma de onda da tensão de saída do inversor CHB de 11 níveis. | 46 |
| Figura 1.17 – Modulação <i>phase-shifted</i> (PS) aplicada ao inversor CHB de cinco níveis. | 48 |
| Figura 1.18 – Modulação PWM senoidal aplicada a um inversor de cinco níveis. | 49 |
| Figura 1.19 – Modulação SVM. (a) Conversor trifásico bidirecional e (b) Representação dos vetores disponíveis. | 51 |
| Figura 1.20 – Conversor tipo T de três níveis. | 53 |

| | |
|---|----|
| Figura 1.21 – Topologia proposta: inversor de cinco níveis baseado na célula de comutação de múltiplos estados tipo T (5L-CCME-T ²)..... | 54 |
| Figura 2.1 – Topologia do inversor 5L-CCME-T ² | 55 |
| Figura 2.2 – Modulação por largura de pulso senoidal aplicada ao inversor 5L-CCME-T ² | 57 |
| Figura 2.3 – Modos de operação do inversor 5L-CCME-T ² para um período da rede. | 58 |
| Figura 2.4 – Primeira etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo positivo. | 59 |
| Figura 2.5 – Segunda etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo positivo. | 59 |
| Figura 2.6 – Terceira etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo positivo. | 60 |
| Figura 2.7 – Segunda etapa de funcionamento para o modo <i>overlapping</i> no semiciclo positivo. | 61 |
| Figura 2.8 – Primeira etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo negativo. | 61 |
| Figura 2.9 – Segunda etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo negativo. | 62 |
| Figura 2.10 – Terceira etapa de funcionamento para o modo <i>non-overlapping</i> no semiciclo negativo. | 62 |
| Figura 2.11 – Segunda etapa de funcionamento para o modo <i>overlapping</i> no semiciclo negativo. | 63 |
| Figura 2.12 – Formas de onda teóricas das tensões V_{10} , V_{20} e V_{A0} do inversor 5L-CCME-T ² . 65 | 65 |
| Figura 2.13 – Ângulo θ_1 que determina a transição do modo de operação <i>non-overlapping</i> para o modo <i>overlapping</i> | 66 |
| Figura 2.14 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinais de comando dos interruptores para o modo <i>non-overlapping</i> | 67 |
| Figura 2.15 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinais de comando dos interruptores para o modo <i>overlapping</i> | 68 |
| Figura 2.16 – Distorção harmônica total da tensão de saída V_{A0} em função do índice de modulação M | 70 |
| Figura 2.17 – Circuito de saída equivalente do inversor 5L-CCME-T ² | 70 |
| Figura 2.18 – Ondulação da corrente no indutor normalizada para meio período da tensão de referência senoidal. | 72 |

| | |
|--|-----|
| Figura 2.19 – Formas de onda teóricas da tensão e corrente no interruptor $S1$ | 74 |
| Figura 2.20 – Formas de onda teóricas da tensão e corrente no interruptor $S2$ | 76 |
| Figura 2.21 – Formas de onda teóricas da corrente no diodo $D3$ | 78 |
| Figura 2.22 – Forma de onda teórica no enrolamento do autotransformador T_r | 79 |
| Figura 2.23 – Sentido das correntes de entrada do inversor. (a) 1ª e 3ª etapas de funcionamento nos modos <i>non-overlapping</i> e <i>overlapping</i> ; (b) 2ª e 4ª etapas de funcionamento no modo <i>overlapping</i> | 82 |
| Figura 2.24 – Formas de onda teóricas da fonte de tensão de entrada e dos capacitores do barramento CC..... | 83 |
| Figura 3.1 – Formas de onda de tensão e corrente típicas de comutação para um IGBT. | 92 |
| Figura 3.2 – Circuito equivalente para o cálculo térmico do inversor 5L-CCME-T ² | 95 |
| Figura 3.3 – Ondulação de corrente normalizada no indutor L_θ | 102 |
| Figura 3.4 – Configuração do banco de capacitores do barramento CC. | 107 |
| Figura 4.1 – Diagrama de blocos do sistema de controle proposto..... | 110 |
| Figura 4.2 – Circuito equivalente do filtro de saída do inversor. | 111 |
| Figura 4.3 – Circuito simplificado para obtenção do modelo da planta de tensão diferencial. | 112 |
| Figura 4.4 – Leituras dos sensores. (a) Tensões do barramento CC e (b) Tensão de saída. .. | 114 |
| Figura 4.5 – Diagrama de blocos da malha de tensão de saída. | 115 |
| Figura 4.6 – Diagrama de Bode da função de transferência de laço aberto sem compensador da malha de tensão de saída..... | 116 |
| Figura 4.7 – Compensador PID. | 116 |
| Figura 4.8 – Diagrama de Bode da função de transferência de laço aberto com compensador. | 118 |
| Figura 4.9 – Diagrama de blocos da malha de tensão diferencial. | 118 |
| Figura 4.10 – Diagrama de Bode da função de transferência de laço aberto sem compensador da malha de tensão diferencial..... | 119 |
| Figura 4.11 – Compensador PI com filtro analógico..... | 120 |
| Figura 4.12 – Diagrama de Bode da função de transferência de laço aberto com compensador da malha de tensão diferencial..... | 121 |
| Figura 5.1 – Resultados de simulação: (a) Tensão de saída antes do filtro v_{A0} e tensão de saída v_0 ; (b) Tensão de saída de cada braço do inversor v_{10} e v_{20} | 124 |

| | |
|--|-----|
| Figura 5.2 – Formas de onda das correntes no indutor filtro L_0 e nos enrolamentos $N1$ e $N2$ do autotransformador: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento. | 124 |
| Figura 5.3 – Formas de onda das correntes: (a) Nos interruptores $S1$ e $S4$; (b) Nos interruptores $S2$, $S3$ e respectivos diodos $D2$ e $D3$ | 125 |
| Figura 5.4 – Formas de onda de corrente e tensão nos interruptores $S2$, $S3$ e respectivos diodos $D2$ e $D3$: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento.. | 126 |
| Figura 5.5 – Formas de onda de corrente e tensão nos interruptores $S1$ e $S4$: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento. | 126 |
| Figura 5.6 – Formas de onda da corrente no indutor filtro L_0 e da tensão sobre o interruptor $S4$ na frequência de chaveamento: (a) Durante semiciclo positivo; (b) Durante semiciclo negativo. | 127 |
| Figura 5.7 – Forma de onda da tensão e corrente no indutor filtro L_0 | 127 |
| Figura 5.8 – Detalhe da corrente no indutor filtro L_0 e tensão no enrolamento $N1$ do autotransformador durante a passagem entre os modos de operação <i>overlapping</i> e <i>non-overlapping</i> | 128 |
| Figura 5.9 – Forma de onda da ondulação de corrente no indutor filtro L_0 e tensão no enrolamento $N1$ do autotransformador para $D = 0,798$ | 128 |
| Figura 5.10 – Formas de onda da tensão v_0 , corrente de saída i_0 e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para um degrau de carga de 50% para 100% de carga nominal. | 129 |
| Figura 5.11 – Formas de onda da tensão v_0 , corrente de saída i_0 e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para um degrau de carga de 100% para 50% de carga nominal. | 129 |
| Figura 5.12 – Resultados experimentais do inversor 5L-CCME-T ² : (a) Tensão de saída v_0 (CH1:100V/div) e tensão de saída antes do filtro v_{A0} (CH2:100V/div); (b) Tensões de saída de cada braço v_{10} (CH1:100V/div) e v_{20} (CH2:100V/div). | 131 |
| Figura 5.13 – Tensão de saída v_0 (CH1:100V/div) e corrente no indutor filtro i_{L0} (CH4:50A/div). | 131 |
| Figura 5.14 – Tensão sobre o indutor filtro L_0 (CH2:100V/div) e corrente no indutor filtro i_{L0} (CH4:25A/div). | 132 |
| Figura 5.15 – Resultados experimentais do inversor 5L-CCME-T ² : (a) Corrente no indutor filtro i_{L0} (CH3:10A/div) e Corrente no enrolamento $N1$ do autotransformador i_{N1} (CH4:10A/div); (b) Corrente nos enrolamentos do autotransformador i_{N1} (CH3:10A/div) e i_{N2} (CH4:10A/div). | 132 |

| | |
|--|-----|
| Figura 5.16 – Corrente nos enrolamentos do autotransformador i_{N1} (CH3:5A/div) e i_{N2} (CH4:5A/div) na frequência de comutação dos interruptores. | 133 |
| Figura 5.17 – Tensão sobre o enrolamento do autotransformador v_{NI} (CH1:100V/div) e corrente no indutor filtro i_{L0} (CH4:10A/div): (a) Para razão cíclica igual a 0,798; (b) Para razão cíclica igual a 0,5. | 133 |
| Figura 5.18 – Resultados experimentais do inversor 5L-CCME-T ² : (a) Tensão sobre o interruptor $S2$ (CH1:100V/div), corrente na chave bidirecional (CH3:25A/div) e corrente no indutor filtro i_{L0} (CH4:25A/div); (b) Detalhe da tensão sobre o interruptor $S2$ (CH1:100V/div) e corrente no diodo $D2$ (CH3:10A/div). | 134 |
| Figura 5.19 – Resultados experimentais do inversor 5L-CCME-T ² : (a) Tensão sobre o interruptor $S4$ (CH2:100V/div), corrente no interruptor $S4$ (CH3:25A/div) e corrente no indutor filtro i_{L0} (CH4:25A/div); (b) Detalhe da tensão sobre o interruptor $S4$ (CH2:100V/div) e corrente no interruptor $S4$ (CH3:10A/div). | 134 |
| Figura 5.20 – Tensão sobre o interruptor $S4$ (CH1:100V/div) e ondulação de corrente no indutor filtro L_0 (CH4:5A/div) na frequência de chaveamento: (a) Durante semiciclo positivo; (b) Durante semiciclo negativo. | 135 |
| Figura 5.21 – Formas de onda da tensão v_0 (CH1:100V/div) e corrente de saída i_0 (50A/div) para um degrau de carga de 60% para 100% de carga nominal. | 135 |
| Figura 5.22 – Formas de onda da tensão v_0 (CH1:100V/div) e corrente de saída i_0 (50A/div) para um degrau de carga de 80% para 50% de carga nominal. | 136 |
| Figura 5.23 – Curva de rendimento do inversor 5L-CCME-T ² | 136 |
| Figura A.1 – (a) Topologia do inversor 3LT ² C e (b) Modulação PWM senoidal aplicada ao inversor 3LT ² C. | 145 |
| Figura A.2 – Tensão de saída v_0 e tensão de saída antes do filtro v_{A0} | 145 |
| Figura A.3 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinal de comando do interruptor $S1$ para o semiciclo positivo da tensão de referência senoidal. | 146 |
| Figura A.4 – Distorção harmônica total da tensão de saída v_{A0} em função do índice de modulação M para os inversores 3LT ² C e 5L-CCME-T ² | 147 |
| Figura A.5 – Forma de onda da tensão de saída antes do filtro v_{A0} e tensão de saída v_0 para o inversor 3LT ² C. | 148 |
| Figura A.6 – Resultados de simulação com carga não-linear: Tensão de saída antes do filtro v_{A0} e tensão de saída v_0 | 149 |

| | |
|--|-----|
| Figura A.7 – Resultados de simulação com carga não-linear: Tensão de saída v_0 e corrente na carga não-linear i_0 | 149 |
| Figura A.8 – Tensões nos capacitores do barramento CC v_{C1} e v_{C2} | 150 |
| Figura A.9 – Formas de onda da tensão v_0 , corrente de saída i_0 e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para aplicações de degraus de carga. | 150 |
| Figura A.10 – Imagem do protótipo experimental construído em laboratório. | 151 |
| Figura A.11 – Imagem do <i>driver</i> de acionamento dos interruptores utilizado. | 151 |
| Figura A.12 – Imagem da placa de potência do inversor 5L-CCME-T ² | 152 |

LISTA DE TABELAS

| | |
|---|-----|
| Tabela 1.1 – Combinação dos vetores possíveis para um conversor de dois níveis..... | 51 |
| Tabela 2.1 – Níveis de tensão V_{I0} , V_{20} e V_{A0} do inversor 5L-CCME-T ² | 64 |
| Tabela 3.1 – Especificações do inversor 5L-CCME-T ² | 85 |
| Tabela 3.2 – Especificações do <i>IGBT IRGP50B60PDI</i> | 89 |
| Tabela 3.3 – Parâmetros de projeto do autotransformador..... | 98 |
| Tabela 3.4 – Dimensões do núcleo NEE 65/33/52..... | 99 |
| Tabela 3.5 – Resumo do projeto físico do autotransformador. | 100 |
| Tabela 3.6 – Parâmetros necessários para o cálculo das perdas no autotransformador. | 100 |
| Tabela 3.7 – Parâmetros de projeto do indutor filtro..... | 103 |
| Tabela 3.8 – Resumo do projeto físico do indutor filtro. | 105 |
| Tabela 5.1 – Especificações do inversor 5L-CCME-T ² | 130 |

LISTAS DE ABREVIATURAS E SIGLAS

| | |
|------------------------|--|
| ADC | <i>Analog to Digital Converter</i> |
| ANPC | <i>Active Neutral Point Clamped</i> |
| ANPC-FC | <i>Active-NPC with Flying Capacitor</i> |
| APOD | <i>Alternative Phase Opposition Disposition</i> |
| ASD | <i>Adjustable Speed Drives</i> |
| CA | Corrente Alternada |
| CC | Corrente Contínua |
| CCME | Célula de Comutação de Múltiplos Estados |
| CHB | <i>Cascaded H-Bridge</i> |
| DSP | <i>Digital Signal Processor</i> |
| H-NPCC | <i>Hybrid Neutral Point Clamped</i> |
| FC | <i>Flying Capacitor</i> |
| IGBT | <i>Insulated Gate Bipolar Transistor</i> |
| MSSC | <i>Multi-State Switching Cell</i> |
| NPC | <i>Neutral Point Clamped</i> |
| NPC-IC | <i>Neutral Point Clamped with Inductor Coupled</i> |
| NPC-MSSC | <i>Neutral Point Clamped with Multi-State Switching Cell</i> |
| PD | <i>Phase-Disposition</i> |
| POD | <i>Phase Opposition Disposition</i> |
| PS | <i>Phase-Shifted</i> |
| PWM | <i>Pulse Width Modulation</i> |
| RMS | <i>Root Mean Square</i> |
| SHE | <i>Selective Harmonic Elimination</i> |
| SiC | <i>Silicon Carbyde</i> |
| SVC | <i>Static Var Compensator</i> |
| SVM | <i>Space Vector Modulation</i> |
| THD | <i>Total Harmonic Distortion</i> |
| ZOH | <i>Zero-Order Hold</i> |
| 3LT ² C | <i>Three-Level T-Type Converter</i> |
| 5L-CCME-T ² | Inversor de Cinco Níveis baseado na CCME |

LISTA DE SÍMBOLOS

| | |
|-----------------|---|
| A_e | Área da seção transversal do núcleo. |
| A_w | Área da janela do núcleo. |
| B_{\max} | Densidade de fluxo magnético máxima. |
| C_0 | Capacitância do filtro de saída. |
| $C_v(s)$ | Função de transferência do compensador PID com filtro da malha de tensão de saída. |
| $C_{v2}(s)$ | Função de transferência do compensador PID sem filtro da malha de tensão de saída. |
| $C_{vd}(s)$ | Função de transferência do compensador PI com filtro da malha de tensão diferencial. |
| $C_{vd}(z)$ | Função de transferência do compensador PI com filtro da malha de tensão diferencial discretizado. |
| $C_{v2}(z)$ | Função de transferência do compensador PID sem filtro da malha de tensão de saída discretizado. |
| D | Razão cíclica. |
| E_{com_D3} | Perda de energia no diodo $D3$ durante o bloqueio. |
| E_{con_S1} | Perda de energia no interruptor $S1$ durante um período de chaveamento. |
| E_{on_12} | Perda de energia durante a entrada em condução. |
| E_{off_S1} | Perda de energia no interruptor $S1$ durante o bloqueio. |
| F | Fator de espraiamento de linhas de fluxo magnético em torno do entreferro do núcleo. |
| f_0 | Frequência de corte do filtro LC. |
| f_{clk} | Frequência de <i>clock</i> do DSP. |
| f_r | Frequência da tensão de saída. |
| f_s | Frequência de chaveamento dos interruptores. |
| $FTLA_{vsc}(s)$ | Função de transferência de laço aberto da malha de tensão de saída sem compensador. |

| | |
|----------------------|---|
| $FTLA_{vdsc}(s)$ | Função de transferência de laço aberto da malha de tensão diferencial sem compensador. |
| $FTLA_{vcc}(s)$ | Função de transferência de laço aberto da malha de tensão de saída com compensador. |
| $FTLA_{vdcc}(s)$ | Função de transferência de laço aberto da malha de tensão diferencial com compensador. |
| $G_v(s)$ | Função de transferência da tensão de saída pela razão cíclica. |
| $G_{vd}(s)$ | Função de transferência da tensão diferencial pela tensão de saída. |
| $H_{avd}(s)$ | Função de transferência do filtro <i>anti-aliasing</i> da malha de tensão diferencial. |
| $H_{PWM}(s)$ | Função de transferência do modulador PWM. |
| $H_{ZOH}(s)$ | Função de transferência do sustentador de ordem zero. |
| i_0 | Corrente instantânea de saída. |
| I_0 | Valor eficaz da corrente de saída. |
| I_{0_pk} | Valor de pico da corrente de saída. |
| i_c | Corrente de coletor no IGBT. |
| i_{C1} | Corrente instantânea através do capacitor $C1$ do barramento CC. |
| $I_{C1,2_rms}$ | Valor eficaz da corrente nos capacitores do barramento CC. |
| $i_{C1,2_rms_MNO}$ | Valor eficaz da corrente nos capacitores do barramento CC para um período de chaveamento no modo de operação <i>non-overlapping</i> . |
| $i_{C1,2_rms_MO}$ | Valor eficaz da corrente nos capacitores do barramento CC para um período de chaveamento no modo de operação <i>overlapping</i> . |
| i_{C2} | Corrente instantânea através do capacitor $C2$ do barramento CC. |
| I_{CN} | Corrente de coletor nominal. |
| I_{D3_avg} | Valor médio da corrente no diodo $D3$. |
| I_{D3_rms} | Valor eficaz da corrente no diodo $D3$. |
| i_F | Corrente que circula pelo diodo do IGBT. |
| I_{FN} | Corrente nominal no diodo do IGBT. |
| i_i | Corrente instantânea de entrada do inversor 5L-CCME-T ² . |

| | |
|---------------|--|
| i_{L0} | Corrente instantânea através do indutor filtro L_0 . |
| I_{L0_pk} | Valor de pico da corrente no indutor filtro L_0 . |
| I_{L0_rms} | Valor eficaz da corrente no indutor filtro L_0 . |
| i_{N1} | Corrente instantânea através do enrolamento $N1$ do autotransformador. |
| I_{N1_rms} | Valor eficaz da corrente no enrolamento $N1$ do autotransformador. |
| i_{N2} | Corrente instantânea através do enrolamento $N2$ do autotransformador. |
| I_{N2_rms} | Valor eficaz da corrente no enrolamento $N2$ do autotransformador. |
| i_{S1} | Corrente instantânea através do interruptor $S1$. |
| i_{S1_avg} | Valor médio da corrente no interruptor $S1$ para um período de chaveamento. |
| I_{S1_avg} | Valor médio da corrente no interruptor $S1$. |
| I_{S1_pk} | Valor de pico da corrente no interruptor $S1$. |
| i_{S1_rms} | Valor eficaz da corrente no interruptor $S1$ para um período de chaveamento. |
| I_{S1_rms} | Valor eficaz da corrente no interruptor $S1$. |
| i_{S2_avg} | Valor médio da corrente no interruptor $S2$ para um período de chaveamento. |
| I_{S2_avg} | Valor médio da corrente no interruptor $S2$. |
| i_{S2_rms} | Valor eficaz da corrente no interruptor $S2$ para um período de chaveamento. |
| I_{S2_rms} | Valor eficaz da corrente no interruptor $S2$. |
| i_{S5} | Corrente instantânea através do interruptor $S5$. |
| J_{max} | Máxima densidade de corrente. |
| k | Ângulo de deslocamento entre as portadoras. |
| K_{ADC} | Ganho do conversor ADC. |
| k_p | Fator de utilização do enrolamento primário. |
| K_{V_0} | Ganho do condicionamento do sensor de tensão de saída. |
| K_{V_d} | Ganho do condicionamento do sensor de tensão do barramento CC. |

| | |
|-------------------|--|
| k_w | Fator de ocupação da janela pelo enrolamento. |
| L_0 | Indutância do filtro de saída. |
| M | Índice de modulação. |
| n | Número de níveis na tensão de saída antes do filtro do inversor. |
| N | Número de espiras. |
| P | Número de níveis de saída de cada braço do inversor. |
| P_0 | Potência de saída. |
| P_{com_D3} | Perdas por comutação no diodo $D3$. |
| P_{com_S1} | Perdas por comutação no interruptor $S1$. |
| P_{cond_IGBT} | Perdas por condução nos interruptores. |
| P_{cond_D3} | Perdas por condução no diodo $D3$. |
| P_{cond_S1} | Perdas por condução no interruptor $S1$. |
| P_{cond_S3} | Perdas por condução no interruptor $S3$. |
| $P_{Cu_L_0}$ | Perdas no cobre do indutor filtro. |
| P_{Cu_Tr} | Perdas no cobre do autotransformador. |
| P_{in} | Potência de entrada. |
| P_{nucleo_Tr} | Perdas magnéticas no núcleo do autotransformador. |
| $P_{nucleo_L_0}$ | Perdas magnéticas no núcleo do indutor filtro. |
| P_{off_S1} | Perda no bloqueio para o interruptor $S1$. |
| P_{on_S1} | Perda na entrada em condução para o interruptor $S1$. |
| P_{L_0} | Perdas totais no indutor filtro. |
| P_{T_semic} | Perdas totais nos semicondutores. |
| P_{Total} | Perdas totais no inversor 5L-CCME-T ² . |
| P_{Tr} | Perdas totais no autotransformador. |
| q | Número de braços do inversor. |
| R_{C0} | Resistência série do capacitor do filtro de saída. |
| R_{thcd} | Resistência térmica cápsula-dissipador. |

| | |
|--------------------|---|
| R_{thda} | Resistência térmica dissipador-ambiente. |
| R_{thjc_diodo} | Resistência térmica junção-cápsula do diodo. |
| R_{thjc_IGBT} | Resistência térmica junção-cápsula do IGBT. |
| T_a | Temperatura ambiente. |
| T_d | Temperatura do dissipador. |
| T_{d_mod2} | Temperatura no dissipador referente às perdas no módulo 2. |
| T_{dS1} | Temperatura no dissipador referente às perdas no interruptor $S1$. |
| T_j | Temperatura máxima de junção. |
| t_f | Tempo de descida. |
| t_{fN} | Tempo de descida nominal. |
| t_r | Tempo de subida. |
| t_{rN} | Tempo de subida nominal. |
| T_s | Período de comutação dos interruptores. |
| $THD_{V_{A0}}$ | Taxa de distorção harmônica da tensão de saída antes do filtro LC. |
| $v_0(t)$ | Tensão de saída instantânea do inversor 5L-CCME-T ² . |
| V_{0_pk} | Valor de pico da tensão de saída do inversor 5L-CCME-T ² . |
| V_{0_rms} | Valor eficaz da tensão de saída do inversor 5L-CCME-T ² . |
| $V_{10}(t)$ | Tensão de saída do braço 1 do inversor 5L-CCME-T ² . |
| $V_{20}(t)$ | Tensão de saída do braço 2 do inversor 5L-CCME-T ² . |
| $v_{A0}(t)$ | Tensão de saída instantânea antes do filtro LC do inversor 5L-CCME-T ² . |
| V_{A0_rms} | Valor eficaz da tensão de saída antes do filtro LC. |
| $V_{A0_rms_MNO}$ | Valor eficaz da tensão de saída antes do filtro LC para o modo de operação <i>non-overlapping</i> . |
| $V_{A0_rms_MO}$ | Valor eficaz da tensão de saída antes do filtro LC para o modo de operação <i>overlapping</i> . |
| v_{C1} | Tensão instantânea sobre o capacitor $C1$. |

| | |
|---------------------|---|
| v_{CE} | Queda de tensão coletor-emissor no IGBT. |
| v_d | Tensão instantânea diferencial do barramento CC. |
| V_{CEN} | Tensão de saturação coletor-emissor. |
| V_{CEO} | Tensão de limiar. |
| V_{D3_max} | Tensão máxima sobre o diodo $D3$. |
| v_F | Queda de tensão sobre o diodo do IGBT. |
| V_{FN} | Queda de tensão nominal sobre o diodo do IGBT. |
| V_{in} | Tensão de entrada do inversor 5L-CCME-T ² . |
| $v_{L0}(t)$ | Tensão instantânea sobre o indutor filtro L_0 . |
| $V_{N1}(t)$ | Tensão no enrolamento $N1$ do autotransformador T_r . |
| $V_{N2}(t)$ | Tensão no enrolamento $N2$ do autotransformador T_r . |
| V_{pk_car} | Valor de pico da portadora triangular. |
| V_{pk_ref} | Valor eficaz da tensão de referência senoidal. |
| V_{port} | Valor máximo dos contadores dos módulos PWM. |
| $V_{ref}(\omega t)$ | Tensão de referência senoidal instantânea. |
| V_{S1_max} | Tensão máxima sobre o interruptor $S1$. |
| V_{S2_max} | Tensão máxima sobre o interruptor $S2$. |
| V_{Tr_max} | Tensão máxima sobre os enrolamentos do autotransformador T_r . |
| Z_0 | Impedância de saída composta pelo capacitor de saída C_0 e a resistência série do capacitor R_{C0} . |
| Z_{in} | Impedância de entrada composta pelo capacitor de barramento C_{in} e a resistência vista pela fonte de entrada R_{in} . |
| ξ | Fator de amortecimento. |
| η | Rendimento teórico do inversor 5L-CCME-T ² . |
| θ_1 | Ângulo que determina a transição entre os modos de operação do inversor. |
| θ_{MNO} | Ângulo correspondente ao máximo valor de ondulação de corrente no indutor filtro normalizada para o modo de operação <i>non-overlapping</i> . |
| θ_{MO} | Ângulo correspondente ao máximo valor de ondulação de corrente no indutor |

| | |
|-----------------------------|--|
| | filtro normalizada para o modo de operação <i>overlapping</i> . |
| ΔB | Varição da densidade de fluxo magnético. |
| $\overline{\Delta i_{L_0}}$ | Ondulação de corrente no indutor filtro L_0 normalizada. |
| $\Delta i_{L_0_MNO}$ | Ondulação de corrente no indutor filtro L_0 para o modo de operação <i>non-overlapping</i> . |
| $\Delta i_{L_0_MO}$ | Ondulação de corrente no indutor filtro L_0 para o modo de operação <i>overlapping</i> . |

SUMÁRIO

| | |
|---|-----------|
| INTRODUÇÃO GERAL | 28 |
| CAPÍTULO 1 | 30 |
| 1 MOTIVAÇÃO, REVISÃO BIBLIOGRÁFICA E PROPOSTA DO TRABALHO | 30 |
| 1.1 Introdução | 30 |
| 1.2 Aplicações de Conversores Multiníveis | 30 |
| 1.2.1 Acionamento de Motores de Indução | 30 |
| 1.2.2 Conexão de Sistemas de Energias Renováveis..... | 32 |
| 1.2.3 Filtros Ativos de Potência | 33 |
| 1.2.4 Compensação Estática de Reativos | 34 |
| 1.3 Topologias de Inversores Multiníveis Monofásicos..... | 35 |
| 1.3.1 Inversor Multinível com Diodo de Grampeamento..... | 35 |
| 1.3.2 Inversor Multinível com Capacitor de Grampeamento | 36 |
| 1.3.3 Inversor Multinível com Células em Cascata..... | 38 |
| 1.3.4 Outras Topologias | 39 |
| <i>1.3.4.1 Inversor Multinível com Grampeamento Ativo do Ponto Central</i> | <i>39</i> |
| <i>1.3.4.2 Inversor com Grampeamento Ativo do Ponto Central e Capacitor Flutuante</i> | <i>40</i> |
| <i>1.3.4.3 Inversor Multinível Híbrido com Grampeamento do Ponto Central</i> | <i>40</i> |
| <i>1.3.4.4 Inversor Multinível baseado na Célula de Comutação de Três Estados</i> | <i>41</i> |
| <i>1.3.4.5 Inversor Multinível baseado na Célula de Comutação de Quatro Estados.....</i> | <i>43</i> |
| <i>1.3.4.6 Inversor Multinível NPC baseado na Célula de Comutação de Múltiplos Estados</i> | <i>44</i> |
| 1.4 Técnicas de Modulação para Inversores Multiníveis..... | 45 |
| 1.4.1 Modulação por Eliminação Seletiva de Harmônicos (SHE) | 46 |
| 1.4.2 Modulação PWM Senoidal (SPWM) | 47 |
| 1.4.3 Modulação Vetorial ou <i>Space Vector</i> (SVM) | 50 |
| 1.5 Motivação e Proposta de Trabalho | 52 |
| 1.6 Considerações Finais | 54 |
| CAPÍTULO 2 | 55 |
| 2 ANÁLISE QUALITATIVA E QUANTITATIVA DO INVERSOR 5L-CCME-T² | 55 |
| 2.1 Introdução | 55 |
| 2.2 Análise Qualitativa | 55 |
| 2.2.1 Descrição da Topologia..... | 55 |

| | |
|---|-----------|
| 2.2.2 Modulação PWM Adotada | 56 |
| 2.2.3 Modos de Operação | 57 |
| 2.2.3.1 <i>Modo Overlapping</i> | 57 |
| 2.2.3.2 <i>Modo Non-Overlapping</i> | 57 |
| 2.2.4 Etapas de Funcionamento | 58 |
| 2.2.4.1 <i>Modo Non-Overlapping no Semiciclo Positivo</i> | 58 |
| 2.2.4.2 <i>Modo Overlapping no Semiciclo Positivo</i> | 60 |
| 2.2.4.3 <i>Modo Non-Overlapping no Semiciclo Negativo</i> | 61 |
| 2.2.4.4 <i>Modo Overlapping no Semiciclo Negativo</i> | 63 |
| 2.3 Análise Quantitativa..... | 63 |
| 2.3.1 Tensão de Saída V_{A0} | 64 |
| 2.3.2 Taxa de Distorção Harmônica da Tensão V_{A0} | 65 |
| 2.3.3 Ondulação de Corrente no Indutor do Filtro de Saída..... | 70 |
| 2.3.4 Determinação dos Esforços de Tensão e Corrente nos Semicondutores..... | 73 |
| 2.3.4.1 <i>Esforços nos Interruptores S1, S4, S5 e S8</i> | 73 |
| 2.3.4.2 <i>Esforços nos Interruptores S2, S3, S6 e S7</i> | 75 |
| 2.3.4.3 <i>Esforços nos Diodos D2, D3, D6 e D7</i> | 77 |
| 2.3.5 Determinação dos Esforços de Tensão e Corrente no Autotransformador | 78 |
| 2.3.6 Determinação dos Esforços de Tensão e Corrente nos Capacitores do Barramento CC | 80 |
| 2.4 Considerações Finais | 84 |
| CAPÍTULO 3 | 85 |
| 3 PROJETO DO INVERSOR DE CINCO NÍVEIS MONOFÁSICO 5L-CCME-T² | 85 |
| 3.1 Introdução | 85 |
| 3.2 Especificações e Considerações | 85 |
| 3.3 Cálculos Básicos..... | 85 |
| 3.4 Dimensionamento dos Semicondutores | 86 |
| 3.4.1 Interruptores <i>S1, S4, S5 e S8</i> | 86 |
| 3.4.2 Interruptores <i>S2, S3, S6 e S7</i> | 87 |
| 3.4.3 Diodos <i>D2, D3, D6 e D7</i> | 88 |
| 3.4.4 Cálculo de Perdas nos Semicondutores | 88 |
| 3.4.4.1 <i>Perdas por Condução nos Semicondutores</i> | 89 |
| 3.4.4.2 <i>Perdas por Comutação nos Semicondutores</i> | 91 |
| 3.4.5 Cálculo Térmico | 95 |

| | |
|--|------------|
| 3.5 Dimensionamento do Autotransformador | 96 |
| 3.5.1 Esforços de Tensão e Corrente nos Enrolamentos do Autotransformador..... | 96 |
| 3.5.2 Projeto Físico do Autotransformador | 97 |
| 3.5.3 Cálculo das Perdas no Autotransformador | 100 |
| 3.6 Dimensionamento do Filtro LC..... | 101 |
| 3.6.1 Cálculo da Ondulação de Corrente no Indutor Filtro | 102 |
| 3.6.2 Projeto Físico do Indutor Filtro | 103 |
| 3.6.3 Cálculo das Perdas no Indutor Filtro | 105 |
| 3.7 Capacitor do Barramento CC | 106 |
| 3.8 Rendimento Teórico do Inversor | 107 |
| 3.9 Considerações Finais | 108 |
| CAPÍTULO 4 | 109 |
| 4 ESTRATÉGIA DE CONTROLE DO INVERSOR 5L-CCME-T² | 109 |
| 4.1 Introdução | 109 |
| 4.2 Estratégia de Controle Utilizada | 109 |
| 4.3 Modelagem Dinâmica..... | 110 |
| 4.3.1 Modelo para a Malha de Tensão de Saída..... | 110 |
| 4.3.2 Modelo para a Malha de Tensão Diferencial..... | 111 |
| 4.4 Descrição dos Circuitos de Medição das Tensões | 113 |
| 4.5 Projeto dos Controladores | 114 |
| 4.5.1 Controlador de Tensão de Saída..... | 115 |
| 4.5.2 Controlador de Tensão Diferencial..... | 118 |
| 4.6 Considerações Finais | 121 |
| CAPÍTULO 5 | 123 |
| 5 RESULTADOS EXPERIMENTAIS DO INVERSOR 5L-CCME-T² | 123 |
| 5.1 Introdução | 123 |
| 5.2 Resultados de Simulação..... | 123 |
| 5.3 Resultados Experimentais..... | 130 |
| 5.3.1 Operação em Regime Permanente..... | 130 |
| 5.3.1.1 Tensão de Saída e Corrente no Indutor Filtro | 131 |
| 5.3.1.2 Tensão e Corrente no Indutor Filtro | 132 |
| 5.3.1.3 Tensão e Corrente nos Enrolamentos do Autotransformador | 132 |
| 5.3.1.4 Tensão e Corrente nos Interruptores | 133 |

| | |
|--|------------|
| 5.3.2 Operação em Regime Dinâmico | 135 |
| 5.4 Curva de Rendimento | 136 |
| 5.5 Considerações Finais | 137 |
| CONCLUSÃO GERAL | 138 |
| SUGESTÕES PARA TRABALHOS FUTUROS | 139 |
| REFERÊNCIAS BIBLIOGRÁFICAS | 140 |
| APÊNDICES | 145 |
| APÊNDICE A.1 – THD da Tensão de Saída V_{A0} do Conversor de Três Níveis Tipo T. | 145 |
| APÊNDICE A.2 – Simulação do Conversor 5L-CCME-T² com Carga Não-Linear | 149 |
| APÊNDICE A.3 – Imagens do Protótipo | 151 |

INTRODUÇÃO GERAL

O crescente aumento da demanda de energia elétrica no mundo aliada a enorme preocupação mundial com a preservação dos recursos naturais existentes no planeta levou à ampliação dos sistemas de geração de energia elétrica existentes, assim como o desenvolvimento de novas fontes primárias de energia. Com o avanço da tecnologia, os custos para geração de energia oriunda de fontes renováveis têm se tornado cada vez menores. Em decorrência do grande aproveitamento destas fontes renováveis de energia, sistemas de geração distribuída têm sido amplamente estudados na literatura. Em sistemas de geração distribuída, os conversores estáticos de potência possuem papel fundamental na interconexão entre o sistema de geração e a rede elétrica.

Outro fator que impulsiona o aumento na quantidade de energia elétrica processada é o crescimento da indústria, que possui os motores de indução trifásicos como responsáveis por grande parte do seu consumo de energia elétrica (EMPRESA DE PESQUISA ENERGÉTICA, 2013; PROCEL, 2013). As potências dos motores envolvidos nos processos industriais tornam-se cada vez maiores e, com isso, o acionamento destas máquinas elétricas a partir de conversores estáticos gera um grande desafio para engenheiros e pesquisadores da área de Eletrônica de Potência.

As aplicações citadas requerem elevados níveis de potência processada e conversores estáticos com elevada eficiência, alta densidade de potência, alto grau de confiabilidade e, em certos casos, a possibilidade de bidirecionalidade do fluxo de potência. Dentro desse contexto, em aplicações com altas potências e altas tensões, os conversores multiníveis tem se tornado uma solução bastante comum nos últimos anos devido as suas vantagens em relação aos conversores de dois níveis. Por outro lado, para sistemas de baixa potência (< 10 kW), os conversores multiníveis têm competido com conversores com modulação PWM em alta frequência, em aplicações onde a eficiência é de grande importância (DAHER, SCHMID e ANTUNES, 2008).

As principais vantagens que os conversores multiníveis apresentam são a capacidade de sintetizar formas de onda da tensão de saída com baixa distorção harmônica e, conseqüentemente, redução do peso e volume dos elementos reativos do conversor (RODRÍGUEZ, LAI e PENG, 2002). Outra vantagem é a distribuição dos esforços de tensão e corrente através dos semicondutores, resultando em menores perdas por condução e elevada eficiência. Como desvantagens, os conversores multiníveis apresentam um maior número de interruptores comparado com topologias tradicionais, acarretando em uma maior complexidade do circuito de controle, diminuição da robustez a possíveis falhas e um aumento no número de circuitos de *drivers* para acionamento dos interruptores, conseqüentemente, aumento dos custos (SILVA, 2009).

O objetivo do presente trabalho é apresentar o estudo e implementação de um inversor multinível monofásico baseado na célula de comutação de múltiplos estados (*“Multi-State Switching Cell” - MSSC*) aplicado ao conversor de três níveis tipo T. Serão apresentados a análise qualitativa e quantitativa do inversor proposto de cinco níveis, empregando modulação PWM senoidal com múltiplas portadoras deslocadas em nível e fase, sendo construído um protótipo com potência nominal de 5 kW.

A estrutura deste trabalho é descrita a seguir:

O capítulo 1 expõe uma introdução sobre conversores multiníveis, onde são apresentadas algumas aplicações, principais topologias de inversores multiníveis monofásicos, algumas técnicas de modulação para inversores presentes na literatura, além da motivação e apresentação da topologia proposta (5L-CCME-T²).

O capítulo 2 apresenta a análise qualitativa e quantitativa da topologia proposta, ressaltando a modulação PWM adotada, as etapas de operação, formas de onda teóricas, esforços de tensão e corrente nos semicondutores e análise da taxa de distorção harmônica da tensão de saída antes do filtro LC.

O capítulo 3 apresenta o projeto e dimensionamento dos componentes do inversor 5L-CCME-T², dentre eles: interruptores, filtro de saída LC, autotransformador, barramento CC.

No capítulo 4 é apresentada a estratégia de controle implementada no inversor proposto. A modelagem e o projeto dos controladores são realizados neste capítulo.

Por fim, o capítulo 5 apresenta os resultados experimentais do conversor em malha aberta e malha fechada, validando todo o estudo realizado no presente trabalho. As formas de onda em regime permanente e respostas dinâmicas são mostradas neste capítulo.

CAPÍTULO 1

1 MOTIVAÇÃO, REVISÃO BIBLIOGRÁFICA E PROPOSTA DO TRABALHO

1.1 Introdução

Neste capítulo são abordados os fatores que impulsionam o uso de inversores multiníveis em aplicações envolvendo elevados níveis de potência. São discutidas algumas aplicações, bem como é apresentada uma breve revisão bibliográfica dos principais inversores multiníveis e das técnicas de modulação presentes na literatura mostrando as vantagens e desvantagens de cada uma delas. Por fim, é apresentada a topologia proposta no presente trabalho justificando sua escolha.

1.2 Aplicações de Conversores Multiníveis

Os conversores multiníveis têm sido uma alternativa bastante utilizada em aplicações que exigem altas tensões e altas potências devido a diversos fatores, entre eles: a qualidade da forma de onda de tensão com reduzido conteúdo harmônico, excelente distribuição de tensão nos interruptores, filtros de saída com peso e volume reduzido e elevada eficiência quando comparado a topologias clássicas de dois níveis (RODRÍGUEZ, *et al.*, 2007; RODRÍGUEZ, LAI e PENG, 2002; RODRÍGUEZ, *et al.*, 2009). Assim, a utilização dos conversores multiníveis se expande tanto na área industrial, como em aplicações de sistema de geração distribuída.

As seções seguintes apresentam de forma sucinta algumas das diversas aplicações dos conversores multiníveis, bem como mostram as respectivas pesquisas relacionadas na literatura.

1.2.1 Acionamento de Motores de Indução

No Brasil, o setor da indústria é o maior consumidor de toda a energia gerada, sendo que mais da metade deste consumo envolve os motores de indução trifásicos que possuem

papel imprescindível nos processos fabris (PROCEL, 2013). Muitos processos industriais aumentaram os níveis de potência envolvidos visando à diminuição dos custos na escala de produção (RODRÍGUEZ, *et al.*, 2007). Com isso, para melhorar a eficiência em aplicações de alta potência é necessário aumentar os níveis de tensão com o objetivo de reduzir os níveis de corrente.

As aplicações industriais geralmente requerem sistemas de acionamento a velocidade variável (*Adjustable Speed Drives – ASD*). Os ASD's, além da variação da velocidade, possuem vantagens como a redução do consumo de energia, a melhoria do fator de potência de entrada e possibilitam a partida suave e frenagem regenerativa (ZAMBRA, 2006).

Os inversores multiníveis aparecem como uma solução bastante atrativa para este tipo de aplicação, pois apresentam algumas vantagens comparadas com a utilização de inversores PWM de dois níveis para acionamento de máquinas de indução. Dentre elas:

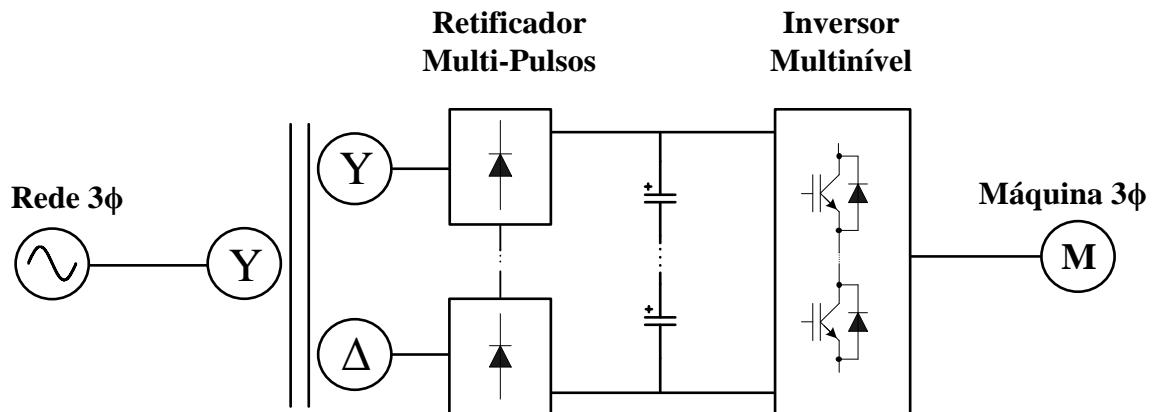
- A tensão de saída apresenta reduzido conteúdo harmônico;
- Menores taxas de variação de tensão (dV/dt) e, com isso, menor tensão de modo comum, diminuindo a possibilidade de ruptura da isolação dos enrolamentos do motor (ERDMAN, *et al.*, 1996; TOLBERT, PENG e HABETLER, 1999);
- Podem operar com baixas frequências de comutação dos interruptores, reduzindo as perdas por comutação e aumentando a eficiência do conversor.

A Figura 1.1 (a) mostra uma possível aplicação do inversor multinível em acionamento de motores de indução trifásico, onde um retificador multi-pulsos é utilizado para alimentar o barramento CC com o objetivo de reduzir a taxa de distorção harmônica das correntes drenadas de entrada. Retificadores de 12, 18, 24 e 30 pulsos são soluções bastante utilizadas na indústria, embora apresente como desvantagens um elevado número de componentes e transformadores com grande peso e volume.

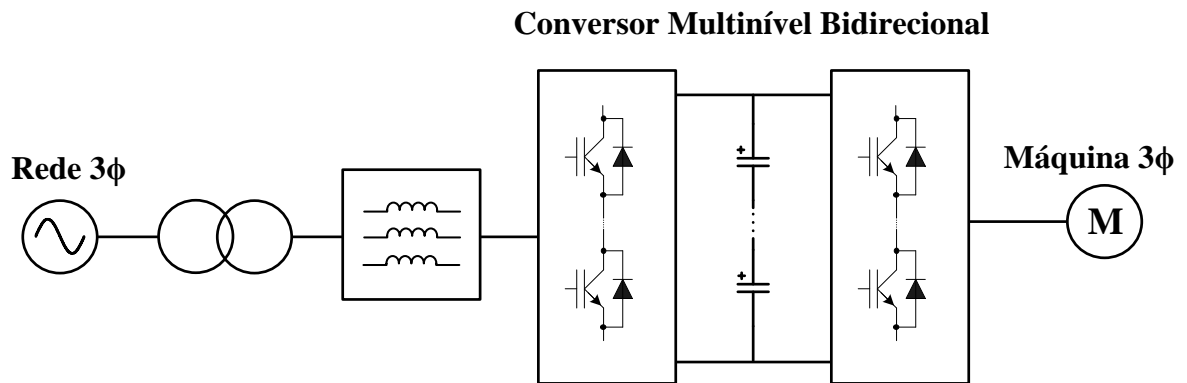
Outra desvantagem está no fato destes retificadores não apresentarem bidirecionalidade, impossibilitando a regeneração de potência da carga para a fonte. Algumas aplicações utilizam sistemas regenerativos no acionamento de motores de indução, uma vez que necessitam de frenagens e acelerações da máquina. Assim, com a utilização de retificadores regenerativos, a bidirecionalidade do fluxo de potência proporciona um aumento na eficiência global do sistema. Neste tipo de sistema, mostrado na Figura 1.1 (b), conversores multiníveis são utilizados tanto para o lado da rede elétrica como para o lado da carga, comumente chamado de configuração *Back-to-Back* (YINGCHAO, *et al.*, 2008; KOLAR, *et al.*, 2011).

Figura 1.1 – Aplicação de conversores multiníveis em acionamento de máquinas.

(a) Configuração utilizando retificadores multi-pulsos.



(b) Configuração utilizando conversores bidirecionais.



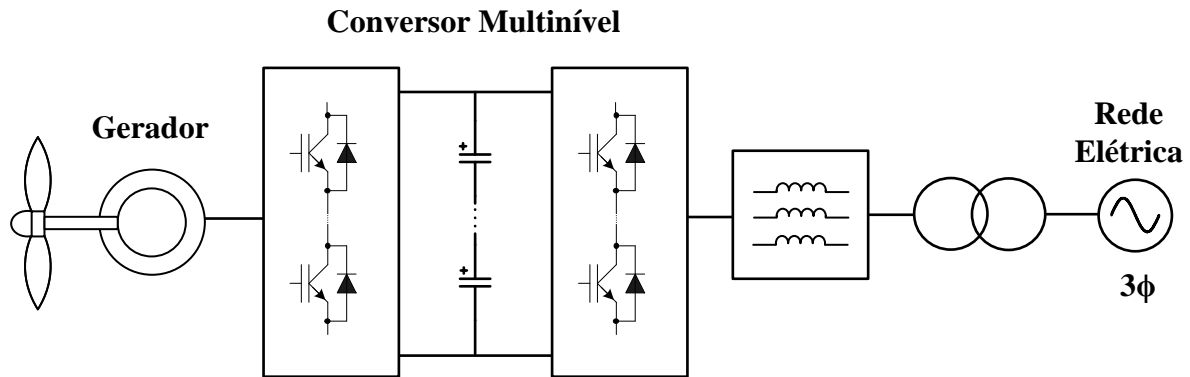
1.2.2 Conexão de Sistemas de Energias Renováveis

A configuração clássica de um sistema de geração eólica é constituída basicamente pelas seguintes partes: a turbina, ligada ao gerador, é conectada a um estágio retificador (CA-CC); esse estágio alimenta o barramento CC, o qual é comum ao segundo estágio composto por um inversor que possui a função de transferir a energia acumulada no barramento CC à rede elétrica. No segundo estágio é comum o uso de transformador de baixa frequência para adequação do nível da tensão gerada a rede elétrica.

Normalmente, nos sistemas de geração eólica são utilizados geradores na ordem de MW com tecnologias para baixas tensões. Porém, alguns trabalhos na literatura exploram a aplicação de tensões elevadas aos sistemas de geração eólica fazendo uso de topologias multiníveis, com as quais é possível distribuir a tensão sobre os interruptores através de combinação série dos mesmos (CARRASCO, *et al.*, 2006). O aumento das tensões do sistema

acarreta na redução do volume do gerador. A Figura 1.2 mostra o sistema de geração eólica conectado à rede elétrica através de um conversor multinível processando toda a potência gerada.

Figura 1.2 – Aplicação de conversores multiníveis em sistemas de geração eólica.



Inversores multiníveis também são encontrados em aplicações de sistemas de geração fotovoltaica *stand-alone*, onde inversores operam com tensão de entrada de 12, 24, 48, 96 ou 120 V, dependendo do nível de potência. Em (KANG, *et al.*, 2005; DAHER, SCHMID e ANTUNES, 2008) são exploradas algumas topologias de inversores multiníveis aplicados a sistemas de geração fotovoltaica *stand-alone*.

1.2.3 Filtros Ativos de Potência

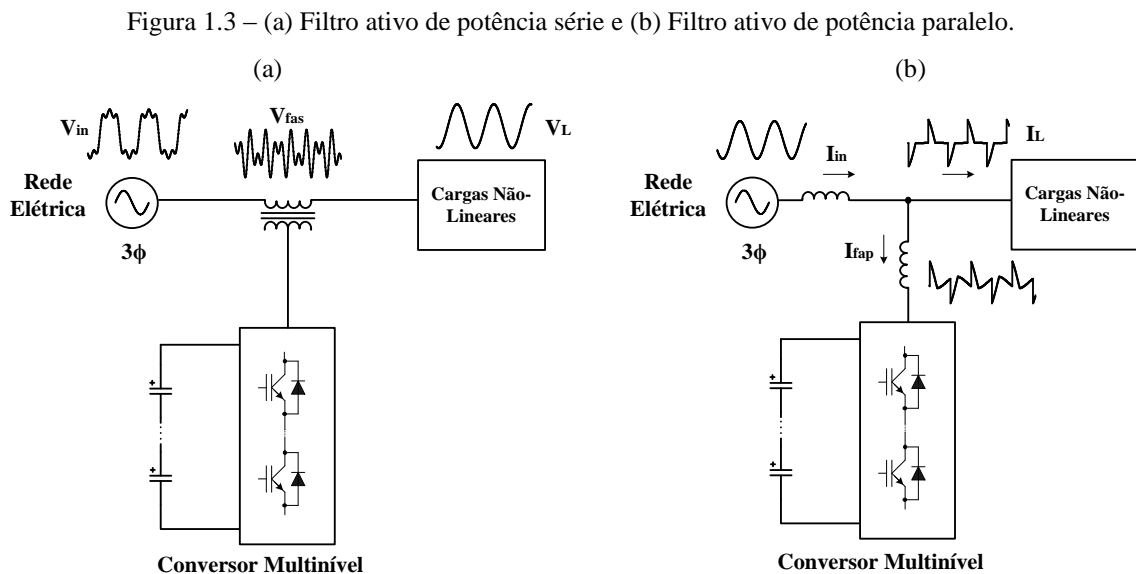
Os filtros ativos de potência são dispositivos utilizados com a função de compensar os harmônicos de corrente ou tensão injetados na rede elétrica através de cargas não lineares. Existem três topologias básicas:

- O filtro ativo série (FAS) que é capaz de eliminar as componentes harmônicas na forma de onda de tensão e de fazer a regulação da tensão disponibilizada para a carga. Este filtro produz uma forma de onda de tensão que ao se somar com a tensão da rede elétrica elimina o conteúdo harmônico da mesma, tornando a tensão disponível na carga livre de harmônicos;

- O filtro ativo paralelo (FAP) é a configuração mais utilizada nos processos industriais e é capaz de cancelar as componentes harmônicas na corrente de carga presentes no sistema de alimentação, além de contribuir para a compensação de potência reativa. O FAP drena ou injeta uma forma de onda de corrente que somada a corrente da carga não-linear torna a corrente total absorvida pela rede elétrica puramente senoidal;

- E o filtro ativo série-paralelo é uma configuração que agrega as vantagens dos filtros ativos série e paralelo, porém o mesmo possui custo elevado e uma maior complexidade do sistema de controle. Esta estrutura proporciona uma tensão senoidal para a carga, bem como corrige a corrente da carga não-linear tornando-a puramente resistiva do ponto de vista da rede elétrica.

Topologias de conversores multiníveis podem ser utilizadas para compensar sistemas de distribuição de média e alta tensão (ZHANG, *et al.*, 2008). Em (ACUNA, *et al.*, 2011), é apresentado um filtro ativo implementado com conversores monofásicos multiníveis que permitem a conexão em série de conversores para alcançar tensões de bloqueio mais elevadas. A Figura 1.3 (a) e (b) mostra o diagrama de blocos dos filtros ativos série e paralelo, respectivamente.



1.2.4 Compensação Estática de Reativos

Em geral, um sistema elétrico de potência apresenta problemas de estabilidade de tensão, ocasionados pela incapacidade dos sistemas em atender à crescente demanda reativa. Os compensadores estáticos de reativos (*Static Var Compensator - SVC*) têm a finalidade de controlar a tensão nas linhas ou nas barras através do ajuste contínuo da potência reativa que ele troca com o sistema. Os conversores multiníveis apresentam como grande vantagem na compensação estática de reativos o fato de não necessitar de transformador abaixador para a conexão de uma rede de distribuição ou transmissão (JOÓS, HUANG e OOI, 1998; PENG e LAI, 1997).

1.3 Topologias de Inversores Multiníveis Monofásicos

Diversas topologias de inversores multiníveis são encontradas na literatura, devido a extensa gama de aplicações destas estruturas. Nesta seção serão apresentadas algumas topologias exploradas na literatura, as quais podem ser divididas em três categorias básicas (LAI e PENG, 1996): inversores multiníveis com diodos de grampeamento, inversores multiníveis com capacitores flutuantes e inversores multiníveis em cascata. Variações topológicas das três estruturas clássicas também serão discutidas nesta seção, abordando as vantagens e desvantagens de cada uma delas.

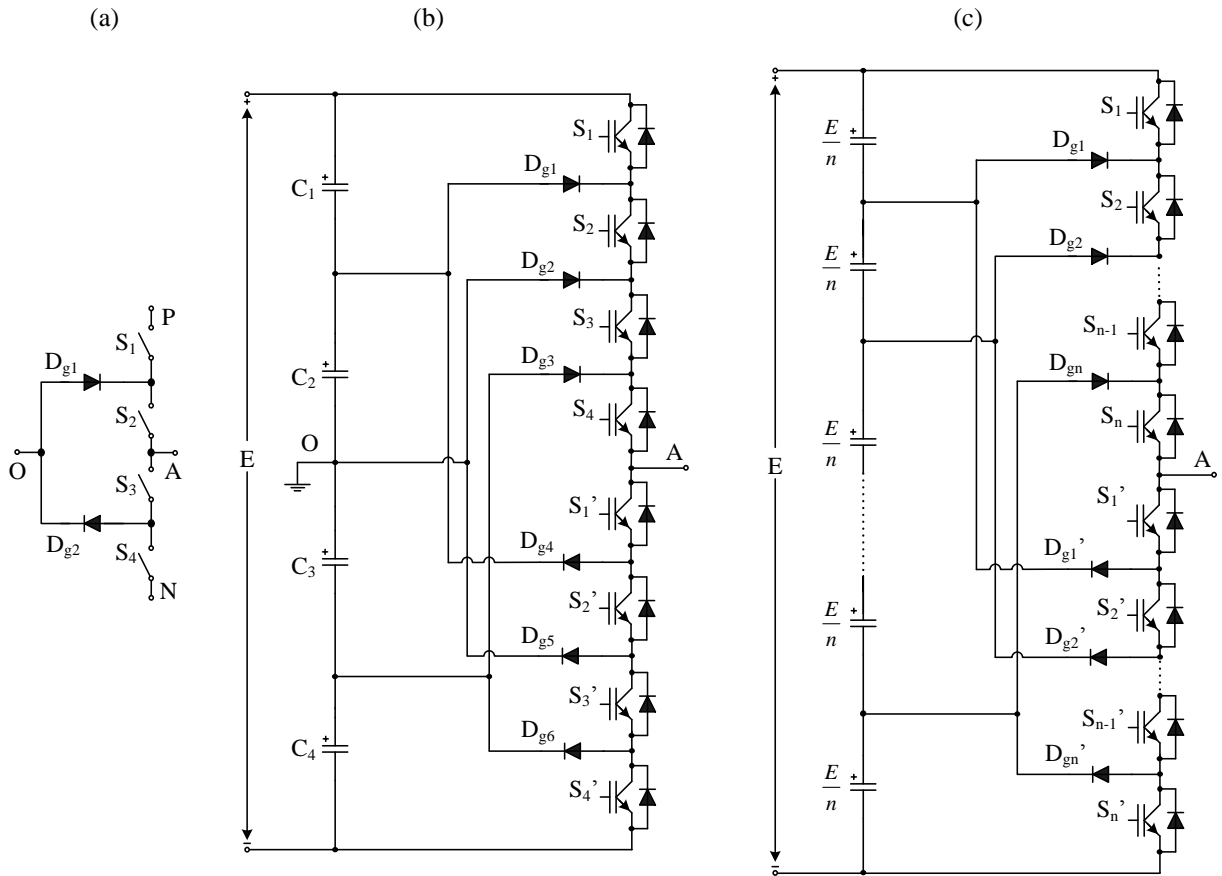
1.3.1 Inversor Multinível com Diodo de Grampeamento

Esta topologia também conhecida como inversor com grampeamento do ponto central (*Neutral Point Clamped Inverter - NPC*) foi inicialmente proposta em uma versão trifásica por (NABAE, TAKAHASHI e AKAGI, 1981). Em (CHOI, CHO e CHO, 1991), o conversor NPC monofásico foi generalizado, de forma que com a associação adequada da célula de comutação NPC de três níveis, mostrada na Figura 1.4 (a), é possível obter n níveis na tensão de saída antes do filtro. Portanto, a topologia NPC de n níveis é composta por $(n - 1)$ capacitores de barramento, $(n - 1)(n - 2)$ diodos de grampeamento e $(n - 1)2$ interruptores. Cada interruptor fica submetido a uma tensão máxima igual a tensão sobre cada um dos capacitores do barramento: $V_{dc}/(n - 1)$.

Assim, quanto maior o número de níveis, maior o número de capacitores do barramento e menor é a tensão sobre cada interruptor. Porém, com o aumento do número de níveis, alguns diodos de grampeamento ficam submetidos a tensões superiores às aquelas aplicadas aos interruptores. Uma solução para este problema é a associação de diodos em série ou a utilização de diodos de especificações diferentes.

Como desvantagens esta topologia apresenta um elevado número de diodos de grampeamento, a necessidade de um sistema de controle capaz de balancear a tensão nos capacitores do barramento CC e o uso de circuitos de equalização de tensão nos diodos de grampeamento quando estes são conectados em série. As Figura 1.4 (b) e Figura 1.4 (c) mostram a topologia do inversor NPC de cinco níveis e a topologia generalizada para n níveis da tensão na carga, respectivamente.

Figura 1.4 – Inversor NPC. (a) Célula de comutação NPC de três níveis, (b) Estrutura monofásica de cinco níveis e (c) Estrutura monofásica de n níveis.

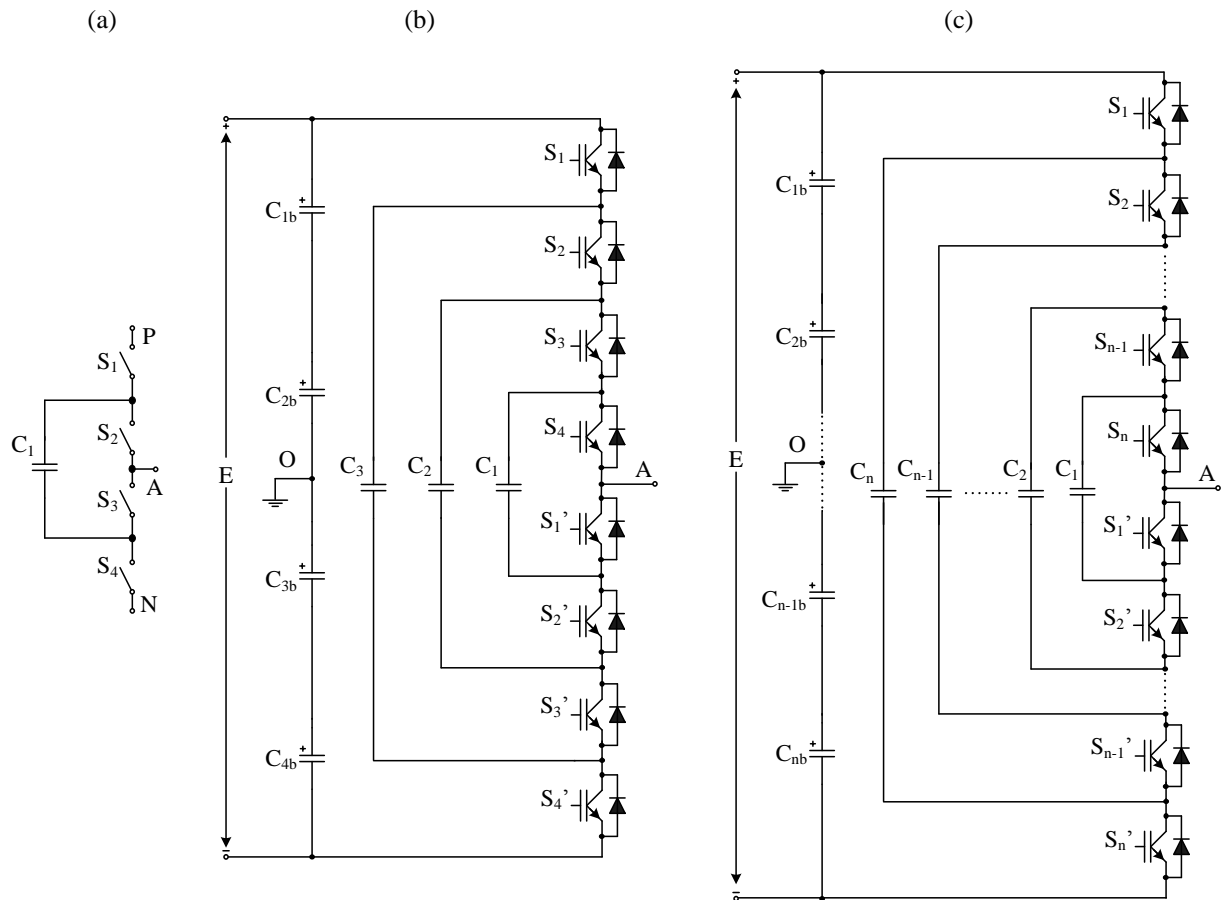


1.3.2 Inversor Multinível com Capacitor de Grampeamento

Outra topologia bastante estudada na literatura é o inversor com capacitor de grampeamento, mais conhecido como inversor com capacitor flutuante (*Flying Capacitor - FC*) proposto por (MEYNARD e FOCH, 1992). As Figura 1.5 (a) e Figura 1.5 (b) mostram a célula de comutação FC e o inversor FC monofásico de cinco níveis, respectivamente.

A Figura 1.5 (c) apresenta o inversor FC de forma generalizada para n níveis na tensão de saída antes do filtro. A topologia generalizada é composta por $(n - 1)2$ interruptores, $(n - 1)$ capacitores do barramento CC e $(n - 1)(n - 2)/2$ capacitores das células, considerando a utilização de capacitores com a mesma tensão nominal, o que acarretaria no aumento do custo do inversor e uma complexidade maior no controle de balanceamento dos mesmos. A tensão máxima que cada interruptor fica submetido é igual a tensão sobre cada um dos capacitores do barramento: $V_{dc}/(n - 1)$.

Figura 1.5 – Inversor FC. (a) Célula de comutação FC de três níveis, (b) Estrutura monofásica de cinco níveis e (c) Estrutura monofásica de n níveis.



Esta topologia apresenta como vantagens:

- Arranjo simples e modularidade nos blocos construtivos;
- Possibilidade de operação sem *snubbers*;
- Não necessita de fontes isoladas para formar o barramento CC;
- Pode funcionar como conversor CC-CC, uma vez que a tensão nos capacitores tem um comportamento estável.

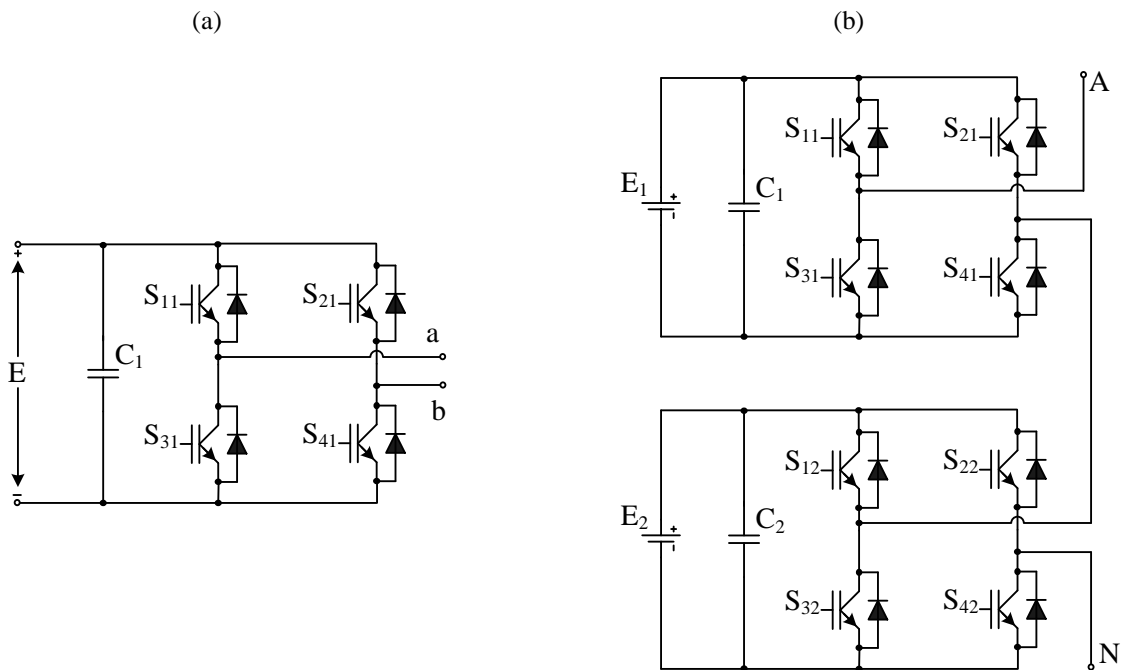
Dentre as desvantagens do inversor FC:

- O elevado número de capacitores dependendo do número de níveis requerido, aumentando volume e complexidade do circuito de controle para balanceamento dos mesmos;
- Custo elevado devido o grande número de capacitores e, conseqüentemente, sensores de tensão utilizados;
- Possibilidade de ressonâncias parasitas entre os capacitores;
- Redistribuição de tensão nos capacitores durante surtos de tensão na entrada, podendo causar sobretensões nos interruptores.

1.3.3 Inversor Multinível com Células em Cascata

O inversor multinível com células em cascata foi proposta por (BAKER e BANNISTER, 1975) e consiste na conexão série de conversores ponte completa, também conhecidos como ponte H (*Cascaded H-Bridge - CHB*). A célula básica de três níveis da ponte H é mostrada na Figura 1.6 (a). Esta topologia é bastante utilizada em aplicações de média tensão e o número de células conectadas em série é determinado pela tensão de operação do sistema. A Figura 1.6 (b) mostra a topologia monofásica para cinco níveis da tensão na carga.

Figura 1.6 – Inversor ponte H em cascata. (a) Célula básica de três níveis e (b) Estrutura monofásica de cinco níveis.



A grande vantagem desta topologia é sua modularidade, facilitando a manutenção e montagem, e o fato de não precisar de diodos ou capacitores de grampeamento. Além disso, apresenta menor custo devido ao menor número de componentes em relação às topologias NPC e FC, e menor complexidade do circuito de controle.

A grande desvantagem apresentada por esta topologia é a necessidade de utilização de fontes de tensão contínuas isoladas para cada célula ponte H, as quais geralmente são obtidas a partir de retificadores multipulsos ou de conversores CC-CC bidirecionais isolados. Além disso, apresenta grande volume total dos capacitores de barramento das células, uma vez que cada capacitor fornecerá energia a uma única célula. Este tipo de conversor pode operar com

fontes de tensão isoladas de diferentes valores (RECH, 2005), alcançando um maior número de níveis na saída sem o aumento do número de células conectadas em série, conseqüentemente, minimizando a distorção harmônica. Estas estruturas conhecidas como CHB assimétricas podem operar com frequências de comutação diferentes e podem processar potências distintas.

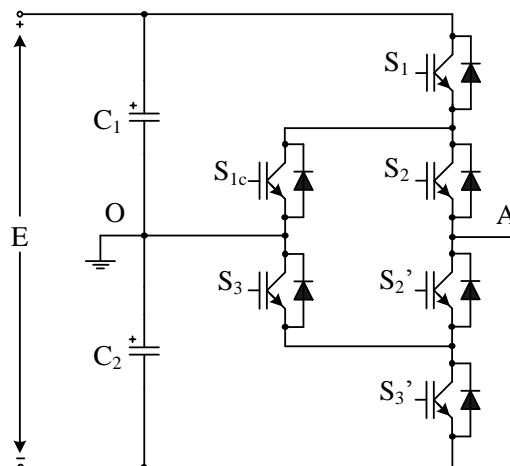
1.3.4 Outras Topologias

Além das três estruturas básicas mencionadas, na literatura novas topologias de conversores multiníveis surgem a cada ano. Algumas dessas topologias consistem em pequenas variações das topologias principais e serão discutidas a seguir.

1.3.4.1 Inversor Multinível com Grampeamento Ativo do Ponto Central

A topologia do inversor multinível NPC apresentado na seção 1.3.1 apresenta como desvantagem a distribuição desigual de perdas entre os semicondutores. Assim, para proporcionar um maior balanceamento das perdas totais do conversor foi proposto em (BRUCKNER, BERNET e GÜLDNER, 2005), o inversor de três níveis com grampeamento ativo do ponto central (*Active Neutral Point Clamped Inverter - ANPC*). Nesta topologia são utilizados dois interruptores adicionais em substituição dos diodos de grampeamento que possibilitam um aumento da potência de saída (20%) ou da frequência de chaveamento (85%) em relação à topologia clássica. A topologia do inversor de três níveis ANPC é apresentada na Figura 1.7.

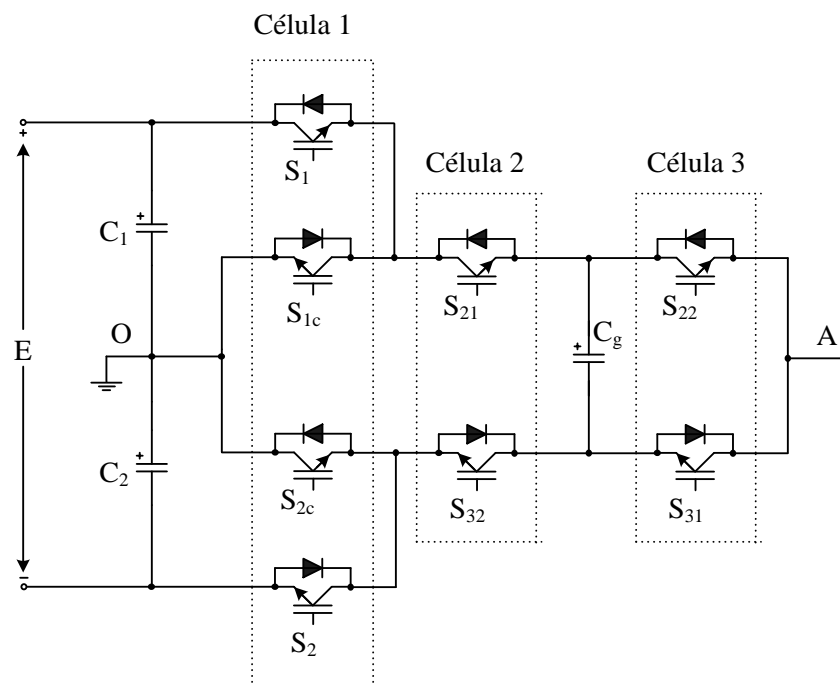
Figura 1.7 – Topologia monofásica do inversor de três níveis ANPC.



1.3.4.2 Inversor com Grampeamento Ativo do Ponto Central e Capacitor Flutuante

Em (BARBOSA, *et al.*, 2005) foi proposta uma topologia multinível, denominada de inversor com grampeamento ativo do ponto central e com capacitor flutuante (*Active-NPC with Flying Capacitor – ANPC-FC*), que combina a robustez do conversor NPC com a flexibilidade do conversor FC para gerar tensões com múltiplos níveis. Esta topologia, mostrada na Figura 1.8, produz cinco níveis na tensão de saída pela combinação da característica de três níveis do estágio de entrada (célula 1) e de dois níveis do estágio de saída (células 2 e 3). Diferentemente das topologias clássicas NPC e FC, esta estrutura divide o barramento CC em apenas dois capacitores, reduzindo os custos, o volume e a complexidade no controle do conversor (KIEFERNDORF, *et al.*, 2010). O número de níveis pode ser aumentado pela adição de interruptores em série no estágio de entrada (célula 1) e acrescentando mais níveis no estágio de saída (células 2 e 3).

Figura 1.8 – Topologia monofásica do inversor de cinco níveis ANPC-FC.

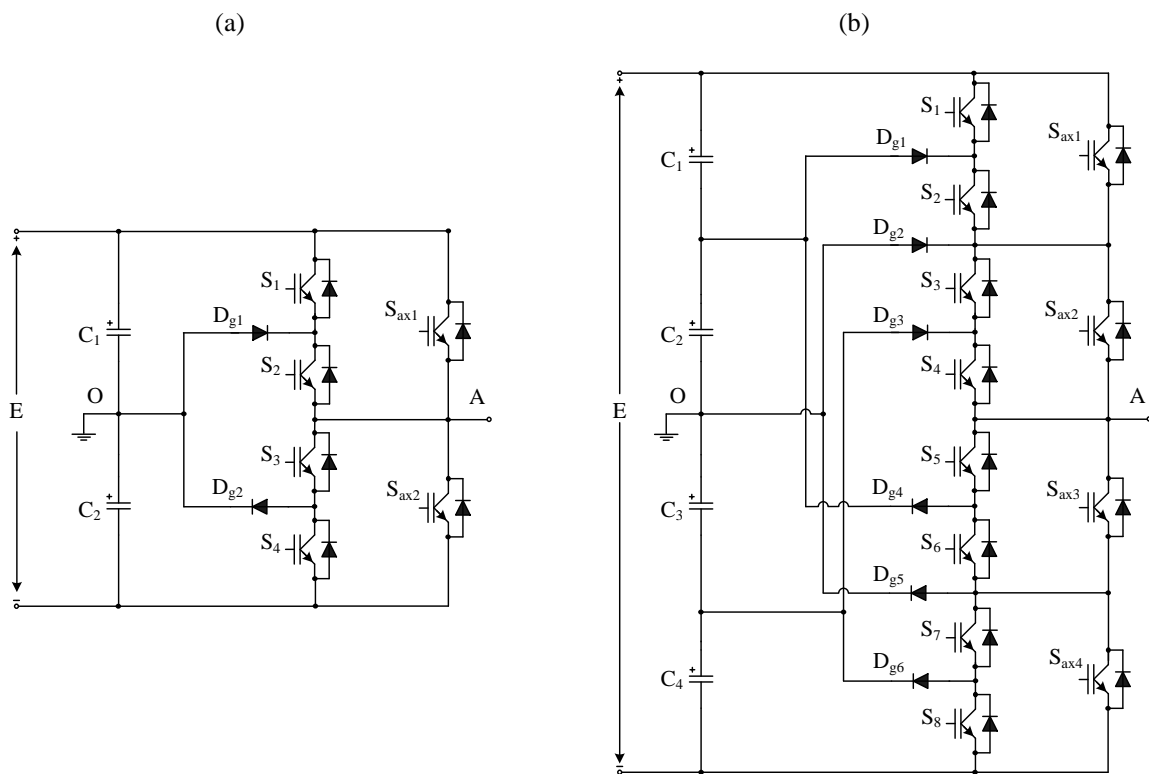


1.3.4.3 Inversor Multinível Híbrido com Grampeamento do Ponto Central

Outra variação da topologia do inversor multinível NPC clássico nomeada como conversor híbrido com grampeamento do ponto central (*Hybrid Neutral Point Clamped Converter – H-NPCC*) é apresentada em (SOEIRO e KOLAR, 2011).

Operando em baixa tensão, esta topologia não só pode alcançar maior eficiência que muitas estruturas típicas de três níveis, como pode superar a desvantagem de distribuição de perdas entre os semicondutores, conseguindo um aumento considerável da potência de saída (SOEIRO e KOLAR, 2013). Assim como no inversor ANPC, o inversor H-NPCC de três níveis mostrado na Figura 1.9 (a) possui dois interruptores extras (quatro na versão de cinco níveis) em relação à topologia clássica do NPC. A Figura 1.9 (b) apresenta a versão de cinco níveis do inversor multinível H-NPCC.

Figura 1.9 – Topologia monofásica do inversor H-NPCC. (a) Estrutura de três níveis e (b) Estrutura de cinco níveis.



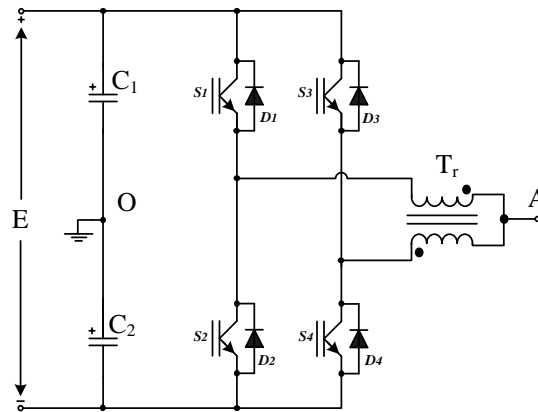
1.3.4.4 Inversor Multinível baseado na Célula de Comutação de Três Estados

Para aplicações com altas correntes várias técnicas têm sido estudadas na literatura para elevar a capacidade de corrente dos conversores, entre elas, a técnica de intercalamento com o uso de células magneticamente acopladas. O conceito de célula de comutação de três estados (*Three-State Switching Cell – 3SSC*) foi proposto por (BASCOPE, 2001) e tem a finalidade de distribuir de maneira uniforme os esforços de corrente através dos semicondutores e multiplicar a frequência da tensão aplicada na carga. Estas características

permitem uma melhor distribuição das perdas e a redução do peso e volume dos elementos magnéticos.

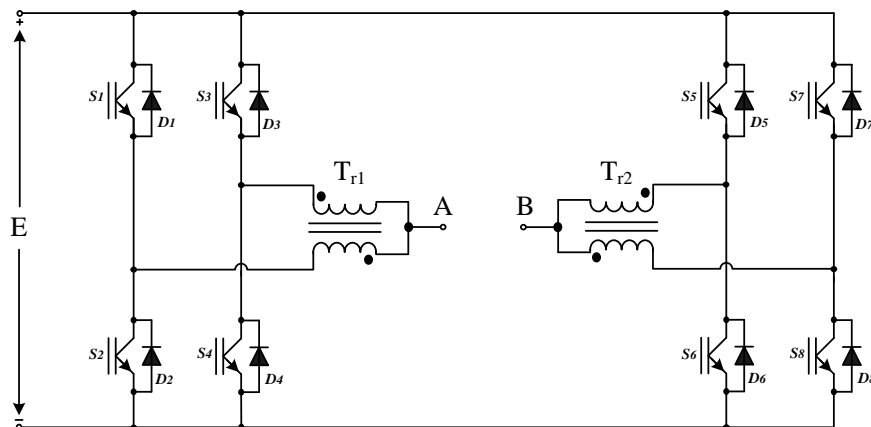
A célula de comutação de três estados foi originalmente proposta para aplicações em conversores CC-CC. Em (PERAÇA e BARBI, 2006) foi proposto um inversor meia-ponte baseado na célula de comutação de três estados proporcionando três níveis na tensão de saída antes do filtro. A topologia mostrada na Figura 1.10 apresenta as vantagens inerentes à célula de comutação de três estados, como: a frequência da tensão aplicada à carga é o dobro da frequência de comutação dos interruptores; compartilhamento de corrente entre os semicondutores, proporcionando uma redução nas perdas por condução.

Figura 1.10 – Topologia do inversor meia-ponte baseado na célula de comutação de três estados.



Em (PERAÇA, BATISTA e MARCELINO, 2010), a aplicação da célula de comutação de três estados foi estendida para inversores ponte completa. O inversor ponte completa baseado na célula de comutação de três estados é mostrada na Figura 1.11.

Figura 1.11 – Topologia do inversor ponte completa baseado na célula de comutação de três estados.

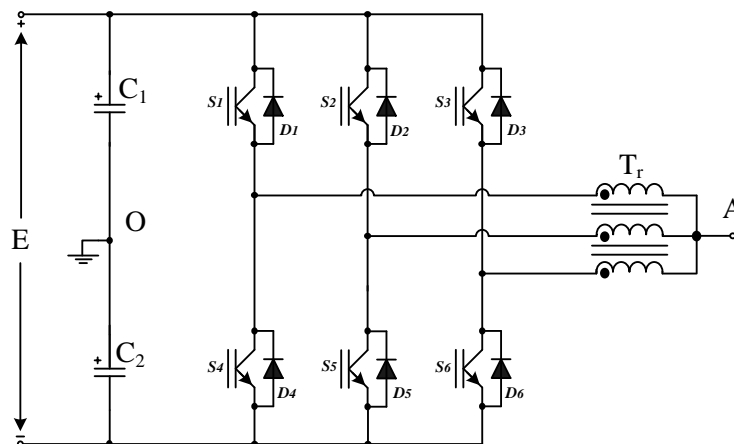


Com a aplicação de duas células de comutação e a utilização de uma modulação adequada, a topologia mostrada na Figura 1.11 apresenta cinco níveis na tensão de saída antes do filtro. Além disso, a frequência vista pelo filtro de saída é quatro vezes a frequência de comutação dos interruptores, permitindo reduzir significativamente o volume do filtro de saída.

1.3.4.5 Inversor Multinível baseado na Célula de Comutação de Quatro Estados

A célula de comutação de quatro estados foi proposta por (PERAÇA, 2008) e representa uma extensão da célula de três estados e é composta por seis interruptores e um indutor trifásico simétrico. A topologia mostrada na Figura 1.12 foi inicialmente proposta por (PERAÇA, 2008) na sua versão monofásica e explorada em sua versão trifásica por (HAUSMANN, 2011) e (CORTEZ, 2012).

Figura 1.12 – Topologia monofásica do inversor meia-ponte baseado na célula de comutação de quatro estados.

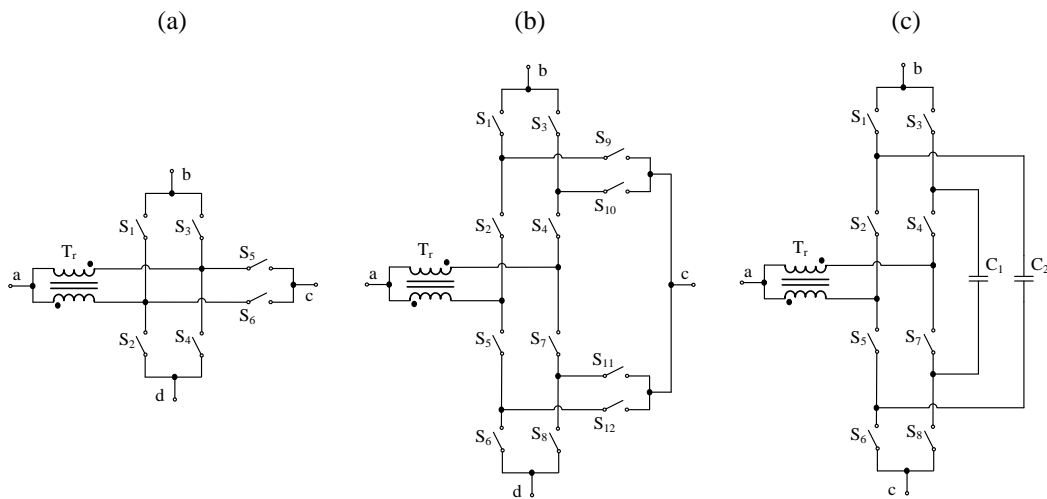


Esta topologia apresenta quatro níveis na tensão de saída antes do filtro, possibilitando a diminuição do conteúdo harmônico da tensão sobre a carga. Outro fator que permite a redução do peso e volume do filtro de saída é devido à frequência da tensão na carga ser três vezes maior que a frequência de comutação dos interruptores. Outra vantagem desta topologia é que a corrente em cada braço do inversor equivale a um terço da corrente de carga, possibilitando o emprego de semicondutores de menor capacidade de corrente. Com isso, é possível processar potências bem mais elevadas com semicondutores de menor capacidade de corrente, sendo esta topologia adequada para aplicações em médias e altas potências (HAUSMANN e BARBI, 2011).

1.3.4.6 Inversor Multinível NPC baseado na Célula de Comutação de Múltiplos Estados

Em (BASCOPE, NETO e BASCOPE, 2011) foram propostas células de comutação de múltiplos estados (*Multi-State Switching Cell – MSSC*) com o propósito de aumentar a capacidade de corrente, níveis da tensão de saída e potência processada quando aplicadas em inversores multiníveis. Conversores CA-CC aplicando a célula de comutação de múltiplos estados tipo T foram estudados em (CÂMARA, 2012). A Figura 1.13 (a), (b) e (c) mostra a célula de comutação de múltiplos estados tipo T, tipo I e com capacitor flutuante, respectivamente.

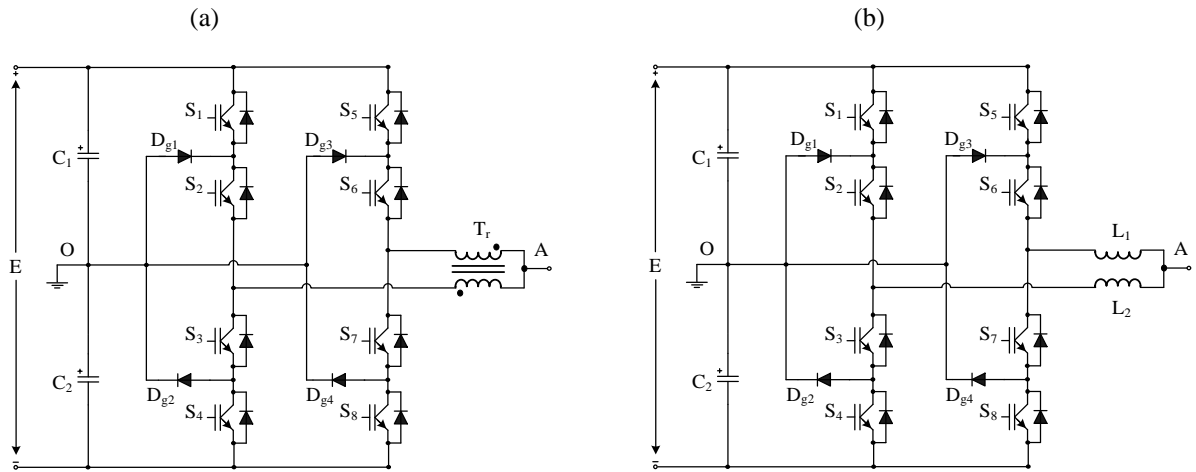
Figura 1.13 – Células de comutação de múltiplos estados. (a) Tipo T, (b) Tipo I e (c) Com capacitor flutuante.



Dois topologias de inversores de cinco níveis NPC modificadas utilizando a técnica de intercalamento com acoplamento magnético foram propostas em (NETO, *et al.*, 2012). Na primeira topologia, a célula de comutação é conectada utilizando um autotransformador (NPC-MSSC) como mostra a Figura 1.14 (a). A segunda topologia apresentada na Figura 1.14 (b) utiliza a célula de comutação conectada através de indutores não acoplados (NPC-IC). Dentre as vantagens apresentadas por estas topologias, tem-se:

- Menores perdas por condução devido ao compartilhamento de corrente, acarretando em uma maior eficiência comparada com as topologias clássicas;
- Reduzidos peso e volume dos elementos magnéticos, uma vez que a frequência do filtro é o dobro da frequência de chaveamento;
- Possui apenas dois capacitores dividindo o barramento CC, conseqüentemente, exige um controle de balanceamento das tensões no barramento mais simples em relação ao conversor NPC e FC de cinco níveis.

Figura 1.14 – Inversor de cinco níveis NPC baseado na célula de comutação de múltiplos estados. (a) Utilizando autotransformador (NPC-MSSC) e (b) Utilizando indutores não acoplados (NPC-IC).



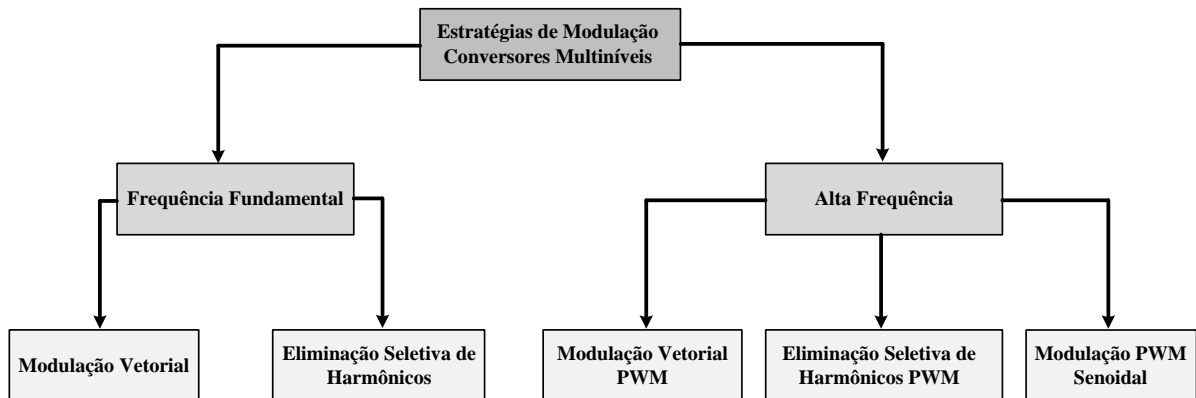
1.4 Técnicas de Modulação para Inversores Multiníveis

Estratégias PWM usadas em inversores convencionais podem ser modificadas para o uso em inversores multiníveis. Diversas estratégias de modulação podem ser encontradas na literatura. O objetivo da estratégia de modulação em conversores multiníveis visa determinar a amplitude e frequência da tensão de saída, além de reduzir o conteúdo harmônico da mesma, uma melhor distribuição de perdas entre os semicondutores, eliminar ondulações de baixa frequência e equilibrar as tensões do barramento CC. As estratégias de modulação podem ser classificadas de acordo com a frequência de comutação, como mostra a Figura 1.15.

Dentre as estratégias presentes na literatura, as mais exploradas são:

- Modulação por eliminação seletiva de harmônicos;
- Modulação PWM senoidal;
- Modulação vetorial.

Figura 1.15 – Classificação das estratégias de modulação para conversores multiníveis.



1.4.1 Modulação por Eliminação Seletiva de Harmônicos (SHE)

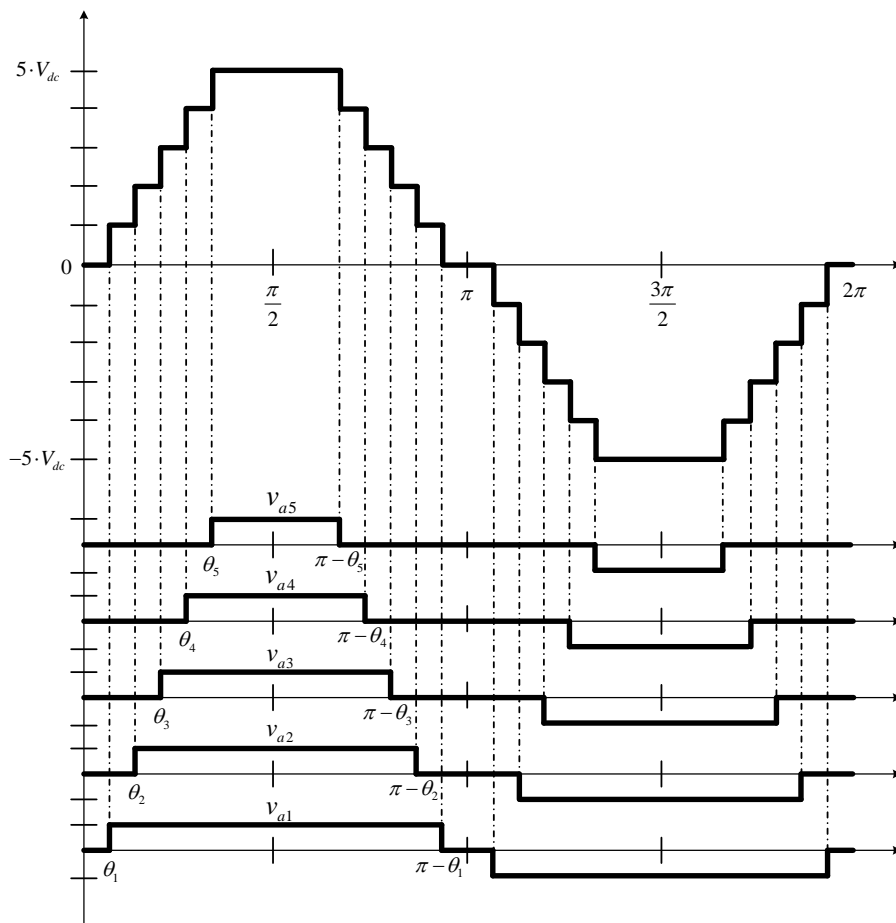
O método de eliminação seletiva de harmônicos é uma técnica tradicional utilizada em aplicações de alta potência e conversores que operam em baixa frequência de comutação. A modulação SHE consiste em cancelar alguns componentes harmônicos indesejados através da escolha dos ângulos de disparo dos interruptores.

A Figura 1.16 mostra a forma de onda de tensão de saída de um inversor CHB de 11 níveis e os ângulos de comutação que formam cada nível. Os ângulos de comutação podem ser modificados de forma que a distorção harmônica total seja mínima. Geralmente, os ângulos são escolhidos de forma que elimine os harmônicos de baixa frequência predominantes. A forma de onda multinível pode ser decomposta em série de Fourier como:

$$V_{out}(\omega t) = \frac{4 \cdot V_{dc}}{\pi} \cdot \sum_n [\cos(n \cdot \theta_1) + \cos(n \cdot \theta_2) + \dots + \cos(n \cdot \theta_s)] \cdot \frac{\text{sen}(n \cdot \omega t)}{n} \quad (1.1)$$

Onde $n = 1, 3, 5, 7, \dots$

Figura 1.16 – Forma de onda da tensão de saída do inversor CHB de 11 níveis.



O conjunto de todos os componentes harmônicos da tensão de saída é representado pela equação (1.1). Para a tensão de saída de 11 níveis existem cinco ângulos de disparo, resultando na eliminação de quatro harmônicos e o controle da amplitude da frequência fundamental. Assim, para eliminar determinada componente harmônica é necessário igualar a equação correspondente à zero. Por exemplo, para eliminar a 5ª, 7ª, 11ª e 13ª harmônica é preciso encontrar os ângulos de comutação do sistema de equações não-lineares mostrado na equação (1.2):

$$\begin{aligned}
 \cos(\theta_1) + \cos(\theta_2) + \cos(\theta_3) + \cos(\theta_4) + \cos(\theta_5) &= 5 \cdot m_a \\
 \cos(5 \cdot \theta_1) + \cos(5 \cdot \theta_2) + \cos(5 \cdot \theta_3) + \cos(5 \cdot \theta_4) + \cos(5 \cdot \theta_5) &= 0 \\
 \cos(7 \cdot \theta_1) + \cos(7 \cdot \theta_2) + \cos(7 \cdot \theta_3) + \cos(7 \cdot \theta_4) + \cos(7 \cdot \theta_5) &= 0 \\
 \cos(11 \cdot \theta_1) + \cos(11 \cdot \theta_2) + \cos(11 \cdot \theta_3) + \cos(11 \cdot \theta_4) + \cos(11 \cdot \theta_5) &= 0 \\
 \cos(13 \cdot \theta_1) + \cos(13 \cdot \theta_2) + \cos(13 \cdot \theta_3) + \cos(13 \cdot \theta_4) + \cos(13 \cdot \theta_5) &= 0
 \end{aligned} \tag{1.2}$$

Onde m_a corresponde ao índice de modulação do inversor.

O número máximo de componentes harmônicos que podem ser eliminados é igual a $(m - 1)$, onde m é o número de ângulos de comutação. A maior dificuldade desta técnica de modulação é sua implementação, uma vez que o controle precisa solucionar sistemas de equações não-lineares para obter os ângulos de comutação dos interruptores. Uma alternativa para a resolução destas equações é a utilização de algoritmos genéticos (SHI, HU e WANG, 2008).

De acordo com o índice de modulação do inversor existe um conjunto de ângulos de comutação. Assim, um conjunto de ângulos de comutação pode ser calculado previamente para cada valor de índice de modulação e armazenados em tabelas. Desta forma, um microcontrolador pode ser utilizado para gerar os sinais de gatilho dos interruptores.

1.4.2 Modulação PWM Senoidal (SPWM)

A estratégia de modulação por largura de pulso é amplamente utilizada para inversores que operam com frequência de chaveamento elevada (acima de 1 kHz). Essa técnica é conhecida como SPWM (*Sinusoidal Pulse Width Modulation*) e consiste na comparação entre um sinal modulador por fase e portadoras triangulares para gerar os sinais de gatilhos dos interruptores (HOLMES e LIPO, 2003; MACGRATH e HOLMES, 2000).

Nos conversores multiníveis a estratégia de modulação SPWM normalmente utiliza múltiplas portadoras deslocadas verticalmente. Quando a moduladora é maior que determinada portadora, o correspondente interruptor é acionado e seu complementar é

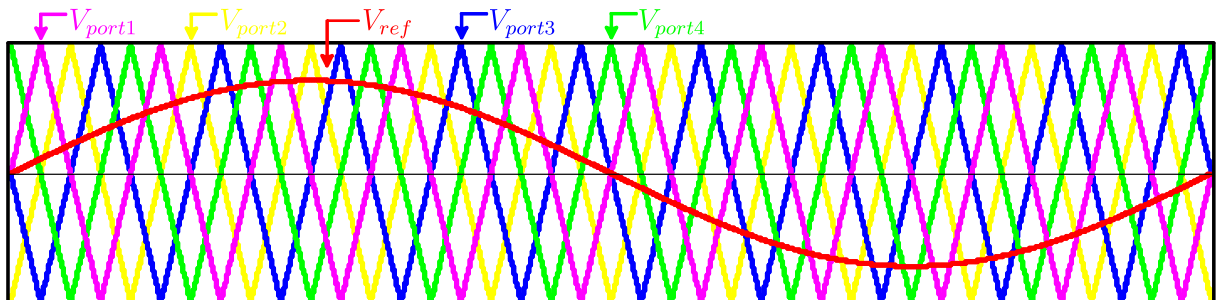
bloqueado. Assim, para um conversor multinível com n níveis são necessárias $(n - 1)$ portadoras triangulares.

Por ser de fácil implementação, esta técnica apresenta algumas variantes (CARRARA, *et al.*, 1992; CALAIS, BORLE e AGELIDIS, 2001). A primeira variante é a técnica de disposição das portadoras por defasamento angular (*Phase Shifted – PS*), onde, para um inversor de n níveis são usadas $(n - 1)$ portadoras triangulares com amplitude e frequência iguais, mas defasadas entre si. A Figura 1.17 (a) mostra o sinal modulador e as portadoras triangulares para um conversor CHB de cinco níveis e a Figura 1.17 (b) apresenta a tensão gerada através da comparação, onde pode ser visto que a mesma comuta a uma frequência $(n - 1)$ vezes superior à frequência da portadora. O deslocamento angular entre as portadoras é dado pela equação (1.3):

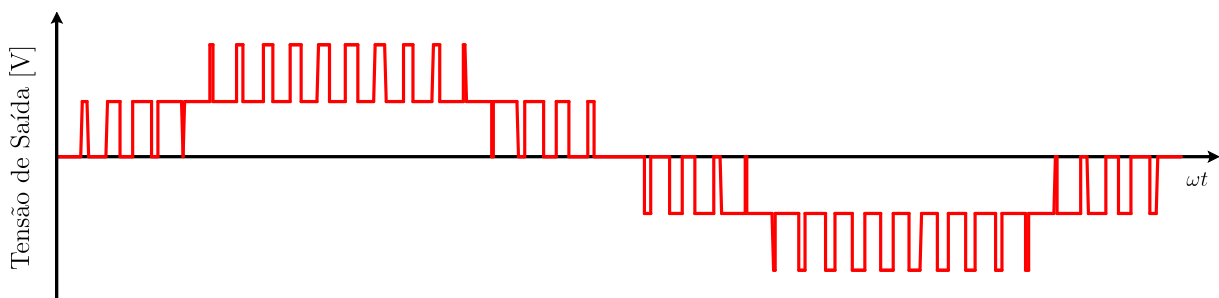
$$\Delta = \frac{2\pi}{n-1} \quad [\text{rad}] \quad (1.3)$$

Figura 1.17 – Modulação *phase-shifted* (PS) aplicada ao inversor CHB de cinco níveis.

(a) Ondas portadoras e sinal de referência;



(b) Forma de onda da tensão de saída;



Quando todas as portadoras se encontram deslocadas verticalmente, mas em fase entre si é denominada modulação por disposição de fase (*Phase Disposition – PD*) como mostra a Figura 1.18 (a). Nesta estratégia a harmônica mais significativa na forma de onda da tensão de

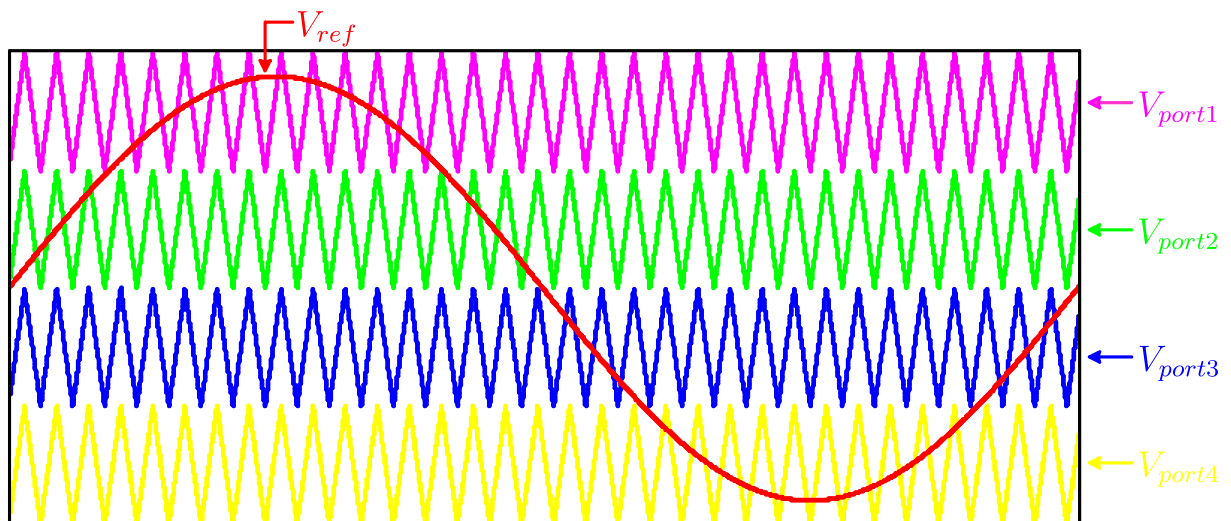
saída se encontra na mesma frequência da onda portadora. O número de portadoras necessárias é $(n - 1)$, onde n é o número de níveis na tensão de saída do conversor.

Outra técnica de modulação SPWM é chamada de disposição em oposição de fase (*Phase Opposition Disposition – POD*), a qual possui as portadoras superiores em fase entre si e deslocadas de 180° das portadoras inferiores como mostra a Figura 1.18 (b). Existe ainda a estratégia de modulação denominada disposição em oposição de fase alternada (*Alternative Phase Opposition Disposition – APOD*) mostrada na Figura 1.18 (c), onde cada portadora está defasada de 180° da portadora adjacente. Para estas modulações, assim como na modulação anterior, também são necessárias $(n - 1)$ portadoras para sua implementação.

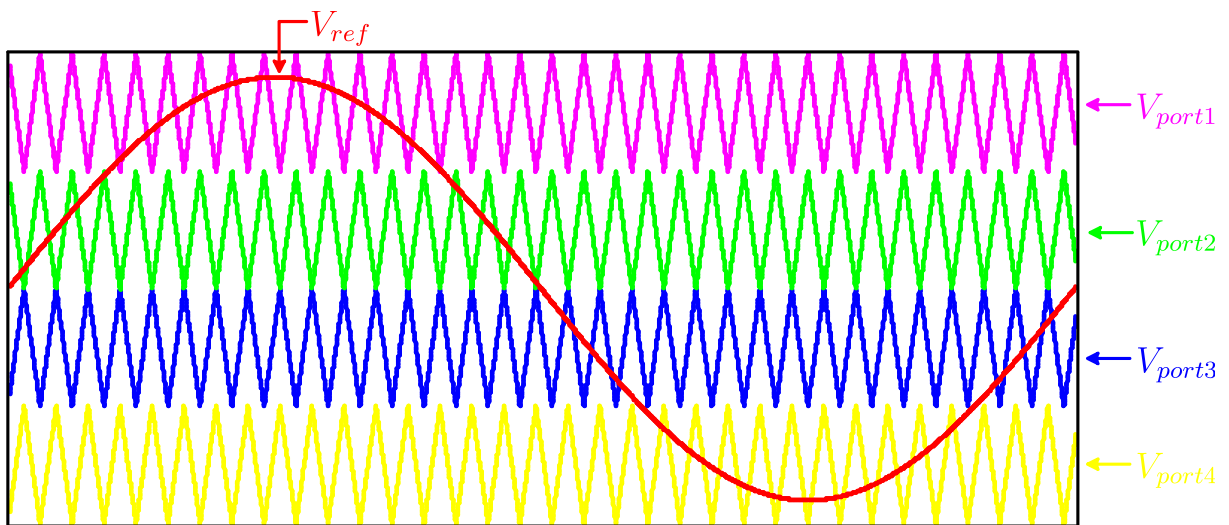
As modulações PD, POD e APOD quando aplicadas a conversores trifásicos, proporcionam aproximadamente a mesma THD na tensão de fase. Porém, a modulação PD apresenta menor THD na tensão de linha comparada com as modulações POD e APOD, uma vez que possibilita um melhor cancelamento de harmônicas na tensão de linha (BATSCHAUER, 2011). A modulação PS apresenta um maior número de comutações, uma vez que os interruptores comutam durante todo o período da moduladora, resultando em maiores perdas em relação as outras modulações. Tratando-se de conteúdo harmônico da tensão de saída, a modulação PS apresenta aproximadamente a THD comparada com as outras modulações.

Figura 1.18 – Modulação PWM senoidal aplicada a um inversor de cinco níveis.

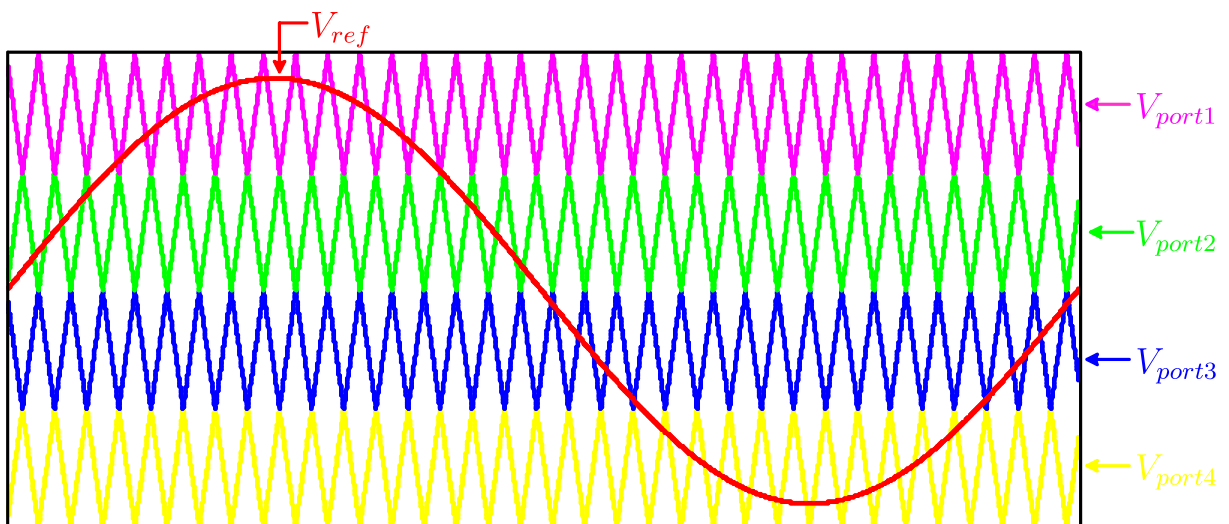
(a) Modulação PD-PWM;



(b) Modulação POD-PWM;



(c) Modulação APOD-PWM.



1.4.3 Modulação Vetorial ou *Space Vector* (SVM)

A modulação por vetores espaciais (*Space Vector Modulation* – SVM) é uma técnica bastante utilizada para controle digital de inversores multiníveis (WU, 2006). Esta técnica de modulação permite a redução do número de comutações dos interruptores, otimização das perdas nos semicondutores e menor ondulação de tensão nos capacitores do barramento comparada com outras técnicas de modulação. Além disso, é possível alcançar uma menor distorção harmônica nas correntes de saída dos inversores e a utilização de maiores índices de modulação (BATISTA, 2006).

Para a aplicação desta técnica é necessário considerar a análise dos possíveis vetores disponíveis de comutação, os quais determinam os estados topológicos do inversor. Com isso, é feita a decomposição destes vetores nos eixos α e β através da transformação $\alpha\beta 0$. Outros fatores a serem considerados também são a identificação de setores para o posicionamento dos vetores a serem implementados e a relação entre os vetores e os sinais de comando aplicados aos interruptores do conversor em cada etapa de operação.

Como exemplo, a Figura 1.19 (b) apresenta a distribuição dos vetores disponíveis para um inversor trifásico de dois níveis mostrado na Figura 1.19 (a). O conversor apresenta dois níveis de tensão de saída por fase, resultando na utilização de oito (2^3) combinações possíveis de vetores disponíveis para representar os estados topológicos do inversor, sendo dois vetores redundantes. A Tabela 1.1 mostra os vetores disponíveis para o inversor trifásico de dois níveis.

Figura 1.19 – Modulação SVM. (a) Conversor trifásico bidirecional e (b) Representação dos vetores disponíveis.

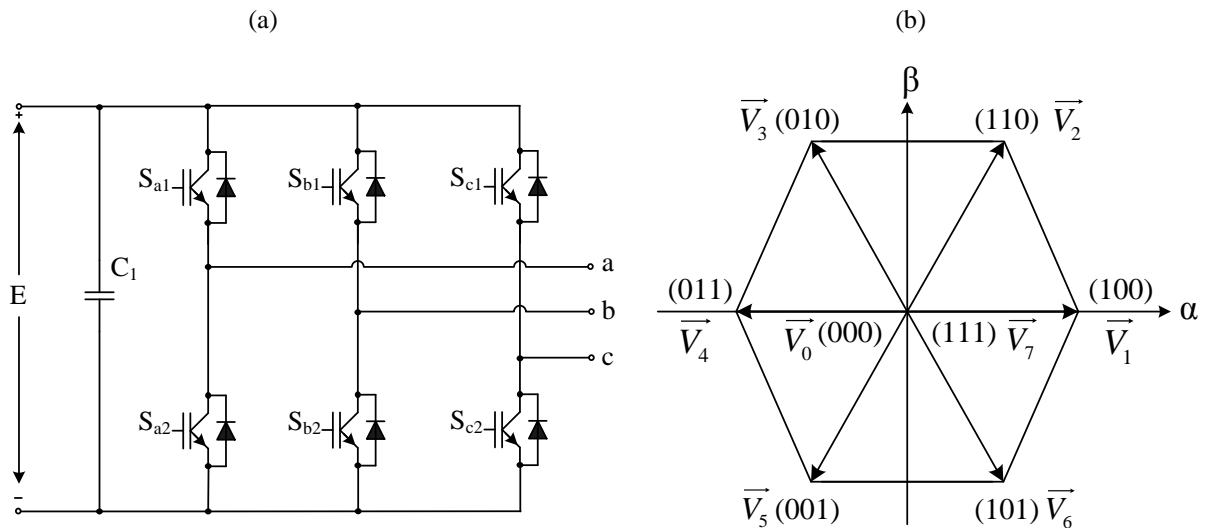


Tabela 1.1 – Combinação dos vetores possíveis para um conversor de dois níveis.

| Estados | Vetor | V_{AB} | V_{BC} | V_{CA} |
|---------|----------------|-----------|-----------|-----------|
| 1 | $V_0(0\ 0\ 0)$ | 0 | 0 | 0 |
| 2 | $V_1(1\ 0\ 0)$ | $+V_{dc}$ | 0 | $-V_{dc}$ |
| 3 | $V_2(1\ 1\ 0)$ | 0 | $+V_{dc}$ | $-V_{dc}$ |
| 4 | $V_3(0\ 1\ 0)$ | $-V_{dc}$ | $+V_{dc}$ | 0 |
| 5 | $V_4(0\ 1\ 1)$ | $-V_{dc}$ | 0 | $+V_{dc}$ |
| 6 | $V_5(0\ 0\ 1)$ | 0 | $-V_{dc}$ | $+V_{dc}$ |
| 7 | $V_6(1\ 0\ 1)$ | $+V_{dc}$ | $-V_{dc}$ | 0 |
| 8 | $V_7(1\ 1\ 1)$ | 0 | 0 | 0 |

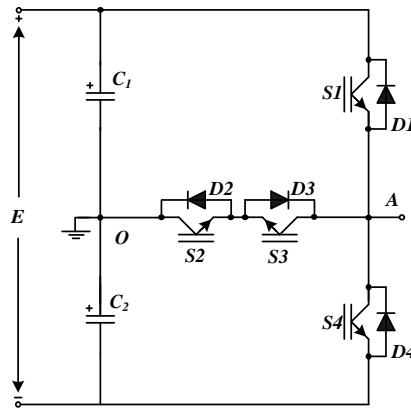
1.5 Motivação e Proposta de Trabalho

A demanda por conversores de alto desempenho e reduzido volume para aplicações em baixa tensão tem aumentado gradativamente ao longo dos anos. Com o objetivo de utilizar elementos passivos de peso e volume reduzidos, a frequência de comutação é frequentemente aumentada a valores médios entre 12,5-25 kHz, acarretando no aumento das perdas por comutação e redução da eficiência global do sistema (SCHWEIZER e KOLAR, 2013). Atualmente, pesquisas são realizadas fazendo uso da tecnologia de semicondutores SiC (*Silicon Carbide*) para obter elevados níveis de eficiência. Porém, essa tecnologia ainda não pode ser amplamente empregada devido a seu custo elevado, fator preponderante na indústria. Portanto, em aplicações industriais a utilização de semicondutores IGBT ainda é a solução mais viável.

Os inversores multiníveis apresentam uma solução bastante interessante quando é requerido alta eficiência e volume reduzido dos elementos passivos, embora inversores de dois níveis ainda sejam uma solução padrão na indústria para aplicações em baixa tensão. Pesquisas recentes mostram que topologias de três níveis são soluções bastante atrativas para aplicações em baixa tensão, com frequências de comutação de média para alta (TEICHMANN e BERNET, 2005). O conversor NPC de três níveis, por exemplo, apresenta melhor eficiência que o conversor de dois níveis convencional para frequências de comutação acima de 10 kHz (SCHWEIZER e KOLAR, 2013).

Diversas topologias multiníveis foram desenvolvidas na literatura (a seção 1.3 apresentou uma breve revisão), sendo algumas delas derivadas do inversor NPC clássico. Em (SCHWEIZER e KOLAR, 2011) é proposta uma topologia de três níveis tipo T (*Three-Level T-Type Converter – 3LT²C*) para aplicações em baixa tensão. O inversor de dois níveis convencional é estendido com a adição de um interruptor bidirecional ligado do ponto central do braço ao ponto médio do barramento CC, como mostra a Figura 1.20. Contrário ao inversor NPC de três níveis, esta topologia apresenta elevada eficiência para baixas frequências de comutação devido às baixas perdas por condução. Outra vantagem é a presença do interruptor bidirecional ligado no ponto médio do barramento, eliminando dois diodos de grampeamento por fase e necessitando apenas de três *drivers* isolados para o acionamento dos interruptores. O 3LT²C combina basicamente as vantagens dos conversores de dois níveis como baixas perdas por condução, com as vantagens dos conversores de três níveis como baixas perdas por comutação e menor conteúdo harmônico da tensão de saída.

Figura 1.20 – Conversor tipo T de três níveis.



Para aplicações de inversores multiníveis em altas correntes, é necessária a utilização de semicondutores de alto custo. Porém, em alguns casos, o uso da célula de comutação de múltiplos estados (mostradas na Figura 1.13) pode ser uma solução bastante atrativa, uma vez que a célula possui a capacidade de dividir a corrente total de saída através dos semicondutores. Dentro deste contexto, esta dissertação tem por objetivo propor uma topologia multinível monofásica para aplicações em baixa tensão e elevadas correntes.

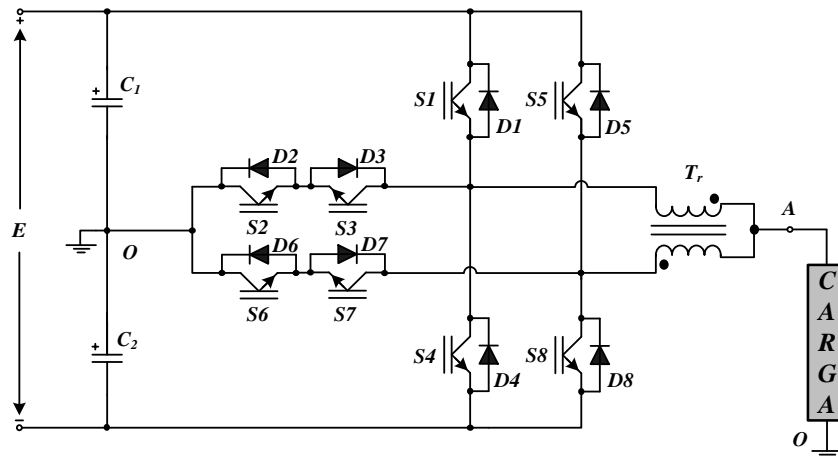
A topologia proposta visa estender a aplicação da célula de comutação de múltiplos estados tipo T para a estrutura do inversor $3LT^2C$, proporcionando cinco níveis na tensão de saída antes do filtro e, conseqüentemente, maior qualidade da tensão de saída. Esta estrutura apresenta menores perdas por condução devido ao compartilhamento de corrente entre os semicondutores e reduzido peso e volume dos magnéticos, uma vez que a frequência do filtro é o dobro da frequência de comutação dos interruptores. O inversor de cinco níveis baseado na célula de comutação de múltiplos estados tipo T ($5L-CCME-T^2$) mostrado na Figura 1.21 apresenta algumas vantagens comparado com o recentemente proposto inversor de cinco níveis NPC-MSSC (NETO, *et al.*, 2012):

- Apresenta menor número de semicondutores, uma vez que não utiliza diodos de grameamento, reduzindo o volume e custo do conversor;
- Durante os intervalos de comutação o número de semicondutores conduzindo é menor, o que representa uma redução das perdas totais e, conseqüentemente, maior eficiência.

A grande desvantagem desta topologia é devido ao fato que a tensão máxima a que ficam submetidos os interruptores $S1$, $S4$, $S5$ e $S8$ é igual a tensão total do barramento CC, ou seja, o dobro da tensão aplicada nos interruptores do inversor NPC-MSSC. Entretanto, isto

não representa um problema, uma vez que o conversor é utilizado para aplicações em baixa tensão.

Figura 1.21 – Topologia proposta: inversor de cinco níveis baseado na célula de comutação de múltiplos estados tipo T (5L-CCME-T²).



1.6 Considerações Finais

Neste capítulo foi discutido o uso de inversores multiníveis em aplicações que envolvem altas correntes. Foram discutidas algumas aplicações, bem como foi apresentada uma breve revisão bibliográfica dos principais inversores multiníveis e das técnicas de modulação presentes na literatura mostrando as vantagens e desvantagens de cada uma delas. Por fim, foi apresentada a motivação e a topologia proposta do presente trabalho, a qual faz uso da célula de comutação de múltiplos estados aplicada ao inversor 3LT²C para obter cinco níveis na tensão de saída antes do filtro. Com isso, é esperado que a topologia proposta apresente alta qualidade da tensão de saída com reduzido conteúdo harmônico e elevada eficiência devido ao compartilhamento de corrente proporcionado pela célula de comutação de múltiplos estados.

CAPÍTULO 2

2 ANÁLISE QUALITATIVA E QUANTITATIVA DO INVERSOR 5L-CCME-T²

2.1 Introdução

Neste capítulo é realizada a análise qualitativa e quantitativa do inversor de cinco níveis monofásico baseado na célula de comutação de múltiplos estados (5L-CCME-T²). Primeiramente, será mostrada a técnica de modulação utilizada, os modos de operação e as etapas de funcionamento do inversor proposto. Em seguida, serão determinados os esforços de tensão e corrente em todos os componentes do inversor, bem como uma análise da taxa de distorção harmônica da tensão de saída antes do filtro.

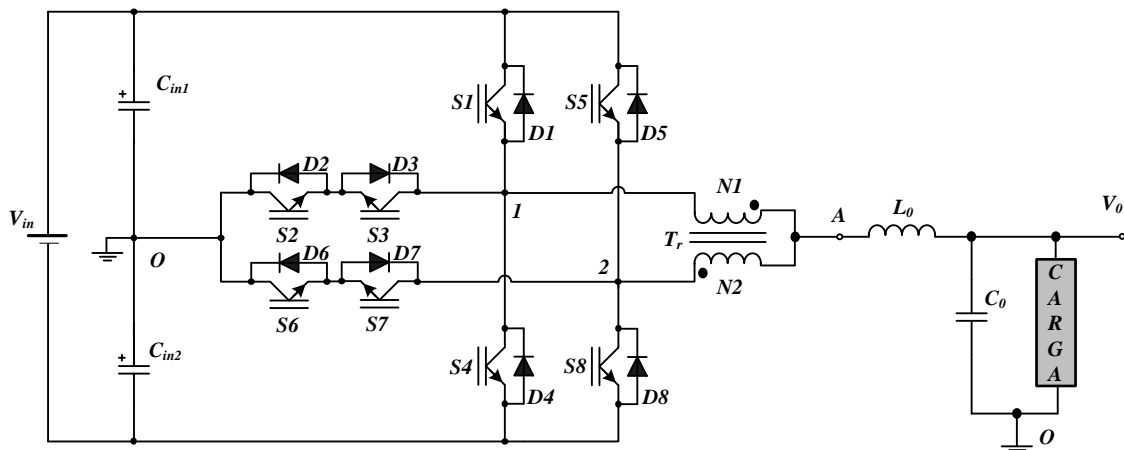
2.2 Análise Qualitativa

A técnica de modulação adotada, os modos de operação e as etapas de funcionamento do inversor 5L-CCME-T² serão detalhadas nesta seção.

2.2.1 Descrição da Topologia

A Figura 2.1 apresenta a topologia do inversor 5L-CCME-T².

Figura 2.1 – Topologia do inversor 5L-CCME-T².



Este inversor é composto por oito interruptores controlados $S1-S8$ e seus respectivos diodos $D1-D8$, dois capacitores de barramento C_{in1} e C_{in2} , um autotransformador T_r com dois enrolamentos $N1$ e $N2$ (relação de transformação unitária) e um filtro passivo na saída formado por um indutor L_0 e um capacitor C_0 .

Nesta topologia uma chave bidirecional ativa é introduzida entre o ponto de saída de cada braço (ponto 1 e 2) e o ponto médio do barramento CC. Com isso, um terceiro nível de tensão é adicionado aos dois níveis de cada braço do inversor (V_{10} e V_{20}), proporcionando cinco níveis na tensão de saída antes do filtro LC ($+V_{in}/4$, $+V_{in}/2$, 0 , $-V_{in}/4$ e $-V_{in}/2$). Esta topologia pode ser estendida pra n níveis, que estão relacionados com a chave bidirecional que proporciona três níveis em cada braço e com o número de braços do inversor ligados em paralelo. Portanto, sendo p o número de níveis de saída de cada braço e q o número de braços do inversor (nesta topologia $p=3$ e $q=2$), o número de níveis n na tensão de saída V_{A0} pode ser calculado através da equação (2.1):

$$n = p + 2(q - 1) \quad (2.1)$$

2.2.2 Modulação PWM Adotada

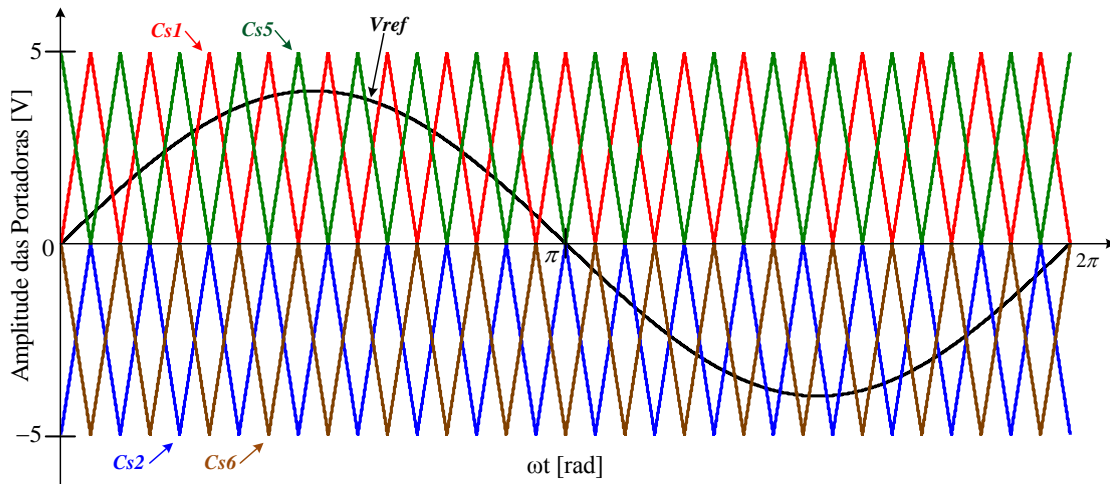
A estratégia de modulação escolhida é a modulação por largura de pulso senoidal (SPWM), mostrada na Figura 2.2. As portadoras $Cs1$ e $Cs2$ estão deslocadas verticalmente, mas se encontram em fase, técnica conhecida na literatura como *phase dispostion* (PD-PWM). As portadoras $Cs5$ e $Cs6$ estão defasadas de 180° das portadoras $Cs1$ e $Cs2$, respectivamente, sendo conhecida na literatura como técnica de modulação *phase shifted* (PS-PWM).

Com isso, as quatro portadoras $Cs1$, $Cs2$, $Cs5$ e $Cs6$ comparadas com a tensão moduladora senoidal V_{ref} geram os sinais de comando dos interruptores $S1$, $S2$, $S5$ e $S6$, respectivamente. Os sinais de comando dos interruptores $S3$, $S4$, $S7$ e $S8$ são gerados através da complementaridade dos sinais de comando dos interruptores $S1$, $S2$, $S5$ e $S6$. Desta forma, os sinais de gatilho dos interruptores $S1$ e $S5$ são defasados de 180° , assim como para os sinais de gatilho dos interruptores $S2$ e $S6$. Para a topologia de n níveis são necessárias $(n-1)$ portadoras, onde o ângulo de deslocamento entre as mesmas é igual a:

$$k = 2 \cdot \left(\frac{360^\circ}{n-1} \right) \quad (2.2)$$

Com a aplicação desta técnica ao inversor proposto nota-se que durante o semiciclo positivo da tensão de referência, os interruptores $S2$ e $S6$ se encontram sempre em estado de condução. Da mesma forma, os interruptores $S1$ e $S5$ durante todo o semiciclo negativo da tensão de referência se encontram bloqueados. De forma análoga acontece para os interruptores $S3$, $S4$, $S7$ e $S8$ que são complementares aos interruptores $S1$, $S2$, $S5$ e $S6$.

Figura 2.2 – Modulação por largura de pulso senoidal aplicada ao inversor 5L-CCME-T².



2.2.3 Modos de Operação

O inversor 5L-CCME-T² apresenta dois modos de operação para cada semiciclo da tensão de referência senoidal de acordo com os estados de condução dos interruptores. A Figura 2.3 mostra os modos de operação da topologia proposta.

2.2.3.1 Modo *Overlapping*

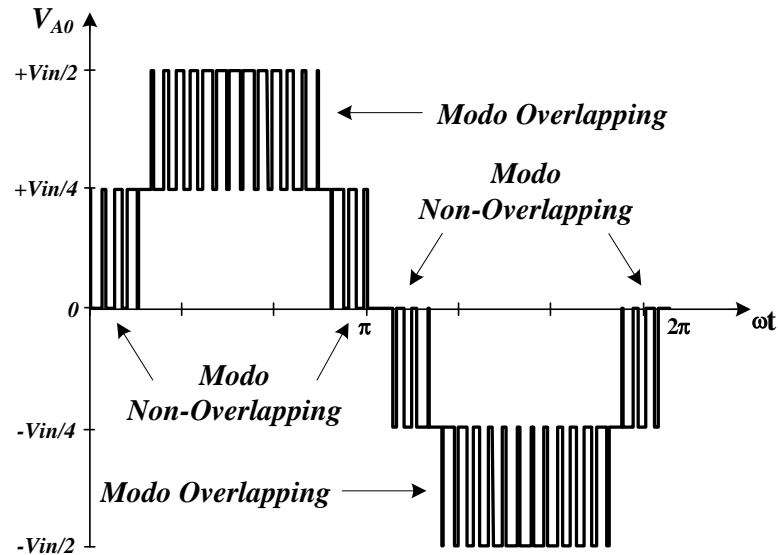
O modo *overlapping* ocorre quando os interruptores $S1$ e $S5$, ou $S4$ e $S8$, estão conduzindo simultaneamente durante o semiciclo positivo ou negativo da tensão de referência senoidal, respectivamente. Logo, neste modo de operação a razão cíclica dos respectivos interruptores é maior que 0,5, ou seja, a tensão de referência apresenta módulo maior que metade da amplitude das portadoras.

2.2.3.2 Modo *Non-Overlapping*

O modo *non-overlapping* ocorre quando não há condução simultânea dos interruptores $S1$ e $S5$, ou $S4$ e $S8$, durante o semiciclo positivo ou negativo da tensão de referência senoidal, respectivamente. Logo, neste modo de operação a razão cíclica dos

respectivos interruptores é menor que 0,5, ou seja, a tensão de referência apresenta módulo menor que metade da amplitude das portadoras.

Figura 2.3 – Modos de operação do inversor 5L-CCME-T² para um período da rede.



2.2.4 Etapas de Funcionamento

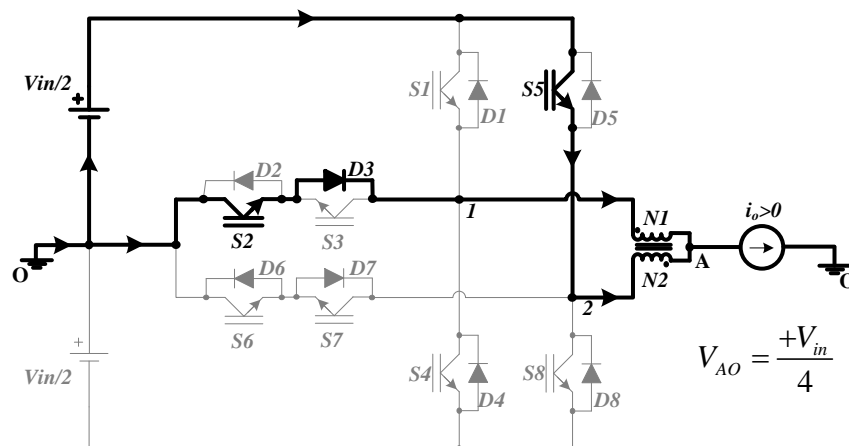
As etapas de funcionamento do inversor 5L-CCME-T² para os modos *overlapping* e *non-overlapping* são descritas a seguir. Para a análise é considerada a operação do conversor em regime permanente com carga linear resistiva e que todos os elementos passivos e ativos são ideais.

2.2.4.1 Modo Non-Overlapping no Semiciclo Positivo

Durante todo o semiciclo positivo da tensão de referência senoidal, os interruptores *S2* e *S6* estão comandados a conduzir, como já foi mencionado anteriormente.

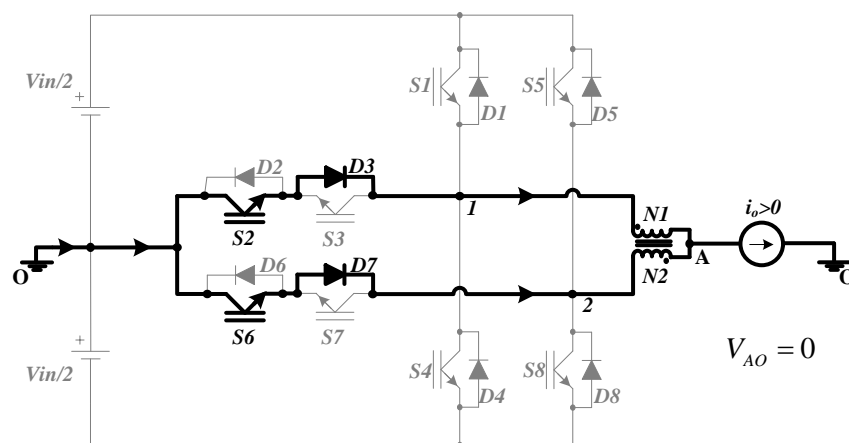
- **Primeira etapa:** O interruptor *S1* está desligado e o interruptor *S5* é comandado a conduzir. A Figura 2.4 mostra o circuito equivalente para a primeira etapa de operação, onde metade da corrente de carga flui através da fonte de tensão de entrada, do interruptor *S5* e do enrolamento *N2* do autotransformador *T_r*. A outra metade da corrente de carga flui através do diodo *D3*, do interruptor *S2* e do enrolamento *N1*. Durante esta etapa, a tensão de saída V_{AO} é igual a $+V_{in}/4$. O interruptor *S8* e os interruptores *S1*, *S4* e *S7* ficam submetidos a uma tensão de V_{in} e $V_{in}/2$, respectivamente.

Figura 2.4 – Primeira etapa de funcionamento para o modo *non-overlapping* no semiciclo positivo.



- Segunda etapa: Nesta etapa, o interruptor $S5$ é comandado a desligar. Assim, metade da corrente de carga flui através do diodo $D3$, do interruptor $S2$ e do enrolamento $N1$. Enquanto a outra metade da corrente flui através do diodo $D7$, do interruptor $S6$ e do enrolamento $N2$. Durante esta etapa, representada pela Figura 2.5, o autotransformador apresenta tensão nula (curto-circuito) sobre seus enrolamentos, uma vez que a variação de fluxo magnético no núcleo é igual a zero. Assim, a tensão de saída V_{AO} é igual a zero. A tensão aplicada aos interruptores $S1$, $S4$, $S5$ e $S8$ é igual a $V_{in}/2$.

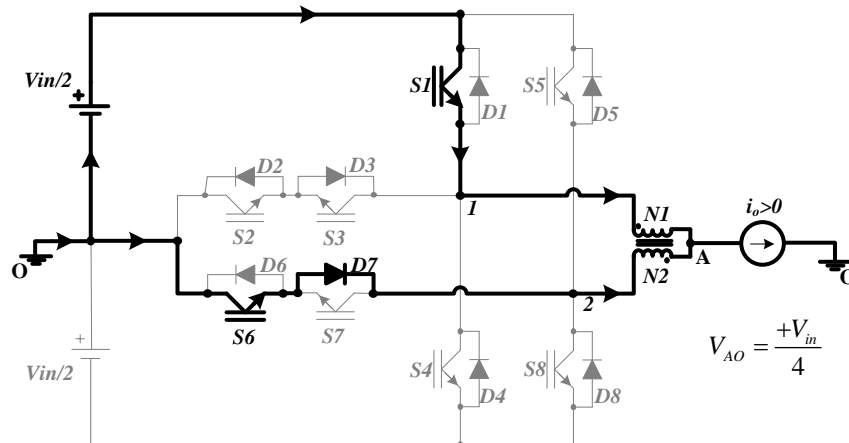
Figura 2.5 – Segunda etapa de funcionamento para o modo *non-overlapping* no semiciclo positivo.



- Terceira etapa: O interruptor $S5$ continua desligado e o interruptor $S1$ é comandado a conduzir. A Figura 2.6 mostra o circuito equivalente para a terceira etapa de operação, onde metade da corrente de carga flui através da fonte de tensão de entrada, do interruptor $S1$ e do enrolamento $N1$ do autotransformador T_r . A outra metade da corrente de carga flui através do

diódo $D7$, do interruptor $S6$ e do enrolamento $N2$. Durante esta etapa, a tensão de saída V_{AO} é igual a $+V_{in}/4$. O interruptor $S4$ e os interruptores $S3$, $S5$ e $S8$ ficam submetidos a uma tensão de V_{in} e $V_{in}/2$, respectivamente.

Figura 2.6 – Terceira etapa de funcionamento para o modo *non-overlapping* no semiciclo positivo.

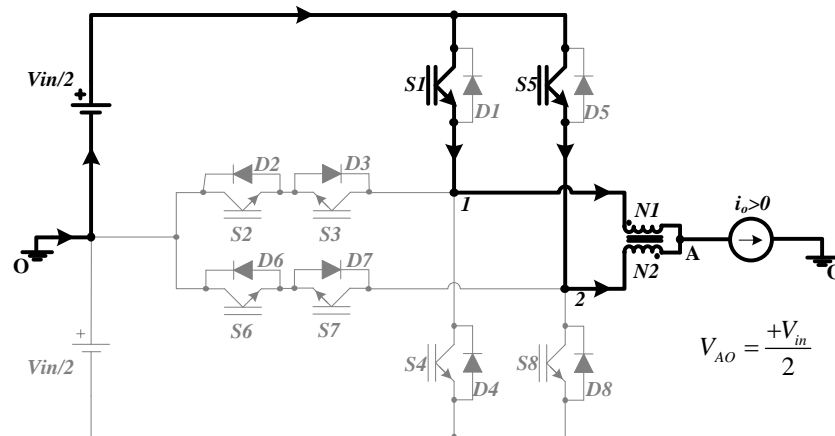


- Quarta etapa: Esta etapa de funcionamento é igual à segunda etapa para o modo *non-overlapping* no semiciclo positivo.

2.2.4.2 Modo Overlapping no Semiciclo Positivo

- Primeira etapa: Esta etapa de funcionamento é igual à primeira etapa para o modo *non-overlapping* no semiciclo positivo.
- Segunda etapa: Nesta etapa, os interruptores $S1$ e $S5$ se encontram em estado de condução. Assim, metade da corrente de carga flui através do interruptor $S1$ e do enrolamento $N1$ do autotransformador T_r . A outra metade da corrente de carga flui através do interruptor $S5$ e do enrolamento $N2$. Durante esta etapa, representada pela Figura 2.7, o autotransformador apresenta novamente tensão nula (curto-circuito) sobre seus enrolamentos. Com isso, a tensão de saída V_{AO} é igual a $+V_{in}/2$. Os interruptores $S4$ e $S8$ e os interruptores $S3$ e $S7$ ficam submetidos a uma tensão de V_{in} e $V_{in}/2$, respectivamente.
- Terceira etapa: Esta etapa de funcionamento é igual à terceira etapa para o modo *non-overlapping* no semiciclo positivo.
- Quarta etapa: Esta etapa de funcionamento é igual à segunda etapa para o modo *overlapping* no semiciclo positivo.

Figura 2.7 – Segunda etapa de funcionamento para o modo *overlapping* no semiciclo positivo.

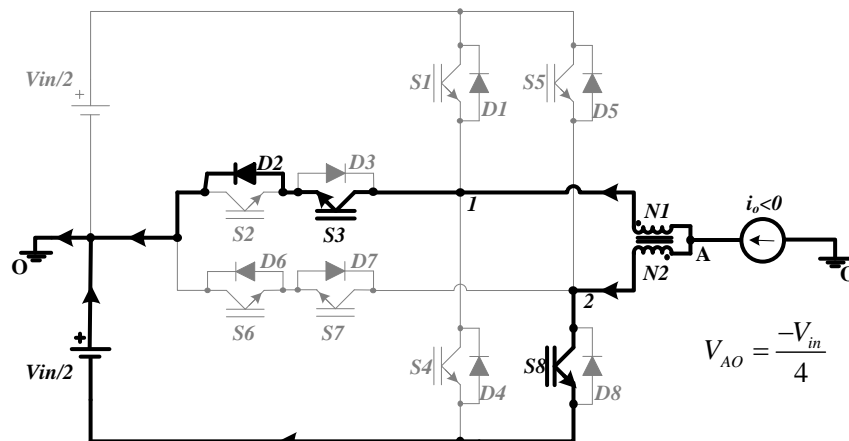


2.2.4.3 Modo Non-Overlapping no Semiciclo Negativo

Durante todo o semiciclo negativo da tensão de referência senoidal, os interruptores $S3$ e $S7$ estão comandados a conduzir.

• Primeira etapa: O interruptor $S4$ está desligado e o interruptor $S8$ é comandado a conduzir. A Figura 2.8 mostra esta etapa de operação, onde metade da corrente de carga flui através da fonte de tensão de entrada, do interruptor $S8$ e do enrolamento $N2$ do autotransformador T_r . A outra metade da corrente de carga flui através do diodo $D2$, do interruptor $S3$ e do enrolamento $N1$. Durante esta etapa, a tensão de saída V_{AO} é igual a $-V_{in}/4$. O interruptor $S5$ e os interruptores $S1$, $S4$ e $S6$ ficam submetidos a uma tensão de V_{in} e $V_{in}/2$, respectivamente.

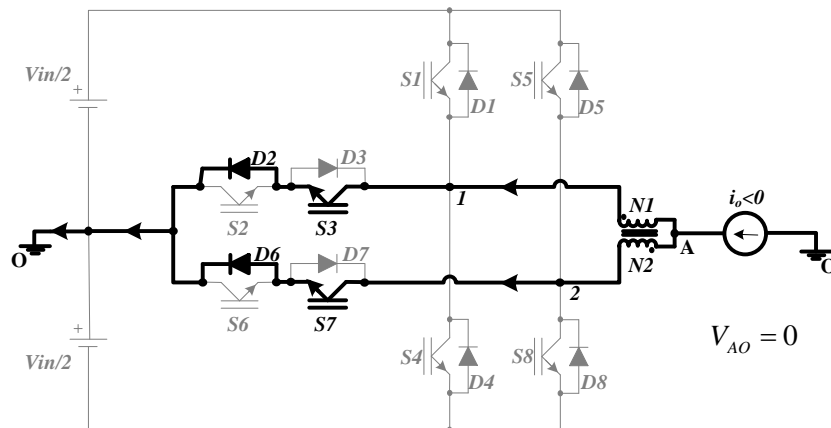
Figura 2.8 – Primeira etapa de funcionamento para o modo *non-overlapping* no semiciclo negativo.



• Segunda etapa: Durante esta etapa, os interruptores $S4$ e $S8$ estão desligados. Assim, metade da corrente de carga flui através do diodo $D2$, do interruptor $S3$ e do enrolamento $N1$.

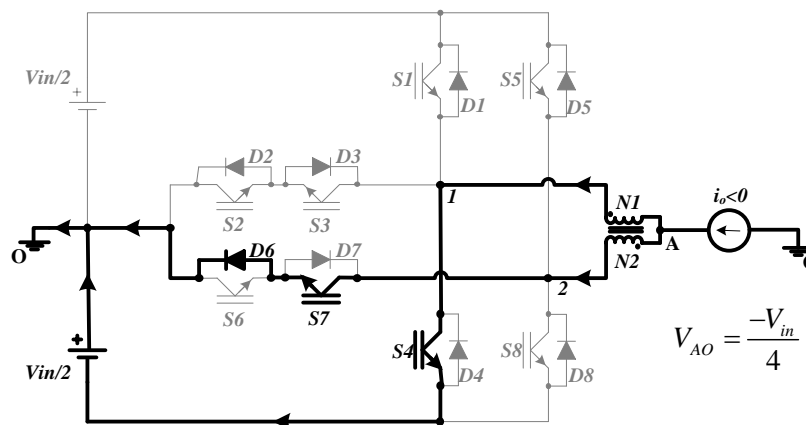
Enquanto a outra metade da corrente flui através do diodo $D6$, do interruptor $S7$ e do enrolamento $N2$. Nesta etapa, representada pela Figura 2.9, o autotransformador apresenta tensão nula encontra-se curto-circuitado, sendo a tensão sobre seus enrolamentos igual a zero. Assim, a tensão de saída V_{AO} é igual a zero. A tensão aplicada aos interruptores $S1$, $S4$, $S5$ e $S8$ é igual a $V_{in}/2$.

Figura 2.9 – Segunda etapa de funcionamento para o modo *non-overlapping* no semiciclo negativo.



- Terceira etapa: O interruptor $S8$ continua desligado e o interruptor $S4$ é comandado a conduzir. A Figura 2.10 mostra o circuito equivalente para a terceira etapa de operação, onde metade da corrente de carga flui através da fonte de tensão de entrada, do interruptor $S4$ e do enrolamento $N1$ do autotransformador T_r . Enquanto a outra metade da corrente de carga flui através do diodo $D6$, do interruptor $S7$ e do enrolamento $N2$. Durante esta etapa, a tensão de saída V_{AO} é igual a $-V_{in}/4$. O interruptor $S1$ e os interruptores $S2$, $S5$ e $S8$ ficam submetidos a uma tensão de V_{in} e $V_{in}/2$, respectivamente.

Figura 2.10 – Terceira etapa de funcionamento para o modo *non-overlapping* no semiciclo negativo.

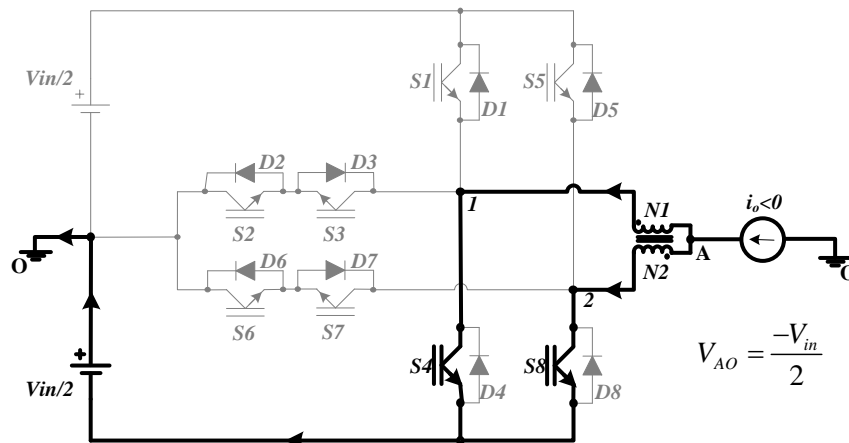


- Quarta etapa: Esta etapa de funcionamento é igual à segunda etapa para o modo *non-overlapping* no semiciclo negativo.

2.2.4.4 Modo *Overlapping* no Semiciclo Negativo

- Primeira etapa: Esta etapa de funcionamento é igual à primeira etapa para o modo *non-overlapping* no semiciclo negativo.
- Segunda etapa: Nesta etapa, os interruptores *S4* e *S8* são comandados a conduzir. Assim, metade da corrente de carga flui através do interruptor *S4* e do enrolamento *N1* do autotransformador *T_r*. A outra metade da corrente de carga flui através do interruptor *S8* e do enrolamento *N2*. Durante esta etapa, representada pela Figura 2.11, o autotransformador apresenta novamente tensão nula (curto-circuito) sobre seus enrolamentos. Com isso, a tensão de saída *V_{AO}* é igual a $-V_{in}/2$. Os interruptores *S1* e *S5* e os interruptores *S2* e *S6* ficam submetidos a uma tensão de *V_{in}* e $V_{in}/2$, respectivamente.
- Terceira etapa: Esta etapa de funcionamento é igual à terceira etapa para o modo *non-overlapping* no semiciclo negativo.
- Quarta etapa: Esta etapa de funcionamento é igual à segunda etapa para o modo *overlapping* no semiciclo negativo.

Figura 2.11 – Segunda etapa de funcionamento para o modo *overlapping* no semiciclo negativo.



2.3 Análise Quantitativa

Na análise quantitativa são calculados os esforços de tensão e corrente nos principais componentes do inversor 5L-CCME-T², baseando-se nas formas de onda teóricas que serão apresentadas nesta seção.

2.3.1 Tensão de Saída V_{AO}

A tensão de saída antes do filtro LC apresenta três possíveis valores para cada semiciclo, de acordo com os estados de condução dos interruptores, sendo o nível zero comum a ambos semiciclos. Cada braço do inversor proposto proporciona três níveis de tensão, devido a chave bidirecional ligada do ponto de saída do braço ao ponto médio do barramento CC.

A tensão V_{AO} pode ser descrita relacionando as tensões de saída de cada braço do inversor (V_{10} e V_{20}) e as tensões nos enrolamentos do autotransformador T_r (V_{N1} e V_{N2}). Com isso, para qualquer instante de tempo as equações que determinam a tensão de saída de cada braço são dadas por:

$$V_{10}(t) = +V_{N1}(t) + V_{AO}(t) \quad (2.3)$$

$$V_{20}(t) = -V_{N2}(t) + V_{AO}(t) \quad (2.4)$$

Como a relação de transformação do autotransformador é unitária, as tensões induzidas nos enrolamentos são iguais ($V_{N1} = V_{N2}$). Desta forma, somando as equações (2.3) e (2.4) obtém-se a tensão de saída V_{AO} :

$$V_{AO}(t) = \frac{V_{10}(t) + V_{20}(t)}{2} \quad (2.5)$$

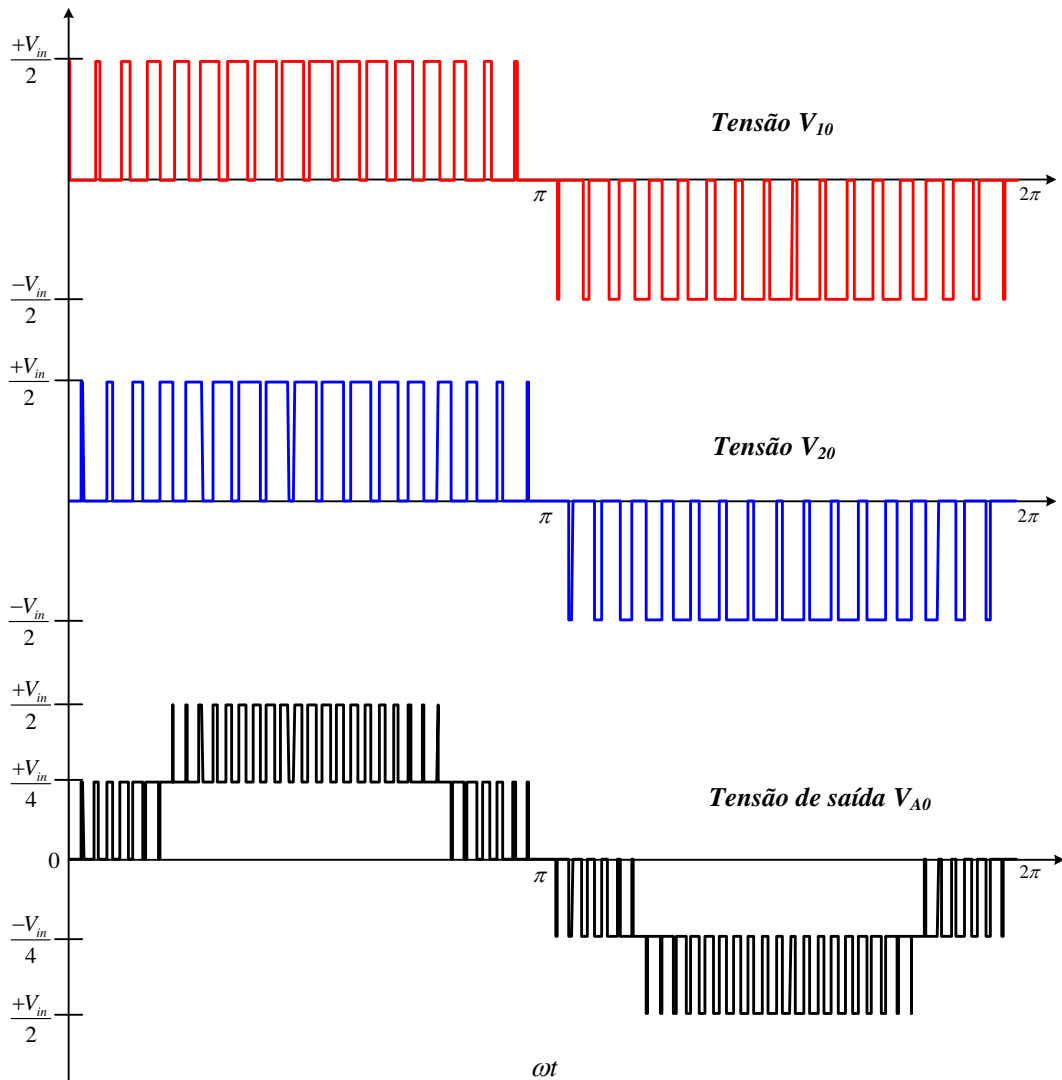
A Tabela 2.1 mostra os níveis de tensão V_{10} , V_{20} e V_{AO} de acordo com o estado de condução dos interruptores.

Tabela 2.1 – Níveis de tensão V_{10} , V_{20} e V_{AO} do inversor 5L-CCME-T².

| | <i>S1</i> | <i>S5</i> | <i>S4</i> | <i>S8</i> | V_{10} | V_{20} | V_{AO} |
|---------------------------|-----------|-----------|-----------|-----------|-------------|-------------|-------------|
| Semiciclo Positivo | off | on | off | off | 0 | $+V_{in}/2$ | $+V_{in}/4$ |
| | off | off | off | off | 0 | 0 | 0 |
| | on | off | off | off | $+V_{in}/2$ | 0 | $+V_{in}/4$ |
| | on | on | off | off | $+V_{in}/2$ | $+V_{in}/2$ | $+V_{in}/2$ |
| Semiciclo Negativo | off | off | off | on | 0 | $-V_{in}/2$ | $-V_{in}/4$ |
| | off | off | off | off | 0 | 0 | 0 |
| | off | off | on | off | $-V_{in}/2$ | 0 | $-V_{in}/4$ |
| | off | off | on | on | $-V_{in}/2$ | $-V_{in}/2$ | $-V_{in}/2$ |

Portanto, a tensão de saída V_{A0} apresenta cinco níveis de tensão correspondentes à soma dos níveis de tensão de saída de cada braço do inversor. Com isso, a frequência da tensão de saída V_{A0} é o dobro da frequência de comutação dos interruptores. A Figura 2.12 mostra as formas de onda teóricas das tensões em cada braço V_{10} e V_{20} e da tensão de saída V_{A0} do inversor proposto.

Figura 2.12 – Formas de onda teóricas das tensões V_{10} , V_{20} e V_{A0} do inversor 5L-CCME-T².



2.3.2 Taxa de Distorção Harmônica da Tensão V_{A0}

Para a análise da distorção harmônica total (THD) da tensão de saída antes do filtro LC é necessário definir alguns parâmetros que serão utilizados na análise quantitativa do inversor 5L-CCME-T². O primeiro parâmetro a ser definido é o índice de modulação M do inversor, o qual é descrito pela equação (2.6) e definido como a relação entre o valor de pico

da tensão de referência senoidal (V_{pk_ref}) e o valor de pico da portadora triangular (V_{pk_car}). O índice de modulação M também pode ser definido como a relação entre o valor de pico da tensão de saída do inversor (V_{0pk}) e a metade da tensão do barramento CC.

$$M = \frac{V_{pk_ref}}{V_{pk_car}} = \frac{2 \cdot V_{0_pk}}{V_{in}} = \frac{2 \cdot \sqrt{2} \cdot V_{0_rms}}{V_{in}} \quad (2.6)$$

A tensão de referência senoidal que determina a razão cíclica dos interruptores é definida através do índice de modulação M .

$$V_{ref}(\omega t) = D(\omega t) = M \cdot \text{sen}(\omega t) \quad (2.7)$$

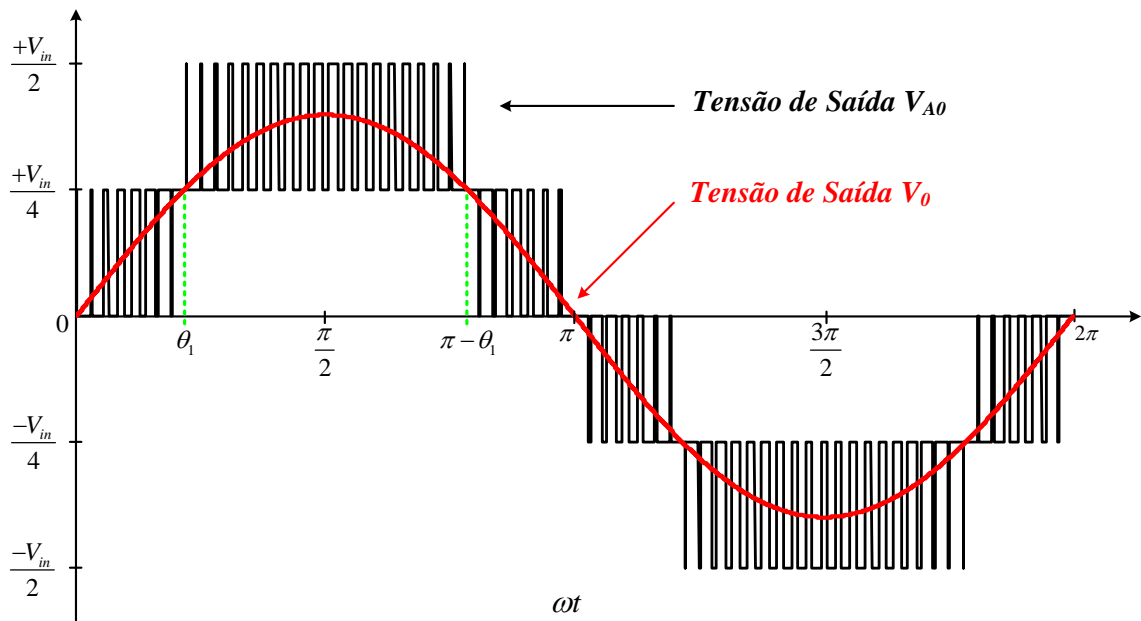
Outro parâmetro importante a ser definido é o ângulo que determina a transição do modo de operação *non-overlapping* ($D(\omega t) < 0,5$) para o modo *overlapping* ($D(\omega t) > 0,5$). O ângulo θ_1 é mostrado na Figura 2.13 e é definido por (2.8).

$$D(\theta_1) = 0,5 = M \cdot \text{sen}(\theta_1) \quad (2.8)$$

Isolando o ângulo θ_1 da equação (2.8), obtém-se (2.9).

$$\theta_1 = \text{sen}^{-1}\left(\frac{1}{2M}\right) \quad (2.9)$$

Figura 2.13 – Ângulo θ_1 que determina a transição do modo de operação *non-overlapping* para o modo *overlapping*.

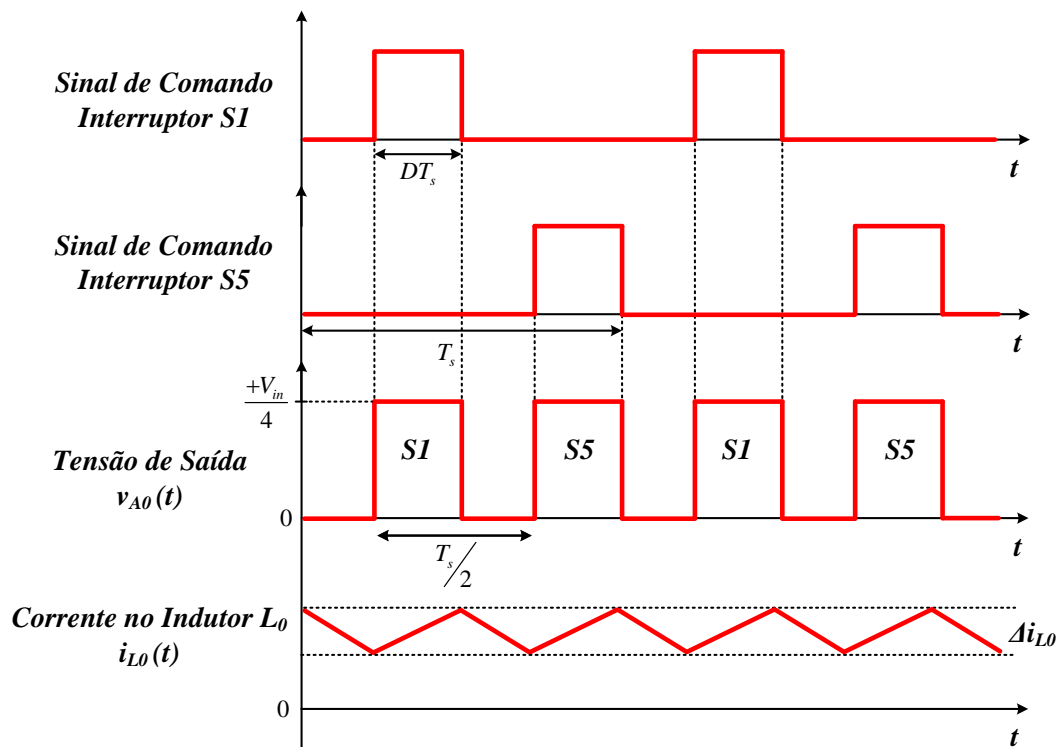


Com a definição do índice de modulação M e do ângulo de transição entre os modos de operação θ_1 é possível calcular o valor eficaz da tensão de saída antes do filtro LC do inversor. Para melhor entendimento, o cálculo da tensão eficaz de saída V_{A0} será dividido em duas partes, considerando um quarto do período da tensão de saída: a primeira parte corresponde ao modo *non-overlapping* ($0 \leq \omega t \leq \theta_1$); e a segunda parte correspondendo ao modo *overlapping* ($\theta_1 \leq \omega t \leq \pi/2$).

No modo *non-overlapping* ($0 \leq \omega t \leq \theta_1$), os interruptores $S1$ e $S5$ não conduzem simultaneamente e a tensão de saída V_{A0} pode assumir dois possíveis valores (nível zero quando nenhum interruptor está conduzindo e $+V_{in}/4$ quando pelo menos um dos interruptores conduz) de acordo com o estado de condução dos interruptores, como mostra a Figura 2.14. Com isso, o valor eficaz da tensão de saída V_{A0} para o modo *non-overlapping* é dado por (2.10):

$$V_{A0_rms_MNO} = \sqrt{\frac{1}{T_s} \cdot \int_0^{DT_s} \left(\frac{V_{in}}{4}\right)^2 \cdot dt + \frac{1}{T_s} \cdot \int_0^{DT_s} \left(\frac{V_{in}}{4}\right)^2 \cdot dt} = V_{in} \cdot \sqrt{\frac{D}{8}} \quad (2.10)$$

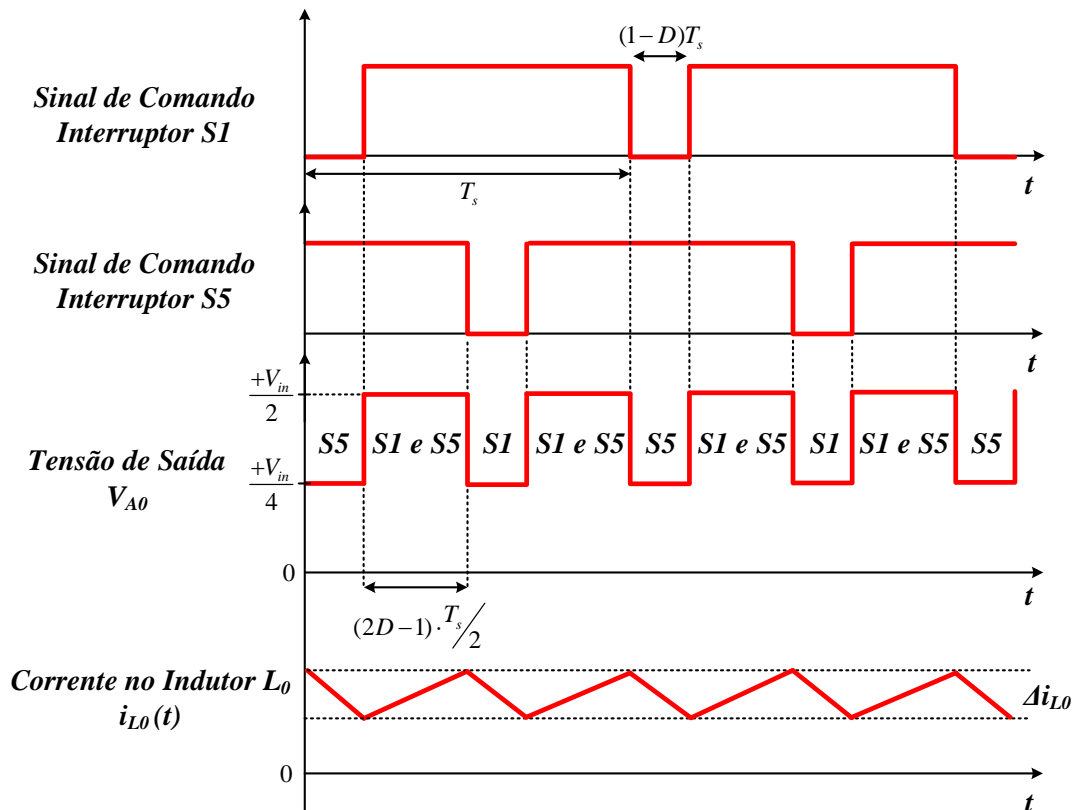
Figura 2.14 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinais de comando dos interruptores para o modo *non-overlapping*.



Para o modo *overlapping* ($\theta_1 \leq \omega t \leq \pi/2$), os interruptores *S1* e *S5* podem conduzir simultaneamente e a tensão de saída V_{A0} pode assumir valores de acordo com o estado de condução dos interruptores: $+V_{in}/4$ quando pelo menos um dos interruptores conduz e $+V_{in}/2$ quando os dois interruptores conduzem simultaneamente, como mostra a Figura 2.15. Com isso, o valor eficaz da tensão de saída V_{A0} para o modo *overlapping* é dado por (2.11):

$$V_{A0_rms_MO} = \sqrt{\frac{1}{T_s/2} \cdot \int_0^{(2D-1)T_s/2} \left(\frac{V_{in}}{2}\right)^2 \cdot dt + \frac{1}{T_s/2} \cdot \int_{(2D-1)T_s/2}^{T_s/2} \left(\frac{V_{in}}{4}\right)^2 \cdot dt} = V_{in} \cdot \sqrt{\frac{3D-1}{8}} \quad (2.11)$$

Figura 2.15 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinais de comando dos interruptores para o modo *overlapping*.



Até aqui o cálculo do valor eficaz da tensão de saída V_{A0} para os dois modos de operação foi realizado considerando a razão cíclica constante. Porém, sabe-se que a razão cíclica deve variar continuamente de modo que consiga manter a tensão de saída do inversor constante e com formato senoidal. Portanto, para o cálculo do valor eficaz total da tensão de saída V_{A0} é considerado como limite de integração um quarto do período da tensão de saída.

$$V_{A0_rms} = \sqrt{\frac{1}{\pi/2} \cdot \int_0^{\theta_1} V_{A0_rms_MNO}^2 \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} V_{A0_rms_MO}^2 \cdot d\omega t} \quad (2.12)$$

Substituindo (2.10) e (2.11) em (2.12), tem-se:

$$V_{A0_rms} = \sqrt{\frac{1}{\pi/2} \cdot \int_0^{\theta_1} \frac{V_{in}^2}{8} \cdot D(\omega t) \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} \frac{V_{in}^2}{8} \cdot [3D(\omega t) - 1] \cdot d\omega t} \quad (2.13)$$

E substituindo (2.7) em (2.13), obtém-se (2.14):

$$V_{A0_rms} = \sqrt{\frac{1}{\pi/2} \cdot \int_0^{\theta_1} \frac{V_{in}^2}{8} \cdot M \cdot \text{sen}(\omega t) \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} \frac{V_{in}^2}{8} \cdot [3 \cdot M \cdot \text{sen}(\omega t) - 1] \cdot d\omega t} \quad (2.14)$$

Resolvendo a integral da equação (2.14), tem-se:

$$V_{A0_rms} = \frac{V_{in}}{2} \cdot \sqrt{\frac{1}{\pi} \cdot \left[M + 2 \cdot M \cdot \cos(\theta_1) + \theta_1 - \frac{\pi}{2} \right]} \quad (2.15)$$

Finalmente, substituindo (2.9) em (2.15) e realizando simplificações, obtém-se o valor eficaz da tensão de saída V_{A0} em função do índice de modulação M .

$$V_{A0_rms} = \frac{V_{in}}{2} \cdot \sqrt{\frac{M}{\pi} + \frac{\sqrt{4 \cdot M^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1}\left(\frac{1}{2 \cdot M}\right) - \frac{1}{2}} \quad (2.16)$$

A distorção harmônica total (THD) pode ser calculada em função do valor eficaz da tensão de saída (V_{A0_rms}) e de sua componente fundamental (V_{0_rms}), dada por (2.17):

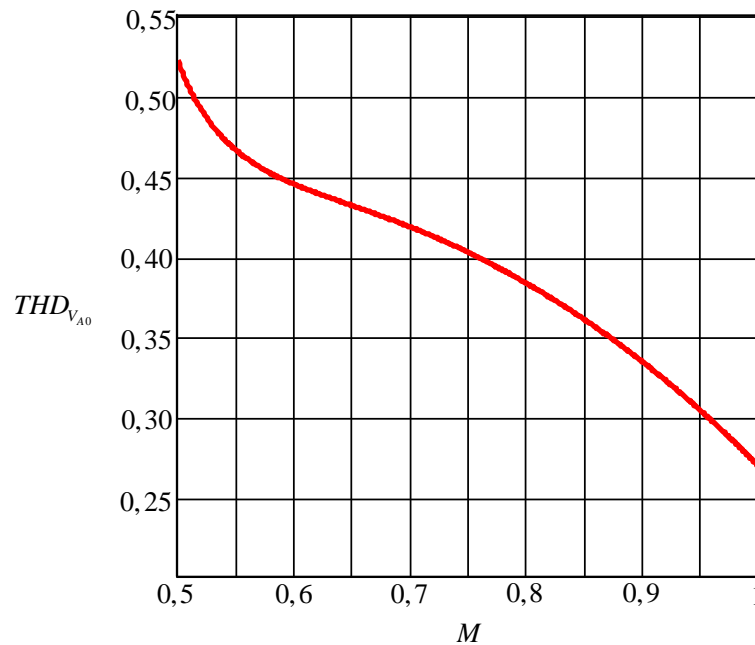
$$THD_{V_{A0}} = \sqrt{\left(\frac{V_{A0_rms}}{V_{0_rms}}\right)^2 - 1} \quad (2.17)$$

Portanto, substituindo (2.6) e (2.16) em (2.17), obtém-se o THD da tensão de saída V_{A0} em função do índice de modulação M .

$$THD_{V_{A0}} = \sqrt{\frac{2}{M^2} \cdot \left(\frac{M}{\pi} + \frac{\sqrt{4 \cdot M^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1}\left(\frac{1}{2 \cdot M}\right) - \frac{1}{2} \right) - 1} \quad (2.18)$$

A Figura 2.16 apresenta a taxa de distorção harmônica da tensão de saída V_{A0} em função do índice de modulação M .

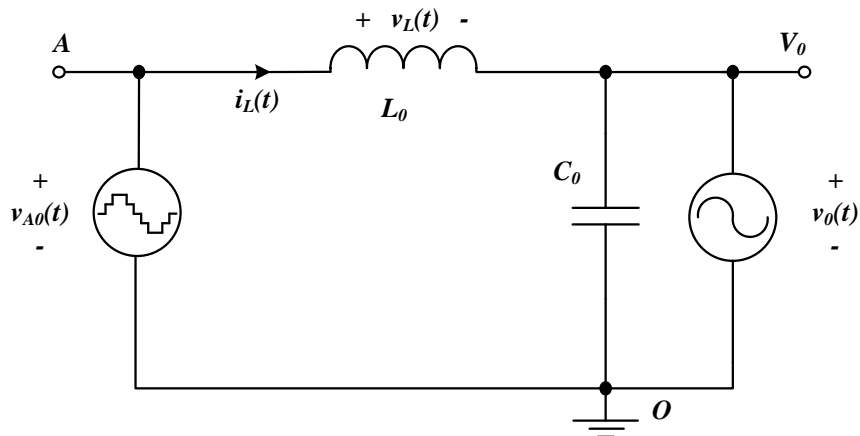
Figura 2.16 – Distorção harmônica total da tensão de saída V_{A0} em função do índice de modulação M .



2.3.3 Ondulação de Corrente no Indutor do Filtro de Saída

A Figura 2.17 apresenta o circuito de saída equivalente do inversor 5L-CCME-T².

Figura 2.17 – Circuito de saída equivalente do inversor 5L-CCME-T².



Aplicando a Lei de Kirchhoff ao circuito equivalente de saída, a tensão no indutor L_0 é dada por:

$$v_{L_0}(t) = v_{A0}(t) - v_o(t) = L_0 \cdot \frac{di_{L_0}(t)}{dt} \quad (2.19)$$

A Figura 2.14 mostra as formas de onda da tensão V_{AO} , corrente no indutor L_0 e sinais de comando dos interruptores $S1$ e $S5$ no modo de operação *non-overlapping* para o semiciclo positivo da tensão de referência senoidal. Analisando o intervalo em que o interruptor $S5$ conduz, tem-se que a tensão de saída V_{AO} é igual a $+V_{in}/4$. Desta forma, aplicando o intervalo de tempo em que $S5$ conduz e o valor da tensão de saída V_{AO} na equação (2.19), obtém-se:

$$v_{L_0}(t) = L_0 \cdot \frac{\Delta i_{L_0-MNO}}{D \cdot T_s} = \frac{V_{in}}{4} - v_0(t) \quad (2.20)$$

A tensão de saída do inversor $v_0(t)$ pode ser dada por:

$$v_0(t) = \frac{V_{in}}{2} \cdot M \cdot \text{sen}(\omega t) \quad (2.21)$$

Substituindo as equações (2.7) e (2.21) em (2.20), obtém-se:

$$v_{L_0}(t) = L_0 \cdot \frac{\Delta i_{L_0-MNO}}{M \cdot \text{sen}(\omega t) \cdot T_s} = \frac{V_{in}}{4} - \frac{V_{in}}{2} \cdot M \cdot \text{sen}(\omega t) \quad (2.22)$$

Isolando o termo Δi_{L_0} na equação (2.22), obtém-se a ondulação de corrente no indutor L_0 para o modo de operação *non-overlapping*.

$$\Delta i_{L_0-MNO} = \frac{V_{in} \cdot [1 - 2 \cdot M \cdot \text{sen}(\omega t)] \cdot [M \cdot \text{sen}(\omega t)]}{4 \cdot L_0 \cdot f_s} \quad (2.23)$$

Para o modo de operação *overlapping* representado na Figura 2.15, quando os interruptores $S1$ e $S5$ estão conduzindo simultaneamente, a tensão de saída V_{AO} é igual a $+V_{in}/2$. Logo, substituindo o intervalo de tempo em que $S1$ e $S5$ conduzem e o valor da tensão de saída V_{AO} na equação (2.19), a tensão no indutor L_0 é igual a:

$$v_{L_0}(t) = L_0 \cdot \frac{\Delta i_{L_0-MO}}{(2 \cdot D - 1) \cdot \frac{T_s}{2}} = \frac{V_{in}}{2} - v_0(t) \quad (2.24)$$

Substituindo as equações (2.7) e (2.21) em (2.24), obtém-se:

$$v_{L_0}(t) = L_0 \cdot \frac{\Delta i_{L_0-MO}}{[2 \cdot M \cdot \text{sen}(\omega t) - 1] \cdot \frac{T_s}{2}} = \frac{V_{in}}{2} - \frac{V_{in}}{2} \cdot M \cdot \text{sen}(\omega t) \quad (2.25)$$

Simplificando a equação (2.25) e isolando o termo Δi_{L_0} que representa a ondulação de corrente no indutor L_0 para o modo de operação *overlapping*, tem-se:

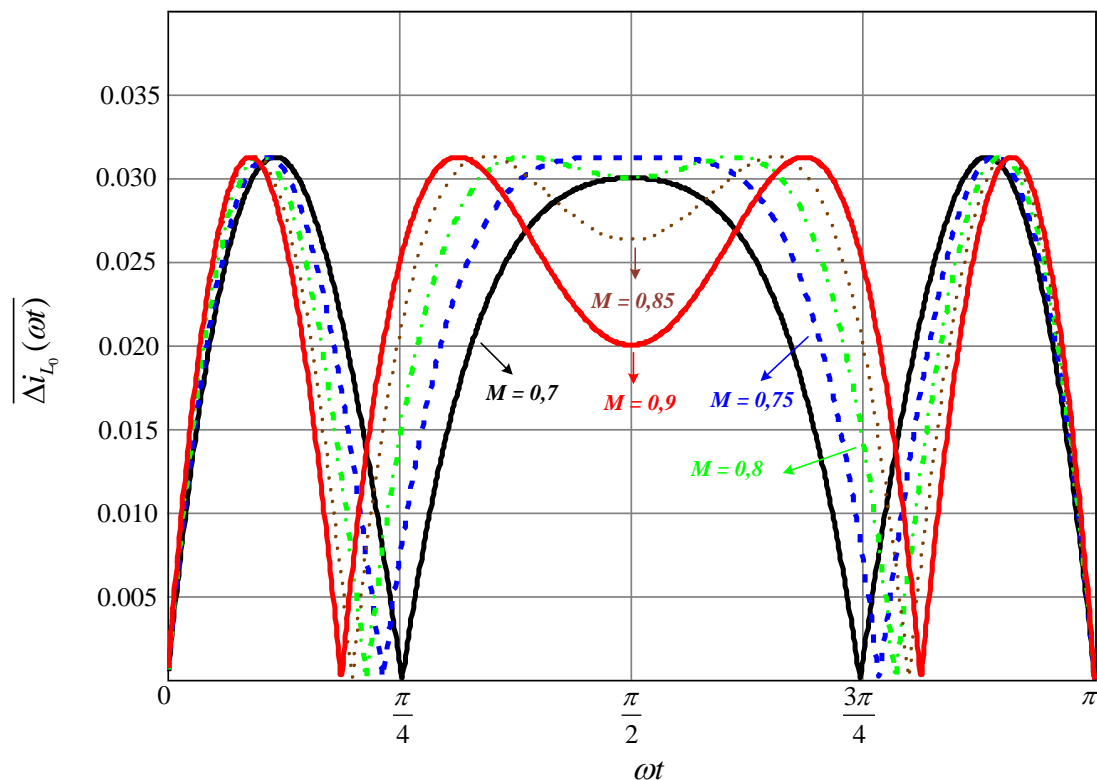
$$\Delta i_{L_0-MO} = \frac{V_{in} \cdot [1 - M \cdot \text{sen}(\omega t)] \cdot [2 \cdot M \cdot \text{sen}(\omega t) - 1]}{4 \cdot L_0 \cdot f_s} \quad (2.26)$$

A ondulação de corrente no indutor do filtro de saída normalizada para meio período da tensão de referência senoidal considerando os modos de operação *non-overlapping* e *overlapping* é dada por:

$$\frac{\Delta i_{L_0}}{V_{in}} = \frac{\Delta i_{L_0} \cdot L_0 \cdot f_s}{V_{in}} = \begin{cases} \frac{[1 - 2 \cdot M \cdot \text{sen}(\omega t)] \cdot M \cdot \text{sen}(\omega t)}{4} & (0 \leq \omega t \leq \theta_1) \\ \frac{[1 - M \cdot \text{sen}(\omega t)] \cdot [2 \cdot M \cdot \text{sen}(\omega t) - 1]}{4} & (\theta_1 \leq \omega t \leq \pi - \theta_1) \\ \frac{[1 - 2 \cdot M \cdot \text{sen}(\omega t)] \cdot M \cdot \text{sen}(\omega t)}{4} & (\pi - \theta_1 \leq \omega t \leq \pi) \end{cases} \quad (2.27)$$

A Figura 2.18 mostra a variação da ondulação da corrente normalizada em função do tempo para meio período da tensão de referência senoidal e para diferentes valores de índice de modulação M .

Figura 2.18 – Ondulação da corrente no indutor normalizada para meio período da tensão de referência senoidal.



Os ângulos em que ocorrem os máximos valores da ondulação de corrente normalizada para os modos *non-overlapping* e *overlapping* são dados por (2.28) e (2.29), respectivamente.

$$\theta_{MNO} = \text{sen}^{-1}\left(\frac{1}{4M}\right) \quad (2.28)$$

$$\theta_{MO} = \text{sen}^{-1}\left(\frac{3}{4M}\right) \quad (2.29)$$

2.3.4 Determinação dos Esforços de Tensão e Corrente nos Semicondutores

Para realizar o dimensionamento do circuito de potência, nesta seção serão determinados os esforços de tensão e corrente em todos os semicondutores do inversor 5L-CCME-T². Para isto, os semicondutores são divididos em três grupos: um composto pelos interruptores presentes nos dois braços (*S1*, *S4*, *S5* e *S8*); outro grupo constituído pelos interruptores que formam as duas chaves bidirecionais ligadas ao ponto médio do barramento CC (*S2*, *S3*, *S6* e *S7*); e o terceiro grupo formado pelos diodos dos interruptores do segundo grupo (*D2*, *D3*, *D6* e *D7*).

2.3.4.1 Esforços nos Interruptores *S1*, *S4*, *S5* e *S8*

Embora estes interruptores conduzam em semiciclos diferentes (*S1* e *S5* conduzem no semiciclo positivo, enquanto *S4* e *S8* conduzem no semiciclo negativo), os mesmos são submetidos a esforços de tensão e corrente iguais. Assim, serão analisados apenas os esforços no interruptor *S1*, sendo válido para os interruptores *S4*, *S5* e *S8*. A Figura 2.19 mostra os esforços de tensão e corrente no interruptor *S1* para um ciclo da tensão de saída.

• Corrente Média e Eficaz

Durante o semiciclo positivo da tensão de referência senoidal, quando o interruptor *S1* está comandado a conduzir, a corrente que flui através do mesmo é igual a metade da corrente de carga. Durante o semiciclo negativo este interruptor se encontra sempre bloqueado. Considerando a corrente no interruptor *S1* constante para um ciclo de chaveamento, a corrente média e eficaz para um período de comutação é dada por (2.30) e (2.31), respectivamente.

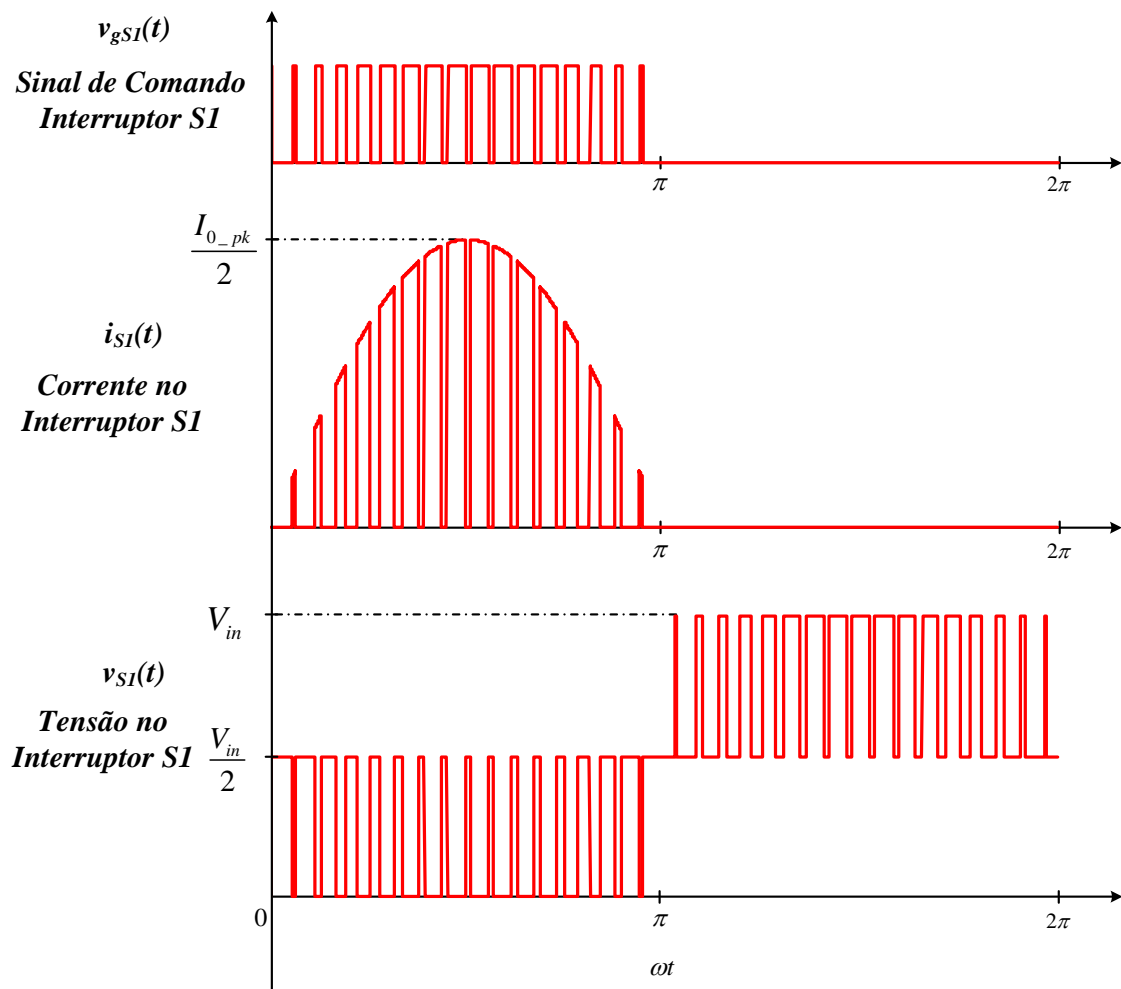
$$i_{S1_avg} = \frac{1}{T_s} \cdot \int_0^{DT_s} i_{S1}(t) \cdot dt = \frac{1}{T_s} \cdot \int_0^{DT_s} \frac{i_0}{2} \cdot dt = D \cdot \frac{i_0}{2} \quad (2.30)$$

$$i_{SI_rms} = \left[\frac{1}{T_s} \cdot \int_0^{DT_s} [i_{SI}(t)]^2 \cdot dt \right]^{1/2} = \left[\frac{1}{T_s} \cdot \int_0^{DT_s} \left(\frac{i_0}{2} \right)^2 \cdot dt \right]^{1/2} = \sqrt{D} \cdot \frac{i_0}{2} \quad (2.31)$$

Durante um período da tensão de referência senoidal, a razão cíclica e a corrente de saída do inversor variam de forma senoidal de acordo com as equações (2.7) e (2.32), respectivamente.

$$i_0(\omega t) = I_{0_pk} \cdot \text{sen}(\omega t) \quad (2.32)$$

Figura 2.19 – Formas de onda teóricas da tensão e corrente no interruptor *SI*.



Portanto, a corrente média e eficaz no interruptor *SI* deve ser calculada considerando um período da tensão de referência senoidal. Aplicando os limites de integração de zero a 2π , tem-se:

$$I_{S1_avg} = \frac{1}{2\pi} \cdot \int_0^{\pi} i_{S1_avg}(\omega t) \cdot d\omega t = \frac{1}{2\pi} \cdot \int_0^{\pi} D(\omega t) \cdot \frac{i_0(\omega t)}{2} \cdot d\omega t \quad (2.33)$$

$$I_{S1_rms} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} [i_{S1_rms}(\omega t)]^2 \cdot d\omega t \right]^{\frac{1}{2}} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} D(\omega t) \cdot \left(\frac{i_0(\omega t)}{2} \right)^2 \cdot d\omega t \right]^{\frac{1}{2}} \quad (2.34)$$

Substituindo as equações (2.7) e (2.32) em (2.33) e (2.34), obtém-se:

$$I_{S1_avg} = \frac{1}{2\pi} \cdot \int_0^{\pi} M \cdot \text{sen}(\omega t) \cdot \frac{I_{0_pk} \cdot \text{sen}(\omega t)}{2} \cdot d\omega t = \frac{M \cdot I_0 \cdot \sqrt{2}}{8} \quad (2.35)$$

$$I_{S1_rms} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} M \cdot \text{sen}(\omega t) \cdot \left(\frac{I_{0_pk} \cdot \text{sen}(\omega t)}{2} \right)^2 \cdot d\omega t \right]^{\frac{1}{2}} = I_0 \cdot \sqrt{\frac{M}{3\pi}} \quad (2.36)$$

Onde I_0 corresponde ao valor eficaz da corrente de carga nominal do inversor.

• Tensão Máxima

A tensão máxima aplicada sobre o interruptor $S1$ é determinada pela equação (2.37) e é igual a tensão total do barramento CC.

$$V_{S1_max} = V_{in} \quad (2.37)$$

2.3.4.2 Esforços nos Interruptores $S2$, $S3$, $S6$ e $S7$

A análise dos esforços de tensão e corrente para este grupo de interruptores será feita baseada no interruptor $S2$. As análises para os interruptores $S3$, $S6$ e $S7$ são idênticas e não serão mostradas. A Figura 2.20 mostra os esforços de tensão e corrente no interruptor $S2$ para um ciclo da tensão de saída.

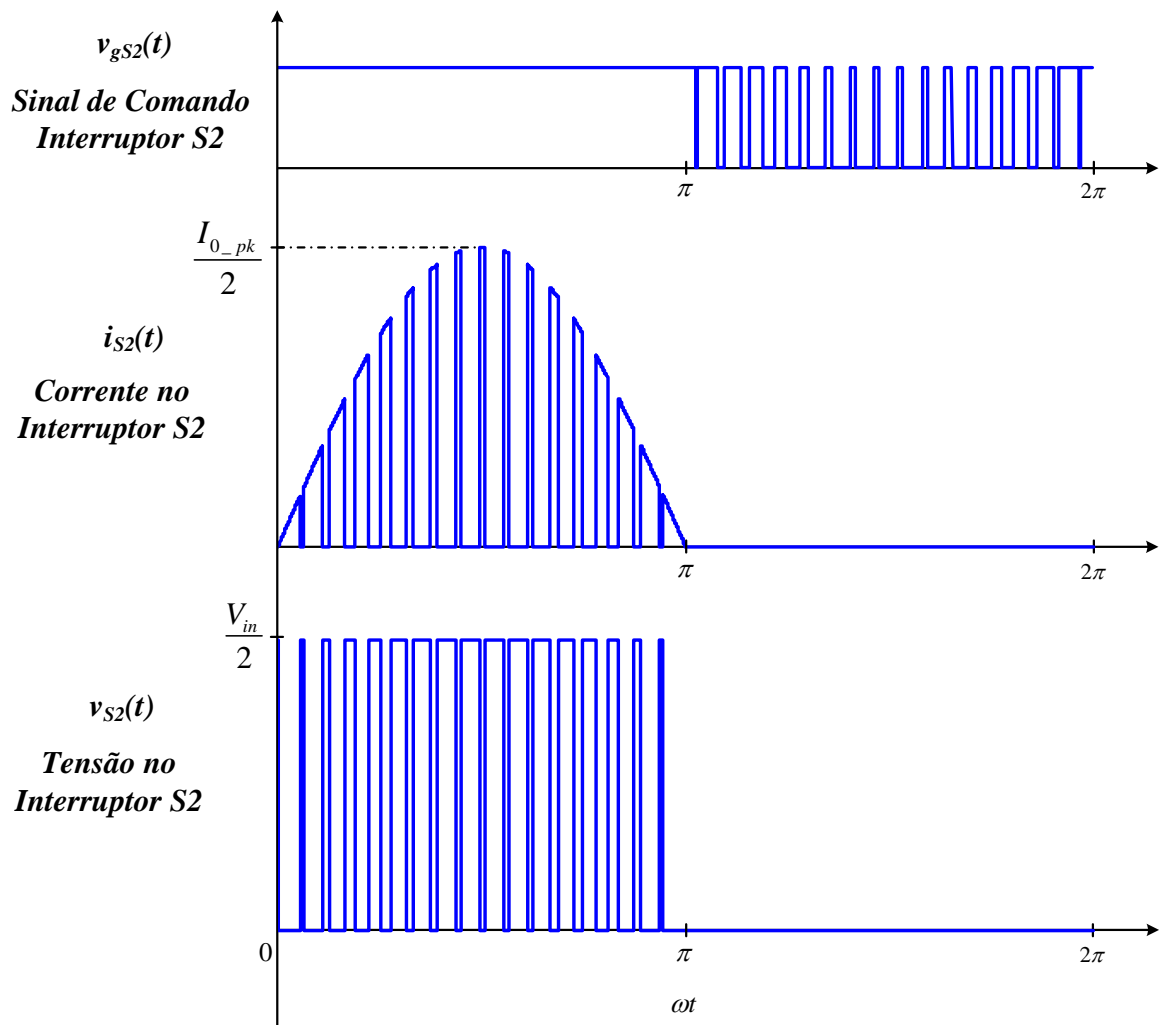
• Corrente Média e Eficaz

Durante o semiciclo positivo da tensão de referência senoidal, o sinal de gatilho do interruptor $S2$ está sempre em nível lógico alto, ou seja, este interruptor está sempre comandado a conduzir. Porém, a condução através do interruptor $S2$ só ocorre quando o interruptor $S1$ se encontra bloqueado. Durante o semiciclo negativo o interruptor $S2$ não conduz. Assim, Considerando a corrente no interruptor $S2$ constante para um ciclo de chaveamento, a corrente média e eficaz para um período de comutação é dada por (2.38) e (2.39), respectivamente.

$$i_{S2_avg} = \frac{1}{T_s} \cdot \int_0^{(1-D)T_s} i_{S2}(t) \cdot dt = \frac{1}{T_s} \cdot \int_0^{(1-D)T_s} \frac{i_0}{2} \cdot dt = (1-D) \cdot \frac{i_0}{2} \quad (2.38)$$

$$i_{S2_rms} = \left[\frac{1}{T_s} \cdot \int_0^{(1-D)T_s} [i_{S2}(t)]^2 \cdot dt \right]^{1/2} = \left[\frac{1}{T_s} \cdot \int_0^{(1-D)T_s} \left(\frac{i_0}{2} \right)^2 \cdot dt \right]^{1/2} = \sqrt{(1-D)} \cdot \frac{i_0}{2} \quad (2.39)$$

Figura 2.20 – Formas de onda teóricas da tensão e corrente no interruptor S2.



Portanto, a corrente média e eficaz no interruptor S2 deve ser calculada considerando um período da tensão de referência senoidal. Aplicando os limites de integração de zero a 2π , tem-se:

$$I_{S2_avg} = \frac{1}{2\pi} \cdot \int_0^{\pi} i_{S2_avg}(\omega t) \cdot d\omega t = \frac{1}{2\pi} \cdot \int_0^{\pi} (1-D(\omega t)) \cdot \frac{i_0(\omega t)}{2} \cdot d\omega t \quad (2.40)$$

$$I_{S2_rms} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} [i_{S2_rms}(\omega t)]^2 \cdot d\omega t \right]^{\frac{1}{2}} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} (1-D(\omega t)) \cdot \left(\frac{i_0(\omega t)}{2} \right)^2 \cdot d\omega t \right]^{\frac{1}{2}} \quad (2.41)$$

Substituindo as equações (2.7) e (2.32) em (2.40) e (2.41), obtém-se:

$$I_{S2_avg} = \frac{1}{2\pi} \cdot \int_0^{\pi} (1-M \cdot \text{sen}(\omega t)) \cdot \frac{I_{0_pk} \cdot \text{sen}(\omega t)}{2} \cdot d\omega t = I_0 \cdot \sqrt{2} \cdot \left(\frac{1}{2\pi} - \frac{M}{8} \right) \quad (2.42)$$

$$I_{S2_rms} = \left[\frac{1}{2\pi} \cdot \int_0^{\pi} (1-M \cdot \text{sen}(\omega t)) \cdot \left(\frac{I_{0_pk} \cdot \text{sen}(\omega t)}{2} \right)^2 \cdot d\omega t \right]^{\frac{1}{2}} = \frac{I_0 \cdot \sqrt{2}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \quad (2.43)$$

• Tensão Máxima

A tensão máxima aplicada sobre o interruptor S2 é determinada pela equação (2.44) e é igual a metade da tensão total do barramento CC.

$$V_{S2_max} = \frac{V_{in}}{2} \quad (2.44)$$

2.3.4.3 Esforços nos Diodos D2, D3, D6 e D7

Os diodos D2, D3, D6 e D7 fazem parte das duas chaves bidirecionais que ligam o ponto médio de cada braço ao ponto central do barramento CC. A análise dos esforços de tensão e corrente para este grupo de diodos será feita baseada no diodo D3. As análises para os diodos D2, D6 e D7 são idênticas e não serão mostradas. A Figura 2.21 mostra os esforços de tensão e corrente no diodo D3 para um ciclo da tensão de saída.

• Corrente Média e Eficaz

Estes diodos conduzem simultaneamente com os interruptores S3, S2, S7 e S6, respectivamente. Desta forma, como o diodo D3 se encontra em série com o interruptor S2, o valor da corrente média e eficaz neste diodo é determinado pela equação (2.45) e (2.46), respectivamente.

$$I_{D3_avg} = I_{S2_avg} = I_0 \cdot \sqrt{2} \cdot \left(\frac{1}{2\pi} - \frac{M}{8} \right) \quad (2.45)$$

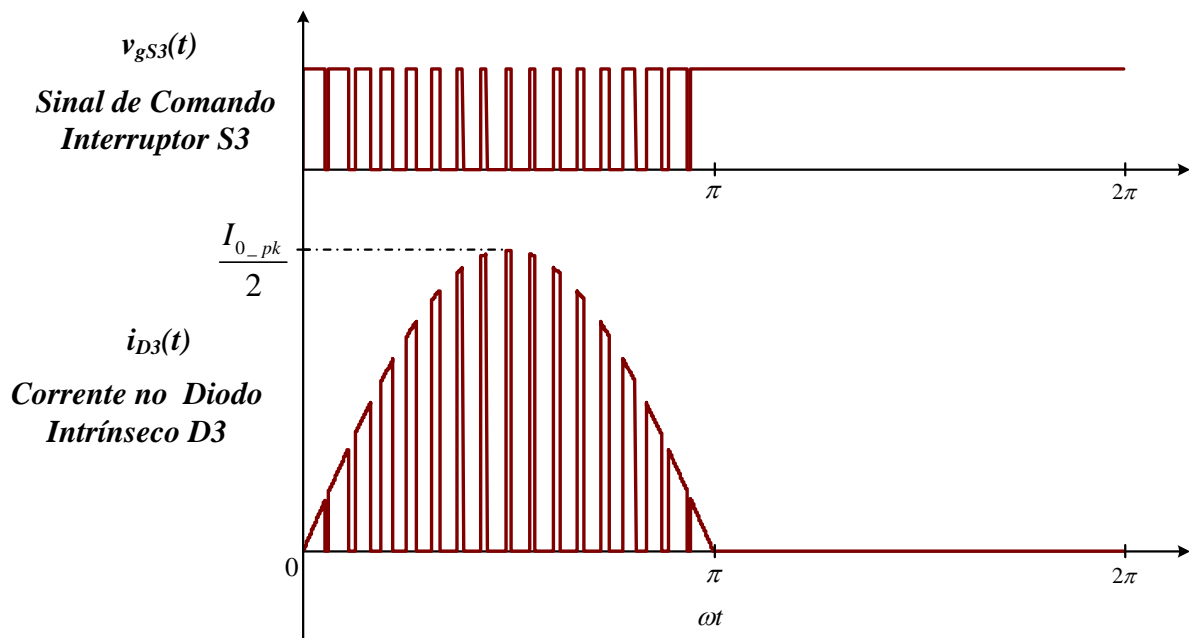
$$I_{D3_rms} = I_{S2_rms} = \frac{I_0 \cdot \sqrt{2}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \quad (2.46)$$

• Tensão Máxima

A tensão máxima aplicada sobre o diodo $D3$ é determinada pela equação (2.47) e é igual a metade da tensão total do barramento CC.

$$V_{D3_max} = V_{S3_max} = \frac{V_{in}}{2} \quad (2.47)$$

Figura 2.21 – Formas de onda teóricas da corrente no diodo $D3$.



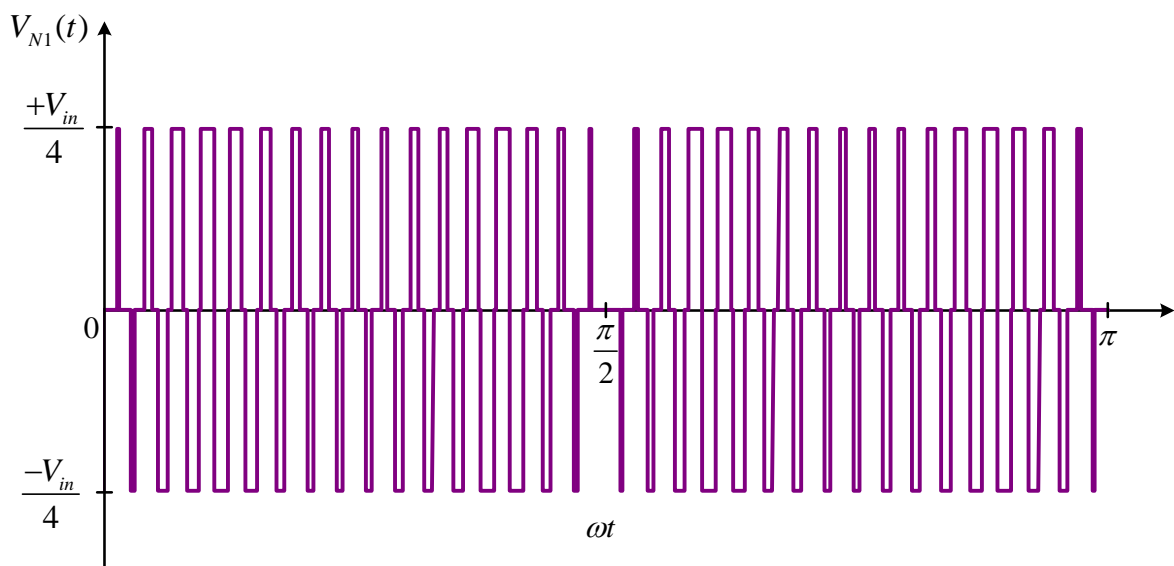
2.3.5 Determinação dos Esforços de Tensão e Corrente no Autotransformador

O autotransformador T_r é um dos elementos que constitui a célula de comutação de múltiplos estados, a qual tem a finalidade de distribuir os esforços de corrente através dos semicondutores, aumentando a capacidade de corrente e a potência processada. No inversor 5L-CCME-T², o autotransformador apresenta relação de transformação unitária ($N1 = N2$), visando o compartilhamento de corrente e a distribuição de potência entre os braços do inversor de maneira igualitária. Com isso, a queda de tensão em cada enrolamento e as correntes que fluem através dos mesmos devem ser iguais em módulo.

Como foi visto na análise qualitativa do inversor, o autotransformador processa potência somente em duas das quatro etapas de cada modo de operação, uma vez que nas outras duas etapas, os enrolamentos encontram-se curto-circuitados e a tensão sobre eles é igual a zero. A Figura 2.22 mostra a forma de onda teórica da tensão sobre os enrolamentos do autotransformador. Ainda analisando as etapas de funcionamento do inversor, verifica-se que a tensão máxima nos enrolamento do autotransformador é dada por (2.48):

$$V_{Tr_max} = \frac{V_{in}}{4} \quad (2.48)$$

Figura 2.22 – Forma de onda teórica no enrolamento do autotransformador T_r .



Desta forma, considerando que a potência processada por cada enrolamento do autotransformador é igual, uma vez que a relação de transformação é unitária, a relação entre as correntes nos enrolamentos nas etapas em que há processamento de energia é dada por (2.49):

$$i_{N1} \cdot \left(+\frac{V_{in}}{4} \right) + i_{N2} \cdot \left(-\frac{V_{in}}{4} \right) = 0 \quad \rightarrow \quad i_{N1} = i_{N2} \quad (2.49)$$

Assim, verifica-se que existe de fato a divisão igual de corrente entre os braços do inversor. A soma das correntes nos enrolamentos é igual a corrente no indutor L_0 :

$$i_{N1} + i_{N2} = i_{L_0} \quad (2.50)$$

Substituindo a equação (2.49) em (2.50), tem-se:

$$i_{N1} = i_{N2} = \frac{i_{L_0}}{2} \quad (2.51)$$

Pode-se observar com esta análise que a ondulação de alta frequência presente na corrente de cada enrolamento do autotransformador será metade da ondulação de alta frequência na corrente do indutor do filtro de saída.

2.3.6 Determinação dos Esforços de Tensão e Corrente nos Capacitores do Barramento CC

Nesta seção serão determinados os esforços de corrente nos capacitores do barramento CC e na fonte de entrada. Considera-se que a tensão sobre os capacitores C_{in1} e C_{in2} são sempre balanceadas, ou seja, cada capacitor está submetido à metade da tensão do barramento de entrada. O balanceamento das tensões nos capacitores do barramento não se dá de forma natural, sendo necessária a implementação de uma malha de tensão diferencial que será discutida nos capítulos seguintes. Assim, cada capacitor de entrada fica submetido à tensão máxima de valor igual a $V_{in}/2$.

Com isso, respeitando o balanceamento das tensões pode-se calcular o valor das correntes eficazes nos capacitores de entrada. Para isso, é necessário analisar as correntes de entrada e dos capacitores do barramento para os dois modos de operação do inversor. No modo de operação *non-overlapping*, durante o semiciclo positivo da tensão de referência senoidal, a corrente de entrada ($i_i(t)$) e as correntes nos capacitores de barramento ($i_{C1}(t)$ e $i_{C2}(t)$) serão nulas para as etapas em que os interruptores $S1$ e $S5$ estão bloqueados simultaneamente (segunda e quarta etapa de funcionamento), uma vez que toda a corrente de carga flui através das chaves bidirecionais conectadas ao ponto médio do barramento. A Figura 2.23 (a) mostra o sentido das correntes para a primeira etapa de funcionamento do inversor, onde o interruptor $S5$ está comandado a conduzir. Metade da corrente de carga flui através do interruptor $S5$ e a outra metade através do interruptor $S2$. A análise da terceira etapa de funcionamento é similar à primeira e não será mostrada aqui. Assim, durante esta etapa, pela lei dos nós, tem-se:

$$i_i + i_{C1} = i_{S5} = \frac{i_0}{2} \quad (2.52)$$

$$i_i = i_{C2} \quad (2.53)$$

Substituindo (2.53) em (2.52), obtém-se:

$$i_{C1} + i_{C2} = \frac{i_0}{2} \quad (2.54)$$

Como as tensões nos capacitores do barramento são balanceadas, as correntes que fluem pelos mesmos devem ser iguais em módulo ($i_{C1} = i_{C2}$).

$$i_{C1} = i_{C2} = \frac{i_0}{4} \quad (2.55)$$

Considerando a corrente de carga constante para um ciclo de chaveamento, a corrente eficaz nos capacitores C_{in1} e C_{in2} para um período de comutação no modo *non-overlapping* é dada por (2.56).

$$i_{C1,2_rms_MNO} = \left[\frac{1}{T_s/2} \cdot \int_0^{DT_s} i_{C1}(t) \cdot dt + \frac{1}{T_s/2} \cdot \int_0^{(1-D)T_s} 0 \cdot dt \right]^{1/2} = \left[\frac{1}{T_s/2} \cdot \int_0^{DT_s} \left(\frac{i_0}{4} \right)^2 \cdot dt \right]^{1/2} = i_0 \cdot \sqrt{\frac{D}{8}} \quad (2.56)$$

No modo de operação *overlapping*, a primeira e a terceira etapa de funcionamento para o semiciclo positivo da tensão de saída estão representadas na Figura 2.23 (a) e são idênticas à primeira e terceira etapa do modo *non-overlapping*, respectivamente. Assim, para estas etapas a corrente nos capacitores de barramento é dada pela equação (2.55).

Na segunda e quarta etapa de funcionamento do modo *overlapping*, os interruptores $S1$ e $S5$ conduzem simultaneamente e metade da corrente de carga flui através de cada um deles. Assim, aplicando a lei dos nós na Figura 2.23 (b), tem-se:

$$i_i + i_{C1} = i_{S5} + i_{S1} = i_0 \quad (2.57)$$

$$i_i = i_{C2} \quad (2.58)$$

Substituindo (2.58) em (2.57), obtém-se:

$$i_{C1} + i_{C2} = i_0 \quad (2.59)$$

Sabendo que as correntes que fluem pelos capacitores do barramento são iguais em módulo ($i_{C1} = i_{C2}$), para a segunda etapa de funcionamento no modo *overlapping*, obtém-se:

$$i_{C1} = i_{C2} = \frac{i_0}{2} \quad (2.60)$$

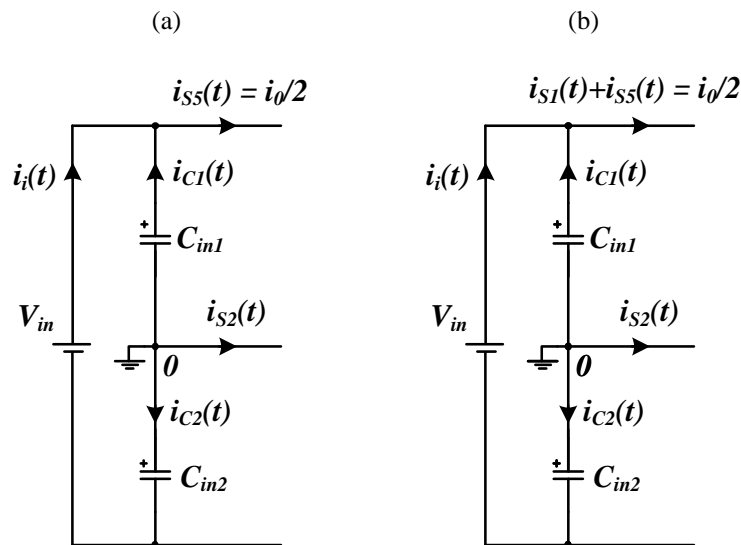
Aplicando os limites de integração para um período de comutação dos interruptores, a corrente eficaz nos capacitores C_{in1} e C_{in2} no modo *overlapping* é dada por (2.61).

$$i_{C1,2_rms_MO} = \left[\frac{1}{T_s/2} \cdot \int_0^{(1-D)T_s} (i_{C1_etapa1}(t))^2 \cdot dt + \frac{1}{T_s/2} \cdot \int_0^{(2D-1)T_s/2} (i_{C1_etapa2}(t))^2 \cdot dt \right]^{1/2} \quad (2.61)$$

Substituindo os valores de corrente de cada etapa na equação (2.61), obtém-se:

$$i_{C1,2_rms_MO} = \left[\frac{1}{T_s/2} \cdot \int_0^{(1-D)T_s} \left(\frac{i_0}{4}\right)^2 \cdot dt + \frac{1}{T_s/2} \cdot \int_0^{(2D-1)T_s/2} \left(\frac{i_0}{2}\right)^2 \cdot dt \right]^{1/2} = i_0 \cdot \sqrt{\frac{3D-1}{8}} \quad (2.62)$$

Figura 2.23 – Sentido das correntes de entrada do inversor. (a) 1ª e 3ª etapas de funcionamento nos modos *non-overlapping* e *overlapping*; (b) 2ª e 4ª etapas de funcionamento no modo *overlapping*.



A Figura 2.24 mostra as formas de onda das correntes de entrada e nos capacitores C_{in1} e C_{in2} . O cálculo do valor total da corrente eficaz nos capacitores do barramento deve ser realizado considerando um quarto do período da tensão de referência senoidal. Com isso, aplicando os limites de integração de zero a $\pi/2$, tem-se:

$$I_{C1,2_rms} = \left[\frac{1}{\pi/2} \cdot \int_0^{\theta_1} [i_{C1,2_rms_MNO}(\omega t)]^2 \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} [i_{C1,2_rms_MO}(\omega t)]^2 \cdot d\omega t \right]^{1/2} \quad (2.63)$$

Onde θ_1 corresponde ao ângulo de transição entre os modos de operação do inversor. Substituindo as equações (2.56) e (2.62) em (2.63), obtém-se:

$$I_{C1,2_rms} = \left[\frac{1}{\pi/2} \cdot \int_0^{\theta_1} [i_0(\omega t)]^2 \cdot \frac{D(\omega t)}{8} \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} [i_0(\omega t)]^2 \cdot \frac{3D(\omega t)-1}{8} \cdot d\omega t \right]^{1/2} \quad (2.64)$$

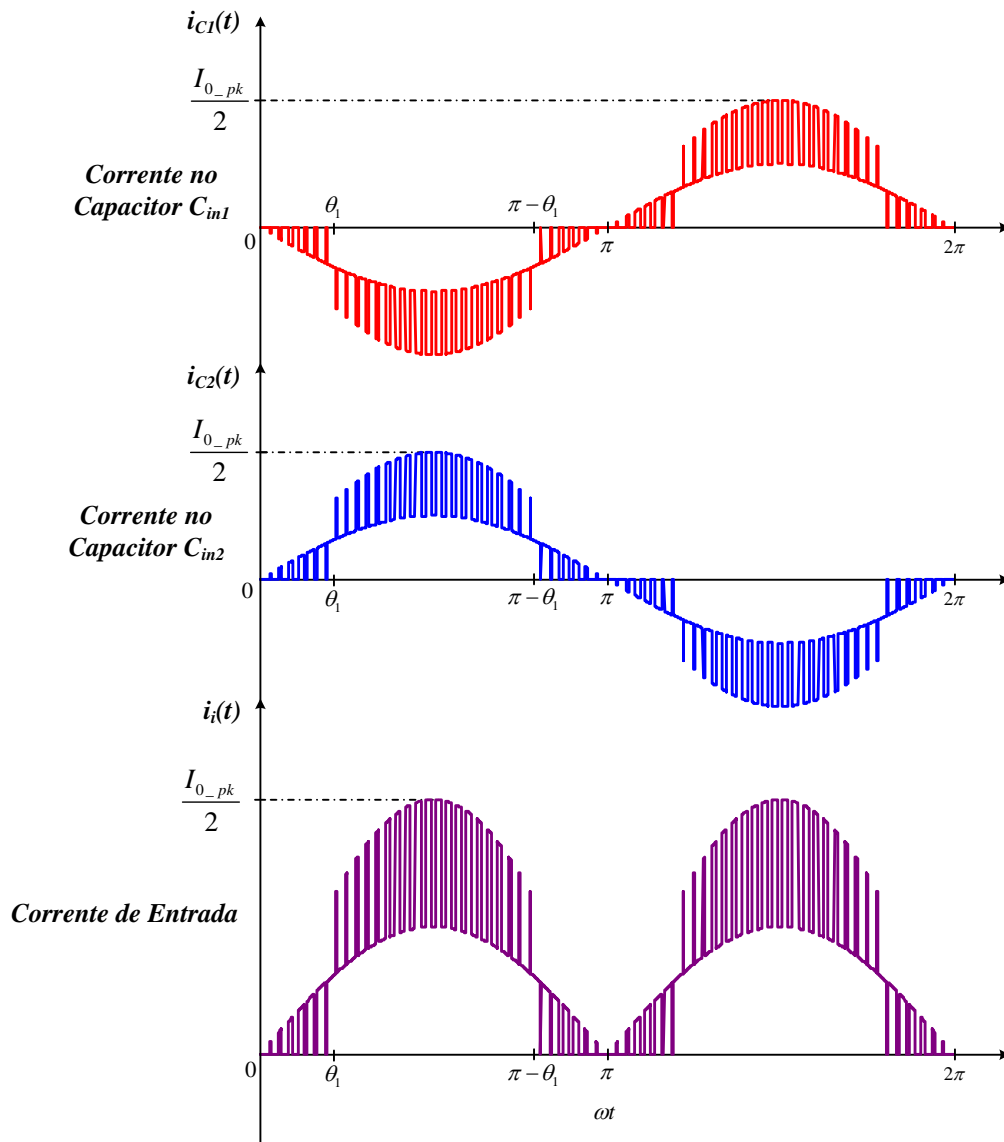
Substituindo as equações (2.7) e (2.32) em (2.64) pode-se escrever:

$$I_{C1,2_rms} = \left[\frac{1}{\pi/2} \cdot \int_0^{\theta_1} \frac{I_{0_pk}^2 \cdot M}{8} \cdot \text{sen}^3(\omega t) \cdot d\omega t + \frac{1}{\pi/2} \cdot \int_{\theta_1}^{\pi/2} \frac{I_{0_pk}^2 \cdot \text{sen}^2(\omega t)}{8} \cdot (3 \cdot M \cdot \text{sen}(\omega t) - 1) \cdot d\omega t \right]^{\frac{1}{2}} \quad (2.65)$$

Finalmente, simplificando a equação (2.65), o valor eficaz da corrente nos capacitores de barramento é dado por (2.66):

$$I_{C1,2_rms} = I_{0_pk} \cdot \left[\frac{\sqrt{4 \cdot M^2 - 1}}{8 \cdot M^2 \cdot \pi} \cdot \left(\frac{16 \cdot M^2 - 1}{12} \right) + \frac{M}{6 \cdot \pi} - \frac{1}{16} + \frac{\text{sen}^{-1}\left(\frac{1}{2} \cdot M\right)}{8 \cdot \pi} \right]^{\frac{1}{2}} \quad (2.66)$$

Figura 2.24 – Formas de onda teóricas da fonte de tensão de entrada e dos capacitores do barramento CC.



2.4 Considerações Finais

Neste capítulo foi apresentada a análise qualitativa e quantitativa do inversor 5L-CCME-T². A estratégia de modulação escolhida, etapas de operação, esforços de tensão e corrente em todos os componentes do inversor e as principais formas de onda teóricas foram apresentadas neste capítulo.

Após esta análise, é possível concluir que o inversor proposto apresenta as seguintes vantagens: devido à presença da célula de comutação de múltiplos estados, a corrente de carga é igualmente distribuída entre os semicondutores, reduzindo as perdas por condução e elevando a eficiência do conversor; outra vantagem é que a frequência vista pelos elementos magnéticos é o dobro da frequência de comutação dos interruptores, reduzindo assim, o peso e o volume dos mesmos; além disso, a topologia apresenta cinco níveis na tensão de saída antes do filtro, proporcionando menor conteúdo harmônico.

A desvantagem apresentada nesta análise é devida ao fato dos interruptores *S1*, *S4*, *S5* e *S8* ficarem submetidos a tensão total do barramento, enquanto que os interruptores *S2*, *S3*, *S6* e *S7* são projetados para suportar somente metade da tensão de entrada.

CAPÍTULO 3

3 PROJETO DO INVERSOR DE CINCO NÍVEIS MONOFÁSICO 5L-CCME-T²

3.1 Introdução

Neste capítulo é apresentado o procedimento de projeto do inversor 5L-CCME-T² com base na análise qualitativa e quantitativa realizada no Capítulo 2. São apresentadas as especificações do conversor e é realizado o projeto de todos os componentes do circuito de potência. Por fim, é apresentado um estudo das perdas nos componentes do conversor e o cálculo térmico para dimensionar o dissipador.

3.2 Especificações e Considerações

A metodologia de projeto apresentada neste trabalho tomará como exemplo o inversor 5L-CCME-T² com as especificações dadas na Tabela 3.1.

Tabela 3.1 – Especificações do inversor 5L-CCME-T².

| Especificação | Valor |
|-------------------------------|------------------------------|
| Potência de saída | $P_0 = 5 \text{ kW}$ |
| Tensão nominal de saída | $V_{0_rms} = 127 \text{ V}$ |
| Tensão do barramento CC | $V_{in} = 450 \text{ V}$ |
| Frequência da tensão de saída | $f_r = 60 \text{ Hz}$ |
| Frequência de comutação | $f_s = 20 \text{ kHz}$ |

3.3 Cálculos Básicos

Considerando as especificações de tensão de entrada e saída do conversor mostradas na Tabela 3.1, o índice de modulação M é calculado a partir da equação (2.6):

$$M = \frac{2 \cdot \sqrt{2} \cdot 127}{450} = 0,798 \quad (3.1)$$

O ângulo que determina a transição entre os modos de operação *non-overlapping* e *overlapping* é calculado através da equação (2.9):

$$\theta_1 = \text{sen}^{-1}\left(\frac{1}{2 \cdot 0,798}\right) = 38,79^\circ \quad (3.2)$$

De acordo com a equação (2.16), o valor eficaz da tensão de saída antes do filtro V_{A0} é dado por:

$$V_{A0_rms} = \frac{450}{2} \cdot \sqrt{\frac{0,798}{\pi} + \frac{\sqrt{4 \cdot 0,798^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1}\left(\frac{1}{2 \cdot 0,798}\right) - \frac{1}{2}} = 136,1 \text{ V} \quad (3.3)$$

Com isso, a taxa de distorção harmônica da tensão de saída V_{A0} é calculada através da equação (2.18):

$$\text{THD}_{V_{A0}} (\%) = \sqrt{\frac{2}{0,798^2} \cdot \left[\frac{0,798}{\pi} + \frac{\sqrt{4 \cdot 0,798^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1}\left(\frac{1}{2 \cdot 0,798}\right) - \frac{1}{2} \right] - 1} = 38,4\% \quad (3.4)$$

O valor eficaz e o valor de pico da corrente de saída são calculados através das equações (3.5) e (3.6):

$$I_0 = \frac{P_0}{V_{0_rms}} = \frac{5000}{127} = 39,37 \text{ A} \quad (3.5)$$

$$I_{0_pk} = \sqrt{2} \cdot I_0 = \sqrt{2} \cdot 39,37 = 55,67 \text{ A} \quad (3.6)$$

3.4 Dimensionamento dos Semicondutores

Como mencionado no Capítulo 2, a determinação dos esforços de tensão e corrente nos interruptores é dividido em três grupos: interruptores $S1$, $S4$, $S5$ e $S8$; interruptores $S2$, $S3$, $S6$ e $S7$; e diodos $D2$, $D3$, $D6$ e $D7$.

3.4.1 Interruptores $S1$, $S4$, $S5$ e $S8$

Uma vez que estes interruptores estão submetidos aos mesmos esforços de tensão e corrente, os cálculos são realizados apenas para o interruptor $S1$. Os valores de corrente média

e eficaz no interruptor $S1$ são determinados a partir das equações (2.35) e (2.36), respectivamente.

$$I_{S1_avg} = \frac{0,798 \cdot 39,37 \cdot \sqrt{2}}{8} = 5,556 \text{ A} \quad (3.7)$$

$$I_{S1_rms} = 39,37 \cdot \sqrt{\frac{0,798}{3 \cdot \pi}} = 11,458 \text{ A} \quad (3.8)$$

A corrente de pico no interruptor $S1$ é igual à metade do valor de pico da corrente de carga.

$$I_{S1_pk} = \frac{I_0 \cdot \sqrt{2}}{2} = \frac{39,37 \cdot \sqrt{2}}{2} = 27,838 \text{ A} \quad (3.9)$$

A tensão máxima a que ficam submetidos estes interruptores é calculada através da equação (2.37).

$$V_{S1_max} = 450 \text{ V} \quad (3.10)$$

3.4.2 Interruptores $S2$, $S3$, $S6$ e $S7$

Para este grupo de interruptores, os cálculos serão realizados apenas para o interruptor $S2$. Os valores de corrente média e eficaz no interruptor $S2$ são determinados a partir das equações (2.42) e (2.43), respectivamente.

$$I_{S2_avg} = 39,37 \cdot \sqrt{2} \cdot \left(\frac{1}{2 \cdot \pi} - \frac{0,798}{8} \right) = 3,306 \text{ A} \quad (3.11)$$

$$I_{S2_rms} = \frac{39,37 \cdot \sqrt{2}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2 \cdot 0,798}{3 \cdot \pi}} = 7,904 \text{ A} \quad (3.12)$$

A corrente de pico no interruptor $S2$ é igual à metade do valor de pico da corrente de carga.

$$I_{S2_pk} = \frac{I_0 \cdot \sqrt{2}}{2} = \frac{39,37 \cdot \sqrt{2}}{2} = 27,838 \text{ A} \quad (3.13)$$

A tensão máxima sobre o interruptor $S2$ é calculada através da equação (2.44).

$$V_{S2_max} = \frac{450}{2} = 225 \text{ V} \quad (3.14)$$

3.4.3 Diodos $D2$, $D3$, $D6$ e $D7$

Para os diodos presentes no encapsulamento dos interruptores $S2$, $S3$, $S6$ e $S7$, os cálculos serão realizados apenas para o diodo $D3$. Os valores de corrente média e eficaz no diodo $D3$ são determinados a partir das equações (2.45) e (2.46), respectivamente.

$$I_{D3_avg} = 39,37 \cdot \sqrt{2} \cdot \left(\frac{1}{2 \cdot \pi} - \frac{0,798}{8} \right) = 3,306 \text{ A} \quad (3.15)$$

$$I_{D3_rms} = \frac{39,37 \cdot \sqrt{2}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2 \cdot 0,798}{3 \cdot \pi}} = 7,904 \text{ A} \quad (3.16)$$

A corrente de pico no diodo $D3$ é igual à metade do valor de pico da corrente de carga.

$$I_{D3_pk} = \frac{I_0 \cdot \sqrt{2}}{2} = \frac{39,37 \cdot \sqrt{2}}{2} = 27,838 \text{ A} \quad (3.17)$$

A tensão máxima sobre o diodo $D3$ é a mesma a que fica submetida o interruptor $S3$.

$$V_{D3_max} = \frac{450}{2} = 225 \text{ V} \quad (3.18)$$

3.4.4 Cálculo de Perdas nos Semicondutores

Baseado nos esforços de tensão e corrente dos interruptores calculados nas seções anteriores foi escolhido o *IGBT IRGP50B60PD1* do fabricante *International Rectifier* (INTERNATIONAL RECTIFIER, 2013). A Tabela 3.2 mostra as especificações do interruptor escolhido. Optou-se pela escolha de um mesmo semicondutor que respeitasse todos os esforços de tensão e corrente calculados anteriormente visando um melhor compartilhamento de corrente.

Utilizando equações dadas pelos fabricantes nos *datasheets* de seus componentes é possível calcular as perdas nos semicondutores de maneira simples e rápida. Porém, os resultados são menos precisos e pode acarretar no sobredimensionamento dos dissipadores. Portanto, o cálculo de perdas nos semicondutores do inversor proposto é realizado utilizando a metodologia proposta por (BASCOPE e PERIN, 1997), a qual se refere à perdas em

inversores com modulação PWM senoidal utilizando IGBTs, e cujas equações foram adequadas ao inversor 5L-CCME-T². Para o cálculo de perdas são consideradas tanto as perdas por condução direta e por comutação dos IGBTs, quanto as perdas por condução e por comutação dos diodos dos semicondutores. As perdas são calculadas somente para o interruptor *S1* (as mesmas são iguais para os interruptores *S4*, *S5* e *S8*), para o interruptor *S3* (as mesmas são iguais para os interruptores *S2*, *S6* e *S7*) e para o diodo *D3* (as mesmas são iguais para os diodos *D2*, *D6* e *D7*).

Tabela 3.2 – Especificações do IGBT IRGP50B60PD1.

| Parâmetro | Valor |
|--|---|
| Tensão máxima coletor-emissor | $V_{CE} = 600 \text{ V}$ |
| Corrente máxima de coletor | $I_C = 45 \text{ A @ } 100 \text{ }^\circ\text{C}$ |
| Tensão de saturação coletor-emissor | $V_{CEN} = 2,6 \text{ V @ } 125 \text{ }^\circ\text{C}$ |
| Tensão de limiar | $V_{CEO} = 1 \text{ V}$ |
| Resistência térmica junção-cápsula IGBT | $R_{thjc_IGBT} = 0,32 \text{ }^\circ\text{C/W}$ |
| Resistência térmica junção-cápsula diodo | $R_{thjc_diodo} = 1,7 \text{ }^\circ\text{C/W}$ |
| Resistência térmica cápsula-dissipador | $R_{thcd} = 0,24 \text{ }^\circ\text{C/W}$ |
| Tempo de subida da corrente de coletor | $t_r = 13 \text{ ns}$ |
| Tempo de descida da corrente de coletor | $t_f = 15 \text{ ns}$ |
| Corrente máxima no diodo | $I_{FN} = 15 \text{ A @ } 100 \text{ }^\circ\text{C}$ |
| Queda de tensão no diodo | $V_{FN} = 1,2 \text{ V @ } 125 \text{ }^\circ\text{C}$ |

3.4.4.1 Perdas por Condução nos Semicondutores

O cálculo de perdas em condução nos IGBTs é definido através da equação (3.19).

$$P_{cond_IGBT} = \frac{1}{T} \cdot \int_0^T v_{CE}(t) \cdot i_C(t) \cdot dt \quad (3.19)$$

A queda de tensão sobre o semicondutor é relacionada à corrente que circula pelo mesmo. Para simplificar, é possível aproximar esta queda de tensão através de uma reta.

$$v_{CE}(i_C) = \frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot i_C + V_{CEO} \quad (3.20)$$

Onde I_{CN} e V_{CEN} são a corrente de coletor nominal e a tensão coletor-emissor na corrente nominal, respectivamente, retirados do catálogo do fabricante. Todos os dados devem ser relativos à temperatura máxima de junção ($T_j = 125$ °C, por exemplo). O valor da tensão de limiar V_{CEO} depende do tipo de IGBT utilizado e da tensão nominal.

A perda de energia no interruptor $S1$ durante um período de comutação é dado por:

$$E_{con_S1} = v_{CE} \cdot i_C \cdot D \cdot T_s \quad (3.21)$$

Sabendo que a corrente que circula pelo IGBT e que a razão cíclica variam de forma senoidal, tem-se:

$$i_C(\omega t) = I_{S1_pk} \cdot \text{sen}(\omega t) \quad (3.22)$$

$$D(\omega t) = M \cdot \text{sen}(\omega t) \quad (3.23)$$

Substituindo as equações (3.20), (3.22) e (3.23) em (3.21), obtém-se:

$$E_{con_S1}(\omega t) = \left[\frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot I_{S1_pk} \cdot \text{sen}(\omega t) + V_{CEO} \right] \cdot I_{S1_pk} \cdot \text{sen}(\omega t) \cdot M \cdot \text{sen}(\omega t) \quad (3.24)$$

Portanto, as perdas por condução no interruptor $S1$ são calculadas para um período da tensão de referência senoidal e são descritas pela equação (3.25).

$$P_{cond_S1} = \frac{1}{2\pi} \cdot \int_0^\pi \left[\frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot I_{S1_pk} \cdot \text{sen}(\omega t) + V_{CEO} \right] \cdot I_{S1_pk} \cdot \text{sen}(\omega t) \cdot M \cdot \text{sen}(\omega t) \cdot d\omega t \quad (3.25)$$

Solucionando a equação (3.25), tem-se:

$$P_{cond_S1} = \frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot \frac{2 \cdot M}{3 \cdot \pi} \cdot I_{S1_pk}^2 + \frac{V_{CEO}}{4} \cdot I_{S1_pk} \cdot M \quad (3.26)$$

$$P_{cond_S1} = 9,2 \text{ W} \quad (3.27)$$

O sinal de comando do interruptor $S3$ é complementar ao sinal de gatilho do interruptor $S1$. Assim, as perdas por condução no interruptor $S3$ são calculadas por (3.28):

$$P_{cond_S3} = \frac{1}{2\pi} \cdot \int_0^\pi \left[\frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot I_{S3_pk} \cdot \text{sen}(\omega t) + V_{CEO} \right] \cdot I_{S3_pk} \cdot \text{sen}(\omega t) \cdot (1 - M \cdot \text{sen}(\omega t)) \cdot d\omega t \quad (3.28)$$

Solucionando a equação (3.25), tem-se:

$$P_{cond_S3} = \frac{V_{CEN} - V_{CEO}}{I_{CN}} \cdot \left(\frac{1}{4} - \frac{2 \cdot M}{3 \cdot \pi} \right) \cdot I_{S3_pk}^2 + V_{CEO} \cdot I_{S3_pk} \cdot \left(\frac{1}{\pi} - \frac{M}{4} \right) \quad (3.29)$$

$$P_{cond_S3} = 6,55 \text{ W} \quad (3.30)$$

As perdas por condução no diodo $D2$ são calculadas de maneira similar às perdas no interruptor $S3$. A queda de tensão sobre o diodo é relacionada à corrente que circula pelo mesmo. Aproximando esta queda de tensão através de uma reta, tem-se:

$$v_F(i_F) = \frac{V_{FN} - V_{FO}}{I_{FN}} \cdot i_F + V_{FO} \quad (3.31)$$

Onde I_{FN} e V_{FN} são a corrente nominal e a queda de tensão na corrente nominal, respectivamente, retirados do catálogo do fabricante.

Assim, por analogia e considerando a corrente de pico no diodo $D2$, as perdas por condução neste diodo são descritas por (3.32):

$$P_{cond_D3} = \frac{1}{2\pi} \cdot \int_0^\pi \left[\frac{V_{FN} - V_{FO}}{I_{FN}} \cdot I_{D3_pk} \cdot \text{sen}(\omega t) + V_{FO} \right] \cdot I_{D3_pk} \cdot \text{sen}(\omega t) \cdot (1 - M \cdot \text{sen}(\omega t)) \cdot d\omega t \quad (3.32)$$

Solucionando a equação (3.33), tem-se:

$$P_{cond_D3} = \frac{V_{FN} - V_{FO}}{I_{FN}} \cdot \left(\frac{1}{4} - \frac{2 \cdot M}{3 \cdot \pi} \right) \cdot I_{D3_pk}^2 + V_{FO} \cdot I_{D3_pk} \cdot \left(\frac{1}{\pi} - \frac{M}{4} \right) \quad (3.33)$$

$$P_{cond_D3} = 4,87 \text{ W} \quad (3.34)$$

3.4.4.2 Perdas por Comutação nos Semicondutores

A Figura 3.1 mostra as formas de onda de tensão e corrente no IGBT durante a entrada em condução e durante o bloqueio. Durante a entrada em condução, a perda de energia no intervalo de tempo t_r é dada pela equação (3.35):

$$E_{on_12} = \int_0^{t_r} v_{CE} \cdot \frac{i_C}{t_r} \cdot t \cdot dt = \frac{1}{2} \cdot v_{CE} \cdot i_C \cdot t_r \quad (3.35)$$

O tempo de subida t_r pode ser descrito em função do tempo de subida nominal t_{rN} .

$$t_r = t_{rN} \cdot \frac{i_C}{I_{CN}} \quad (3.36)$$

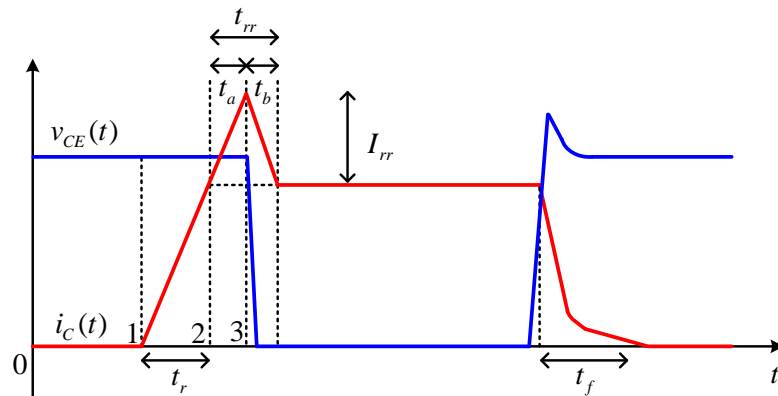
Substituindo as equações (3.22) e (3.36) em (3.35), tem-se:

$$E_{on_{12}} = \frac{1}{2} \cdot V_{S1_{max}} \cdot t_{rN} \frac{I_{S1_{pk}}^2 \cdot \text{sen}^2(\omega t)}{I_{CN}} \quad (3.37)$$

A perda de energia no intervalo de tempo t_a é dada pela equação (3.38):

$$E_{on_{23}} = \int_0^{t_a} v_{CE} \cdot \left(i_C + \frac{I_{rr}}{t_a} \cdot t \right) \cdot dt = \left(\frac{1}{2} \cdot I_{rr} + i_C \right) \cdot v_{CE} \cdot t_a \quad (3.38)$$

Figura 3.1 – Formas de onda de tensão e corrente típicas de comutação para um IGBT.



Fonte: Adaptada (BASCOPE e PERIN, 1997).

O valor do tempo da primeira etapa de recuperação t_a pode ser determinado por (3.39) (BASCOPE e PERIN, 1997):

$$t_a = \frac{2}{3} \cdot \left(0,8 + 0,2 \cdot \frac{i_C}{I_{CN}} \right) \cdot t_{rrN} \quad (3.39)$$

Substituindo a equação (3.22) e (3.39) em (3.38), obtém-se:

$$E_{on_{23}} = \frac{2}{3} \cdot V_{S1_{max}} \cdot t_{rrN} \left(0,8 + 0,2 \cdot \frac{I_{S1_{pk}} \cdot \text{sen}(\omega t)}{I_{CN}} \right) \cdot \left(0,35 \cdot I_{rrN} + 0,15 \cdot \frac{I_{S1_{pk}} \cdot \text{sen}(\omega t)}{I_{CN}} \cdot I_{rrN} + I_{S1_{pk}} \cdot \text{sen}(\omega t) \right) \quad (3.40)$$

Portanto, a perda na entrada em condução pode ser determinada por (3.41):

$$P_{on_S1} = \left(\frac{1}{2\pi} \cdot \int_0^{\pi} E_{on_12}(\omega t) \cdot d\omega t + \frac{1}{2\pi} \cdot \int_0^{\pi} E_{on_23}(\omega t) \cdot d\omega t \right) \cdot f_s \quad (3.41)$$

Substituindo (3.37) e (3.40) em (3.41) e solucionando a equação, obtém-se:

$$P_{on_S1} = \frac{1}{8} \cdot V_{S1_max} \cdot t_{rN} \cdot \frac{I_{S1_pk}^2}{I_{CN}} \cdot f_s + \frac{2}{3} \cdot V_{S1_max} \cdot \left[\left(0,28 + \frac{0,38}{\pi} \cdot \frac{I_{S1_pk}}{I_{CN}} + 0,015 \cdot \left(\frac{I_{S1_pk}}{I_{CN}} \right)^2 \right) \cdot Q_{rrN} + \left(\frac{0,8}{\pi} + 0,05 \cdot \frac{I_{S1_pk}}{I_{CN}} \right) \cdot I_{S1_pk} \cdot t_{rrN} \right] \cdot f_s \quad (3.42)$$

$$P_{on_S1} = 1,348 \text{ W} \quad (3.43)$$

As perdas no bloqueio são calculadas considerando uma aproximação linear da forma de onda da corrente no interruptor *SI*. O tempo de descida da corrente t_f varia com o aumento da temperatura de junção devido ao aumento da corrente de cauda. O tempo de descida aumenta 40% à medida que a corrente de coletor passa de 20% para 100% do seu valor nominal. Com isso, o tempo de descida t_f pode ser aproximado linearmente através de (3.44):

$$t_f = \left(\frac{2}{3} + \frac{1}{3} \cdot \frac{i_C}{I_{CN}} \right) \cdot t_{fN} \quad (3.44)$$

A perda de energia durante o bloqueio é calculada por (3.45):

$$E_{off_S1} = \int_0^{t_r} v_{CE} \cdot \left(i_C - \frac{i_C}{t_f} \cdot t \right) \cdot dt = \frac{1}{2} \cdot v_{CE} \cdot i_C \cdot t_f \quad (3.45)$$

Substituindo as equações (3.22) e (3.44) em (3.45), tem-se:

$$E_{off_S1} = V_{S1_max} \cdot I_{S1_pk} \cdot \left(\frac{1}{3} \cdot \text{sen}(\omega t) + \frac{1}{6} \cdot \text{sen}^2(\omega t) \cdot \frac{I_{S1_pk}}{I_{CN}} \right) \cdot t_{fN} \quad (3.46)$$

Portanto, a perda no bloqueio pode ser determinada por (3.47):

$$P_{off_S1} = \left(\frac{1}{2\pi} \cdot \int_0^{\pi} E_{off_S1}(\omega t) \cdot d\omega t \right) \cdot f_s \quad (3.47)$$

Substituindo (3.46) em (3.47) e solucionando a equação, obtém-se:

$$P_{off_S1} = V_{S1_max} \cdot I_{S1_pk} \cdot t_{fN} \cdot f_s \cdot \left(\frac{1}{3\pi} + \frac{1}{24} \cdot \frac{I_{S1_pk}}{I_{CN}} \right) \quad (3.48)$$

$$P_{off_S1} = 0,496 \text{ W} \quad (3.49)$$

Desta forma, a perda por comutação no interruptor $S1$ é calculada através de (3.50):

$$P_{com_S1} = P_{on_S1} + P_{off_S1} = 1,348 \text{ W} + 0,496 \text{ W} = 1,844 \text{ W} \quad (3.50)$$

O interruptor $S2$ está sempre comandado a conduzir no semiciclo positivo da tensão de referência senoidal e não entra em condução no semiciclo negativo. Portanto, as perdas por comutação no interruptor $S2$ são consideradas nulas.

A perda por comutação no diodo $D3$ ocorre durante o bloqueio por consequência da recuperação reversa. A equação que define a corrente reversa é dada por (3.51):

$$i_D(t) = (i_F + I_{rr}) - \frac{I_{rr}}{t_b} \cdot t \quad (3.51)$$

A perda de energia neste período é calculada por (3.52):

$$E_{com_D3} = \int_0^{t_r} v_{CE} \cdot \left[(i_F + I_{rr}) - \frac{I_{rr}}{t_b} \cdot t \right] \cdot dt = v_{CE} \cdot t_b \cdot \left(i_C + \frac{1}{2} \cdot I_{rr} \right) \quad (3.52)$$

O valor de tempo da segunda etapa de recuperação t_b pode ser determinado por (3.53):

$$t_b = \frac{1}{3} \cdot \left(0,8 + 0,2 \cdot \frac{i_F}{I_{FN}} \right) \cdot t_{rrN} \quad (3.53)$$

Substituindo a equação (3.53) em (3.52), obtém-se:

$$E_{com_D3} = \frac{1}{3} \cdot V_{S3_max} \cdot t_{rrN} \cdot \left(0,8 + 0,2 \cdot \frac{I_{S3_pk} \cdot \text{sen}(\omega t)}{I_{FN}} \right) \cdot \left(0,35 \cdot I_{rrN} + 0,15 \cdot \frac{I_{S3_pk} \cdot \text{sen}(\omega t)}{I_{FN}} \cdot I_{rrN} + I_{S3_pk} \cdot \text{sen}(\omega t) \right) \quad (3.54)$$

Portanto, a perda por comutação no diodo pode ser determinada por (3.55):

$$P_{com_D3} = \left(\frac{1}{2\pi} \cdot \int_0^\pi E_{com_D3}(\omega t) \cdot d\omega t \right) \cdot f_s \quad (3.55)$$

Substituindo (3.54) em (3.55) e solucionando a equação, obtém-se:

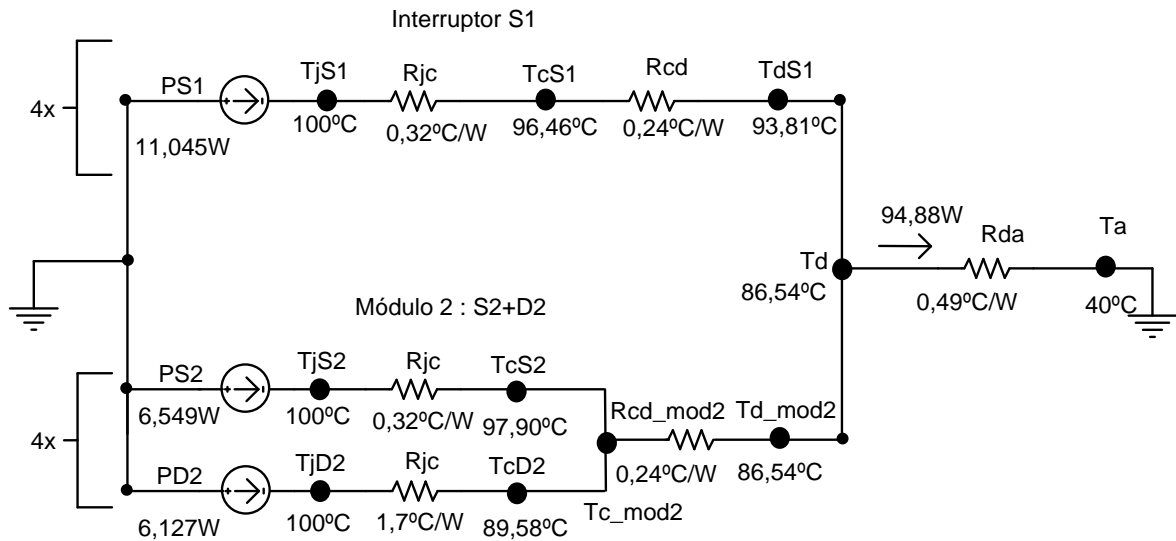
$$P_{com_D3} = \frac{1}{3} \cdot V_{S3_max} \cdot \left[\left(0,28 + \frac{0,38}{\pi} \cdot \frac{I_{S3_pk}}{I_{FN}} + 0,015 \cdot \left(\frac{I_{S3_pk}}{I_{FN}} \right)^2 \right) \cdot Q_{rrN} + \left(\frac{0,8}{\pi} + 0,05 \cdot \frac{I_{S3_pk}}{I_{FN}} \right) \cdot I_{S3_pk} \cdot t_{rrN} \right] \cdot f_s \quad (3.56)$$

$$P_{com_D3} = 1,257 \text{ W} \quad (3.57)$$

3.4.5 Cálculo Térmico

Com a especificação dos semicondutores que serão utilizados e a determinação do cálculo de perdas, torna-se necessário o dimensionamento de um dissipador de calor para os semicondutores. Para isso, considera-se a temperatura máxima de junção T_j igual a 100°C e a temperatura ambiente T_a igual a 40°C . A Figura 3.2 mostra o circuito elétrico equivalente considerando todos os semicondutores.

Figura 3.2 – Circuito equivalente para o cálculo térmico do inversor 5L-CCME-T².



As perdas totais nos semicondutores de potência do inversor são dadas por (3.58):

$$P_{T_semic} = 4 \cdot (P_{cond_S1} + P_{com_S1}) + 4 \cdot (P_{cond_S3} + P_{cond_D3} + P_{com_D3}) \quad (3.58)$$

$$P_{T_semic} = 94,88 \text{ W} \quad (3.59)$$

A temperatura da cápsula no módulo 2 correspondente às perdas no interruptor S2 e no diodo D2 é dada por (3.60) e (3.61), respectivamente.

$$T_{cS2} = T_j - R_{thjc_IGBT} \cdot P_{cond_S2} = 97,90 \text{ } ^\circ\text{C} \quad (3.60)$$

$$T_{cD2} = T_j - R_{thjc_diodo} \cdot (P_{cond_D2} + P_{com_D2}) = 89,58 \text{ } ^\circ\text{C} \quad (3.61)$$

Adota-se o menor valor de temperatura calculado, ou seja, $T_{c_mod2} = 89,58 \text{ } ^\circ\text{C}$. A temperatura no dissipador referente às perdas no módulo 2 e no interruptor SI é calculada por (3.62) e (3.63), respectivamente.

$$T_{d_mod2} = T_{c_mod2} - R_{thcd} \cdot (P_{cond_S2} + P_{cond_D2} + P_{com_D2}) = 86,54 \text{ } ^\circ\text{C} \quad (3.62)$$

$$T_{dS1} = T_j - (R_{thjc_IGBT} + R_{thcd}) \cdot (P_{cond_S1} + P_{com_S1}) = 93,81 \text{ } ^\circ\text{C} \quad (3.63)$$

Novamente, adota-se o menor valor de temperatura do dissipador. Logo, $T_d = 86,54^\circ\text{C}$. Desta forma, a resistência térmica dissipador-ambiente é calculada por (3.64):

$$R_{thda} = \frac{T_d - T_a}{P_{T_semic}} = 0,49 \text{ } ^\circ\text{C} / \text{W} \quad (3.64)$$

O dissipador deve ter resistência térmica menor que o valor encontrado em (3.64) e com área suficiente para fixar os semicondutores. Para este trabalho utilizou-se o dissipador de alumínio existente no laboratório *HS 15560* do fabricante HS Dissipadores de resistência térmica igual a $1,01 \text{ } ^\circ\text{C}/\text{W}/4$ '. Utilizando um fator de correção fornecido no catálogo do fabricante, para um dissipador *HS 15560* de comprimento 300 mm tem-se uma resistência térmica igual $0,62 \text{ } ^\circ\text{C}/\text{W}$. Dessa forma, o uso de ventilação forçada faz-se necessário.

3.5 Dimensionamento do Autotransformador

Como mencionado anteriormente, o autotransformador apresenta relação de transformação unitária, ou seja, $N1 = N2$. Os esforços de tensão e corrente nos enrolamentos do autotransformador T_r e o seu projeto físico são apresentados a seguir.

3.5.1 Esforços de Tensão e Corrente nos Enrolamentos do Autotransformador

De acordo com o estado de condução dos interruptores, a tensão sobre os enrolamentos do autotransformador pode assumir três valores diferentes: $+Vin/4$, zero e $-Vin/4$. Desta forma, a tensão máxima nos enrolamentos é calculada a partir da equação (2.48).

$$V_{Tr_max} = \frac{450}{4} = 112,5 \text{ V} \quad (3.65)$$

A corrente eficaz que flui através dos enrolamentos $N1$ e $N2$ é determinada através da equação (2.51), desprezando a ondulação de corrente no indutor do filtro de saída.

$$I_{N1_rms} = I_{N2_rms} = \frac{39,37}{2} = 19,68 \text{ A} \quad (3.66)$$

3.5.2 Projeto Físico do Autotransformador

Analisando as etapas de funcionamento do inversor e aplicando a lei de Faraday no enrolamento $N1$ do autotransformador quando o interruptor $S5$ está conduzindo, tem-se:

$$V_{Tr} = \frac{V_{in}}{4} = N \cdot \frac{\Delta\phi}{\Delta t} \quad (3.67)$$

Onde V_{Tr} corresponde a tensão aplicada sobre cada enrolamento do autotransformador e N é o número de espiras de cada bobina. A variação de fluxo magnético pode ser representada por:

$$\Delta\phi = \Delta B \cdot A_e \quad (3.68)$$

Onde ΔB representa a variação de densidade de fluxo magnético e A_e é a seção transversal do núcleo. Assim, sabendo que o intervalo de tempo em que o interruptor $S5$ conduz é igual a $\Delta t = D \cdot T_s$, substituindo a equação (3.68) em (3.67) e isolando o termo A_e , obtém-se:

$$A_e = \frac{V_{in} \cdot D}{4 \cdot N \cdot \Delta B \cdot f_s} \quad (3.69)$$

A máxima densidade de corrente J_{max} no enrolamento do autotransformador é determinada por:

$$J_{max} = \frac{I_{N_rms} \cdot N}{A_p} \quad (3.70)$$

Onde A_p corresponde à área transversal do enrolamento de cobre. Os fios de cobre possuem geometria circular e ocupam apenas uma determinada área da janela do núcleo. Desta forma, a área A_p é determinada por:

$$A_p = A_w \cdot k_w \cdot k_p \quad (3.71)$$

Onde A_w corresponde à área da janela do núcleo, k_w é uma constante denominada de fator de ocupação da janela pelo enrolamento e k_p é uma constante denominada de fator de utilização do primário (BARBI, 2007). Substituindo a equação (2.51) e (3.71) em (3.70) e isolando o termo A_w , obtém-se:

$$A_w = \frac{I_0 \cdot N}{2 \cdot k_w \cdot k_p \cdot J_{\max}} \quad (3.72)$$

A maior excursão da densidade de fluxo magnético se dá quando a razão cíclica é igual a 0,5, determinando uma situação crítica no que diz respeito à saturação do núcleo. Portanto, o produto das áreas $A_e \cdot A_w$ é determinado pela multiplicação das equações (3.69) e (3.73) considerando a razão cíclica D igual a 0,5.

$$A_e A_w = \frac{I_0 \cdot V_{in}}{16 \cdot k_w \cdot J_{\max} \cdot \Delta B \cdot f_s} \quad (3.73)$$

Substituindo a equação (2.6) em (3.73) e rearranjando em função da potência de saída P_0 , obtém-se:

$$A_e A_w = \frac{\sqrt{2} \cdot P_0}{8 \cdot M \cdot k_w \cdot k_p \cdot J_{\max} \cdot \Delta B \cdot f_s} \quad (3.74)$$

Com isso, a Tabela 3.3 mostra os parâmetros assumidos para o projeto físico do autotransformador.

Tabela 3.3 – Parâmetros de projeto do autotransformador.

| Parâmetro | Valor |
|---|---------------------------------|
| Fator de utilização da janela do núcleo | $k_w = 0,40$ |
| Fator de ocupação do enrolamento primário | $k_p = 0,41$ |
| Densidade de corrente máxima | $J_{\max} = 350 \text{ A/cm}^2$ |
| Variação da densidade de fluxo magnético | $\Delta B = 0,24 \text{ T}$ |

O núcleo de ferrite escolhido foi o NEE 65/33/52 de material IP12 do fabricante *Thornton* (THORNTON ELETRÔNICA LTDA, 2013) com dimensões geométricas mostradas na Tabela 3.4.

Tabela 3.4 – Dimensões do núcleo NEE 65/33/52.

| Parâmetro | Valor |
|-------------------------------------|---------------------------------|
| Área da seção transversal do núcleo | $A_e = 10,64 \text{ cm}^2$ |
| Área da janela do núcleo | $A_w = 5,478 \text{ cm}^2$ |
| Produto das áreas | $A_e A_w = 58,286 \text{ cm}^4$ |
| Comprimento médio de uma espira | $l_t = 21,25 \text{ cm}$ |
| Volume do núcleo | $V_e = 156,4 \text{ cm}^3$ |
| Altura da janela do núcleo | $G = 4,4 \text{ cm}$ |

O número de espiras é calculado pela (3.75):

$$N = N1 = N2 = \frac{V_{in}}{8 \cdot A_e \cdot \Delta B \cdot f_s} \cdot 10^4 = 12 \text{ espiras} \quad (3.75)$$

Considerando o efeito pelicular, o diâmetro máximo do condutor a ser utilizado deve ser menor ou igual a duas vezes a profundidade de penetração δ_T . Logo, a profundidade de penetração é definida pela expressão (3.76):

$$\delta_T = \frac{7,5}{\sqrt{2 \cdot f_s}} = 0,038 \text{ cm} \quad (3.76)$$

Portanto, o diâmetro máximo do condutor é dado por (3.77):

$$D_{T_max} \leq 2 \cdot \delta = 0,076 \text{ cm} \quad (3.77)$$

Com isso, não poderá ser utilizado condutor com diâmetro maior que 0,076 cm. O condutor com diâmetro mais próximo do valor do diâmetro máximo é o fio 22 AWG. Para este trabalho foi escolhido o fio 26 AWG por ser mais flexível facilitando o processo de enrolamento. A área de seção de cobre necessária dos condutores para conduzir o nível de corrente desejado é calculada conforme a equação (3.78).

$$S_T = \frac{I_{N1_rms}}{J_{max}} = 0,05624 \text{ cm}^2 \quad (3.78)$$

Para satisfazer o critério da densidade de corrente, o número de condutores em paralelo é calculado em (3.79):

$$N_{cond_T} = \frac{S_T}{S_{cu_26AWG}} = 44 \text{ condutores} \quad (3.79)$$

Para este projeto foi considerado a utilização de 44 condutores de seção 26 AWG em paralelo. O fator de utilização da janela do núcleo é calculado através da equação (3.80).

$$k_{ocup} = \frac{2 \cdot N1 \cdot N_{cond_T} \cdot S_{26AWG}}{A_w} = 0,322 \quad (3.80)$$

O projeto do autotransformador apresentou um baixo fator de ocupação, o que mostra a viabilidade do projeto. A Tabela 3.5 apresenta o resumo do projeto do autotransformador.

Tabela 3.5 – Resumo do projeto físico do autotransformador.

| | |
|--|----------------|
| Referência do núcleo | NEE – 65/33/52 |
| Número de espiras de cada enrolamento | 12 espiras |
| Quantidade de fios em paralelo / bitola do fio | 44 x 26 AWG |

3.5.3 Cálculo das Perdas no Autotransformador

As perdas no autotransformador são provenientes da resistência do fio, e da não idealidade do núcleo de ferrite. A Tabela 3.6 mostra os parâmetros necessários definidos para o cálculo das perdas no autotransformador.

Tabela 3.6 – Parâmetros necessários para o cálculo das perdas no autotransformador.

| Parâmetro | Valor |
|--|--|
| Resistividade do cobre a 80°C | $\rho_{Cu} = 2,11 \cdot 10^{-6} \Omega \cdot cm$ |
| Coefficiente de perdas por histerese | $K_H = 4 \cdot 10^{-5}$ |
| Coefficiente de perdas por correntes parasitas | $K_E = 4 \cdot 10^{-10}$ |

O cálculo das perdas no cobre do autotransformador considerando os dois enrolamentos é expresso pela equação (3.81):

$$P_{Cu_Tr} = \frac{2 \cdot \rho_{Cu} \cdot l_t \cdot N \cdot I_{N1_rms}^2}{S_{26AWG} \cdot N_{cond_Tr}} = 6,014 \text{ W} \quad (3.81)$$

As perdas magnéticas no núcleo de ferrite são calculadas de forma empírica usando a equação (3.82):

$$P_{nucleo_Tr} = \Delta B^{2,3294} \cdot (K_H \cdot f_s + K_E \cdot f_s^2) \cdot V_e = 5,405 \text{ W} \quad (3.82)$$

Portanto, as perdas totais no autotransformador são determinadas através da equação (3.83):

$$P_{Tr} = P_{Cu_Tr} + P_{nucleo_Tr} = 6,014 + 5,405 = 11,419 \text{ W}. \quad (3.83)$$

3.6 Dimensionamento do Filtro LC

A forma de onda da tensão de saída V_{AO} apresenta um formato retangular alternado de alta frequência, como foi apresentado na Figura 2.13. A largura de cada retângulo varia de forma senoidal, de modo que a tensão de saída tenha uma componente fundamental de baixa frequência definida pela frequência da moduladora. Para reduzir o conteúdo harmônico da tensão de saída torna-se necessário a utilização de um filtro LC passa baixa na saída.

Nesta seção será dimensionado o filtro de saída LC utilizando a metodologia proposta por (MARTINS e BARBI, 2008), a qual se refere ao projeto de filtros em inversores com modulação PWM senoidal. Desta forma, alguns critérios de projeto devem ser respeitados: o projeto do filtro LC é realizado considerando carga resistiva pura na saída do inversor; o fator de amortecimento ζ deve ser maior que 0,7 para evitar amplificações de harmônicos em baixa frequência; a frequência de corte f_0 deve ser posicionada uma década abaixo da frequência de tensão de saída V_{AO} . Com isso, a frequência de corte do filtro LC é dada pela equação (3.84):

$$f_0 = \frac{1}{10} \cdot (2 \cdot f_s) = 4 \text{ kHz} \quad (3.84)$$

A frequência de corte também pode ser determinada através da equação (3.85):

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L_0 \cdot C_0}} \quad (3.85)$$

A expressão que define o fator de amortecimento ζ para carga resistiva é dado por (3.86):

$$\zeta = \frac{P_0}{2 \cdot V_0^2} \cdot \sqrt{\frac{L_0}{C_0}} \quad (3.86)$$

Isolando L_0 na equação (3.86) e substituindo na equação (3.85), obtém-se:

$$f_0 = \frac{P_0}{4 \cdot \pi \cdot C_0 \cdot \zeta \cdot V_0^2} \quad (3.87)$$

Portanto, considerando o fator de amortecimento ζ igual a 1, isolando C_0 na equação (3.87) e substituindo os valores, tem-se:

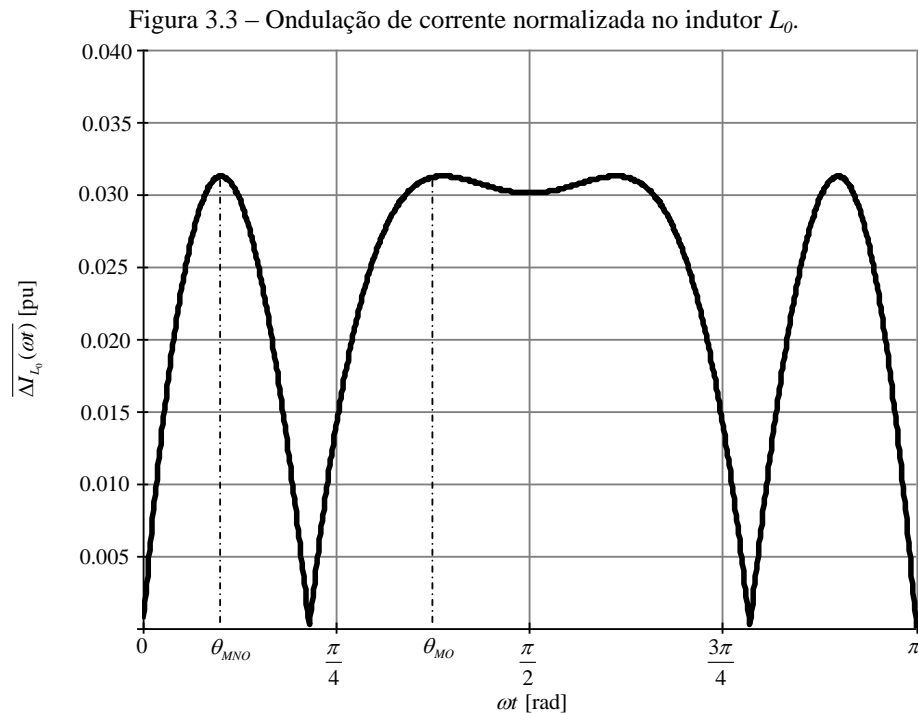
$$C_0 = \frac{5000}{4 \cdot \pi \cdot 4000 \cdot 1 \cdot 127^2} = 6,16 \mu F \quad (3.88)$$

Para este trabalho foi escolhido o capacitor do fabricante *EPCOS* da série *B32322* com capacitância de 10 μF / 250 V. A indutância L_0 é calculada a partir da equação (3.85).

$$L_0 = \frac{1}{(2 \cdot \pi \cdot f_0)^2 \cdot C_0} \quad (3.89)$$

3.6.1 Cálculo da Ondulação de Corrente no Indutor Filtro

O valor da indutância de projeto é igual a 185 μH . Considerando o índice de modulação calculado na equação (3.1), a ondulação de corrente normalizada no indutor L_0 é mostrada na Figura 3.3.



Os ângulos em que ocorre a máxima ondulação de corrente no indutor filtro para os modos de operação *non-overlapping* e *overlapping* são calculados a partir das equações (2.28) e (2.29), respectivamente.

$$\theta_{MNO} = \text{sen}^{-1}\left(\frac{1}{4 \cdot 0,798}\right) = 18,26^\circ = 0,101\pi \text{ rad} \quad (3.90)$$

$$\theta_{MO} = \text{sen}^{-1}\left(\frac{3}{4 \cdot 0,798}\right) = 70^\circ = 0,389\pi \text{ rad} \quad (3.91)$$

O valor máximo da ondulação de corrente no indutor filtro nos modos de operação *non-overlapping* e *overlapping* pode ser determinado a partir das equações (2.23) e (2.26), respectivamente.

$$\Delta I_{L_0_MNO} = \frac{V_{in} \cdot [1 - 2 \cdot M \cdot \text{sen}(\theta_{MNO})] \cdot [M \cdot \text{sen}(\theta_{MNO})]}{4 \cdot L_0 \cdot f_s} = 3,801 \text{ A} \quad (3.92)$$

$$\Delta I_{L_0_MO} = \frac{V_{in} \cdot [1 - M \cdot \text{sen}(\theta_{MO})] \cdot [2 \cdot M \cdot \text{sen}(\theta_{MO}) - 1]}{4 \cdot L_0 \cdot f_s} = 3,801 \text{ A} \quad (3.93)$$

Com isso, a corrente de pico no indutor filtro é definida pela equação (3.94):

$$I_{L_0_pk} = I_0 \cdot \sqrt{2} + \frac{\Delta I_{L_0}}{2} = 57,57 \text{ A} \quad (3.94)$$

3.6.2 Projeto Físico do Indutor Filtro

A Tabela 3.7 apresenta os principais parâmetros assumidos no projeto físico do indutor filtro.

Tabela 3.7 – Parâmetros de projeto do indutor filtro.

| Parâmetro | Valor |
|--|--|
| Fator de ocupação teórico do núcleo pelo enrolamento | $k_w = 0,7$ |
| Densidade de corrente máxima | $J_{\max} = 400 \text{ A} / \text{cm}^2$ |
| Densidade de fluxo magnético máxima | $B_{\max} = 0,3 \text{ T}$ |
| Permeabilidade magnética do Vácuo | $\mu_o = 4 \cdot \pi \cdot 10^{-7} \text{ H} / \text{m}$ |

O núcleo do indutor é determinado através do produto das áreas $A_e \cdot A_w$ definido na equação (3.95):

$$A_e A_w = \frac{L_0 \cdot I_{L_0-pk} \cdot I_{L_0-rms}}{k_w \cdot J_{\max} \cdot B_{\max}} \cdot 10^4 = 49,92 \text{ cm}^4 \quad (3.95)$$

O núcleo de ferrite escolhido foi o NEE 65/33/52 de material IP12 do fabricante *Thornton* (THORNTON ELETRÔNICA LTDA, 2013). As dimensões do núcleo selecionado foram mostradas na Tabela 3.4. O número de espiras do indutor filtro é calculado pela (3.96):

$$N_{L_0} = \frac{L_0 \cdot I_{L_0-pk}}{B_{\max} \cdot A_e} \cdot 10^4 = \frac{185 \cdot 10^{-6} \cdot 57,57}{0,3 \cdot 10,64} \cdot 10^4 = 34 \text{ espiras} \quad (3.96)$$

O cálculo do entreferro do indutor é obtido a partir da expressão (3.97).

$$l_g = \frac{\mu_o \cdot N_{L_0}^2 \cdot A_e}{L_0} \cdot 10^{-2} = \frac{4 \cdot \pi \cdot 10^{-7} \cdot 34^2 \cdot 10,64}{185 \cdot 10^{-6}} \cdot 10^{-2} = 0,835 \text{ cm} \quad (3.97)$$

Com isso, o valor do entreferro deve ser ajustado na metade do valor calculado, 0,418cm. O número de espiras deve ser recalculado devido ao efeito de espraiamento das linhas de fluxo no entreferro (MCLYMAN, 1988). Para isso, é utilizado um fator de correção F no cálculo do número de espiras corrigido definido pela equação (3.98):

$$F = 1 + \frac{l_g}{\sqrt{A_e}} \cdot \ln\left(\frac{2 \cdot G}{l_g}\right) = 1 + \frac{0,835}{\sqrt{10,64}} \cdot \ln\left(\frac{2 \cdot 4,4}{0,835}\right) = 1,603 \quad (3.98)$$

Onde G corresponde à altura da janela do núcleo magnético. Com isso, o valor do número de espiras pode ser recalculado considerando o fator F , como mostra a equação (3.99):

$$N_{L_0-real} = \frac{L_0 \cdot I_{L_0-pk}}{B_{\max} \cdot A_e \cdot \sqrt{F}} \cdot 10^4 = \frac{185 \cdot 10^{-6} \cdot 57,57}{0,3 \cdot 10,64 \cdot \sqrt{1,603}} \cdot 10^4 = 27 \text{ espiras.} \quad (3.99)$$

Considerando o efeito pelicular, a profundidade de penetração é definida pela expressão (3.100):

$$\delta_{L_0} = \frac{7,5}{\sqrt{2 \cdot f_s}} = 0,038 \text{ cm} \quad (3.100)$$

Portanto, o diâmetro máximo do condutor é dado por (3.101):

$$D_{L_0\text{-max}} \leq 2 \cdot \delta = 0,076 \text{ cm} \quad (3.101)$$

O condutor com diâmetro mais próximo do valor do diâmetro máximo é o fio 22 AWG. Para o projeto do indutor L_0 também foi escolhido o fio 26 AWG. A área de seção de cobre necessária dos condutores para conduzir o nível de corrente desejado é calculada conforme a equação (3.102).

$$S_{L_0} = \frac{I_{L_0\text{-rms}}}{J_{\text{max}}} = \frac{39,37}{400} = 0,098 \text{ cm}^2 \quad (3.102)$$

Portanto, o número de condutores em paralelo é calculado através da equação (3.103):

$$N_{\text{cond}_L_0} = \frac{S_{L_0}}{S_{\text{cu}_26\text{AWG}}} = 77 \text{ condutores} \quad (3.103)$$

Para este projeto foi considerado a utilização de 77 condutores de seção 26 AWG em paralelo. O fator de utilização da janela do núcleo é calculado através da equação (3.104).

$$k_{\text{ocup}} = \frac{2 \cdot N_{L_0\text{-real}} \cdot N_{\text{cond}_L_0} \cdot S_{26\text{AWG}}}{A_w} = 0,634 \quad (3.104)$$

O projeto do indutor apresentou fator de ocupação menor que 1, o que mostra a viabilidade do projeto. A Tabela 3.8 apresenta o resumo do projeto do indutor filtro.

Tabela 3.8 – Resumo do projeto físico do indutor filtro.

| | |
|--|----------------|
| Referência do núcleo | NEE – 65/33/52 |
| Número de espiras de cada enrolamento | 27 espiras |
| Quantidade de fios em paralelo / bitola do fio | 77 x 26 AWG |

3.6.3 Cálculo das Perdas no Indutor Filtro

O cálculo das perdas no cobre do indutor filtro é definido pela equação (3.105):

$$P_{\text{Cu}_L_0} = \frac{\rho_{\text{Cu}} \cdot l_t \cdot N_{L_0\text{-real}} \cdot I_{L_0\text{-rms}}^2}{S_{26\text{AWG}} \cdot N_{\text{cond}_L_0}} = 15,465 \text{ W} \quad (3.105)$$

A tensão sobre o indutor L_0 pode ser definida através da equação (3.106):

$$v_{L_0} = L_0 \cdot \frac{\Delta i_{L_0}}{\Delta t} = N_{L_0_real} \cdot \frac{\Delta \phi}{\Delta t} \quad (3.106)$$

Substituindo a equação (3.68) em (3.106) e isolando o termo ΔB , obtém-se:

$$\Delta B = \frac{L_0 \cdot \Delta I_{L_0}}{N_{L_0_real} \cdot A_e} \cdot 10^4 \quad (3.107)$$

Substituindo os valores calculados na equação (3.107), encontra-se o valor da variação da ensidade de fluxo magnético no indutor.

$$\Delta B = \frac{185 \cdot 10^{-6} \cdot 3,801}{27 \cdot 10,64} \cdot 10^4 = 0,024 \text{ T} \quad (3.108)$$

Com isso, as perdas magnéticas no núcleo de ferrite são determinadas substituindo os valores calculados na equação (3.109):

$$P_{nucleo_L_0} = \Delta B^{2,3294} \cdot [K_H \cdot 2 \cdot f_s + K_E \cdot (2 \cdot f_s)^2] \cdot V_e = 0,062 \text{ W} \quad (3.109)$$

Portanto, as perdas totais no indutor filtro são determinadas através da equação (3.110):

$$P_{L_0} = P_{Cu_L_0} + P_{nucleo_L_0} = 15,465 + 0,062 = 15,527 \text{ W} \quad (3.110)$$

3.7 Capacitor do Barramento CC

O valor da capacitância de barramento deve ser suficientemente elevado de forma a garantir a interação entre o inversor e um estágio retificador, minimizando possíveis afundamentos de tensão do barramento durante períodos de consumo que exigem maiores níveis de corrente, por exemplo. Uma opção para atingir valores elevados de capacitância no barramento CC é o uso de capacitores eletrolíticos, embora os mesmos apresentem uma vida útil reduzida. Neste trabalho foi utilizado um banco de capacitores existente no laboratório, o qual emprega uma combinação série-paralelo de capacitores eletrolíticos de 680 μF / 400 V (série B43303-A0687-M90 do fabricante *EPCOS*) totalizando uma capacitância total de 4mF, como mostra a Figura 3.4.

A vida útil dos capacitores do barramento CC é estimada através do valor de corrente eficaz e da temperatura a que estes ficam submetidos. Logo, como o banco de capacitores utilizado está superdimensionado, é possível concluir que o mesmo apresenta vida útil

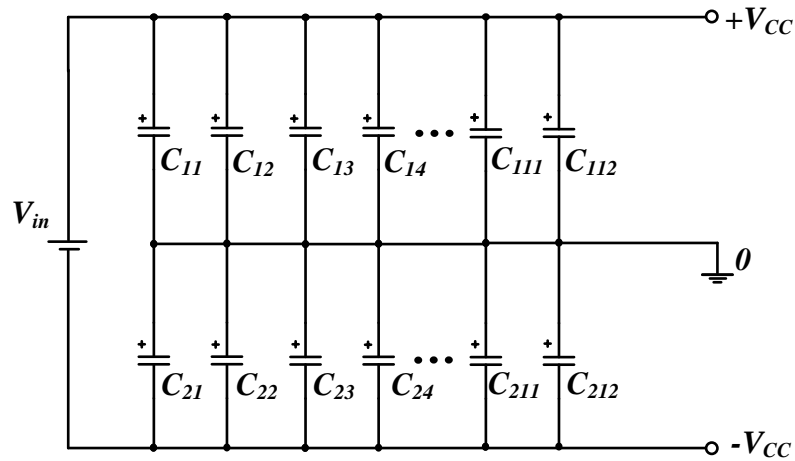
elevada. Em contrapartida, como desvantagem, a utilização deste banco eleva o custo do inversor. A corrente eficaz no capacitor de barramento é determinada através da equação (2.66):

$$I_{C_{1,2_rms}} = 57,57 \cdot \left[\frac{\sqrt{4 \cdot 0,798^2 - 1}}{8 \cdot 0,798^2 \cdot \pi} \cdot \left(\frac{16 \cdot 0,798^2 - 1}{12} \right) + \frac{0,798}{6 \cdot \pi} - \frac{1}{16} + \frac{\text{sen}^{-1}\left(\frac{1}{2} \cdot 0,798\right)}{8 \cdot \pi} \right]^{\frac{1}{2}} = 14,34 \text{ A} \quad (3.111)$$

A corrente total do barramento é dividida pelo número de capacitores utilizados em cada barramento (positivo e negativo), assim:

$$I_{C_rms} = \frac{I_{C_{1,2_rms}}}{12} = \frac{14,34}{12} = 1,19 \text{ A} \quad (3.112)$$

Figura 3.4 – Configuração do banco de capacitores do barramento CC.



3.8 Rendimento Teórico do Inversor

As perdas totais são representadas pela soma das perdas calculadas nos componentes do inversor.

$$P_{Total} = P_{T_seimc} + P_{Tr} + P_{L_o} = 94,88 + 11,419 + 15,527 = 121,83 \text{ W} \quad (3.113)$$

Portanto, o rendimento teórico do inversor 5L-CCME-T² operando com carga nominal na saída é dado por (3.114).

$$\eta = \frac{1}{1 + \frac{P_{Total}}{P_o}} = \frac{1}{1 + \frac{121,83 \text{ W}}{5000 \text{ W}}} \cdot 100\% \cong 97,6 \text{ \%} \quad (3.114)$$

3.9 Considerações Finais

Neste capítulo foi apresentado o procedimento de projeto do inversor 5L-CCME-T². Toda a metodologia de projeto e dimensionamento dos componentes do estágio de potência foi baseada na análise qualitativa e quantitativa realizada no Capítulo 2. Também foi realizado o cálculo térmico e dimensionado um dissipador de calor que inclui todos os interruptores do inversor fazendo uso de ventilação forçada. Com todos os componentes do estágio de potência dimensionados foi possível calcular as perdas totais teóricas do inversor proposto e, com isso, foi obtido um rendimento teórico de 97,6%.

CAPÍTULO 4

4 ESTRATÉGIA DE CONTROLE DO INVERSOR 5L-CCME-T²

4.1 Introdução

Este capítulo apresenta a estratégia de controle adotada para o inversor 5L-CCME-T². O sistema de controle proposto constitui duas malhas de controle, sendo uma responsável por controlar a tensão de saída do inversor e a outra responsável pelo equilíbrio da tensão nos capacitores do barramento CC. A modelagem matemática necessária para o projeto das malhas de controle e o projeto dos controladores são apresentados neste capítulo.

4.2 Estratégia de Controle Utilizada

O sistema de controle aplicado ao inversor 5L-CCME-T² deve ser capaz de regular a tensão de saída e manter as tensões nos capacitores do barramento CC equilibradas. Com isso, a estratégia de controle proposta, cujo diagrama de blocos é mostrado na Figura 4.1, é baseada em (NISHIOKA, 2011; NODARI, 2011) e apresenta duas malhas de controle, sendo uma malha interna (malha de tensão de saída) e uma malha externa (malha de tensão diferencial).

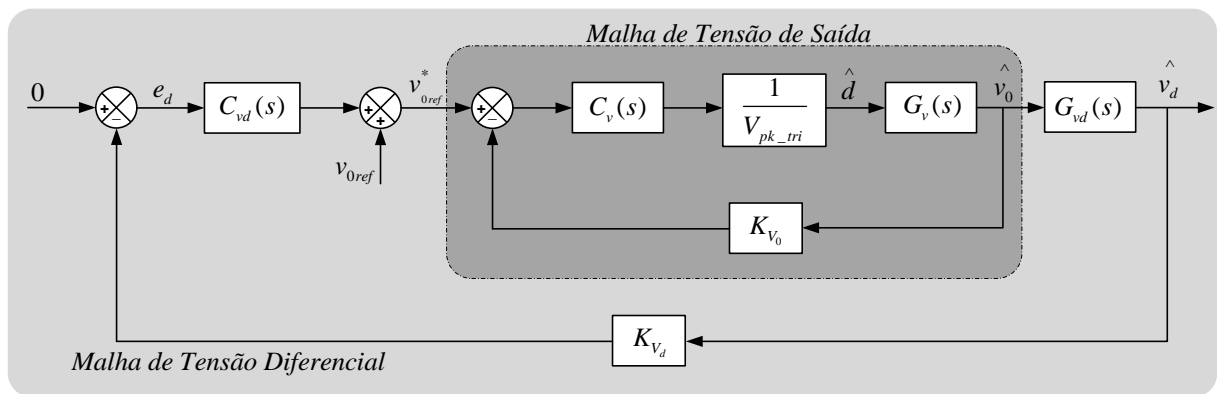
A malha interna de tensão de saída controla os interruptores de modo que a forma de onda da tensão de saída seja senoidal com valor eficaz constante. Assim, o compensador de tensão $C_v(s)$ deve apresentar elevada banda passante, fazendo com que a malha seja rápida e apresente rápida resposta dinâmica na ocorrência de degraus de carga na saída do inversor. O sinal de referência da malha de tensão de saída $v_{0ref}^*(t)$ é composto pela tensão de referência senoidal $v_{0ref}(t)$ e por uma componente proveniente da malha externa de tensão diferencial.

A malha externa é responsável pelo controle da tensão nos capacitores do barramento CC. Assim, a tensão diferencial entre os capacitores, definida por $v_d(t) = v_{C2}(t) - v_{C1}(t)$, é mantida nula através da ação da malha de controle de tensão diferencial. Na ocorrência de um desequilíbrio de tensão nos capacitores, esta malha injeta um nível CC na tensão de referência senoidal $v_{0ref}(t)$, fazendo com que os interruptores que comutam durante um semiciclo

permaneçam em condução por mais tempo. Com isso, os capacitores apresentam tempo de carga e descarga diferentes, mantendo equilibradas as tensões sobre os mesmos.

Para que haja o desacoplamento entre as malhas é necessário que a malha de tensão diferencial apresente uma resposta muito mais lenta comparada com a malha de tensão de saída. Devido a este fato, a malha de tensão diferencial deve ser mais lenta que a menor frequência de ondulação de tensão sobre os capacitores do barramento CC para que não ocorra distorção na referência de tensão senoidal (CORTEZ, 2012; NISHIOKA, 2011).

Figura 4.1 – Diagrama de blocos do sistema de controle proposto.



4.3 Modelagem Dinâmica

Na seção anterior foi apresentado o sistema de controle proposto detalhando as malhas de controle que compõem o mesmo. Para realizar o projeto dos controladores é necessário encontrar as funções de transferência que representam o comportamento do inversor 5L-CCME-T². Desta forma, nesta seção são obtidas as seguintes funções de transferência:

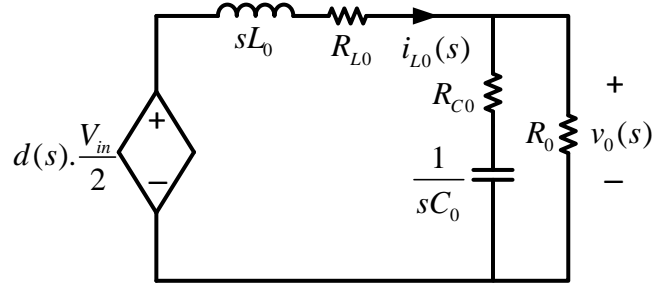
- $G_v(s)$: função de transferência que determina a relação entre a tensão de saída do inversor e a razão cíclica;
- $G_{vd}(s)$: função de transferência que determina a relação entre a tensão diferencial do barramento CC e a tensão de saída do inversor.

4.3.1 Modelo para a Malha de Tensão de Saída

O modelo da função de transferência da planta da malha de tensão de saída relaciona a tensão de saída e a razão cíclica e é obtida através do equacionamento do circuito equivalente do inversor mostrado na Figura 4.2, onde R_{L0} e R_{C0} representam as resistências do indutor de filtragem e do capacitor de saída, respectivamente. A tensão de saída antes do filtro V_{A0} é

modelada como uma fonte de tensão dependente da variável $d(t)$ que representa a função de modulação do conversor.

Figura 4.2 – Circuito equivalente do filtro de saída do inversor.



Para determinar a função de transferência da planta, a resistência do indutor filtro R_{L0} foi desconsiderada. Com isso, aplicando lei de Kirchhoff no circuito equivalente da Figura 4.2, tem-se:

$$d(s) \cdot \frac{V_{in}}{2} = s \cdot L_0 \cdot i_{L0}(s) + v_0(s) \quad (4.1)$$

A corrente $i_{L0}(s)$ é dada pela equação (4.2):

$$i_{L0}(s) = \frac{v_0(s) \cdot [s \cdot C_0 \cdot (R_{C0} + R_0) + 1]}{R_0 \cdot (s \cdot R_{C0} \cdot C_0 + 1)} \quad (4.2)$$

Desta forma, substituindo (4.2) em (4.1) e fazendo as devidas simplificações, a função de transferência $G_v(s)$ que controla a tensão de saída do inversor variando a razão cíclica é dada por:

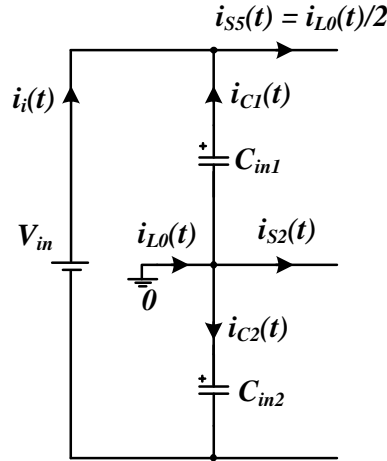
$$G_v(s) = \frac{v_0(s)}{d(s)} = \frac{\frac{V_{in}}{2} \cdot (1 + s \cdot C_0 \cdot R_{C0}) \cdot R_0}{s^2 \cdot L_0 \cdot C_0 \cdot (R_{C0} + R_0) + s \cdot (L_0 + C_0 \cdot R_{C0} \cdot R_0) + R_0} \quad (4.3)$$

4.3.2 Modelo para a Malha de Tensão Diferencial

A função de transferência da planta da malha de tensão diferencial deve relacionar a tensão diferencial entre os capacitores do barramento CC e a tensão de saída do inversor. Na obtenção do modelo dinâmico, a análise é realizada para o modo de operação *non-overlapping* durante o semiciclo positivo da tensão de saída. Considerando o circuito simplificado da Figura 4.3 e aplicando a lei dos nós durante a primeira etapa de operação, onde metade da corrente de carga flui através do interruptor S5, tem-se:

$$i_{SS}(t) = \frac{i_{L0}(t)}{2} = i_{C1}(t) + i_{C2}(t) \quad (4.4)$$

Figura 4.3 – Circuito simplificado para obtenção do modelo da planta de tensão diferencial.



Considerando que os capacitores do barramento C_{in1} e C_{in2} possuem valores iguais de capacitância e que a corrente se divide igualmente entre eles, obtém-se:

$$i_{C1}(t) = i_{C2}(t) = \frac{i_{L0}(t)}{4} \quad (4.5)$$

Os valores médios das tensões sobre os capacitores C_{in1} e C_{in2} em um período de comutação são calculados, respectivamente, por:

$$\langle v_{C1}(t) \rangle = \frac{2}{T_s} \cdot \int_0^{d(t)T_s} -\frac{\langle i_{L0}(t) \rangle}{4} \cdot Z_{in} \cdot dt = -d(t) \cdot Z_{in} \cdot \frac{\langle i_{L0}(t) \rangle}{2} \quad (4.6)$$

$$\langle v_{C2}(t) \rangle = \frac{2}{T_s} \cdot \int_0^{d(t)T_s} \frac{\langle i_{L0}(t) \rangle}{4} \cdot Z_{in} \cdot dt = d(t) \cdot Z_{in} \cdot \frac{\langle i_{L0}(t) \rangle}{2} \quad (4.7)$$

Onde Z_{in} é a impedância de entrada composta pelo capacitor de barramento C_{in} e a resistência vista pela fonte de entrada R_{in} . A corrente $i_{L0}(t)$ pode ser calculada pela relação entre a tensão de saída do inversor $v_{L0}(t)$ e a impedância de saída Z_0 composta pelo capacitor de saída C_0 , resistência série do capacitor R_{C0} e resistência de carga R_0 .

$$\langle i_{L0}(t) \rangle = \frac{\langle v_0(t) \rangle}{Z_0} \quad (4.8)$$

Substituindo a equação (4.8) em (4.6) e (4.7), a tensão diferencial do barramento CC é dada por:

$$\langle v_d(t) \rangle = \langle v_{C2}(t) \rangle - \langle v_{C1}(t) \rangle = d(t) \cdot Z_{in} \cdot \frac{\langle v_0(t) \rangle}{Z_0} \quad (4.9)$$

Aplicando a perturbação e linearizando a equação (4.9), tem-se:

$$\frac{v_d(s)}{v_0(s)} = D \cdot \frac{Z_{in}}{Z_0} \quad (4.10)$$

Finalmente, substituindo a impedância de entrada Z_{in} e a impedância de saída Z_0 na equação (4.10), obtém-se a função de transferência da malha de tensão diferencial.

$$G_{vd}(s) = \frac{v_d(s)}{v_0(s)} = D \cdot \frac{1}{s \cdot C_{in} + \frac{2 \cdot P_{in}}{V_{in}^2}} \cdot \frac{s \cdot C_0 \cdot (R_{C0} + R_0) + 1}{R_0 \cdot (s \cdot R_{C0} \cdot C_0 + 1)} \quad (4.11)$$

4.4 Descrição dos Circuitos de Medição das Tensões

Os circuitos de medição das tensões do barramento CC e da tensão de saída são responsáveis pelas leituras das variáveis de controle e são realizadas pelos sensores de tensão CC e CA presentes no barramento e na saída do inversor, respectivamente.

Com o objetivo de manter a isolamento galvânica entre os estágios de potência e controle optou-se neste trabalho pela utilização de sensores de efeito *hall* para realizar as aquisições das tensões no barramento CC e da tensão de saída do inversor. O sensor de efeito *hall* escolhido foi o sensor LV-25P do fabricante LEM[®], o qual possui as seguintes especificações:

- ✓ Corrente nominal do lado primário de 10 mA;
- ✓ Apresenta saída em corrente;
- ✓ Relação de conversão 2500:1000.

Como este sensor apresenta saída em corrente, o mesmo consiste em ler a corrente que flui pelo lado primário e através da relação de transformação disponibilizar uma corrente correspondente no lado secundário. Com isso, é necessário determinar a resistência do lado primário do sensor.

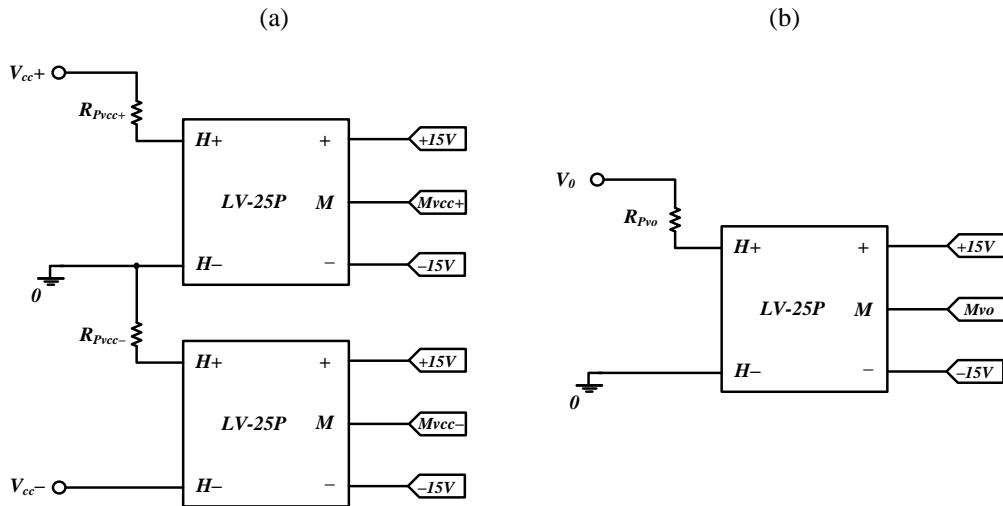
A Figura 4.4 (a) apresenta o esquema de ligação para leitura das tensões dos barramentos positivo e negativo do inversor. Considerando a corrente nominal no primário do sensor e que a tensão máxima no barramento positivo V_{C1} e no barramento negativo V_{C2} é igual a 250 V, a resistência do lado primário é dada por:

$$R_{P_{vcc+}} = R_{P_{vcc-}} = \frac{250 \text{ V}}{0,01 \text{ A}} = 25 \text{ k}\Omega \quad (4.12)$$

Para realizar a leitura da tensão de saída também foi utilizado um sensor de efeito *hall* de mesma referência do sensor empregado para a leitura das tensões do barramento. A Figura 4.4 (b) apresenta o sensor de tensão de saída. O cálculo da resistência do lado primário do sensor pode ser determinado por:

$$R_{P_{vo}} = \frac{179,6 \text{ V}}{0,01 \text{ A}} = 17,96 \text{ k}\Omega \quad (4.13)$$

Figura 4.4 – Leituras dos sensores. (a) Tensões do barramento CC e (b) Tensão de saída.



Como mencionado anteriormente, o sensor de efeito *hall* utilizado apresenta saída em corrente, logo, faz-se necessário o uso de um resistor ligado à saída do sensor a fim de fornecer uma tensão proporcional à corrente do lado secundário. Seguindo recomendações do fabricante do sensor, os valores de resistência escolhidos para a adequação dos sinais amostrados do barramento CC e da tensão de saída foram, respectivamente, $R_{mvcc} = 110 \Omega$ e $R_{mvo} = 200 \Omega$.

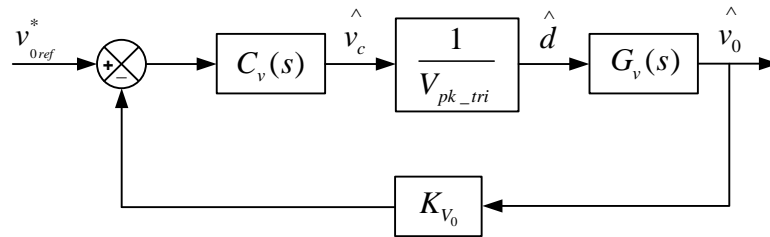
4.5 Projeto dos Controladores

O projeto dos controladores das malhas de tensão de saída e tensão diferencial é apresentado nesta seção. O projeto dos controladores foi realizado utilizando técnicas clássicas de controle no domínio da frequência.

4.5.1 Controlador de Tensão de Saída

Como mencionado anteriormente, a malha de tensão de saída é a malha mais rápida do sistema. O projeto do controlador de tensão de saída é realizado baseado no diagrama de blocos da Figura 4.5.

Figura 4.5 – Diagrama de blocos da malha de tensão de saída.



Analisando o diagrama de blocos da Figura 4.5, tem-se que a função de transferência de laço aberto da malha de tensão de saída sem compensador é dada pela equação (4.14).

$$FTLA_{vsc}(s) = G_v(s) \cdot K_{V_0} \cdot \frac{1}{V_{pk_tri}} \quad (4.14)$$

Onde:

V_{pk_tri} : valor de pico do sinal da portadora;

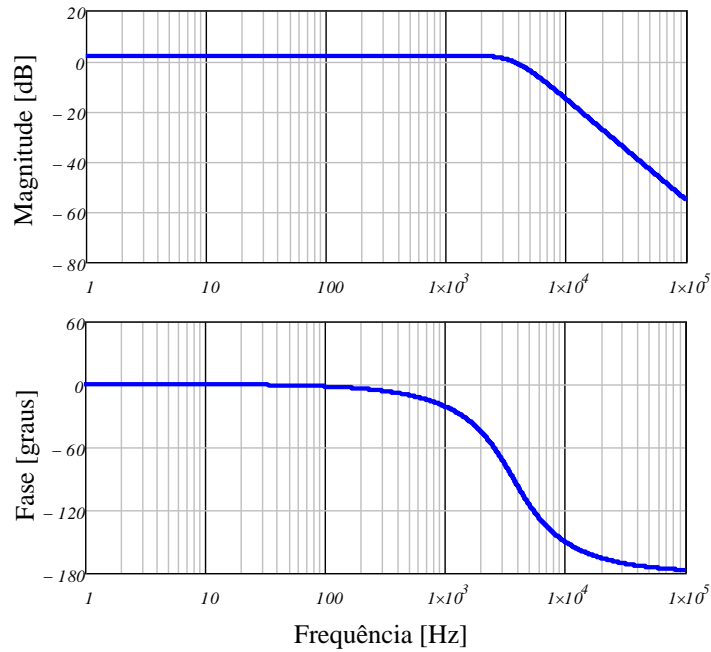
K_{V_0} : relação entre o valor de pico da tensão de referência e o valor de pico da tensão de saída determinado por:

$$K_{V_0} = \frac{5}{\sqrt{2} \cdot V_0} = 0,0278 \quad (4.15)$$

O diagrama de Bode da função de transferência de laço aberto sem o compensador é apresentado na Figura 4.6. A frequência de cruzamento por zero do sistema poderia ser considerada como um quarto da frequência de operação do indutor filtro L_0 , ou seja, metade da frequência de comutação dos interruptores (ERICKSON e MAKSIMOVIC, 2001). Neste trabalho, optou-se por utilizar uma frequência de cruzamento de 8 kHz e margem de fase de 60°. O compensador escolhido para o projeto é um PID apresentado na Figura 4.7, cuja função de transferência é dada pela equação (4.16).

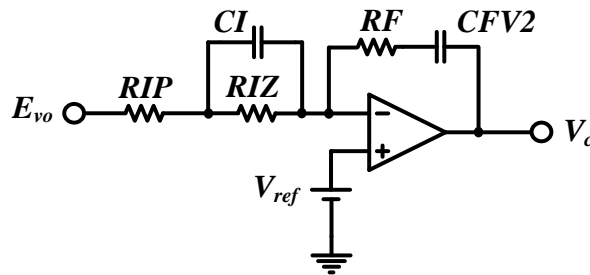
$$C_v(s) = \frac{RF}{RIP} \cdot \frac{\left(s + \frac{1}{RF \cdot CFV2}\right) \cdot \left(s + \frac{1}{RIZ \cdot CI}\right)}{s \cdot \left(s + \frac{RIP + RIZ}{CI \cdot RIP \cdot RIZ}\right)} \quad (4.16)$$

Figura 4.6 – Diagrama de Bode da função de transferência de laço aberto sem compensador da malha de tensão de saída.



Os zeros do compensador são alocados na frequência natural de oscilação do filtro de saída ω_0 . Um pólo é alocado na origem com o objetivo de minimizar o erro estático. O segundo pólo é alocado em uma frequência de dez vezes a frequência natural de oscilação do filtro de saída (BEZERRA, 2010).

Figura 4.7 – Compensador PID.



$$f_{z1} = f_{z2} = \frac{\omega_0}{2 \cdot \pi} = 3,7 \text{ kHz} \quad (4.17)$$

$$f_{p1} = 0 \text{ Hz} \quad (4.18)$$

$$f_{p2} = 10 \cdot \frac{\omega_0}{2 \cdot \pi} = 37 \text{ kHz} \quad (4.19)$$

O ganho da função de transferência de laço aberto sem compensador para a frequência de cruzamento é dado pela equação (4.20):

$$AV = 20 \cdot \log\left(|FTLA_{vsc}(2 \cdot \pi \cdot f_{cv})|\right) = -15,262 \text{ dB} \quad (4.20)$$

O ganho K_v que o compensador deve apresentar para a frequência de cruzamento desejada é determinado por (4.21):

$$K_v = \frac{1}{|FTLA_{vsc}(2 \cdot \pi \cdot f_{cv})| \cdot |C_v(2 \cdot \pi \cdot f_{cv})|} = 12,649 \quad (4.21)$$

Com isso, é possível determinar os componentes do compensador PID. Assumindo o valor de $RF = 15 \text{ k}\Omega$, tem-se:

$$RIP = \frac{RF}{K_v} = 1,1 \text{ k}\Omega \quad (4.22)$$

$$CFV2 = \frac{1}{2 \cdot \pi \cdot RF \cdot f_{z1}} = 2,7 \text{ nF} \quad (4.23)$$

$$RIZ = RIP \cdot \left(\frac{f_{p2}}{f_{z2}} - 1 \right) = 10 \text{ k}\Omega \quad (4.24)$$

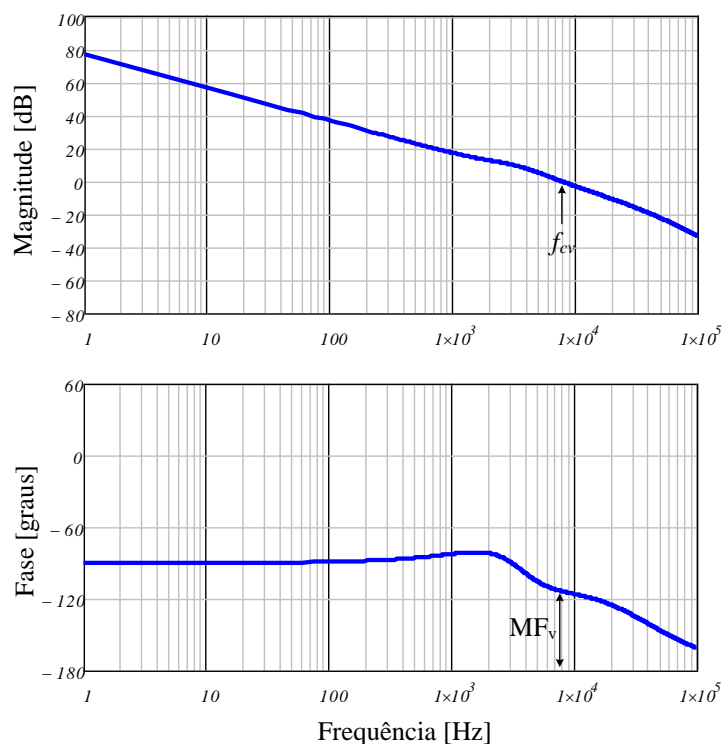
$$CI = \frac{1}{2 \cdot \pi \cdot f_{z2} \cdot RIZ} = 4,3 \text{ nF} \quad (4.25)$$

A função de transferência de laço aberto com compensador é determinada pela equação (4.26):

$$FTLA_{vcc}(s) = FTLA_{vsc}(s) \cdot C_v(s) \quad (4.26)$$

A Figura 4.8 mostra o diagrama de Bode para a função de transferência de laço aberto com compensador. Pode ser observado que o sistema compensado cruza por zero próximo da frequência desejada de 8 kHz e apresenta margem de fase de 63°, valor próximo do especificado.

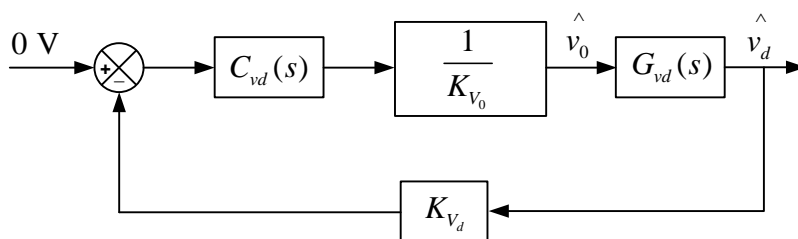
Figura 4.8 – Diagrama de Bode da função de transferência de laço aberto com compensador.



4.5.2 Controlador de Tensão Diferencial

Para que não haja interação entre as malhas de controle, a malha de tensão diferencial deve apresentar uma resposta muito mais lenta que a malha de tensão de saída. A Figura 4.9 apresenta o diagrama de blocos da malha de tensão diferencial, onde pode ser observado que a malha interna de tensão de saída é substituída pelo ganho $1/K_{V_0}$. Este ganho representa o ganho estático da função de transferência de laço aberto da malha de tensão de saída e pode ser utilizado, uma vez que a malha de tensão diferencial é significativamente mais lenta que a malha de tensão de saída (ERICKSON e MAKSIMOVIC, 2001).

Figura 4.9 – Diagrama de blocos da malha de tensão diferencial.



A função de transferência de laço aberto sem compensador da malha de tensão diferencial pode ser determinada pela equação (4.27):

$$FTLA_{vds}(s) = G_{vd}(s) \cdot K_{V_d} \cdot \frac{1}{K_{V_0}} \quad (4.27)$$

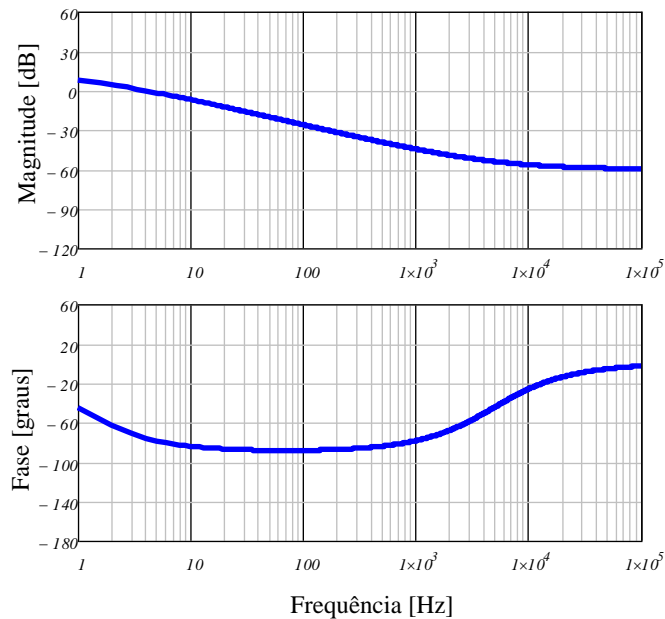
Onde:

K_{V_d} : é a função de transferência do elemento de medição determinada por:

$$K_{V_d} = \frac{2,5}{225} = 0,0111 \quad (4.28)$$

A Figura 4.10 apresenta o diagrama de Bode da função de transferência de laço aberto sem o compensador da malha de tensão diferencial. Para o projeto do controlador optou-se por utilizar uma frequência de cruzamento da função de transferência de laço aberto de 6 Hz e margem de fase mínima de 60°.

Figura 4.10 – Diagrama de Bode da função de transferência de laço aberto sem compensador da malha de tensão diferencial.

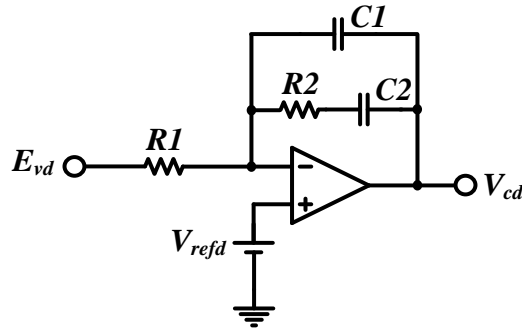


O compensador escolhido para o projeto da malha de tensão diferencial é o compensador proporcional-integral com filtro cuja função de transferência é dada por (4.29):

$$C_{vd}(s) = \frac{1}{R1 \cdot C1} \cdot \frac{\left(s + \frac{1}{R2 \cdot C2}\right)}{s \cdot \left(s + \frac{C1 + C2}{R2 \cdot C1 \cdot C2}\right)} \quad (4.29)$$

O compensador PI com filtro é apresentado na Figura 4.11.

Figura 4.11 – Compensador PI com filtro analógico.



O zero do compensador foi alocado na metade da frequência de cruzamento escolhida. Um pólo foi alocado na origem com o objetivo de minimizar o erro estático. O segundo pólo foi alocado na metade da frequência da rede elétrica (NISHIOKA, 2011; NODARI, 2011).

$$f_{z1} = \frac{f_{cvd}}{3} = 2 \text{ Hz} \quad (4.30)$$

$$f_{p1} = 0 \text{ Hz} \quad (4.31)$$

$$f_{p2} = 5 \cdot f_{cvd} = 30 \text{ Hz} \quad (4.32)$$

O ganho da função de transferência de laço aberto sem compensador para a frequência de cruzamento é dado pela equação (4.33):

$$AV = 20 \cdot \log(|FTLA_{vscd}(2 \cdot \pi \cdot f_{cvd})|) = -3,779 \text{ dB} \quad (4.33)$$

O ganho K_{vd} que o compensador deve apresentar para a frequência de cruzamento desejada é determinado por (4.34):

$$K_{vd} = \frac{1}{|FTLA_{vscd}(2 \cdot \pi \cdot f_{cvd})| \cdot |C_v(2 \cdot \pi \cdot f_{cvd})|} = 231,215 \quad (4.34)$$

Com isso, é possível determinar os componentes do compensador PI com filtro. Assumindo o valor de $R2 = 160 \text{ k}\Omega$, tem-se:

$$C2 = \frac{1}{2 \cdot \pi \cdot R2 \cdot f_{z1}} = 510 \text{ nF} \quad (4.35)$$

$$C1 = \frac{C2}{2 \cdot \pi \cdot R2 \cdot C2 \cdot f_{p2} - 1} = 36 \text{ nF} \quad (4.36)$$

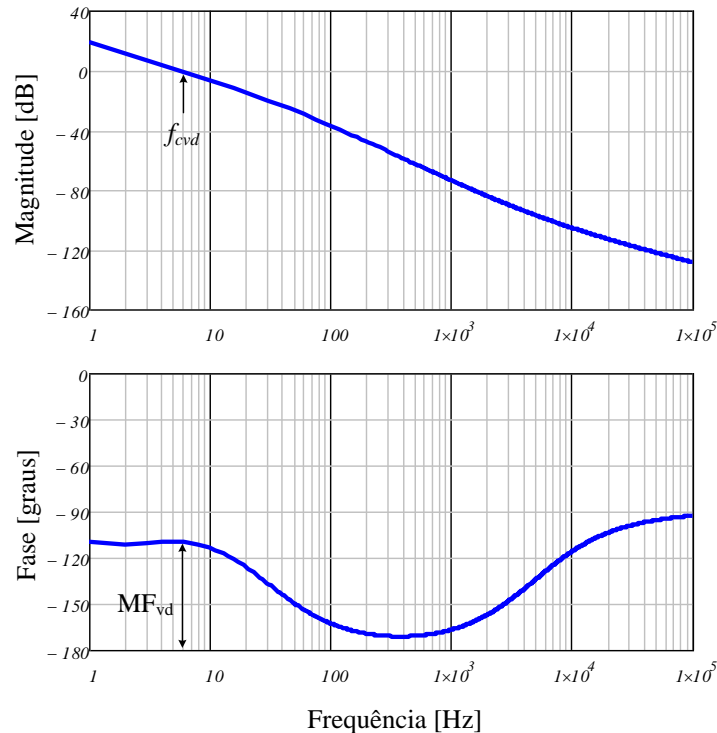
$$R1 = \frac{1}{K_{vd} \cdot C1} = 120 \text{ k}\Omega \quad (4.37)$$

A função de transferência de laço aberto com compensador da malha de tensão diferencial é determinada pela equação (4.38):

$$FTLA_{vdcc}(s) = FTLA_{vdsc}(s) \cdot C_{vd}(s) \quad (4.38)$$

Com o projeto do compensador definido, a Figura 4.12 mostra o diagrama de Bode da função de transferência de laço aberto com compensador. Pode ser observado que o sistema compensado cruza por 0 dB em aproximadamente 6 Hz e apresenta margem de fase de aproximadamente 69°.

Figura 4.12 – Diagrama de Bode da função de transferência de laço aberto com compensador da malha de tensão diferencial.



4.6 Considerações Finais

Neste capítulo foi apresentada a estratégia de controle proposta para o inversor 5L-CCME-T², a qual é composta por duas malhas de controle. A malha de tensão de saída é caracterizada por ser uma malha interna e de resposta dinâmica rápida, responsável por manter a tensão de saída do inversor constante no seu valor nominal. A malha de tensão diferencial

consiste em uma malha externa e de reposta dinâmica lenta, responsável por manter as tensões nos capacitores de barramento equilibradas.

Também foi realizada a modelagem matemática para determinar as respectivas funções de transferência das malhas de controle necessárias para a realização do projeto dos controladores. A malha de tensão de saída foi projetada com frequência de cruzamento por zero de 8 kHz, sendo utilizado um compensador PID. A malha de tensão diferencial, por ser uma malha lenta, foi projetada para frequência de cruzamento de 6 Hz e o compensador escolhido foi o PI com filtro.

CAPÍTULO 5

5 RESULTADOS EXPERIMENTAIS DO INVERSOR 5L-CCME-T²

5.1 Introdução

A fim de validar toda a análise teórica e metodologia apresentada nos capítulos anteriores, foi implementado um protótipo em laboratório e os resultados experimentais são apresentados neste capítulo.

Este capítulo tem por objetivo comparar os resultados experimentais com os resultados obtidos através de simulação. Assim, são apresentadas formas de onda de tensão e corrente nos principais componentes do inversor 5L-CCME-T² operando em regime permanente. Além disso, são apresentados resultados do conversor operando em malha fechada e a curva de rendimento em função da potência de saída do conversor.

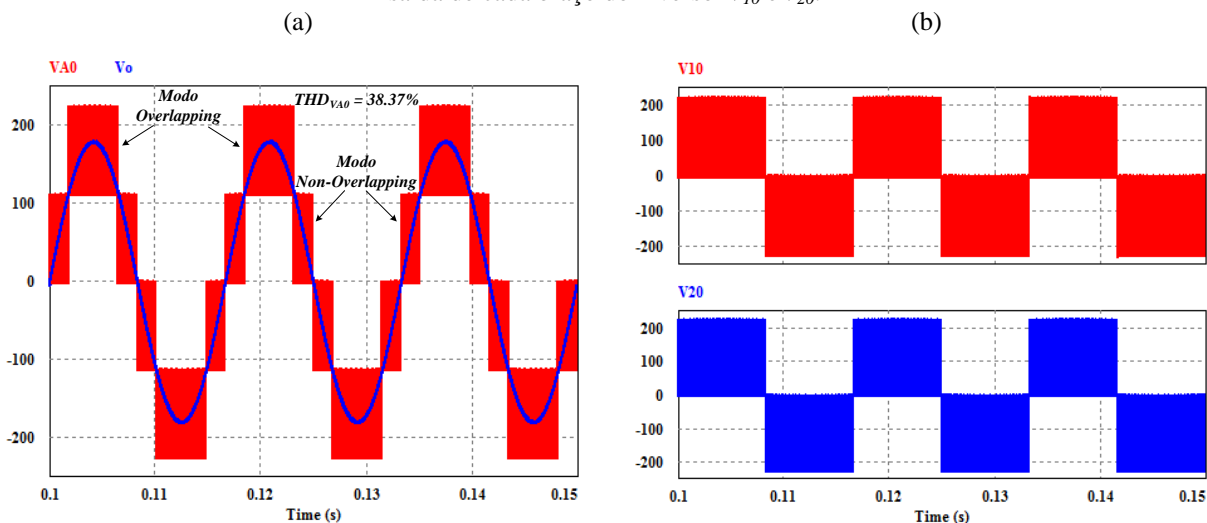
5.2 Resultados de Simulação

Nesta seção são apresentados os resultados de simulação referentes ao inversor 5L-CCME-T² operando em regime permanente com carga nominal resistiva na saída. Os resultados de simulação foram obtidos através da utilização do software PSIMTM.

A Figura 5.1 (a) mostra a tensão de saída antes do filtro v_{A0} e a tensão de saída v_0 , na qual se verifica os modos de operação do inversor e a presença de cinco níveis na tensão v_{A0} . A taxa de distorção harmônica apresentada pela forma de onda da tensão v_{A0} obtida via simulação é igual a 38,37%. Assim, pode ser percebida uma redução significativa da THD da tensão de saída antes do filtro em relação ao conversor de três níveis tipo T com modulação PWM senoidal. Para o 3LT²C a THD da tensão de saída antes do filtro é igual a 77,33% (ver Apêndice A.1).

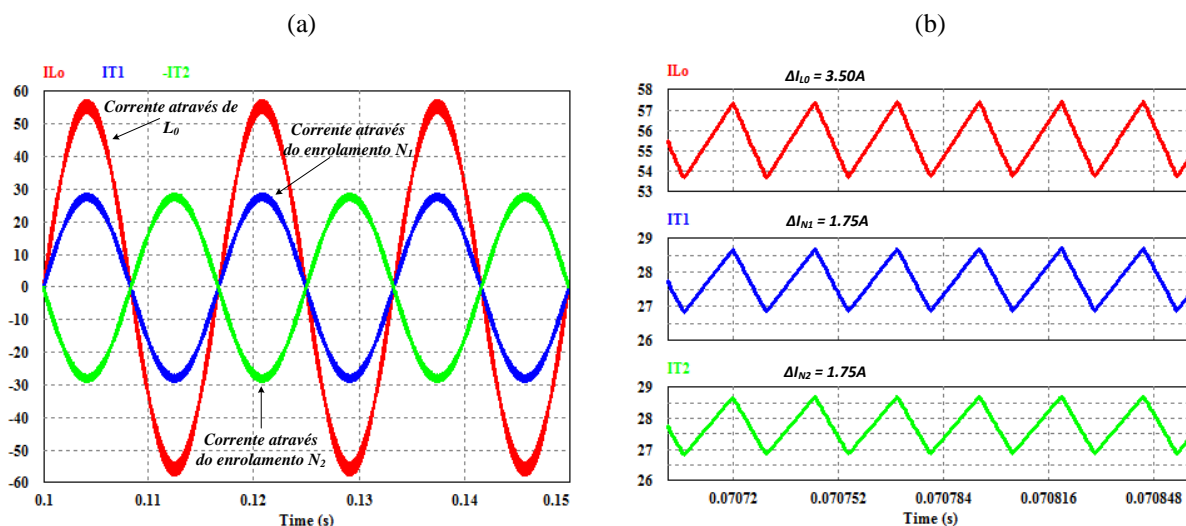
A Figura 5.1 (b) apresenta as formas de onda da tensão de saída v_{10} e v_{20} de cada braço do inversor 5L-CCME-T². Como mencionado no Capítulo 2, cada braço proporciona três níveis de tensão, devido a chave bidirecional ligada do ponto de saída do braço ao ponto médio do barramento CC que somadas implicam na forma de onda da tensão de saída v_{A0} .

Figura 5.1 – Resultados de simulação: (a) Tensão de saída antes do filtro v_{A0} e tensão de saída v_0 ; (b) Tensão de saída de cada braço do inversor v_{10} e v_{20} .



As formas de onda das correntes no indutor do filtro L_0 e nos enrolamentos do autotransformador T_r são apresentadas na Figura 5.2. A corrente no indutor do filtro L_0 é dividida igualmente entre os enrolamentos do autotransformador, logo, a ondulação de corrente nos enrolamentos do autotransformador é metade da ondulação total da corrente no indutor, como mostra a Figura 5.2 (b).

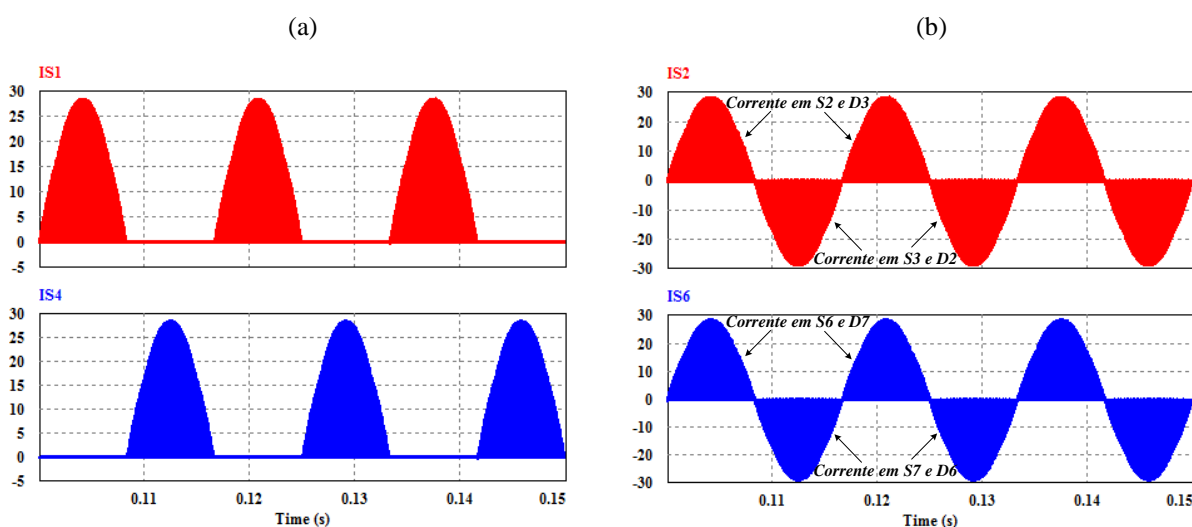
Figura 5.2 – Formas de onda das correntes no indutor filtro L_0 e nos enrolamentos $N1$ e $N2$ do autotransformador: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento.



Na Figura 5.3 (a) estão representadas as formas de onda das correntes nos interruptores $S1$ e $S4$, onde pode ser visto que o interruptor $S1$ conduz apenas durante o semiciclo positivo e o interruptor $S4$ conduz apenas durante o semiciclo negativo da tensão de referência senoidal.

A Figura 5.3 (b) mostra as formas de onda das correntes na chave bidirecional constituída pelos interruptores $S2$ e $S3$ e seus respectivos diodos $D2$ e $D3$ e na chave bidirecional constituída pelos interruptores $S6$ e $S7$ e seus respectivos diodos $D6$ e $D7$. Nesta figura é possível perceber que no semiciclo positivo, por exemplo, metade da corrente total de saída flui através do interruptor $S1$ (ou interruptor $S5$), enquanto a outra metade flui através da chave bidirecional formada pelo interruptor $S6$ e pelo diodo $D7$ (ou interruptor $S2$ e pelo diodo $D3$).

Figura 5.3 – Formas de onda das correntes: (a) Nos interruptores $S1$ e $S4$; (b) Nos interruptores $S2$, $S3$ e respectivos diodos $D2$ e $D3$.



As formas de onda de corrente e tensão na chave bidirecional constituída pelos interruptores $S2$ e $S3$ e seus respectivos diodos $D2$ e $D3$ são mostradas na Figura 5.4 (a). Durante todo o semiciclo positivo da tensão de saída, o interruptor $S2$ se encontra em estado de condução e a tensão a que fica submetido o mesmo é igual a zero. No semiciclo negativo da tensão de saída, a corrente fluirá através do diodo $D2$ e do interruptor $S3$. A Figura 5.4 (b) mostra no detalhe a tensão e corrente através do diodo $D2$, onde se verifica que o valor máximo de tensão é igual a metade da tensão do barramento CC.

A Figura 5.5 (a) mostra as formas de onda de corrente e tensão no interruptor $S4$, onde se verifica que o mesmo conduz somente durante o semiciclo negativo da tensão de saída. A tensão máxima a que fica submetido o interruptor $S4$ é igual a tensão total do barramento CC. A corrente máxima que flui através do interruptor $S4$ é igual a metade da corrente de carga, como mostra no detalhe a Figura 5.5 (b).

Figura 5.4 – Formas de onda de corrente e tensão nos interruptores $S2$, $S3$ e respectivos diodos $D2$ e $D3$: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento.

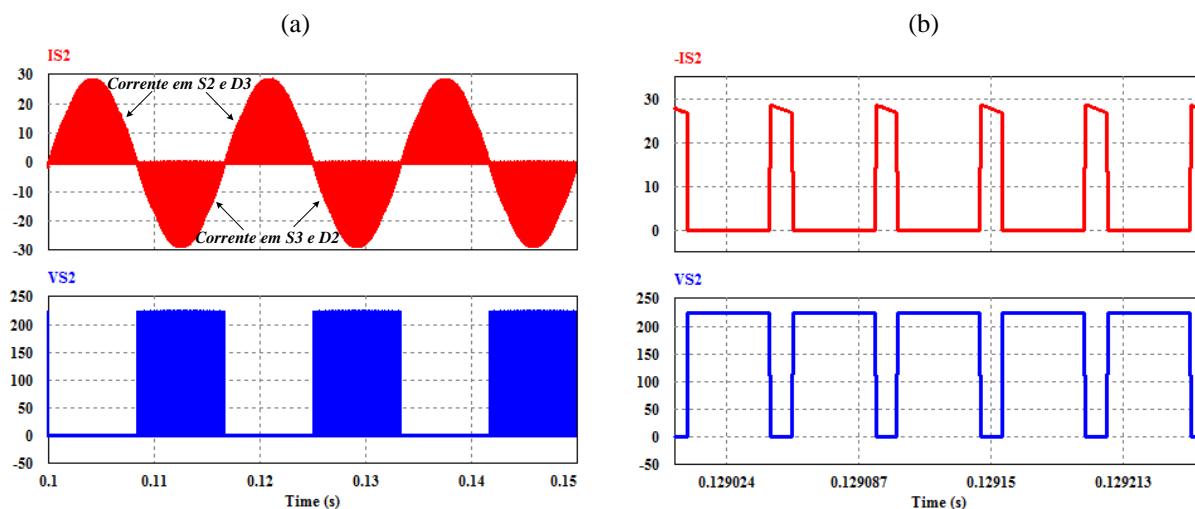
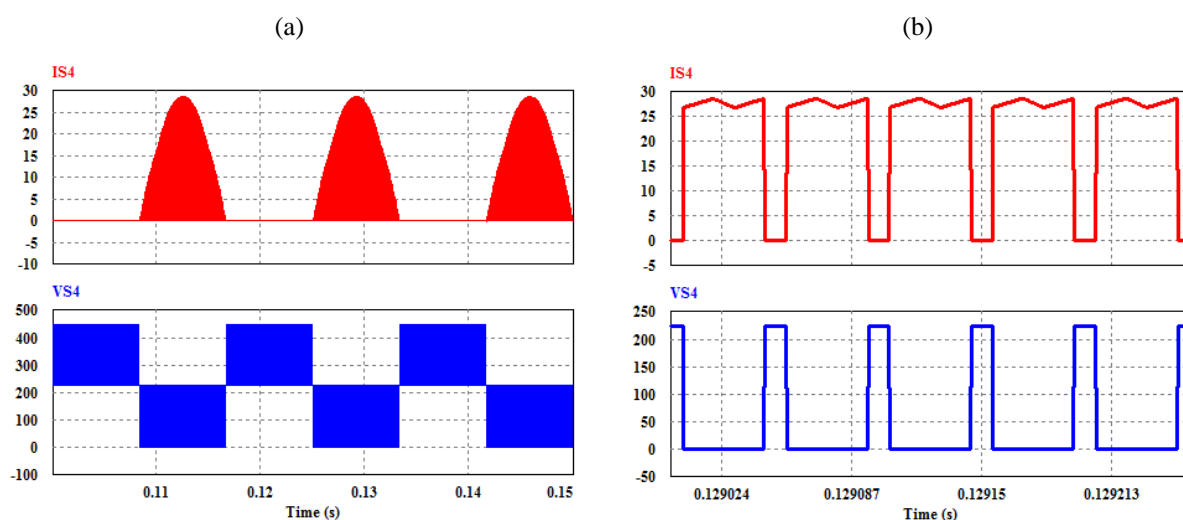


Figura 5.5 – Formas de onda de corrente e tensão nos interruptores $S1$ e $S4$: (a) Na frequência da tensão de saída; (b) Na frequência de chaveamento.



A Figura 5.6 mostra a ondulação máxima de corrente no indutor filtro L_0 e a tensão sobre o interruptor $S4$ no modo de operação *overlapping*. Durante o semiciclo positivo da tensão de saída (Figura 5.6 (a)), onde não há condução de corrente pelo interruptor $S4$, o mesmo fica submetido a tensão total do barramento CC quando o interruptor $S1$ conduz e metade da tensão do barramento CC quando o interruptor $S1$ se encontra desligado. Durante o semiciclo negativo da tensão de saída (Figura 5.6 (b)), no modo *overlapping*, o interruptor $S4$ conduz durante três etapas de operação. Com isso, neste semiciclo, a tensão máxima sobre o interruptor $S4$ é igual a metade da tensão total no barramento CC.

A forma de onda da tensão e corrente no indutor filtro L_0 é representada na Figura 5.7.

Figura 5.6 – Formas de onda da corrente no indutor filtro L_0 e da tensão sobre o interruptor S_4 na frequência de chaveamento: (a) Durante semiciclo positivo; (b) Durante semiciclo negativo.

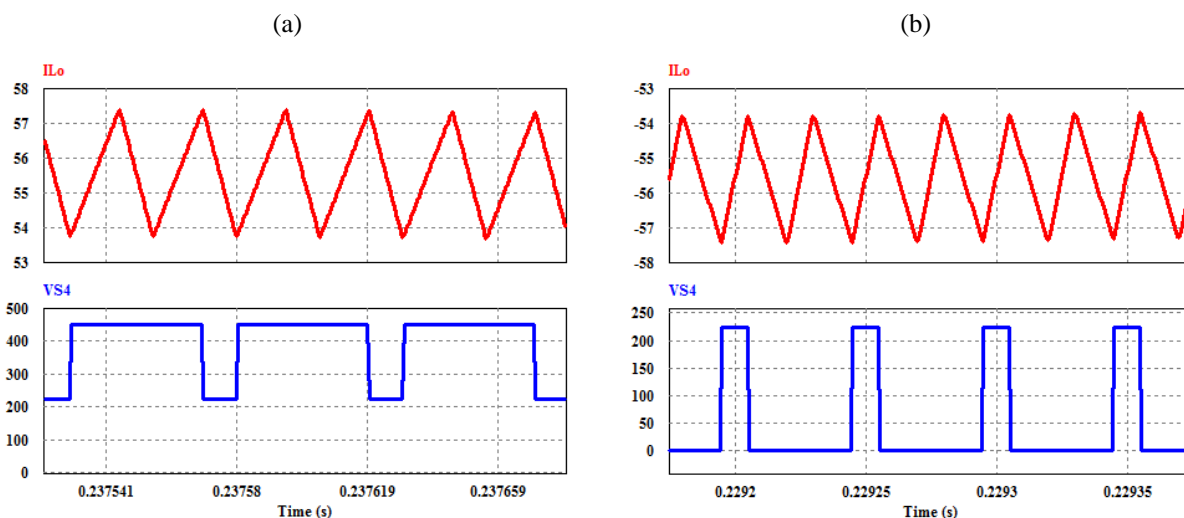
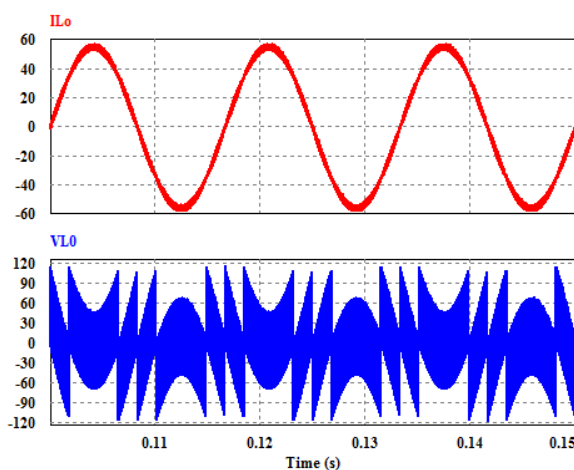


Figura 5.7 – Forma de onda da tensão e corrente no indutor filtro L_0 .



A Figura 5.8 mostra o instante da passagem entre os modos de operação *overlapping* e *non-overlapping*, onde se verifica que a ondulação de corrente no indutor L_0 é igual a zero e a razão cíclica nos interruptores é igual a 0,5.

A Figura 5.9 apresenta a ondulação máxima de corrente no indutor filtro e a tensão sobre o enrolamento NI do autotransformador no modo de operação *overlapping*. A ondulação máxima de corrente ocorre no pico da tensão de saída, onde a razão cíclica nos interruptores é igual ao índice de modulação ($M = 0,798$).

Figura 5.8 – Detalhe da corrente no indutor filtro L_o e tensão no enrolamento NI do autotransformador durante a passagem entre os modos de operação *overlapping* e *non-overlapping*.

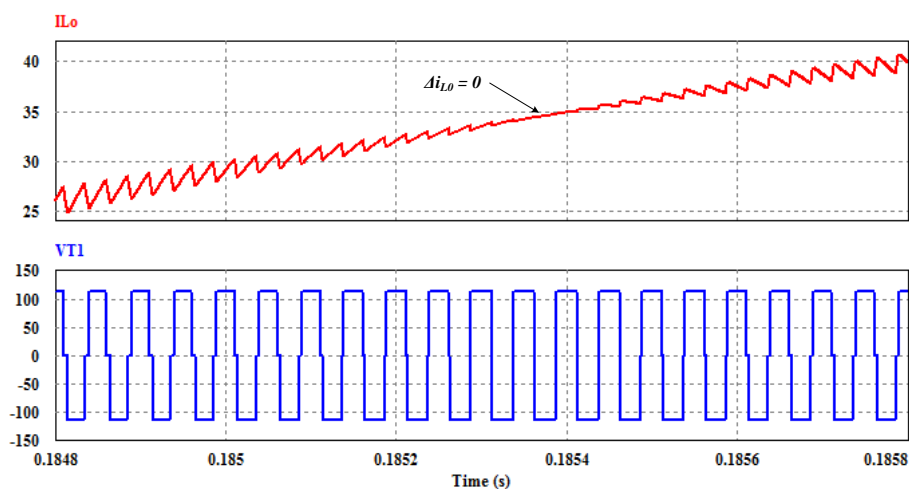
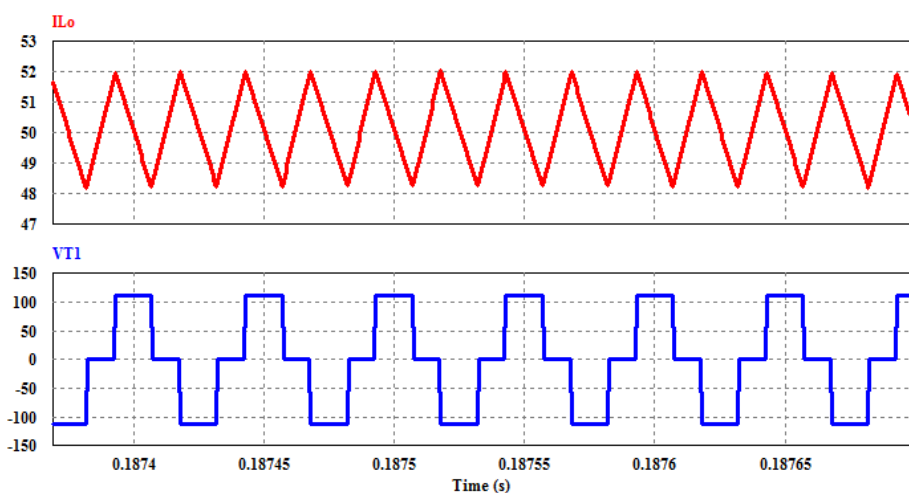


Figura 5.9 – Forma de onda da ondulação de corrente no indutor filtro L_o e tensão no enrolamento NI do autotransformador para $D = 0,798$.



A fim de verificar a resposta dinâmica do sistema de controle e validar o projeto dos controladores, foram realizadas simulações com aplicação de degraus de carga na saída do conversor. A Figura 5.10 apresenta a resposta do sistema de controle diante da aplicação de um degrau de carga de 50% para 100% de carga nominal na saída do conversor. Na Figura 5.11 é apresentada a resposta do sistema de controle para a aplicação de um degrau de carga de 100% para 50% de carga nominal. Por ser caracterizada como uma malha de controle lenta, as tensões nos capacitores do barramento CC apresentam tempo de acomodação bastante superior em relação a tensão de saída do conversor.

Figura 5.10 – Formas de onda da tensão v_o , corrente de saída i_o e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para um degrau de carga de 50% para 100% de carga nominal.

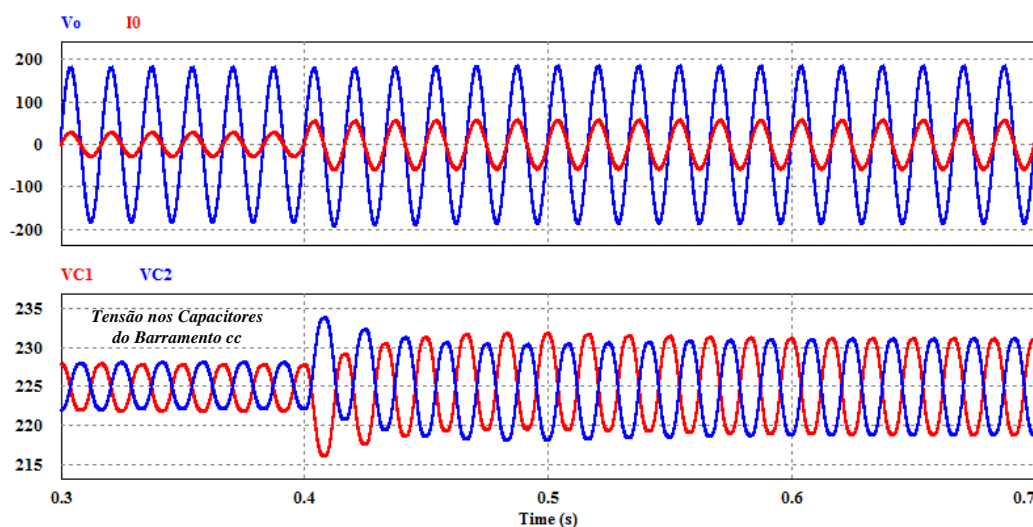
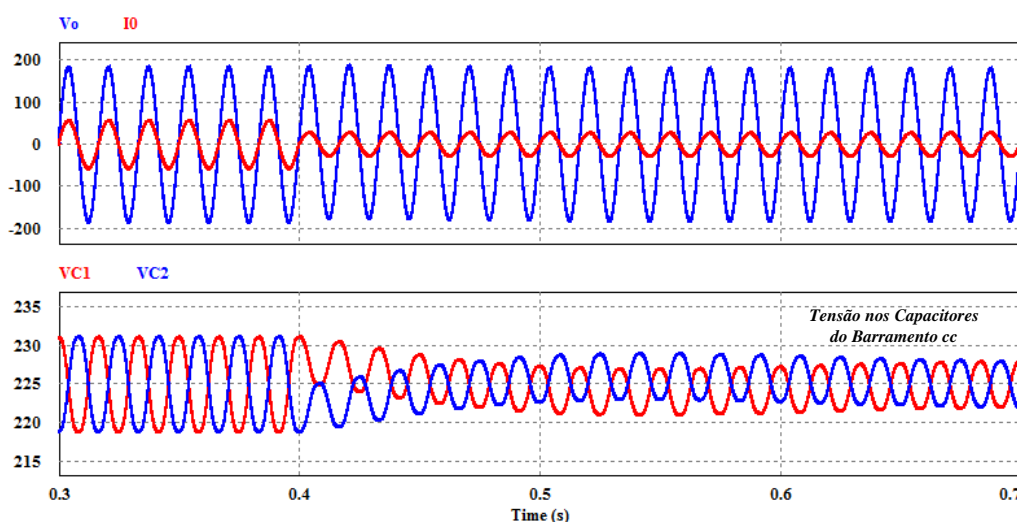


Figura 5.11 – Formas de onda da tensão v_o , corrente de saída i_o e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para um degrau de carga de 100% para 50% de carga nominal.



A Tabela 5.1 apresenta a comparação entre os esforços de tensão e corrente calculados e simulados nos principais componentes do conversor operando com carga nominal. Percebe-se que os parâmetros simulados possuem valores próximos dos valores calculados no exemplo de projeto realizado no Capítulo 3.

Tabela 5.1 – Especificações do inversor 5L-CCME-T².

| Componente | Parâmetro | Calculado | Simulado | Erro (%) |
|---|-------------------|-----------|----------|----------|
| Diodos <i>D2, D3, D6 e D7</i> | I_{D3_avg} (A) | 3,306 | 3,281 | 0,759 |
| | I_{D3_rms} (A) | 7,904 | 7,882 | 0,278 |
| | I_{D3_pk} (A) | 27,838 | 28,811 | 3,49 |
| | V_{D3_max} (V) | 225 | 230 | 2,22 |
| Interruptores <i>S2, S3, S6 e S7</i> | I_{S3_avg} (A) | 3,306 | 3,305 | 0,03 |
| | I_{S3_rms} (A) | 7,904 | 7,921 | 0,215 |
| | I_{S3_pk} (A) | 27,838 | 28,877 | 3,73 |
| | V_{S3_max} (V) | 225 | 230 | 2,22 |
| Interruptores <i>S1, S4, S5 e S8</i> | I_{S1_avg} (A) | 5,556 | 5,623 | 1,20 |
| | I_{S1_rms} (A) | 11,458 | 11,556 | 0,855 |
| | I_{S1_pk} (A) | 27,838 | 28,911 | 3,854 |
| | V_{S1_max} (V) | 450 | 450 | 0 |
| Capacitores do Barramento CC | I_{C1_rms} (A) | 14,34 | 14,535 | 1,359 |
| | I_{C1_pk} (A) | 27,838 | 29,005 | 4,192 |
| | V_{C1_max} (V) | 225 | 230 | 2,22 |
| Tensão de saída antes do filtro LC | V_{A0_rms} (V) | 136,1 | 137,88 | 1,307 |
| THD da tensão de saída antes do filtro LC | THD_{VA0} (%) | 38,4 | 39,83 | 3,72 |

5.3 Resultados Experimentais

Nesta seção são mostrados os resultados experimentais obtidos a partir de ensaios realizados no protótipo implementado em laboratório considerando as especificações descritas no exemplo de projeto realizado no Capítulo 3. Os detalhes construtivos do protótipo são apresentados no Apêndice A.3.

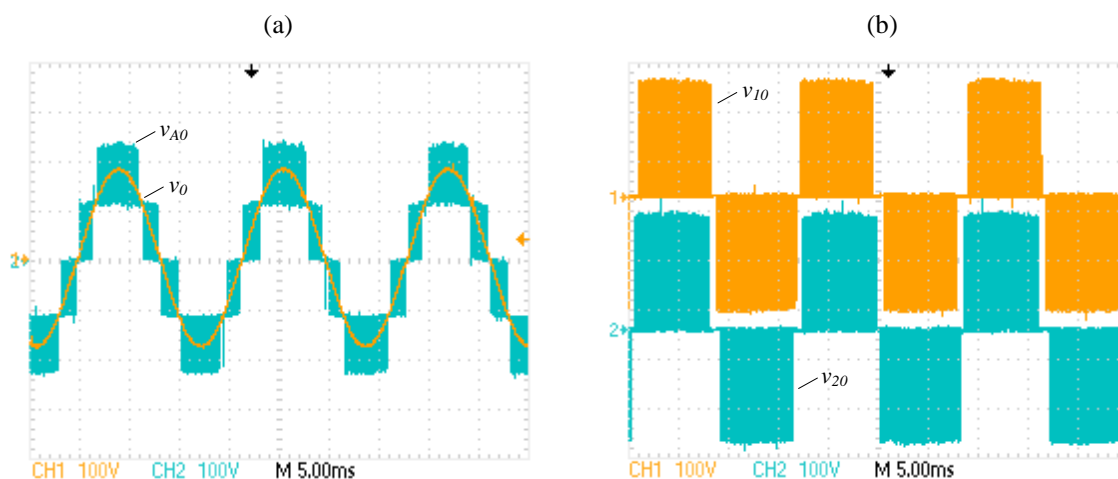
5.3.1 Operação em Regime Permanente

Para efeito de comparação com os resultados de simulação, foram realizados testes com o inversor operando em regime permanente e carga resistiva conectada à saída.

5.3.1.1 Tensão de Saída e Corrente no Indutor Filtro

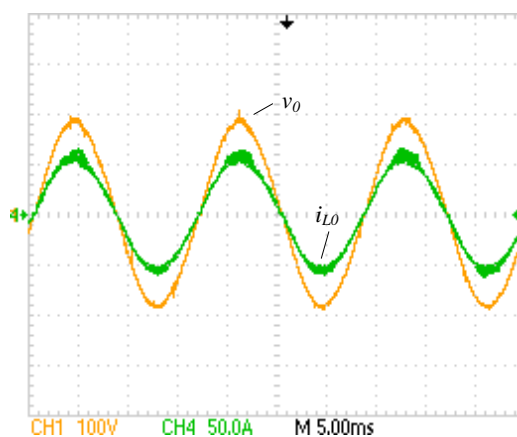
As formas de onda da tensão de saída v_{AO} , antes do filtro LC, e da tensão de saída v_o são mostradas na Figura 5.12 (a). A taxa de distorção harmônica apresentada pela forma de onda da tensão de saída v_{AO} obtida experimentalmente para condições nominais de operação é igual a 36,83%. A Figura 5.12 (b) apresenta as formas de onda das tensões de saída de cada braço do inversor v_{10} e v_{20} , onde se verifica que as mesmas proporcionam três níveis que combinadas resultam em cinco níveis da tensão v_{AO} .

Figura 5.12 – Resultados experimentais do inversor 5L-CCME-T²: (a) Tensão de saída v_o (CH1:100V/div) e tensão de saída antes do filtro v_{AO} (CH2:100V/div); (b) Tensões de saída de cada braço v_{10} (CH1:100V/div) e v_{20} (CH2:100V/div).



A Figura 5.13 mostra a tensão de saída v_o e a corrente no indutor filtro L_o para condição de carga nominal resistiva na saída do inversor.

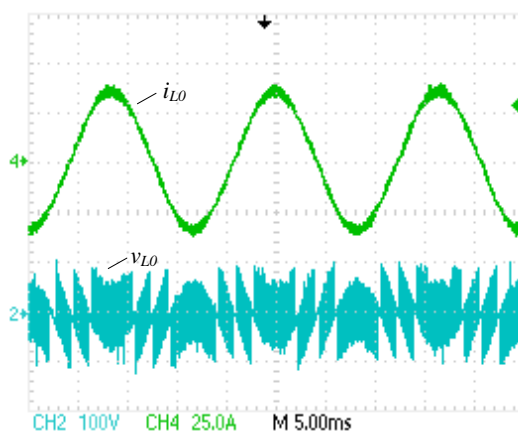
Figura 5.13 – Tensão de saída v_o (CH1:100V/div) e corrente no indutor filtro i_{L0} (CH4:50A/div).



5.3.1.2 Tensão e Corrente no Indutor Filtro

Na Figura 5.14 é mostrado o comportamento da tensão e da corrente no indutor filtro L_0 .

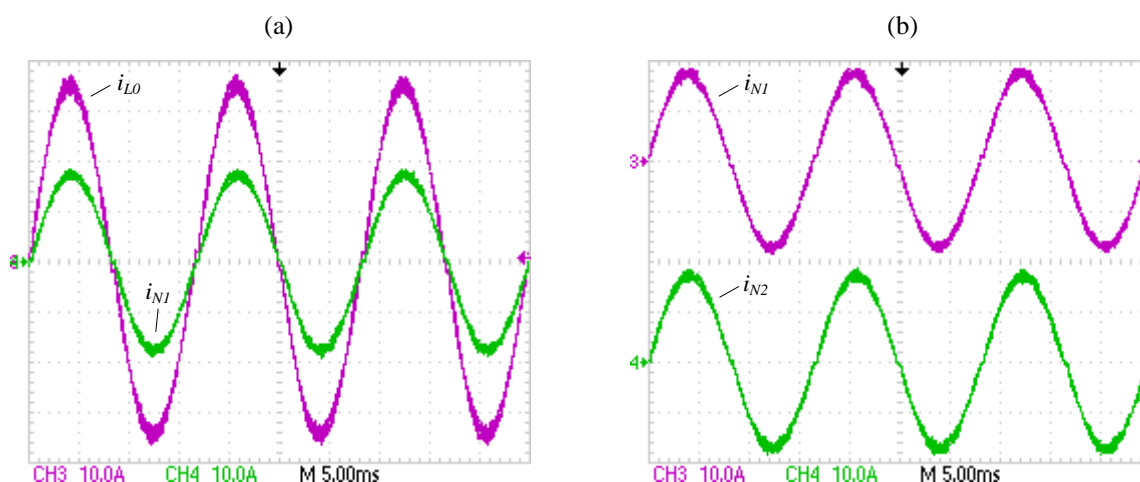
Figura 5.14 – Tensão sobre o indutor filtro L_0 (CH2:100V/div) e corrente no indutor filtro i_{L0} (CH4:25A/div).



5.3.1.3 Tensão e Corrente nos Enrolamentos do Autotransformador

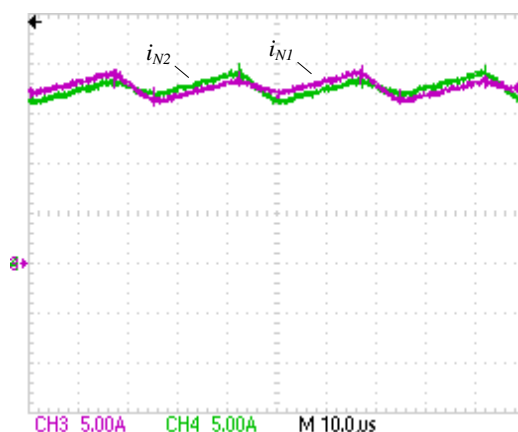
A corrente através do indutor filtro L_0 e do enrolamento $N1$ do autotransformador é representada na Figura 5.15 (a). A Figura 5.15 (b) mostra a divisão igualitária da corrente através do indutor filtro L_0 entre os enrolamentos $N1$ e $N2$ do autotransformador.

Figura 5.15 – Resultados experimentais do inversor 5L-CCME-T²: (a) Corrente no indutor filtro i_{L0} (CH3:10A/div) e Corrente no enrolamento $N1$ do autotransformador i_{N1} (CH4:10A/div); (b) Corrente nos enrolamentos do autotransformador i_{N1} (CH3:10A/div) e i_{N2} (CH4:10A/div).



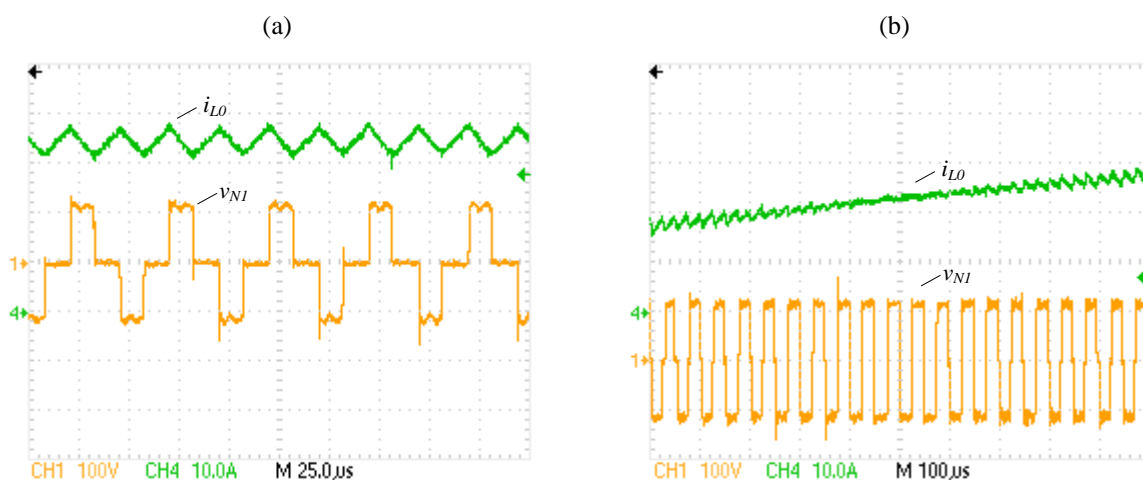
A Figura 5.16 mostra a ondulação de corrente de alta frequência nos enrolamentos do autotransformador. É possível verificar que a frequência desta ondulação é o dobro da frequência de chaveamento dos interruptores.

Figura 5.16 – Corrente nos enrolamentos do autotransformador i_{N1} (CH3:5A/div) e i_{N2} (CH4:5A/div) na frequência de comutação dos interruptores.



A ondulação de corrente e a tensão sobre o enrolamento do autotransformador NI são mostradas na Figura 5.17 (a) para razão cíclica dos interruptores igual a 0,798. Na Figura 5.17 (b) a tensão sobre o enrolamento NI do autotransformador é detalhada no momento da passagem entre os modos de operação, onde a razão cíclica dos interruptores é igual a 0,5.

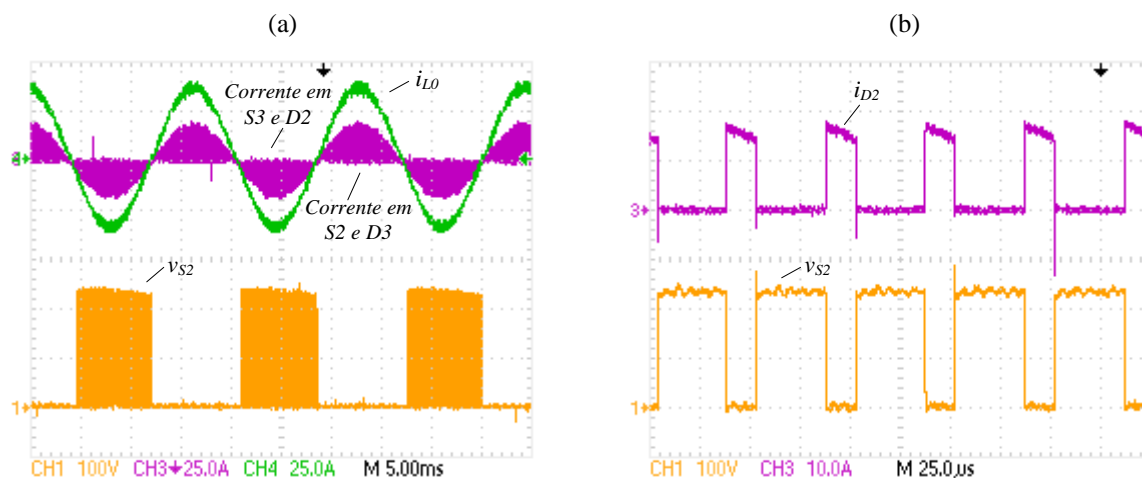
Figura 5.17 – Tensão sobre o enrolamento do autotransformador v_{NI} (CH1:100V/div) e corrente no indutor filtro i_{L0} (CH4:10A/div): (a) Para razão cíclica igual a 0,798; (b) Para razão cíclica igual a 0,5.



5.3.1.4 Tensão e Corrente nos Interruptores

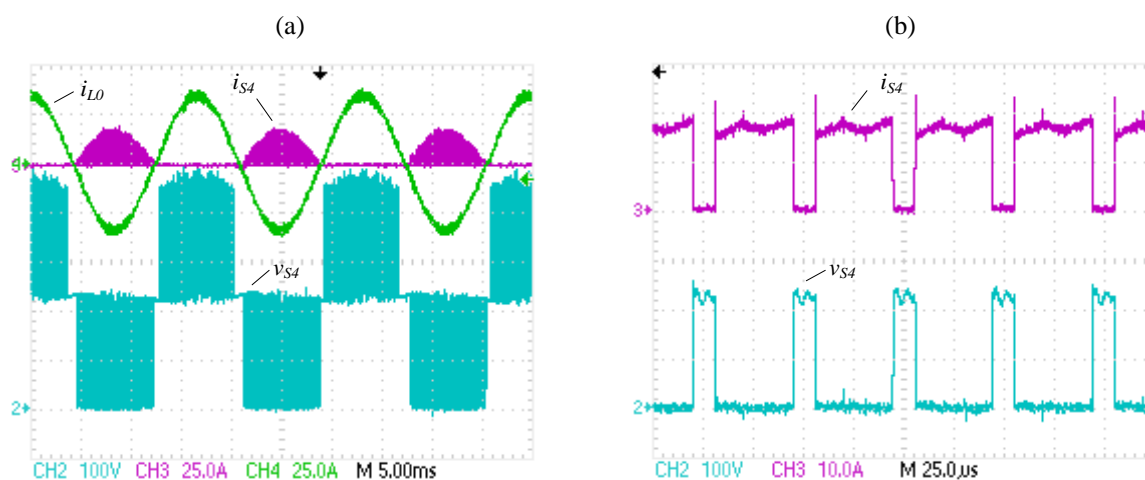
As formas de onda de tensão e corrente na chave bidirecional, constituída pelos interruptores $S2$ e $S3$ e seus respectivos diodos $D2$ e $D3$, na frequência da tensão de saída e na frequência de comutação dos interruptores são mostradas na Figura 5.18 (a) e Figura 5.18 (b), respectivamente.

Figura 5.18 – Resultados experimentais do inversor 5L-CCME-T²: (a) Tensão sobre o interruptor S2 (CH1:100V/div), corrente na chave bidirecional (CH3:25A/div) e corrente no indutor filtro i_{L0} (CH4:25A/div); (b) Detalhe da tensão sobre o interruptor S2 (CH1:100V/div) e corrente no diodo D2 (CH3:10A/div).



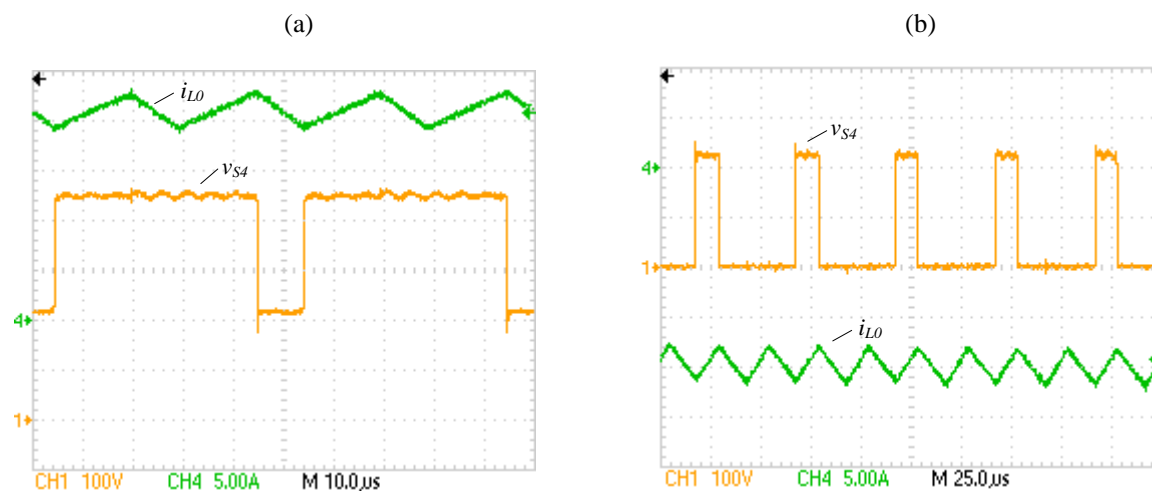
Na Figura 5.19 (a) são apresentadas as formas de onda de corrente e tensão no interruptor S4 na frequência da tensão de saída. O detalhe destas formas de onda no pico da tensão de saída é mostrado na Figura 5.19 (b). Pode-se perceber que o valor máximo de corrente no interruptor é metade do valor máximo da corrente no indutor filtro L_0 .

Figura 5.19 – Resultados experimentais do inversor 5L-CCME-T²: (a) Tensão sobre o interruptor S4 (CH2:100V/div), corrente no interruptor S4 (CH3:25A/div) e corrente no indutor filtro i_{L0} (CH4:25A/div); (b) Detalhe da tensão sobre o interruptor S4 (CH2:100V/div) e corrente no interruptor S4 (CH3:10A/div).



As Figura 5.20 (a) e (b) mostram a tensão sobre o interruptor S4 e a corrente no indutor filtro L_0 para o modo de operação *overlapping* durante o semiciclo positivo e negativo da tensão de saída, respectivamente.

Figura 5.20 – Tensão sobre o interruptor S_4 (CH1:100V/div) e ondulação de corrente no indutor filtro L_0 (CH4:5A/div) na frequência de chaveamento: (a) Durante semiciclo positivo; (b) Durante semiciclo negativo.



5.3.2 Operação em Regime Dinâmico

Após a verificação do funcionamento do conversor operando em regime permanente, foram realizados ensaios para verificar a resposta dinâmica do sistema de controle. A Figura 5.21 (a) mostra um degrau de carga de 60% para 100% da carga nominal. Na Figura 5.21 (b) o degrau de carga pode ser visto no detalhe. Na Figura 5.22 é apresentado um degrau de carga de 80% para 50% da carga nominal. Na Figura 5.22 (b) o degrau de carga pode ser visto no detalhe.

É possível perceber que no momento da aplicação do degrau de carga, a tensão de saída apresenta um pequeno erro em regime, uma vez que a dinâmica da malha de tensão diferencial é muito lenta. Porém, após o tempo de acomodação, a tensão de saída retorna ao seu valor nominal.

Figura 5.21 – Formas de onda da tensão v_o (CH1:100V/div) e corrente de saída i_o (50A/div) para um degrau de carga de 60% para 100% de carga nominal.

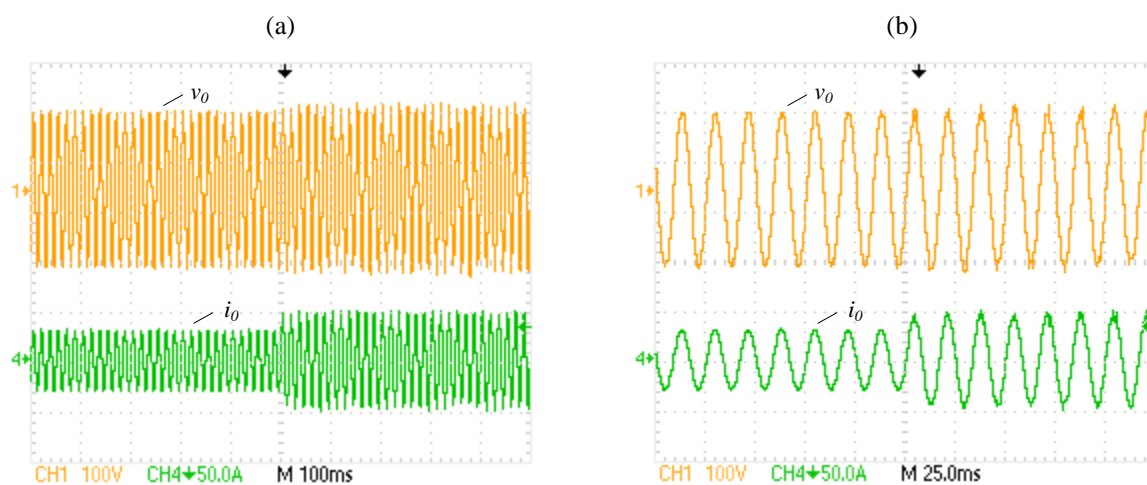
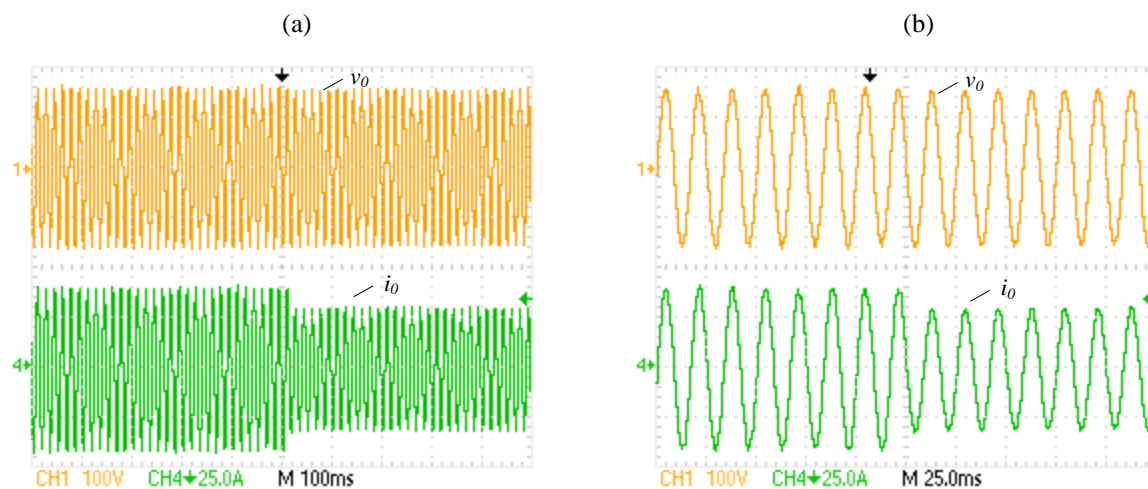


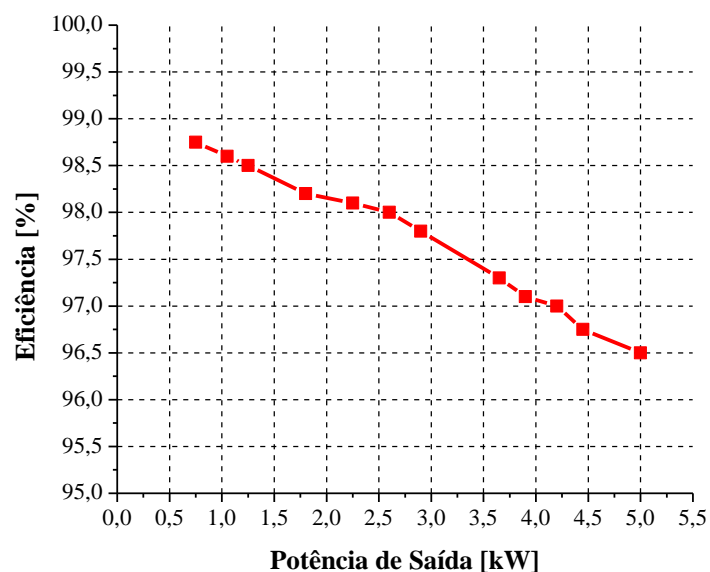
Figura 5.22 – Formas de onda da tensão v_o (CH1:100V/div) e corrente de saída i_o (50A/div) para um degrau de carga de 80% para 50% de carga nominal.



5.4 Curva de Rendimento

A curva de rendimento em função da potência de saída obtida experimentalmente para o inversor 5L-CCME-T² é apresentada na Figura 5.23. A curva de rendimento do conversor foi obtida com o auxílio do analisador de energia *Yokogawa PZ4000* e duas ponteiros de corrente *Fluke 80i-110s*. Para a condição de plena carga, o inversor proposto apresentou rendimento superior a 96,5%.

Figura 5.23 – Curva de rendimento do inversor 5L-CCME-T².



5.5 Considerações Finais

Neste capítulo foram apresentados os resultados de simulação e experimentais do inversor 5L-CCME-T². Primeiramente foram realizados testes com o inversor operando em regime permanente e alimentando carga linear na saída, com o objetivo de verificar o comportamento do inversor e validar a análise teórica explanada nos capítulos anteriores. Em seguida, o inversor proposto foi testado aplicando degraus de carga na saída, verificando o comportamento dinâmico do inversor com o objetivo de validar o projeto do sistema de controle.

Assim, os resultados experimentais obtidos validaram a análise teórica realizada nos capítulos anteriores, apresentando um compartilhamento uniforme da corrente nos enrolamentos do autotransformador e entre os semicondutores, reduzindo assim, as perdas totais do conversor. A topologia proposta apresentou rendimento de 96,5% para condição de potência nominal de saída.

CONCLUSÃO GERAL

Este trabalho apresentou o estudo e implementação de um inversor monofásico baseado na célula de comutação de múltiplos estados aplicado ao conversor de três níveis tipo T, gerando cinco níveis na tensão de saída antes do filtro LC e elevando a capacidade de corrente total na saída do inversor.

As motivações para escolha do tema basearam-se na crescente demanda por inversores de alto desempenho e reduzido volume para aplicações em baixa tensão e que operem com elevadas correntes. Embora topologias de três níveis ainda sejam soluções atrativas para a indústria, os conversores multiníveis são soluções bastante interessantes quando é requerido alta eficiência e volume reduzido dos elementos magnéticos.

Uma breve revisão bibliográfica sobre aplicações de conversores multiníveis, principais topologias presentes na literatura e técnicas de modulação foram apresentadas neste trabalho. Dentre as topologias estudadas, o conversor de três níveis tipo T apareceu como uma alternativa interessante para aplicações em baixa tensão, uma vez que combina basicamente as vantagens dos conversores de dois níveis como baixas perdas por condução, com as vantagens dos conversores de três níveis como baixas perdas por comutação e menor conteúdo harmônico da tensão de saída. A aplicação da célula de comutação de múltiplos estados a esta topologia agregou ainda as vantagens inerentes à célula, como: compartilhamento de corrente entre os semicondutores, reduzindo os esforços de corrente e perdas por condução; redução do peso e volume dos elementos magnéticos, visto que a frequência de operação dos mesmos é o dobro da frequência de comutação dos interruptores.

Uma das contribuições deste trabalho foi o estudo detalhado da topologia proposta, onde foram desenvolvidas equações matemáticas que podem ser utilizadas para o projeto e dimensionamento do conversor. A estratégia de modulação escolhida foi a modulação por largura de pulso senoidal com múltiplas portadoras defasadas em fase e nível. Também foi explorada uma estratégia de controle simples que realizasse as seguintes funções: controle da tensão de saída do inversor e equilíbrio das tensões nos capacitores do barramento CC. As funções de transferência da planta de tensão de saída e de tensão diferencial foram obtidas, bem como o projeto dos controladores foi realizado.

Para validar o estudo da topologia proposta foram realizadas simulações computacionais em regime permanente e dinâmico. Através da implementação de um protótipo de 5 kW construído no laboratório foi possível validar todos os conceitos teóricos

apresentados neste trabalho. Com isso, o funcionamento do conversor foi avaliado como satisfatório, uma vez que foram realizados ensaios em regime permanente e regime dinâmico para carga nominal, onde o conversor apresentou um rendimento superior a 96,5% para potência nominal. A THD da tensão de saída antes do filtro LC foi de 36,83%, valor próximo do calculado durante o projeto e dimensionamento do conversor. As formas de onda obtidas nos ensaios mostram o compartilhamento de corrente entre os semicondutores, a redução do conteúdo harmônico da tensão de saída antes do filtro e a validação da estratégia de controle proposta. Logo, é possível concluir que os objetivos foram alcançados, tornando esta topologia uma alternativa interessante para aplicações em baixa tensão e elevadas correntes.

SUGESTÕES PARA TRABALHOS FUTUROS

Como sugestões para trabalhos futuros, dando prosseguimento a pesquisa, pode-se destacar os seguintes itens:

- Durante a implementação da topologia proposta não houve preocupação quanto à otimização do protótipo. Com isso, propõe-se a otimização dos elementos que compõem o sistema, visando uma redução das perdas totais e melhoria no rendimento;
- Projeto e aplicação de controle digital na topologia proposta. Outra possibilidade interessante seria o estudo e desenvolvimento de novas estratégias de modulação com o objetivo de reduzir o conteúdo harmônico da tensão de saída antes do filtro LC;
- Estudo da topologia com um número maior de níveis na tensão de saída antes do filtro, proveniente de um maior número de braços e maior número de enrolamentos do autotransformador do inversor. Com isso, seria possível uma generalização das expressões obtidas neste trabalho;
- Implementação da versão trifásica da topologia proposta, tornando possível aplicá-la em diversas situações, como: sistema eólico conectado à rede, filtro ativo de potência, etc. Além disso, há ainda a possibilidade de utilizar a topologia no estágio retificador e em configurações *back-to-back*.

REFERÊNCIAS BIBLIOGRÁFICAS

- ACUNA, P. F. et al. An Active Power Filter Implemented with Multilevel Single-Phase NPC Converters. **37th Annual Conference on IEEE Industrial Electronics Society IECON 2011**, 2011. 4367-4372.
- BAKER, R. H.; BANNISTER, L. H. **Electric power converter**. U.S. Patent nº 3 867 643, 1975.
- BARBI, I. **Eletrônica de Potência: Projeto de Fontes Chaveadas**. 2ª. ed. Florianópolis: Edição do Autor, 2007.
- BARBOSA, P. et al. Active Neutral-Point-Clamped Multilevel Converters. **36th IEEE Power Electronics Specialists Conference PESC 2005**, 2005. 2296-2301.
- BASCOPE, G. V. T. **Nova Família de Conversores CC-CC PWM Não Isolados Utilizando a Célula de Comutação de Três Estados**. Universidade Federal de Santa Catarina. Florianópolis. 2001. Tese (Doutorado em Engenharia Elétrica).
- BASCOPE, R. P. T.; NETO, J. A. F.; BASCOPE, G. V. T. Multi-state Commutation Cells to Increase Current Capacity of Multi-Level Inverters. **33rd IEEE International Telecommunications Energy Conference INTELEC 2011**, 2011. 1-9.
- BASCOPE, R. P. T.; PERIN, A. J. **O Transistor IGBT Aplicado em Eletrônica de Potência**. 1ª. ed. Porto Alegre: Sagra Luzzatto, 1997.
- BATISTA, F. A. B. **Modulação Vetorial Aplicada a Retificadores Trifásicos PWM Unidirecionais**. Universidade Federal de Santa Catarina. Florianópolis. 2006. Tese (Doutorado em Engenharia Elétrica).
- BATSCHAUER, A.. **Inversor Multiníveis Híbrido Trifásico Baseado em Módulos Meia-Ponte**. Universidade Federal de Santa Catarina. Florianópolis. 2011. Tese (Doutorado em Engenharia Elétrica).
- BEZERRA, L. D. S. **Conversor CC-CA para Aplicação em Sistemas Autônomos de Energia Elétrica**. Universidade Federal do Ceará. Fortaleza. 2010. Dissertação (Mestrado em Engenharia Elétrica).
- BRUCKNER, T.; BERNET, S.; GÜLDNER, H. The Active NPC Converter and Its Loss-Balancing Control. **IEEE Transactions on Industrial Electronics**, v. 52, n. 3, p. 855-868, Junho 2005.
- CALAIS, M.; BORLE, L. J.; AGELIDIS, V. G. Analysis of Multicarrier PWM Methods for a Single-Phase Five Level Inverter. **IEEE Power Electronics Specialists Conference PESC 2001**, 2001. 1351-1356.
- CÂMARA, R. A. **Análise Comparativa de Desempenho de Conversores CA-CC Monofásicos Utilizando FPGA para Aplicação em No-Breaks**. Universidade Federal do Ceará. Fortaleza. 2012. Tese (Doutorado em Engenharia Elétrica).

- CARRARA, G. et al. A New Multilevel PWM Method: A Theoretical Analysis. **IEEE Transactions on Power Electronics**, v. 7, n. 3, p. 497-505, 1992.
- CARRASCO, J. M. et al. Power-Electronic Systems for the Grid Integration of Renewable Energy Sources: A Survey. **IEEE Transactions on Industrial Electronics**, v. 53, n. 4, p. 1002-1016, Agosto 2006.
- CHOI, N. S.; CHO, J. G.; CHO, G. H. A General Circuit Topology of Multilevel Inverter. **22nd Annual IEEE Power Electronics Specialists Conference PESC 1991**, 1991. 96-103.
- CORTEZ, D. F. **Inversor Trifásico Utilizando Célula de Comutação de Múltiplos Estados para Conexão de um Sistema Eólico à Rede Elétrica**. Universidade Federal de Santa Catarina. Florianópolis. 2012. Dissertação (Mestrado em Engenharia Elétrica).
- DAHER, S.; SCHMID, J.; ANTUNES, F. L. M. Multilevel Inverter Topologies for Stand-Alone PV Systems. **IEEE Transactions on Industrial Electronics**, v. 55, n. 7, p. 2703-2712, Julho 2008.
- EMPRESA DE PESQUISA ENERGÉTICA. Balanço Energético Nacional 2013, 2013. Disponível em: <<https://ben.epe.gov.br/BENRelatorioSintese2013.aspx>>. Acesso em: 06 Dezembro 2013.
- ERDMAN, J. M. et al. Effect of PWM Inverters on AC Motor Bearing Currents and Shaft Voltages. **IEEE Transactions on Industry Applications**, v. 32, n. 2, p. 250-259, Abril 1996.
- ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2ª. ed. [S.l.]: Springer, 2001.
- HAUSMANN, R. **Conversores CC-CA Multiníveis com Célula de Acoplamento Indutivo**. Universidade Federal de Santa Catarina. Florianópolis. 2011. Tese (Doutorado em Engenharia Elétrica).
- HAUSMANN, R.; BARBI, I. Three-Phase DC-AC Converter Using Four-State Switching Cell. **IEEE Transactions on Power Electronics**, v. 26, n. 7, p. 1857-1867, Julho 2011.
- HOLMES, D. G.; LIPO, T. A. **Pulse Width Modulation for Power Converters: Principles and Practice**. New York: IEEE Press/Wiley, 2003.
- INTERNATIONAL RECTIFIER. IRGP50B60PD1 Datasheet: Insulated Gate Bipolar Transistor with Ultrafast Soft Recovery Diode, 2013. Disponível em: <<http://www.irf.com/product-info/datasheets/data/IRGP50B60PD1.pdf>>. Acesso em: 29 Agosto 2013.
- JOÓS, G.; HUANG, X.; OOI, B.-T. Direct-Coupled Multilevel Cascaded Series Var Compensators. **IEEE Transactions on Industry Applications**, v. 34, n. 5, p. 1156-1163, Setembro 1998.
- KANG, F.-S. et al. Multilevel PWM Inverters Suitable for the Use of stand-Alone Photovoltaic Power Systems. **IEEE Transactions on Energy Conversion**, v. 20, n. 4, p. 906-915, Dezembro 2005.

KIEFERNDORF, F. et al. ANPC-5L Technology Applied to Medium Voltage Variable Speed Drives Applications. **International Symposium on Power Electronics Electrical Drives Automation and Motion**, 2010. 1718-1725.

KOLAR, J. W. et al. Review of Three-Phase PWM AC–AC Converter Topologies. **IEEE Transactions on Industrial Electronics**, v. 58, n. 11, p. 4988-5006, Novembro 2011.

LAI, J.-S.; PENG, F. Z. Multilevel Converters - A New Breed of Power Converters. **IEEE Transactions on Industry Applications**, v. 32, n. 3, p. 509-517, 1996.

MACGRATH, B. P.; HOLMES, D. G. A comparison of multicarrier PWM strategies for cascaded and neutral point clamped multilevel inverters. **IEEE 31st Annual Power Electronics Specialists Conference, PESC 2000**, 2000.

MARTINS, D. C.; BARBI, I. **Eletrônica de Potência: Introdução ao Estudo dos Conversores CC-CA**. 2ª. ed. Florianópolis: Edição dos Autores, 2008.

MCLYMAN, C. W. T. **Transformer and Inductor Design Handbook**. 2ª. ed. New York: Marcel Dekker, 1988.

MEYNARD, T. A.; FOCH, H. Multilevel Conversion: High Voltage Chopper and Voltage Source Inverters. **23rd Annual IEEE Power Electronics Specialist Conference PESC 1992**, Junho 1992. 397-403.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications**, v. IA-17, n. 5, p. 518-523, 1981.

NETO, J. A. F. et al. Comparative Evaluation of Three Single-Phase NPC Inverters. **10th IEEE/IAS International Conference on Industry Applications INDUSCON 2012**, Novembro 2012. 1-8.

NISHIOKA, J. K. **Sistema de Controle Digital para Retificador Trifásico a Quatro Fios com filtro LCL**. Universidade Estadual de Santa Catarina. Florianópolis. 2011. Dissertação (Mestrado em Engenharia Elétrica).

NODARI, L. M. **Sistema de Controle Digital com Rápida Resposta Transitória para um Retificador Monofásico Meia-Ponte**. Universidade Estadual de Santa Catarina. Florianópolis. 2011. Dissertação (Mestrado em Engenharia Elétrica).

PENG, F. Z.; LAI, J.-S. Dynamic Performance and Control of a Static Var Generation Using Cascade Multilevel Inverters. **IEEE Transactions on Industry Applications**, v. 33, n. 3, p. 748-755, Maio 1997.

PERAÇA, M. T. **Conversores Utilizando Células de Comutação de Quatro Estados**. Universidade Federal de Santa Catarina. Florianópolis. 2008. Tese (Doutorado em Engenharia Elétrica).

PERAÇA, M. T.; BARBI, I. Three-Level Half-Bridge Inverter based on the Three-State Switching Cell. **Proc. of Industrial Applied Conference**, Abril 2006. 1-8.

PERAÇA, M. T.; BATISTA, F. A. B.; MARCELINO, L. M. Inversor de Cinco Níveis baseado na Célula de Comutação de Três Estados. **9th IEEE/IAS International Conference on Industry Applications INDUSCON 2010**, São Paulo, Outubro 2010. 1-6.

PROCEL. Relatório de Resultados do PROCEL 2013, 2013. Disponível em: <<http://www.procelinfo.com.br/main.asp>>. Acesso em: 06 Dezembro 2013.

RECH, C. **Análise, Projeto e Desenvolvimento de sistemas Multiníveis Híbridos**. Universidade Federal de Santa. Santa Maria. 2005. Tese (Doutorado em Engenharia Elétrica).

RODRÍGUEZ, J. et al. Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives. **IEEE Transactions on Industrial Electronics**, v. 54, n. 6, p. 2930-2945, Dezembro 2007.

RODRÍGUEZ, J. et al. Multilevel Converters: An Enabling Technology for High-Power Applications. **Proceedings of the IEEE**, v. 97, n. 11, p. 1786-1817, Novembro 2009.

RODRÍGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel Inverters: A Survey of Topologies, Controls, and Applications. **IEEE Transactions on Industrial Electronics**, v. 49, n. 4, p. 724-738, Agosto 2002.

SCHWEIZER, M.; KOLAR, J. W. High Efficiency Drive System with 3-Level T-Type Inverter. **14th European Conference on Power Electronics and Applications EPE 2011**, 2011. 1-10.

SCHWEIZER, M.; KOLAR, J. W. Design and Implementation of a Highly Efficient Three-Level T-Type Converter for Low-Voltage Applications. **IEEE Transactions on Power Electronics**, v. 28, n. 2, p. 899-907, Fevereiro 2013.

SHI, W.; HU, C.; WANG, Q. An Online Optimization Approach to SHEPWM Applied to NPC Inverter. **International Conference on Electrical Machines and Systems ICEMS 2008**, 2008. 1665-1668.

SILVA, R. D. **Inversores Multiníveis com Acoplamento Magnético e Modulação Três Níveis**. Universidade Federal de Santa Catarina. Florianópolis. 2009. Dissertação (Mestrado em Engenharia Elétrica).

SOEIRO, T. B.; KOLAR, J. W. Novel 3-level Hybrid Neutral-Point-Clamped Converter. **37th Annual Conference on IEEE Industrial Electronics Society IECON 2011**, 2011. 4457-4462.

SOEIRO, T. B.; KOLAR, J. W. The New High-Efficiency Hybrid Neutral-Point-Clamped Converter. **IEEE Transactions on Industrial Electronics**, v. 60, n. 5, p. 1919-1935, Maio 2013.

TEICHMANN, ; BERNET, S. Comparison of Three-Level Converters Versus Two-Level Converters for Low-Voltage Drives, Traction, and Utility Applications. **IEEE Transactions on Industry Applications**, v. 41, n. 3, p. 855-865, Junho 2005.

THORNTON ELETRÔNICA LTDA. Catálogo de Núcleos de Ferrite, 2013. Disponível em: <<http://www.thornton.com.br>>. Acesso em: 23 Agosto 2013.

TOLBERT, L. M.; PENG, F. Z.; HABETLER, T. G. Multilevel Converters for Large Electric Drives. **IEEE Transactions on Industry Applications**, v. 35, n. 1, p. 36-44, Fevereiro 1999.

WU, B. **High-Power Converters and AC Drives**. New Jersey: John Wiley & Sons, Inc, 2006.

YINGCHAO , et al. A Novel Control Scheme for Three-Level NPC Back-to-Back Converter. **IEEE Vehicle Power and Propulsion Conference (VPPC)**, Setembro 2008. 1-5.

ZAMBRA, D. A. B. **Análise Comparativa de Inversores Multiníveis com Células H-Bridge Conectadas em Série**. Universidade Federal de Santa Maria. Santa Maria. 2006. Dissertação (Mestrado em Engenharia Elétrica).

ZHANG, H. B. et al. Operation of a Three-Level NPC Active Power Filter with Unbalanced and Nonlinear Loads. **4th IET Conference on Power Electronics, Machines and Drives** , Abril 2008. 22-26.

APÊNDICES

APÊNDICE A.1 – THD da Tensão de Saída V_{A0} do Conversor de Três Níveis Tipo T

Nesta seção é realizada a análise da THD da tensão de saída antes do filtro para o conversor de três níveis tipo T mostrado na Figura A.1 (a). Com o objetivo de realizar um comparativo da THD da tensão de saída v_{A0} dos inversores 3LT²C e 5L-CCME-T², a estratégia de modulação escolhida para esta análise é a modulação PWM senoidal, a qual foi previamente abordada na seção 2.2.2. Para o inversor 3LT²C são necessárias apenas duas portadoras, $Cs1$ e $Cs2$, deslocadas verticalmente (PD-PWM), como mostra a Figura A.1 (b). A Figura A.2 mostra a forma de onda teórica da tensão de saída de três níveis antes do filtro LC.

Figura A.1 – (a) Topologia do inversor 3LT²C e (b) Modulação PWM senoidal aplicada ao inversor 3LT²C.

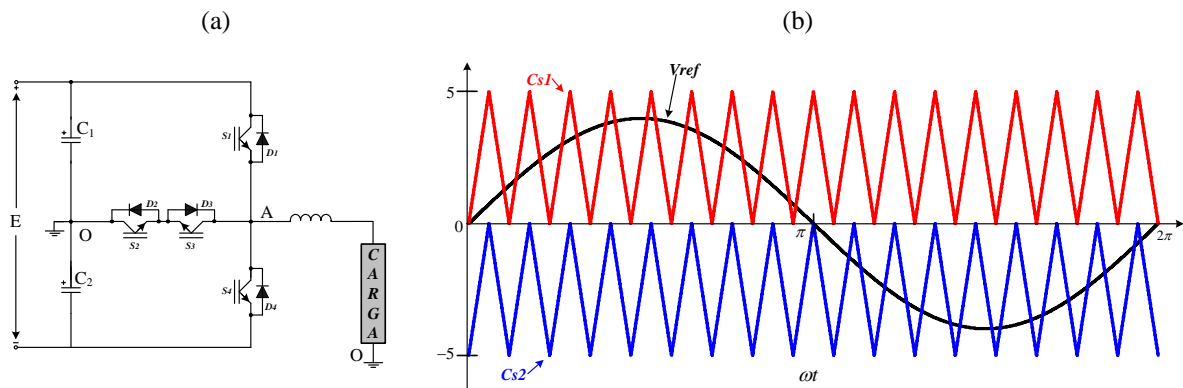
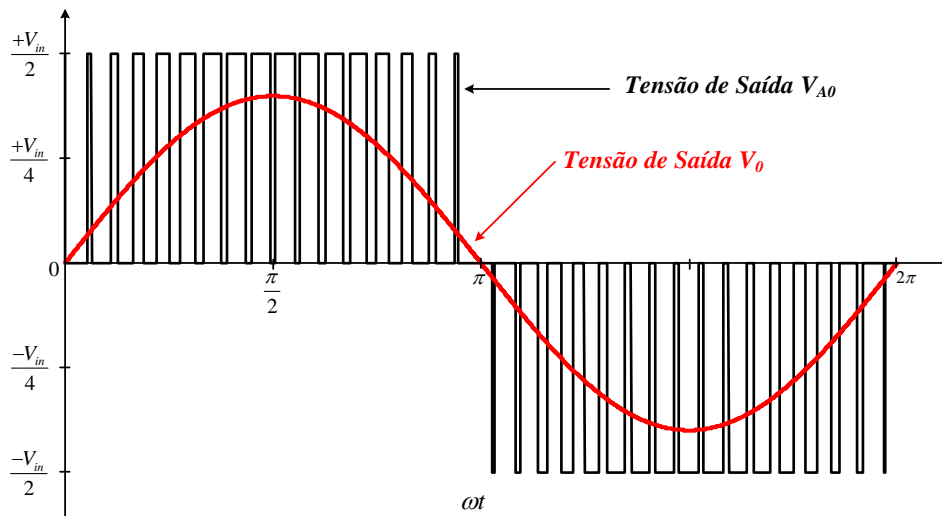
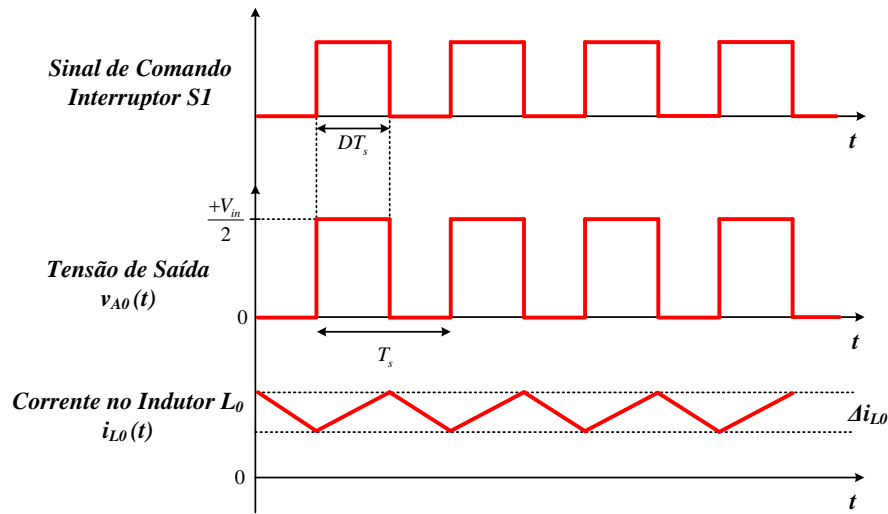


Figura A.2 – Tensão de saída v_0 e tensão de saída antes do filtro v_{A0} .



Assim, sabendo que os interruptores $S1$ e $S4$ conduzem em semiciclos diferentes, a tensão de saída v_{A0} pode assumir três possíveis valores de acordo com o estado de condução dos interruptores (nível zero quando nenhum dos dois interruptores está conduzindo, $+V_{in}/2$ quando o interruptor $S1$ conduz e $-V_{in}/2$ quando o interruptor $S4$ conduz), como mostra a Figura A.3.

Figura A.3 – Tensão de saída V_{A0} , corrente no indutor de saída L_0 e sinal de comando do interruptor $S1$ para o semiciclo positivo da tensão de referência senoidal.



Analisando a Figura A.3, o valor eficaz da tensão de saída v_{A0} considerando a razão cíclica constante é dado por (A.1):

$$V_{A0_rms} = \sqrt{\frac{1}{T_s} \cdot \int_0^{D \cdot T_s} \left(\frac{V_{in}}{2}\right)^2 \cdot dt} = \frac{V_{in}}{2} \cdot \sqrt{D} \quad (A.1)$$

Sabendo que a tensão de referência senoidal que determina a razão cíclica dos interruptores é dada pela equação (2.7), o valor eficaz da tensão de saída v_{A0} para um período da rede é dado por (A.2):

$$V_{A0_rms_3LT^2C} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} [V_{A0_rms}(\omega t)]^2 \cdot d\omega t} \quad (A.2)$$

Substituindo (A.1) em (A.2), tem-se:

$$V_{A0_rms_3LT^2C} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} \frac{V_{in}^2}{4} \cdot D(\omega t) \cdot d\omega t} \quad (A.3)$$

E substituindo (2.7) em (A.3), obtém-se (A.4):

$$V_{A0_rms_3LT^2C} = \sqrt{\frac{1}{\pi} \cdot \int_0^{\pi} \frac{V_{in}^2}{4} \cdot M \cdot \text{sen}(\omega t) \cdot d\omega t} \quad (\text{A.4})$$

Solucionando a equação (A.4) e fazendo as devidas simplificações, obtém-se o valor eficaz da tensão de saída v_{A0} em função do índice de modulação M .

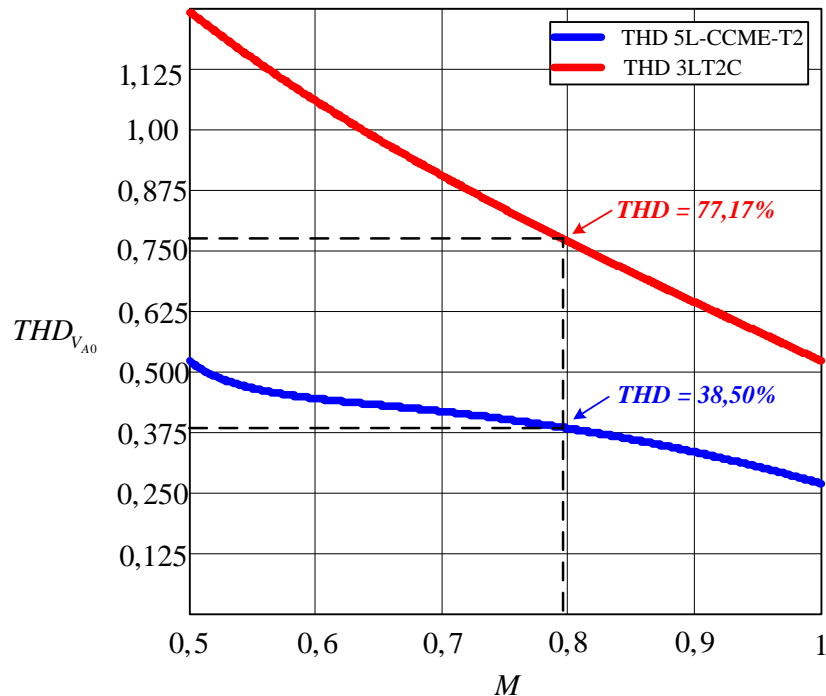
$$V_{A0_rms_3LT^2C} = \frac{V_{in}}{2} \cdot \sqrt{\frac{2 \cdot M}{\pi}} \quad (\text{A.5})$$

Portanto, substituindo (2.6) e (A.5) em (2.17), obtém-se o THD da tensão de saída v_{A0} em função do índice de modulação M para o inversor $3LT^2C$.

$$THD_{V_{A0}_3LT^2C} = \sqrt{\frac{4}{M \cdot \pi} - 1} \quad (\text{A.6})$$

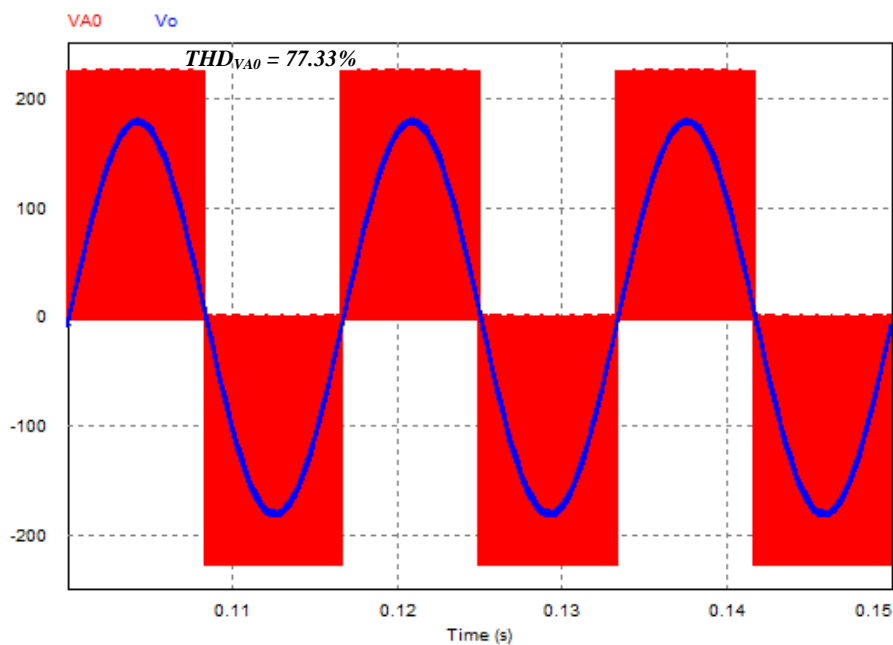
A Figura A.4 apresenta a taxa de distorção harmônica da tensão de saída v_{A0} em função do índice de modulação M para os inversores $3LT^2C$ e $5L\text{-CCME-T}^2$. Para o índice de modulação adotado neste trabalho ($M = 0,798$), é possível visualizar a redução significativa da THD entre as duas topologias, acarretando na necessidade de um filtro de menor volume para cancelar as componentes harmônicas de alta frequência.

Figura A.4 – Distorção harmônica total da tensão de saída v_{A0} em função do índice de modulação M para os inversores $3LT^2C$ e $5L\text{-CCME-T}^2$.



A Figura A.5 mostra a forma de onda da tensão de saída antes do filtro v_{A0} e a tensão de saída v_o para o inversor 3LT²C. A taxa de distorção harmônica apresentada pela forma de onda da tensão v_{A0} obtida via simulação é igual a 77,33%.

Figura A.5 – Forma de onda da tensão de saída antes do filtro v_{A0} e tensõ de saída v_o para o inversor 3LT²C.



APÊNDICE A.2 – Simulação do Conversor 5L-CCME-T² com Carga Não-Linear

Nesta seção são apresentados os resultados de simulação referentes ao inversor 5L-CCME-T² operando em regime permanente com carga não-linear conectada à saída. Os resultados de simulação foram obtidos através da utilização do software PSIMTM. A Figura A.6 mostra a tensão de saída antes do filtro v_{A0} e a tensão de saída v_o com o conversor operando com potência nominal e carga não-linear na saída. A Figura A.7 mostra a tensão de saída v_o e a corrente na carga não-linear.

Figura A.6 – Resultados de simulação com carga não-linear: Tensão de saída antes do filtro v_{A0} e tensão de saída v_o .

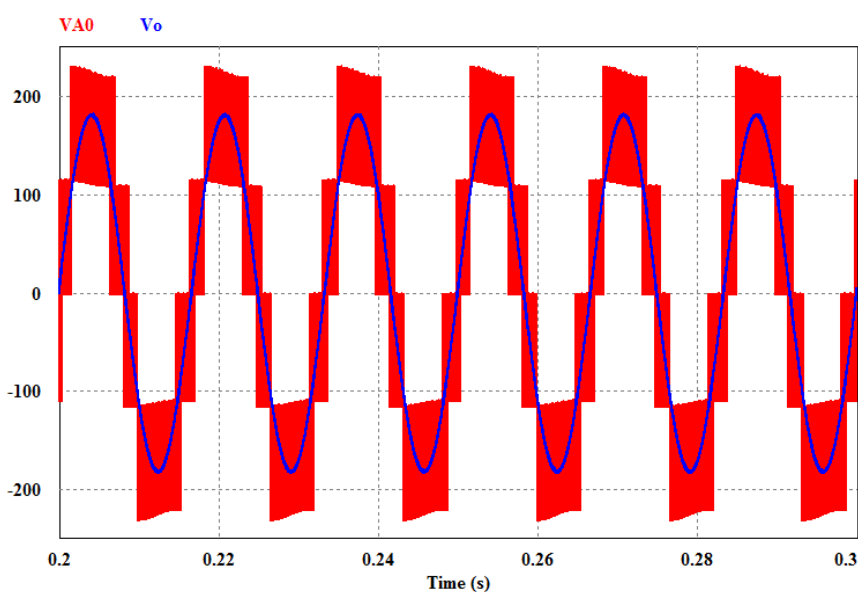
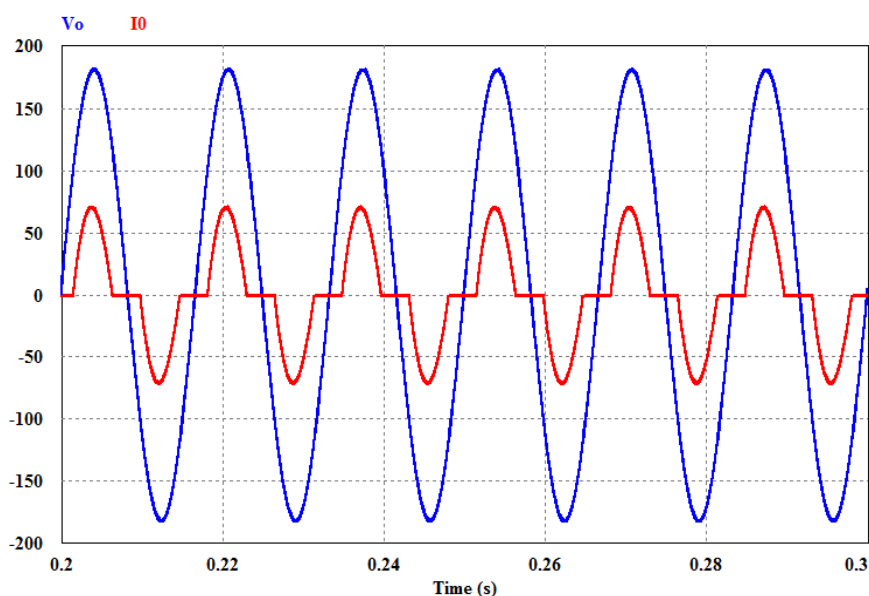


Figura A.7 – Resultados de simulação com carga não-linear: Tensão de saída v_o e corrente na carga não-linear i_o .



A Figura A.8 mostra as tensões nos capacitores do barramento CC com o conversor operando em regime permanente com potência nominal e carga não-linear na saída. A Figura A.9 mostra a reposta dinâmica do sistema de controle para aplicação de degraus de carga de 50% para 100% da carga nominal e vice-versa com o conversor operando com carga não-linear na saída.

Figura A.8 – Tensões nos capacitores do barramento CC v_{C1} e v_{C2} .

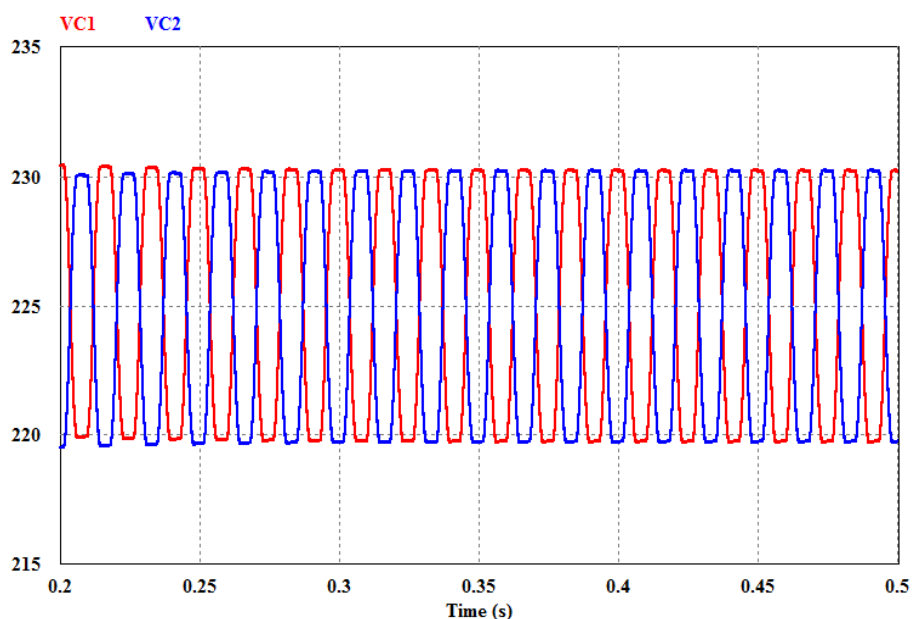
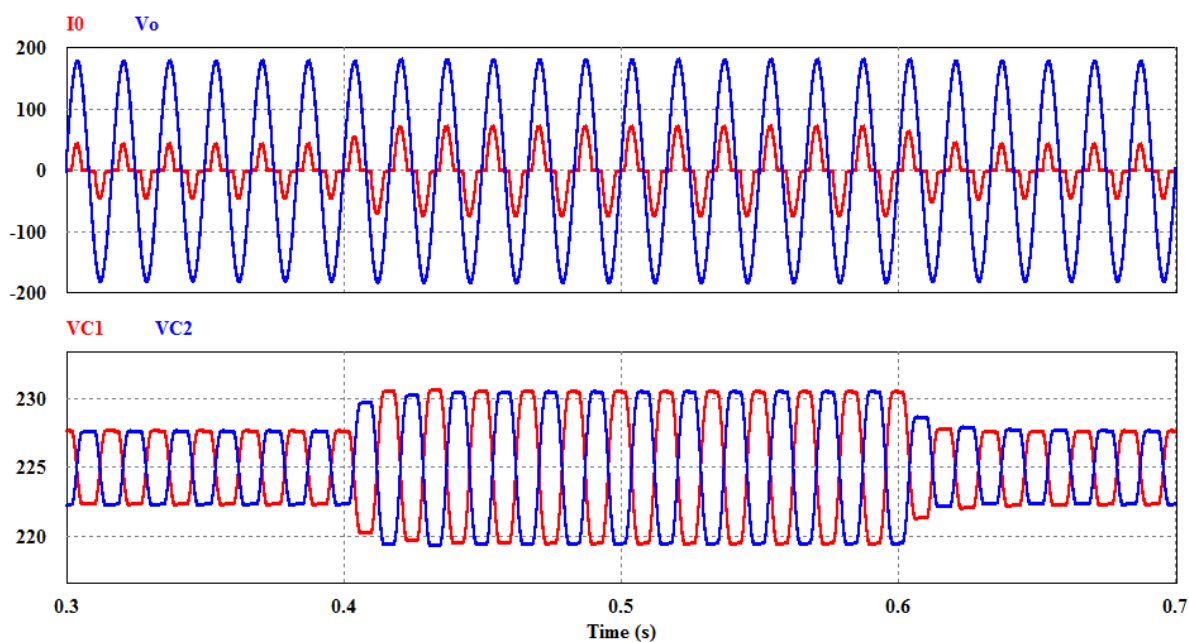


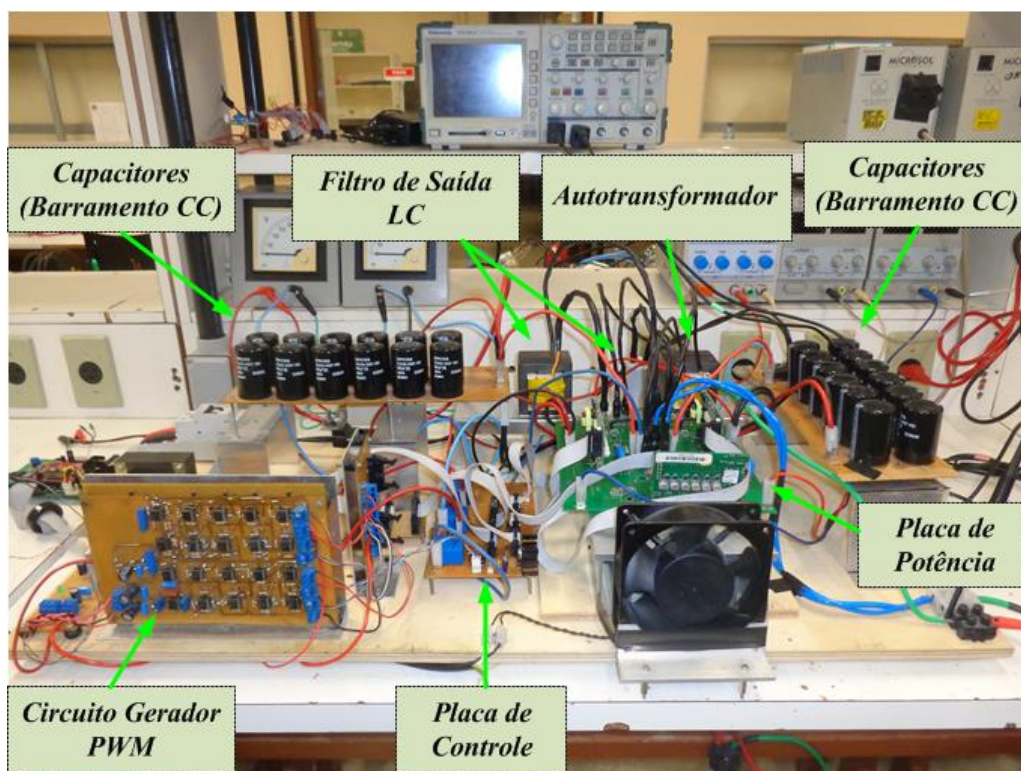
Figura A.9 – Formas de onda da tensão v_o , corrente de saída i_o e tensões nos capacitores do barramento CC v_{C1} e v_{C2} para aplicações de degraus de carga.



APÊNDICE A.3 – Imagens do Protótipo

A Figura A.10 apresenta a bancada de testes com o protótipo experimental construído em laboratório.

Figura A.10 – Imagem do protótipo experimental construído em laboratório.



A Figura A.11 mostra a imagem do *driver* que foi utilizado para o acionamento dos interruptores do inversor 5L-CCME-T².

Figura A.11 – Imagem do *driver* de acionamento dos interruptores utilizado.



A Figura A.12 mostra a placa de potência do inversor 5L-CCME-T².

Figura A.12 – Imagem da placa de potência do inversor 5L-CCME-T².

