



UNIVERSIDADE FEDERAL DO CEARÁ
CENTRO DE TECNOLOGIA
DEPARTAMENTO DE ENGENHARIA ELÉTRICA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

JOÃO ABERIDES FERREIRA NETO

ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS MONOFÁSICOS
BASEADOS EM CÉLULAS DE COMUTAÇÃO COM ELEVAÇÃO DA
CAPACIDADE DE CORRENTE

FORTALEZA

2014

JOÃO ABERIDES FERREIRA NETO

**ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS MONOFÁSICOS
BASEADOS EM CÉLULAS DE COMUTAÇÃO COM ELEVAÇÃO DA
CAPACIDADE DE CORRENTE**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Doutor em Engenharia Elétrica. Área de concentração: Eletrônica de Potência.

Orientador: Prof. Dr. Cícero Marcos Tavares Cruz.

Coorientador: Prof. Dr. René Pastor Torrico Bascopé.

FORTALEZA

2014

Dados Internacionais de Catalogação na Publicação
Universidade Federal do Ceará
Biblioteca de Pós-Graduação em Engenharia - BPGE

-
- F442a Ferreira Neto, João Aberides.
Análise comparativa de inversores multiníveis monofásicos baseados em células de comutação com elevação da capacidade de corrente / João Aberides Ferreira Neto. – 2014.
243 f. : il. color., enc. ; 30 cm.
- Tese (doutorado) – Universidade Federal do Ceará, Centro de Tecnologia, Departamento de Engenharia Elétrica, Programa de Pós-Graduação em Engenharia Elétrica, Fortaleza, 2014.
Área de Concentração: Sistemas de Energia Elétrica.
Orientação: Prof. Dr. Cícero Marcos Tavares Cruz.
Coorientação: Prof. Dr. René Pastor Torrico Bascopé
1. Engenharia elétrica. 2. Células de comutação. 3. Inversores multiníveis. I. Título.

CDD 621.3

JOÃO ABERIDES FERREIRA NETO

**ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS MONOFÁSICOS
BASEADOS EM CÉLULAS DE COMUTAÇÃO COM ELEVAÇÃO DA
CAPACIDADE DE CORRENTE**

Tese apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Doutor em Engenharia Elétrica. Área de concentração: Eletrônica de Potência.

Aprovada em: 25/04/2014.

BANCA EXAMINADORA

Prof. Dr. Cícero Marcos Tavares Cruz (Orientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. René Pastor Torrico Bascopé (Coorientador)
Universidade Federal do Ceará (UFC)

Prof. Dr. Fernando Luiz Marcelo Antunes
Universidade Federal do Ceará (UFC)

Prof. Dr. Adriano Péres
Universidade Regional de Blumenau (FURB)

Prof. Dr. Raphael Amaral da Câmara
Universidade Federal Rural do Semi-Árido (UFERSA)

A Deus.

Aos meus pais, João Aberides Ferreira Filho e
Adelcira Beltrão Ferreira.

À minha tia Adair Pamplona Beltrão.

Aos meus irmãos Alexandre e Andréa Beltrão.

Aos meus filhos João Gabriel e Pedro Miguel.

À minha companheira Ana Tecla Cunha da
Silva.

AGRADECIMENTOS

Agradeço a toda a minha família pelo apoio incondicional dispensado em todos os momentos de minha vida.

Agradeço à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES), pelo apoio financeiro com a manutenção da bolsa de auxílio.

Ao Prof. Dr. Cícero Marcos Tavares Cruz, pela oportunidade de participar como aluno do curso de Doutorado em Engenharia Elétrica da UFC sob sua orientação, pela amizade e também pelas experiências e conhecimentos transmitidos ao longo do curso.

Ao Prof. Dr. René Pastor Torrico Bascopé, pela coorientação, pela amizade, pelo conhecimento transmitido durante as disciplinas e também pela dedicação e seriedade durante o desenvolvimento deste trabalho.

Ao Grupo de Processamento de Energia e Controle (GPEC) pelo suporte a realização do trabalho.

Aos professores participantes da banca examinadora Fernando Luiz Marcelo Antunes, Adriano Péres e Raphael Amaral da Câmara pelo tempo, pelas colaborações e sugestões.

Aos professores do Programa de Pós-Graduação em Engenharia Elétrica, Demercil Oliveira Júnior, Luis Henrique, Sérgio Daher, Kléber Lima e Paulo Praça, pelos ensinamentos durante as disciplinas.

Ao Eng^o. Luiz Daniel Bezerra pelo grande auxílio na confecção das placas de circuito impresso utilizadas nos projetos dos conversores.

Aos colegas do laboratório e departamento: Fabíola Linard, Ronny Cacao, Derivan Marques, Francisco Brito Júnior, Hermínio Oliveira, Samuel Jó, Bruno Almeida, Éverton Reis, Marcos Antônio, Dalton Honório, Antônio Barbosa, Ranoyca Alencar, Aílton Júnior, Juliano Pacheco, Heron Alves, Davi Joca, Janaína Almada, Pedro Henrique, Cícero Alisson, Ésio, Paulo Marcos, entre tantos, pela convivência, pelo auxílio e pelas contribuições dadas durante a realização deste trabalho.

Aos técnicos e funcionários: Pedro Augusto, Dulce, Jordana, Rafael, Ernande, Socorro e Edna pelo valioso auxílio.

Enfim, agradeço a todos os amigos que de uma forma ou de outra contribuíram para a execução deste projeto.

“Nada fica perdido no reino de nosso Pai e os vossos suores e misérias formam o tesouro que vos tornará ricos nas esferas superiores, onde a luz substitui as trevas e onde o mais desnudo dentre vós será talvez o mais resplandecente. Em verdade vos digo: os que carregam seus fardos e assistem os seus irmãos são bem-amados meus. Instruí-vos na preciosa doutrina que dissipa o erro das revoltas e vos mostra o sublime objetivo da provação humana.”
(O Espírito de Verdade, Paris, 1861 - O Evangelho Segundo o Espiritismo)

RESUMO

Este trabalho apresenta a avaliação comparativa de três inversores multiníveis monofásicos com grampeamento do ponto central, baseados em células de comutação, que apresentam como característica comum a elevação da capacidade da corrente total de saída dos conversores sem aumentar os esforços de corrente nos semicondutores. A técnica utilizada para realizar esta avaliação consiste, primeiramente, na análise individual da topologia clássica de três níveis, aplicando apenas o paralelismo de células de comutação. Em seguida é realizada a análise detalhada da principal topologia avaliada neste trabalho. Trata-se do inversor de cinco níveis com grampeamento do ponto central, baseado na célula de comutação de múltiplos estados, que utiliza conversores multiníveis intercalados, acoplados magneticamente através de um autotransformador que, por sua vez, tem como finalidade distribuir uniformemente a corrente total de saída entre os enrolamentos e, conseqüentemente, entre os semicondutores do conversor. Além de apresentar perdas de condução reduzidas nos semicondutores, este conversor também apresenta uma redução no volume e peso dos componentes magnéticos, devido à frequência de operação dos elementos passivos possuir um valor múltiplo da frequência de comutação dos interruptores. Como consequência, os conversores resultantes apresentam alto rendimento, alta densidade de potência e uma baixa distorção harmônica total para a tensão e corrente de saída. A análise teórica do inversor de cinco níveis com grampeamento do ponto central, baseado na célula de comutação de múltiplos estados, é verificada através de simulação computacional e da experimentação obtida a partir de protótipos desenvolvidos para uma potência de 5 kW. São também apresentados resultados de simulação e experimentais para a terceira topologia analisada, o inversor de cinco níveis com grampeamento do ponto central, baseado em células de comutação intercaladas. Finalmente, é realizada uma avaliação comparativa entre os três inversores analisados.

Palavras-chave: Célula de Comutação de Múltiplos Estados. Células de Comutação Intercaladas. Inversores Multiníveis. Paralelismo de Células de Comutação.

ABSTRACT

This work presents a comparative evaluation of three single-phase neutral point clamped multilevel inverters, based on switching cells, which have as a common characteristic the capacity increase of the total output current of the converters without increasing the current efforts in semiconductors. The technique employed to perform this evaluation consists primarily on individual analysis of the classical three level topology, applying only the parallelism of switching cells. Then a detailed analysis of the main topology evaluated in this work is performed. It is the five level neutral point clamped inverter, based on multi-state switching cell, which uses multilevel interleaved converters, coupled magnetically through an autotransformer in order to distribute uniformly the total output current between their windings, and consequently between the semiconductors of the converter. In addition to presenting reduced conduction losses in the semiconductors, this technique also provides a reduction in volume and weight of magnetic components due to frequency of operation of reactive elements is a multiple of the switching frequency of the switches. Consequently, the resulting converters present high efficiency, high power density and low harmonic distortion for the output voltage and output current. The theoretical analysis of the five level neutral point clamped inverter, based on multi-state switching cell, is verified by digital simulation and by 5 kW prototypes experimentation. Simulation and experimental results are also presented for the third topology analyzed, the five level neutral point clamped inverter, based on interleaved switching cells. Finally, a comparative evaluation is performed for the three inverters analyzed.

Keywords: Interleaved Switching Cells. Multi-State Switching Cell. Multilevel Inverters. Parallelism of Switching Cells.

LISTA DE ILUSTRAÇÕES

| | | |
|---------------|---|----|
| Figura 1.1 - | Topologias básicas de conversores multiníveis: (a) 3N-NPC e (b) 3N-FC..... | 34 |
| Figura 1.2 - | Eliminação seletiva de harmônicos (SHE) aplicada ao inversor 7N-CFB..... | 34 |
| Figura 1.3 - | Modulação SHE aplicada aos inversores 3N-NPC e 3N-FC..... | 35 |
| Figura 1.4 - | Configuração trifásica do inversor de cinco níveis com grampeamento a diodo (5N-DCI). | 36 |
| Figura 1.5 - | Formas de onda no conversor 5N-DCI com modulação por largura de pulso senoidal..... | 36 |
| Figura 1.6 - | Topologia do inversor 3N-ANPC. | 37 |
| Figura 1.7 - | Topologias derivadas do inversor 3N-NPC: (a) 3N-SNPC e (b) 3N-ASNPC.. | 38 |
| Figura 1.8 - | Topologia monofásica do inversor 5N-ANPC-FC..... | 38 |
| Figura 1.9 - | Diagrama esquemático do inversor 5N-ANPC-FC utilizado em simulação. ... | 39 |
| Figura 1.10 - | Formas de onda obtidas em simulação das portadoras triangulares, da tensão de referência senoidal e da tensão na carga para o inversor 5N-ANPC-FC. | 39 |
| Figura 1.11 - | Acionamento de motores CA através de conversores multiníveis..... | 41 |
| Figura 1.12 - | Diagrama esquemático do inversor 3N-NPC utilizado em simulação para o acionamento de motores CA..... | 41 |
| Figura 1.13 - | Formas de onda obtidas em simulação para o inversor 3N-NPC. | 41 |
| Figura 1.14 - | Espectros harmônicos das formas de onda obtidas em simulação para o inversor 3N-NPC..... | 42 |
| Figura 1.15 - | Conversor 3N-NPC na configuração “Back to Back”, utilizado na alimentação de cargas regenerativas..... | 43 |
| Figura 1.16 - | Diagrama simplificado do conversor 7N-CFB conectado à rede elétrica para compensação de potência reativa. | 44 |
| Figura 1.17 - | Diagrama do circuito utilizado em simulação do conversor 7N-CFB para compensação de potência reativa. | 45 |
| Figura 1.18 - | Formas de onda obtidas para o conversor fornecendo potência reativa..... | 45 |
| Figura 1.19 - | Formas de onda obtidas para o conversor absorvendo potência reativa. | 45 |
| Figura 1.20 - | Diagrama simplificado de um filtro ativo de potência shunt..... | 46 |
| Figura 1.21 - | Técnica de autocontrole aplicada ao retificador 3N-NPC monofásico. | 47 |
| Figura 1.22 - | Diagrama esquemático do circuito utilizado em simulação para o retificador PWM trifásico 3N-NPC utilizando a técnica de autocontrole..... | 48 |

| | |
|---|----|
| Figura 1.23 - Formas de onda obtidas em simulação para o retificador PWM trifásico 3N-NPC utilizando a técnica de autocontrole..... | 48 |
| Figura 1.24 - Retificador unidirecional de três níveis monofásico. | 49 |
| Figura 1.25 - Circuito utilizado em simulação para o retificador PWM trifásico unidirecional de três níveis com a técnica de autocontrole. (a) Circuito de potência e (b) circuito de comando. | 49 |
| Figura 1.26 - Forma de onda da tensão de saída de um inversor CFB de 11 níveis. | 52 |
| Figura 1.27 - Inversor CFB trifásico de 11 níveis..... | 53 |
| Figura 1.28 - Formas de onda obtidas para o inversor CFB trifásico de 11 níveis..... | 54 |
| Figura 1.29 - Espectros harmônicos para o inversor CFB trifásico de 11 níveis. | 54 |
| Figura 1.30 - Implementação da técnica de modulação SHE..... | 55 |
| Figura 1.31 - Modulação PWM senoidal aplicada ao inversor de cinco níveis. (a) PD-PWM, (b) POD-PWM e (c) APOD-PWM. | 56 |
| Figura 1.32 - Exemplo da utilização da modulação PD-PWM para o inversor 3N-NPC..... | 57 |
| Figura 1.33 - Representação dos vetores disponíveis para o inversor trifásico 3N-NPC. | 58 |
| Figura 1.34 - Modulação CSVPWM para o inversor trifásico 3N-NPC..... | 59 |
| Figura 1.35 - Diagrama esquemático utilizado em simulação para o inversor NPC trifásico de três níveis com modulação CSVPWM. (a) Circuito de comando e (b) circuito de potência. | 59 |
| Figura 1.36 - Formas de onda obtidas em simulação para o inversor NPC trifásico de três níveis com modulação CSVPWM. | 60 |
| Figura 1.37 - Inversor monofásico 7N-NPC intercalado com indutores acoplados. | 62 |
| Figura 1.38 - Sinais das portadoras triangulares para o conversor da Figura 1.37..... | 62 |
| Figura 1.39 - Diagrama do circuito utilizado em simulação para o inversor 7N-NPC intercalado com indutores acoplados na configuração monofásica. | 63 |
| Figura 1.40 - Formas de onda obtidas em simulação para o conversor da Figura 1.39..... | 63 |
| Figura 1.41 - Espectro harmônico da tensão V_{AO} para o inversor 7N-NPC intercalado. | 64 |
| Figura 1.42 - Diagrama dos enrolamentos para os indutores acoplados do inversor 7N-NPC intercalado..... | 64 |
| Figura 1.43 - Topologia alternativa para o inversor NPC de cinco níveis com indutores acoplados. | 65 |
| Figura 1.44 - Diagrama do circuito utilizado em simulação para o inversor NPC de 5 níveis com indutores acoplados na configuração trifásica. (a) Circuito de comando e (b) circuito de potência. | 65 |

| | |
|--|----|
| Figura 1.45 - Núcleo magnético e enrolamentos dos indutores acoplados para o inversor NPC trifásico de 5 níveis. | 66 |
| Figura 1.46 - Formas de onda obtidas em simulação para o inversor NPC de 5 níveis com indutores acoplados na configuração trifásica. | 67 |
| Figura 1.47 - Configuração monofásica do inversor 5N-ANPC-CI. | 67 |
| Figura 1.48 - Diagrama utilizado em simulação para o inversor 5N-ANPC-CI monofásico. | 68 |
| Figura 1.49 - Formas de onda obtidas em simulação para o inversor 5N-ANPC-CI monofásico. | 69 |
| Figura 1.50 - Formas de onda no detalhe das correntes no inversor 5N-ANPC-CI para $\omega t = \pi/2$ | 69 |
| Figura 1.51 - Diagrama simplificado de um autotransformador utilizado para acoplar dois inversores intercalados. | 70 |
| Figura 1.52 - Formas de onda das correntes para dois inversores intercalados acoplados através de um autotransformador. | 70 |
| Figura 1.53 - Células de comutação de múltiplos estados bidirecionais: (a) célula tipo T, (b) célula tipo I e (c) célula com capacitor flutuante. | 72 |
| Figura 1.54 - Interruptores unidirecionais e bidirecionais. | 72 |
| Figura 1.55 - Conversor multinível T ² -MSSC. | 73 |
| Figura 1.56 - Conversor multinível NPC-MSSC. | 73 |
| Figura 1.57 - Conversor multinível FC-MSSC. | 74 |
| Figura 1.58 - Conversor multinível CFB-MSSC. | 74 |
| Figura 1.59 - Inversor de cinco níveis com grampeamento do ponto central baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC). | 76 |
| Figura 1.60 - Inversor de cinco níveis com grampeamento do ponto central baseado em células de comutação intercaladas (5N-NPC-CCI). | 76 |
| Figura 1.61 - Inversor de três níveis com grampeamento do ponto central baseado no paralelismo de células de comutação (3N-NPC-PCC). | 76 |
| Figura 2.1 - Topologia do inversor monofásico 3N-NPC-PCC. | 79 |
| Figura 2.2 - Modulação SPWM para o inversor monofásico 3N-NPC-PCC. | 80 |
| Figura 2.3 - Primeira etapa de funcionamento do inversor para o semi-ciclo positivo da tensão de saída. | 81 |
| Figura 2.4 - Segunda etapa de funcionamento do inversor para o semi-ciclo positivo da tensão de saída. | 82 |

| | |
|--|----|
| Figura 2.5 - Primeira etapa de funcionamento do inversor para o semi-ciclo negativo da tensão de saída. | 82 |
| Figura 2.6 - Segunda etapa de funcionamento do inversor para o semi-ciclo negativo da tensão de saída. | 83 |
| Figura 2.7 - Formas de onda teóricas dos sinais de comando dos interruptores e da tensão de saída V_{AO} do inversor 3N-NPC-PCC. | 84 |
| Figura 2.8 - Forma de onda teórica da tensão de saída V_{AO} para o inversor 3N-NPC-PCC. | 85 |
| Figura 2.9 - Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$, vistas em detalhes. | 85 |
| Figura 2.10 - Distorção harmônica total da tensão V_{AO} do inversor 3N-NPC-PCC em função do índice de modulação M | 87 |
| Figura 2.11 - Circuito de saída equivalente do inversor 3N-NPC-PCC. | 87 |
| Figura 2.12 - Formas de onda presentes no inversor 3N-NPC-PCC para o semi-ciclo positivo da tensão de saída. | 88 |
| Figura 2.13 - Ondulação parametrizada da corrente no indutor filtro L_3 para alguns valores de M , durante meio ciclo da tensão de saída do inversor. | 89 |
| Figura 2.14 - Ondulação da corrente no indutor filtro L_3 , para $M = 0,72$ | 91 |
| Figura 2.15 - Sistema de controle para o inversor 3N-NPC-PCC. | 92 |
| Figura 2.16 - Diagrama de blocos do sistema de controle do inversor 3N-NPC-PCC. | 92 |
| Figura 2.17 - Diagrama de bode da função de transferência de laço aberto: (a) ganho e (b) fase. | 94 |
| Figura 2.18 - Circuito do compensador PID. | 94 |
| Figura 2.19 - Diagrama de bode da função de transferência de laço aberto com compensador: (a) ganho e (b) fase. | 96 |
| Figura 2.20 - Formas de onda da tensão V_{AO} e da tensão V_o no inversor 3N-NPC-PCC. | 97 |
| Figura 2.21 - Espectros harmônicos das tensões V_{AO} e V_o no inversor 3N-NPC-PCC. | 97 |
| Figura 2.22 - Formas de onda da tensão V_o e da corrente no indutor L_3 | 98 |
| Figura 2.23 - Formas de onda das correntes no indutor L_3 e nos braços individuais do inversor 3N-NPC-PCC. | 98 |
| Figura 2.24 - Formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 3N-NPC-PCC. | 99 |
| Figura 2.25 - Formas de onda da tensão V_{AO} e da corrente no indutor L_3 , vistas em detalhes, para $\omega t = \pi/2$ | 99 |

| | |
|---|-----|
| Figura 2.26 - Formas de onda das correntes no interruptor $S1$ e no diodo de grampeamento $Dc1$, vistas em detalhes, para $\omega t = \pi/2$. | 100 |
| Figura 2.27 - Formas de onda, vistas em detalhes, das correntes no indutor L_3 e nos braços individuais do conversor para $\omega t = \pi/2$. | 100 |
| Figura 2.28 - Formas de onda no inversor para um degrau de 50 % a 100 % da corrente nominal de carga. | 100 |
| Figura 2.29 - Formas de onda das tensões de saída V_{AO} (CH2) e V_o (CH1) para o inversor 3N-NPC-PCC. | 103 |
| Figura 2.30 - Espectro harmônico da tensão V_o para o inversor 3N-NPC-PCC. | 103 |
| Figura 2.31 - Formas de onda da tensão de saída V_o (CH1) e da corrente no indutor L_3 (CH4) para o inversor 3N-NPC-PCC. | 103 |
| Figura 2.32 - Formas de onda da corrente no indutor L_3 (CH4) e das correntes de saída (CH2 invertido e CH3) no ponto médio de cada braço do inversor 3N-NPC-PCC. | 104 |
| Figura 2.33 - Formas de onda, vistas em detalhes, da tensão de saída V_{AO} (CH2) e da corrente no indutor L_3 (CH4) para o inversor 3N-NPC-PCC. | 105 |
| Figura 2.34 - Detalhes da corrente no indutor L_3 (CH4) e das correntes individuais (CH2 e CH3) no inversor 3N-NPC-PCC. | 105 |
| Figura 2.35 - Curva de rendimento do inversor 3N-NPC-PCC em função da potência de saída. | 106 |
| Figura 3.1 - Topologia do inversor monofásico 5N-NPC-MSSC. | 108 |
| Figura 3.2 - Modulação PWM senoidal para o inversor monofásico 5N-NPC-MSSC. | 110 |
| Figura 3.3 - Diagrama simplificado da modulação para o inversor 5N-NPC-MSSC. | 110 |
| Figura 3.4 - Sinais de comando para os interruptores do inversor 5N-NPC-MSSC. | 111 |
| Figura 3.5 - Modos de operação para o inversor 5N-NPC-MSSC. | 112 |
| Figura 3.6 - Primeira etapa de funcionamento para o modo <i>non-overlapping</i> . | 113 |
| Figura 3.7 - Segunda etapa de funcionamento para o modo <i>non-overlapping</i> . | 113 |
| Figura 3.8 - Terceira etapa de funcionamento para o modo <i>non-overlapping</i> . | 114 |
| Figura 3.9 - Segunda etapa de funcionamento para o modo <i>overlapping</i> . | 114 |
| Figura 3.10 - Primeira etapa de funcionamento para o modo <i>non-overlapping</i> . | 115 |
| Figura 3.11 - Segunda etapa de funcionamento para o modo <i>non-overlapping</i> . | 116 |
| Figura 3.12 - Terceira etapa de funcionamento para o modo <i>non-overlapping</i> . | 116 |
| Figura 3.13 - Segunda etapa de funcionamento para o modo <i>overlapping</i> . | 117 |
| Figura 3.14 - Circuito equivalente para a etapa de funcionamento da Figura 3.6. | 118 |
| Figura 3.15 - Forma de onda da tensão de saída V_{AO} do inversor 5N-NPC-MSSC. | 119 |

| | |
|--|-----|
| Figura 3.16 - Forma de onda teórica da corrente no interruptor $S1$. | 120 |
| Figura 3.17 - Detalhe da forma de onda da corrente no interruptor $S1$. | 121 |
| Figura 3.18 - Forma de onda teórica da corrente no interruptor $S2$. | 122 |
| Figura 3.19 - Forma de onda teórica da corrente no diodo de grampeamento $Dc1$. | 124 |
| Figura 3.20 - Detalhe da corrente no diodo de grampeamento $Dc1$. | 124 |
| Figura 3.21 - Definição do ângulo θ_1 na forma de onda da tensão de saída V_{AO} . | 126 |
| Figura 3.22 - Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ na região de operação do modo <i>non-overlapping</i> . | 127 |
| Figura 3.23 - Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ na região de operação do modo <i>overlapping</i> . | 127 |
| Figura 3.24 - Distorção harmônica total da tensão V_{AO} em função do índice de modulação. | 129 |
| Figura 3.25 - Forma de onda da tensão no enrolamento $N1$ do autotransformador. | 130 |
| Figura 3.26 - Formas de onda no autotransformador e nos interruptores. | 131 |
| Figura 3.27 - Circuito de saída equivalente do inversor 5N-NPC-MSSC. | 132 |
| Figura 3.28 - Formas de onda no inversor para o modo <i>overlapping</i> de operação. | 133 |
| Figura 3.29 - Ondulação parametrizada da corrente no indutor filtro para alguns valores de M , durante meio ciclo da tensão de saída do inversor. | 134 |
| Figura 3.30 - Circuito elétrico equivalente para o cálculo térmico nos semicondutores do inversor 5N-NPC-MSSC. | 139 |
| Figura 3.31 - Ondulação parametrizada da corrente no indutor filtro L_o , para $M = 0,72$. | 141 |
| Figura 3.32 - Sistema de controle modo tensão para o inversor 5N-NPC-MSSC. | 142 |
| Figura 3.33 - Diagrama de blocos do sistema de controle do inversor 5N-NPC-MSSC. | 142 |
| Figura 3.34 - Diagrama de Bode da $FTL_{ASCV}(s)$: (a) ganho e (b) fase. | 144 |
| Figura 3.35 - Circuito do compensador PID. | 145 |
| Figura 3.36 - Diagrama de Bode da $FTL_{ACCV}(s)$: (a) ganho e (b) fase. | 146 |
| Figura 3.37 - Formas de onda das tensões V_{AO} e V_o no inversor 5N-NPC-MSSC. | 147 |
| Figura 3.38 - Espectro harmônico da tensão de saída V_{AO} no inversor 5N-NPC-MSSC. | 147 |
| Figura 3.39 - Formas de onda da tensão V_o e da corrente no indutor L_o para o inversor. | 148 |
| Figura 3.40 - Forma de onda expandida da corrente no indutor L_o para o inversor. | 148 |
| Figura 3.41 - Formas de onda das correntes no indutor filtro L_o e nos enrolamentos do autotransformador. | 149 |
| Figura 3.42 - Formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 5N-NPC-MSSC. | 149 |
| Figura 3.43 - Detalhes da tensão V_{AO} e da corrente no indutor para o modo <i>overlapping</i> . | 150 |

| | |
|--|-----|
| Figura 3.44 - Detalhes da tensão V_{AO} e da corrente no indutor para o modo <i>non-overlapping</i> de operação. | 150 |
| Figura 3.45 - Detalhes das correntes no interruptor $S1$ e no diodo de grampeamento $Dc1$ para o modo <i>overlapping</i> de operação. | 150 |
| Figura 3.46 - Detalhes das correntes no interruptor $S1$ e no diodo de grampeamento $Dc1$ para o modo <i>non-overlapping</i> de operação. | 151 |
| Figura 3.47 - Formas de onda, vistas em detalhes, das correntes no indutor filtro e nos enrolamentos do autotransformador para $\omega t = \pi/2$ | 151 |
| Figura 3.48 - Tensão no enrolamento NI do autotransformador para $D = 0,5$ | 152 |
| Figura 3.49 - Tensão no enrolamento NI do autotransformador para $D = 0,72$ | 152 |
| Figura 3.50 - Formas de onda no inversor para um degrau de 50 % a 100 % da corrente nominal de carga. | 152 |
| Figura 3.51 - Protótipo de 5 kW montado em laboratório do inversor 5N-NPC-MSSC. | 153 |
| Figura 3.52 - Protótipo de 5 kW para o inversor 5N-NPC-MSSC. | 154 |
| Figura 3.53 - Formas de onda das tensões de saída V_{AO} (CH2) e V_o (CH1) no inversor 5N-NPC-MSSC. | 154 |
| Figura 3.54 - Espectro harmônico da tensão V_o para o inversor 5N-NPC-MSSC. | 155 |
| Figura 3.55 - Formas de onda da tensão de saída em cada braço do inversor e da tensão de saída V_o (CH4) para o inversor 5N-NPC-MSSC. | 155 |
| Figura 3.56 - Detalhes das tensões V_1 (CH1), V_2 (CH2) e V_o (CH4) para o modo <i>overlapping</i> de operação. | 155 |
| Figura 3.57 - Formas de onda da tensão de saída V_o (CH1) e da corrente no indutor L_o (CH3 e CH4). | 156 |
| Figura 3.58 - Detalhes da tensão V_{AO} (CH2) e da corrente no indutor L_o (CH1) para o inversor. | 156 |
| Figura 3.59 - Tensão de saída V_o (CH1) e corrente na carga (CH3) para o inversor 5N-NPC-MSSC. | 157 |
| Figura 3.60 - Formas de onda da tensão (CH1) e da corrente (CH4) no indutor L_o ($P_o = 4$ kW). | 157 |
| Figura 3.61 - Detalhes da tensão (CH2) e da corrente (CH3) no interruptor $S1$ | 158 |
| Figura 3.62 - Forma de onda da tensão no enrolamento NI do autotransformador. | 158 |
| Figura 3.63 - Formas de onda das correntes no indutor e no enrolamento NI | 159 |
| Figura 3.64 - Formas de onda das correntes nos enrolamentos do autotransformador. | 159 |

| | |
|---|-----|
| Figura 3.65 - Variação da THD da tensão de saída V_{AO} em função do índice de modulação para o inversor 5N-NPC-MSSC..... | 160 |
| Figura 3.66 - Curva de rendimento do inversor em função da potência de saída..... | 160 |
| Figura 4.1 - Topologia do inversor 5N-NPC-CCI. | 162 |
| Figura 4.2 - Circuitos individuais de saída para o inversor 5N-NPC-CCI..... | 163 |
| Figura 4.3 - Obtenção do circuito equivalente de saída para o inversor 5N-NPC-CCI. | 163 |
| Figura 4.4 - Formas de onda teóricas para o inversor 5N-NPC-CCI..... | 164 |
| Figura 4.5 - Formas de onda teóricas, vistas em detalhes, para o inversor 5N-NPC-CCI. | 166 |
| Figura 4.6 - Ondulação parametrizada da corrente no indutor L_I , para alguns valores de M e durante meio-ciclo da tensão de saída do inversor..... | 167 |
| Figura 4.7 - Ondulações parametrizadas da corrente no indutor L_I e da corrente total de saída para o inversor 5N-NPC-CCI, para M igual a 0,9..... | 168 |
| Figura 4.8 - Formas de onda da tensão de saída equivalente e da tensão de saída V_o no inversor 5N-NPC-CCI..... | 170 |
| Figura 4.9 - Espectro harmônico da tensão de saída equivalente no inversor. | 170 |
| Figura 4.10 - Tensão de saída V_o e corrente total de saída no inversor..... | 171 |
| Figura 4.11 - Corrente total de saída e correntes nos indutores do inversor. | 171 |
| Figura 4.12 - Detalhes das correntes no inversor, para $\omega t = \theta_I$ | 171 |
| Figura 4.13 - Detalhes da corrente total de saída e das correntes nos indutores do inversor, para $\omega t = \pi/2$ | 172 |
| Figura 4.14 - Formas de onda no inversor 5N-NPC-CCI, para um degrau de 50 % a 100 % da corrente nominal de carga..... | 172 |
| Figura 4.15 - Formas de onda da tensão de saída V_o (CH1) e da corrente total de saída (CH4) para o inversor 5N-NPC-CCI. | 174 |
| Figura 4.16 - Espectro harmônico da tensão de saída V_o no inversor 5N-NPC-CCI..... | 175 |
| Figura 4.17 - Formas de onda da corrente total de saída (CH4) e da corrente no indutor L_I (CH3)..... | 175 |
| Figura 4.18 - Formas de onda das correntes nos indutores não acoplados do inversor 5N-NPC-CCI. | 176 |
| Figura 4.19 - Curva de rendimento para o inversor 5N-NPC-CCI..... | 176 |
| Figura 5.1 - Gráfico comparativo do volume total dos inversores..... | 182 |
| Figura 5.2 - Gráfico comparativo das perdas totais nos inversores. | 183 |
| Figura 5.3 - Curvas de variação da THD da tensão de saída dos inversores, antes do filtro, em função do índice de modulação. | 183 |

| | | |
|---------------|--|-----|
| Figura 5.4 - | Espectro harmônico da tensão de saída V_o para o inversor 3N-NPC-PCC. ... | 184 |
| Figura 5.5 - | Espectro harmônico da tensão de saída V_o para o inversor 5N-NPC-MSSC. ... | 184 |
| Figura 5.6 - | Espectro harmônico da tensão de saída V_o para o inversor 5N-NPC-CCI. | 185 |
| Figura 5.7 - | Tensão de saída V_o (CH1) e corrente total de saída (CH3 e CH4) nos inversores..... | 185 |
| Figura 5.8 - | Espectro harmônico da corrente total de saída no inversor 5N-NPC-MSSC. ... | 186 |
| Figura 5.9 - | Espectro harmônico da corrente total de saída no inversor 5N-NPC-CCI. | 186 |
| Figura 5.10 - | Espectro harmônico da corrente total de saída no inversor 3N-NPC-PCC. ... | 186 |
| Figura 5.11 - | Formas de onda das correntes nos inversores: (a) 5N-NPC-MSSC, (b) 5N-NPC-CCI e (c) 3N-NPC-PCC..... | 187 |
| Figura 5.12 - | Formas de onda das correntes no inversor 5N-NPC-MSSC, vistas em detalhes ($\omega t = \pi/2$). | 188 |
| Figura 5.13 - | Formas de onda das correntes no inversor 5N-NPC-CCI, vistas em detalhes ($\omega t = \pi/2$). | 189 |
| Figura 5.14 - | Formas de onda, vistas em detalhes, da corrente no indutor L3 (CH4) e das correntes de saída individuais (CH2 e CH3) no ponto médio de cada braço do inversor 3N-NPC-PCC ($\omega t = \pi/2$)..... | 189 |
| Figura 5.15 - | Curvas de rendimento para os inversores, obtidas experimentalmente, em função da potência de saída. | 190 |
| Figura 6.1 - | Circuito gerador da portadora triangular $Cs1$ | 192 |
| Figura 6.2 - | Circuito gerador das demais portadoras triangulares ($Cs2$, $Cs5$ e $Cs6$)..... | 193 |
| Figura 6.3 - | Disposição das portadoras triangulares. | 193 |
| Figura 6.4 - | Circuito comparador utilizado para gerar os sinais de comando de um par de interruptores ($S1$ e $S3$). | 194 |
| Figura 6.5 - | Circuito gerador PWM montado em laboratório. | 195 |
| Figura 6.6 - | Sinais das portadoras triangulares utilizadas no circuito de comando dos inversores..... | 195 |
| Figura 6.7 - | Sinais de comando dos interruptores $S4$ (CH2) e $S8$ (CH4) e da tensão de referência senoidal (CH1)..... | 195 |
| Figura 6.8 - | Sinais de comando dos interruptores $S4$ (CH2) e $S8$ (CH4), vistos em detalhes. (a) Modo <i>overlapping</i> e (b) modo <i>non-overlapping</i> | 196 |
| Figura 6.9 - | Sinais de comando dos interruptores $S4$ (CH2) e $S2$ (CH4) e da tensão de referência senoidal (CH1)..... | 196 |

| | |
|--|-----|
| Figura 6.10 - Sinais de comando dos interruptores S_4 (CH2) e S_2 (CH4), vistos em detalhes. (a) Sinais complementares e (b) Tempo morto..... | 196 |
| Figura 6.11 - Desbalanceamento das tensões nos capacitores do barramento de entrada.... | 197 |
| Figura 6.12 - Diagrama do sistema de controle proposto para o inversor 5N-NPC-MSSC. | 198 |
| Figura 6.13 - Diagrama de blocos do sistema de controle da malha de tensão diferencial.. | 199 |
| Figura 6.14 - Circuito de saída para o inversor 5N-NPC-MSSC..... | 200 |
| Figura 6.15 - Diagrama de Bode da função de transferência de laço aberto sem compensador: (a) ganho e (b) fase..... | 201 |
| Figura 6.16 - Circuito do compensador PI tipo 2..... | 202 |
| Figura 6.17 - Diagrama de Bode da função de transferência de laço aberto com compensador: (a) ganho e (b) fase. | 203 |
| Figura 6.18 - Formas de onda das tensões V_{PO} , V_{ON} e V_o no inversor 5N-NPC-MSSC..... | 204 |
| Figura 6.19 - Sinais presentes nas saídas dos compensadores da malha de tensão ca e da malha de tensão diferencial. | 205 |
| Figura 6.20 - Formas de onda no inversor 5N-NPC-MSSC para um degrau de 50 % a 100 % da corrente nominal de carga. | 205 |
| Figura 6.21 - Sinais presentes nas saídas dos compensadores de tensão para um degrau de 50 % a 100 % da corrente nominal de carga. | 205 |
| Figura 6.22 - Circuito de controle implementado para os inversores. | 206 |
| Figura 6.23 - Protótipo de 5 kW para o inversor com o circuito de controle. | 206 |
| Figura 6.24 - Formas de onda da tensão V_{PO} (CH3), V_{ON} (CH4), V_{AO} (CH2) e V_o (CH1) no inversor 5N-NPC-MSSC..... | 207 |
| Figura 6.25 - Espectro harmônico da tensão de saída V_o no inversor 5N-NPC-MSSC..... | 207 |
| Figura 6.26 - Forma de onda da tensão de controle do inversor ($V_{controle}$). | 208 |
| Figura 6.27 - Formas de onda da tensão V_{AO} (CH2), da tensão V_o (CH1) e da corrente de carga (CH4) no inversor 5N-NPC-MSSC. | 208 |
| Figura 6.28 - Formas de onda da tensão da saída V_o (CH1) e da corrente de carga (CH4) para um degrau de carga. | 209 |
| Figura 7.1 - Topologia do inversor trifásico 5N-NPC-MSSC..... | 212 |
| Figura 7.2 - Formas de onda das tensões na saída do inversor..... | 213 |
| Figura 7.3 - Formas de onda teóricas das tensões de linha V_{AB} e $V_{oa} - V_{ob}$ na carga..... | 214 |
| Figura 7.4 - Forma de onda teórica da tensão de modo comum V_{NO} | 215 |
| Figura 7.5 - Estados topológicos possíveis para cada fase do inversor 5N-NPC-MSSC... | 216 |

| | |
|--|-----|
| Figura 7.6 - Diagrama esquemático do circuito comparador PWM para o inversor trifásico 5N-NPC-MSSC..... | 217 |
| Figura 7.7 - Diagrama esquemático do inversor trifásico 5N-NPC-MSSC utilizado em simulação..... | 218 |
| Figura 7.8 - Formas de onda da tensão de saída em cada fase do inversor trifásico 5N-NPC-MSSC. | 219 |
| Figura 7.9 - Formas de onda das tensões de linha V_{AB} e $V_{oa} - V_{ob}$ na carga..... | 219 |
| Figura 7.10 - Formas de onda da tensão V_{AN} e da tensão V_{NO} | 220 |
| Figura 7.11 - Formas de onda das correntes nos indutores filtros de saída e nos enrolamentos primários dos autotransformadores no inversor trifásico 5N-NPC-MSSC. | 220 |
| Figura B.1 - Diagrama esquemático do circuito comparador PWM | 236 |
| Figura B.2 - Diagrama esquemático do circuito de controle dos inversores..... | 237 |
| Figura B.3 - Diagrama esquemático do circuito de potência para o inversor 5N-NPC-MSSC | 238 |
| Figura B.4 - Terminais de conexão dos circuitos de <i>driver</i> dos interruptores | 239 |
| Figura C.1 - Diagrama esquemático do circuito de potência utilizado em simulação para o inversor 5N-NPC-MSSC | 240 |
| Figura C.2 - Diagrama esquemático do circuito de controle utilizado em simulação | 240 |
| Figura C.3 - Diagrama esquemático do circuito comparador PWM utilizado em simulação para o inversor 5N-NPC-MSSC..... | 241 |
| Figura C.4 - Diagrama esquemático do circuito de potência utilizado em simulação para o inversor 5N-NPC-CCI..... | 241 |
| Figura C.5 - Diagrama esquemático do circuito de potência utilizado em simulação para o inversor 3N-NPC-PCC..... | 242 |
| Figura C.6 - Diagrama esquemático do circuito de controle e comparador PWM para o inversor 3N-NPC-PCC..... | 242 |

LISTA DE TABELAS

| | |
|---|-----|
| Tabela 2.1 - Níveis da tensão de saída V_{AO} do inversor 3N-NPC-PCC..... | 83 |
| Tabela 2.2 - Valores obtidos por simulação para o inversor 3N-NPC-PCC..... | 101 |
| Tabela 3.1 - Níveis da tensão de saída V_{AO} do inversor 5N-NPC-MSSC..... | 119 |
| Tabela 3.2 - Parâmetros principais do IGBT <i>IRGP50B60PDI</i> | 136 |
| Tabela 3.3 - Parâmetros principais do diodo <i>30EPH06</i> | 138 |
| Tabela 3.4 - Comparação entre valores calculados e obtidos por simulação para o inversor 5N-NPC-MSSC..... | 153 |
| Tabela 4.1 - Comparação entre valores calculados e obtidos por simulação para o inversor 5N-NPC-CCI..... | 173 |
| Tabela 5.1 - Parâmetros dos componentes magnéticos – NEE-65/33/52, $J = 380 \text{ A/cm}^2$.. | 180 |
| Tabela 5.2 - Perdas nos componentes magnéticos. | 180 |
| Tabela 5.3 - Comparação das topologias: 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC. | 181 |
| Tabela 7.1 - Valores das tensões para cada estado topológico..... | 216 |
| Tabela 7.2 - Estado de condução dos interruptores para cada estado topológico. | 216 |

LISTA DE SÍMBOLOS

| Símbolo | Significado | Unidade |
|--------------------------------|--|-----------------|
| A_e | Área efetiva da coluna central do núcleo | cm ² |
| A_w | Área da janela do núcleo | cm ² |
| B | Densidade de fluxo magnético | T |
| C_V | Função de transferência do compensador de tensão | - |
| $C_{s1}, C_{s2}, C_{s3}...$ | Sinais das portadoras triangulares | - |
| C_o e C_3 | Capacitâncias dos capacitores filtros de saída | F |
| D | Razão cíclica dos interruptores | - |
| D_{min} | Razão cíclica mínima dos interruptores | - |
| $D_{c1}, D_{c2}, D_{c3}...$ | Diodos de grampeamento | - |
| $D1, D2, D3...$ | Diodos | - |
| F_m | Função de transferência do comparador PWM | - |
| F_s | Frequência de comutação dos interruptores | Hz |
| F_{osc} | Frequência de oscilação | Hz |
| F | Frequência da tensão alternada | Hz |
| f_c | Frequência de cruzamento da função de transferência de laço aberto do sistema de controle do conversor | Hz |
| f_o | Frequência de corte do filtro LC de saída | Hz |
| f_p | Frequência do pólo do compensador | Hz |
| f_z | Frequência do zero do compensador | Hz |
| $FTLA_{CCV}$ | Função de transferência de laço aberto do sistema de controle com o compensador de tensão | - |
| $FTLA_{SCV}$ | Função de transferência de laço aberto do sistema de controle sem o compensador de tensão | - |
| G_V | Função de transferência do inversor | - |
| H_V | Ganho do circuito de amostragem da tensão | - |
| i_A, i_B e i_C | Correntes nas fases A, B e C | A |
| $i_{Dc1}, i_{Dc2}, i_{Dc3}...$ | Correntes nos diodos de grampeamento | A |
| i_{Dc_EF} | Valor eficaz da corrente no diodo de grampeamento para o período de chaveamento | A |
| I_{Dc_EF} | Valor eficaz da corrente no diodo de grampeamento | A |
| i_{Dc_MED} | Valor médio da corrente no diodo de grampeamento para o período de chaveamento | A |
| I_{Dc_MED} | Valor médio da corrente no diodo de grampeamento | A |
| I_{Dc_pico} | Valor de pico da corrente nos diodos de grampeamento | A |
| i_L | Corrente no indutor | A |
| i_{N1} e i_{N2} | Correntes nos enrolamentos $N1$ e $N2$ do autotransformador | A |
| I_{N_EF} | Valor eficaz da corrente no enrolamento do autotransformador | A |
| I_{RRM} | Corrente reversa de pico no diodo | A |
| $i_{S1}, i_{S2}, i_{S3}...$ | Correntes nos interruptores | A |
| i_{S_EF} | Valor eficaz da corrente no interruptor para o período de chaveamento | A |
| I_{S_EF} | Valor eficaz da corrente no interruptor | A |
| i_{S_MED} | Valor médio da corrente no interruptor para o período de chaveamento | A |
| I_{S_MED} | Valor médio da corrente no interruptor | A |

| Símbolo | Significado | Unidade |
|--------------------|--|-------------------|
| I_{S_pico} | Valor de pico da corrente nos interruptores | A |
| i_o | Corrente de saída alternada | A |
| J | Densidade de corrente | A/cm ² |
| k | Número de níveis na saída do conversor resultante | - |
| K_c | Fator de ocupação da janela pelo enrolamento | - |
| K_I | Ganho do circuito de amostragem da corrente | - |
| L_o e L_3 | Indutâncias dos indutores filtros de saída | H |
| L_1 e L_2 | Indutâncias dos indutores não acoplados | H |
| m | Número de níveis na saída individual de cada conversor | - |
| M | Índice de modulação | - |
| n | Número de conversores conectados em paralelo por fase | - |
| N | Número de espiras | - |
| $N1$ e $N2$ | Enrolamentos do autotransformador | - |
| P_{COM_Dc} | Perdas de comutação nos diodos de grampeamento | W |
| P_{COM_S} | Perdas de comutação nos interruptores | W |
| P_{COND_Dc} | Perdas de condução nos diodos de grampeamento | W |
| P_{COND_S} | Perdas de condução nos interruptores | W |
| P_o | Potência de saída | W |
| P_{ON_S} | Perdas na entrada em condução nos interruptores | W |
| P_{OFF_S} | Perdas no bloqueio nos interruptores | W |
| P_{totais} | Perdas totais nos semicondutores | W |
| P_{totais_Dc} | Perdas totais nos diodos de grampeamento | W |
| P_{totais_S} | Perdas totais nos interruptores | W |
| R_e | Resistência série equivalente do capacitor filtro de saída | Ω |
| R_o | Resistência nominal de carga | Ω |
| R_{th_cd} | Resistência térmica cápsula-dissipador | $^{\circ}C/W$ |
| R_{th_da} | Resistência térmica dissipador-ambiente | $^{\circ}C/W$ |
| R_{th_ja} | Resistência térmica junção-ambiente | $^{\circ}C/W$ |
| R_{th_jc} | Resistência térmica junção-cápsula | $^{\circ}C/W$ |
| s | Variável complexa | - |
| $S1, S2, S3\dots$ | Interruptores | - |
| t | Instante de tempo | s |
| t_f | Tempo de descida da corrente de coletor | s |
| t_r | Tempo de subida da corrente de coletor | s |
| t_{rr} | Tempo de recuperação reversa do diodo | s |
| T_A | Temperatura ambiente | $^{\circ}C$ |
| T_D | Temperatura do dissipador | $^{\circ}C$ |
| T_J | Temperatura de junção máxima | $^{\circ}C$ |
| T_s | Período de comutação | s |
| v_A, v_B e v_C | Tensão nas fases A, B e C | V |
| V_{AO} | Tensão de saída da fase A em relação ao ponto O | V |
| V_{AO_EF} | Valor eficaz da tensão de saída V_{AO} | V |
| V_{AO1_EF} | Valor eficaz da componente fundamental da tensão V_{AO} | V |
| V_{AB} | Tensão de saída da fase A em relação à fase B | V |
| $V_{CE(on)}$ | Tensão coletor-emissor de saturação | V |
| V_{Crpk} | Valor de pico da onda portadora triangular | V |
| V_{Dc_RMAX} | Tensão reversa máxima sobre os diodos de grampeamento | V |
| V_F | Tensão direta de condução no diodo | V |
| V_{in} | Tensão de entrada | V |

| Símbolo | Significado | Unidade |
|---------------------------------------|--|-----------------|
| v_L | Tensão no indutor | V |
| Vol_D | Volume do dissipador para os semicondutores | cm ³ |
| V_{refA}, V_{refB} e V_{refC} | Tensão de referência para as fases A, B e C | V |
| V_{rpk} | Valor de pico da tensão senoidal de referência | V |
| V_{S_MAX} | Valor máximo da tensão sobre os interruptores | V |
| V_o | Tensão de saída | V |
| $\alpha_1, \alpha_2, \alpha_3, \dots$ | Ângulos de comutação dos interruptores | ° |
| ΔB | Excursão da densidade de fluxo magnético | T |
| ΔI_L | Ondulação da corrente no indutor | A |
| ΔI_o | Ondulação da corrente total de saída | A |
| ΔI_l | Ondulação da corrente no indutor L_l | A |
| ϕ_{Sn} | Ângulo de defasagem entre os sinais de comando dos interruptores correspondentes de cada conversor | ° |
| ω | Frequência angular | rad/s |
| θ_l | Ângulo de transição entre os modos de operação do inversor | ° |

ACRÔNIMOS E ABREVIATURAS

| Símbolo | Significado |
|----------------|--|
| ABS | Valor absoluto |
| ANPC | Grampeamento ativo do ponto central |
| ASNPC | Grampeamento ativo do ponto central em pilha |
| APOD | Disposição em oposição de fase alternada |
| CA | Corrente alternada |
| CC | Corrente contínua |
| CCI | Células de comutação intercaladas |
| CHB | Meia ponte em cascata |
| CSPI | Índice de desempenho com sistema de resfriamento |
| CSVPWM | Modulação vetorial centralizada |
| DCI | Inversor com grampeamento a diodos |
| Δ | Conexão em delta ou triângulo |
| FC | Capacitor flutuante |
| IGBT | <i>Insulated gate bipolar transistor</i> |
| MPC | Conversores multi-pulsos |
| MSSC | Célula de comutação de múltiplos estados |
| NPC | Grampeamento do ponto central |
| PCC | Paralelismo de células de comutação |
| PD | Disposição de fase |
| POD | Disposição em oposição de fase |
| PWM | Modulação por largura de pulso |
| SHE | Eliminação seletiva de harmônicos |
| SNPC | Grampeamento do ponto central em pilha |
| SVC | Compensador estático de potência reativa |
| SVPWM | Modulação vetorial |
| THD | Distorção harmônica total |
| T ² | Conversor tipo T |
| Y | Conexão em Y ou estrela |

SUMÁRIO

| | |
|--|-----------|
| INTRODUÇÃO GERAL | 29 |
| 1 INVERSORES MULTINÍVEIS: REVISÃO BIBLIOGRÁFICA, MOTIVAÇÃO E OBJETIVOS DO TRABALHO | 33 |
| 1.1 Introdução | 33 |
| 1.2 Aplicações dos conversores multiníveis | 40 |
| 1.2.1 <i>Acionamento de motores de corrente alternada</i> | 40 |
| 1.2.2 <i>Compensação estática de energia reativa</i> | 43 |
| 1.2.3 <i>Filtros ativos de potência</i> | 46 |
| 1.2.4 <i>Retificadores multiníveis PWM</i> | 47 |
| 1.2.5 <i>Aplicações em baixa tensão</i> | 50 |
| 1.3 Técnicas de modulação | 51 |
| 1.3.1 <i>Eliminação seletiva de harmônicos (SHE)</i> | 51 |
| 1.3.2 <i>Modulação PWM senoidal</i> | 55 |
| 1.3.3 <i>Modulação PWM vetorial</i> | 57 |
| 1.4 Conversores intercalados com acoplamento magnético | 61 |
| 1.4.1 <i>Conversores intercalados com indutores acoplados</i> | 61 |
| 1.4.2 <i>Conversores intercalados acoplados com autotransformador</i> | 70 |
| 1.5 Células de comutação de múltiplos estados | 71 |
| 1.6 Motivação e objetivos do trabalho | 75 |
| 1.7 Conclusão | 77 |
| 2 INVERSOR DE TRÊS NÍVEIS MONOFÁSICO COM GRAMPEAMENTO DO PONTO CENTRAL BASEADO NO PARALELISMO DE CÉLULAS DE COMUTAÇÃO | 79 |
| 2.1 Introdução | 79 |
| 2.2 Topologia do inversor 3N-NPC-PCC | 79 |
| 2.3 Técnica de modulação | 80 |
| 2.4 Etapas de funcionamento do inversor 3N-NPC-PCC | 81 |
| 2.4.1 <i>Semiciclo positivo</i> | 81 |
| 2.4.2 <i>Semiciclo negativo</i> | 82 |
| 2.5 Tensão de saída do inversor 3N-NPC-PCC | 83 |

| | | |
|---------|--|-----|
| 2.6 | Estudo quantitativo do conversor | 84 |
| 2.6.1 | <i>Dimensionamento dos interruptores e diodos</i> | 84 |
| 2.6.2 | <i>Distorção harmônica total (THD)</i> | 84 |
| 2.6.3 | <i>Ondulação da corrente no indutor filtro de saída</i> | 87 |
| 2.7 | Exemplo de projeto para o inversor 3N-NPC-PCC | 89 |
| 2.7.1 | <i>Especificações do projeto</i> | 89 |
| 2.7.2 | <i>Cálculo do índice de modulação</i> | 90 |
| 2.7.3 | <i>Cálculo da corrente eficaz de saída</i> | 90 |
| 2.7.4 | <i>Cálculo dos esforços nos semicondutores</i> | 90 |
| 2.7.5 | <i>Cálculo do filtro LC de saída</i> | 90 |
| 2.7.6 | <i>Projeto do circuito de controle do inversor 3N-NPC-PCC</i> | 91 |
| 2.7.6.1 | <i>Estratégia de controle do inversor</i> | 91 |
| 2.7.6.2 | <i>Função de transferência do inversor</i> | 92 |
| 2.7.6.3 | <i>Função de transferência do circuito de amostragem</i> | 93 |
| 2.7.6.4 | <i>Função de transferência do circuito comparador PWM</i> | 93 |
| 2.7.6.5 | <i>Função de transferência de laço aberto sem compensador</i> | 93 |
| 2.7.6.6 | <i>Função de transferência do circuito compensador de tensão</i> | 94 |
| 2.7.6.7 | <i>Função de transferência de laço aberto com compensador</i> | 95 |
| 2.7.7 | <i>Cálculo da distorção harmônica total (THD)</i> | 96 |
| 2.8 | Simulação numérica do inversor 3N-NPC-PCC | 97 |
| 2.9 | Cálculo das perdas nos semicondutores do inversor 3N-NPC-PCC | 101 |
| 2.10 | Resultados experimentais para o inversor 3N-NPC-PCC | 102 |
| 2.11 | Conclusão | 106 |
| | | |
| 3 | INVERSOR DE CINCO NÍVEIS MONOFÁSICO BASEADO NA CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS ESTADOS COM GRAMPEAMENTO DO PONTO CENTRAL | 108 |
| 3.1 | Introdução | 108 |
| 3.2 | Topologia do inversor 5N-NPC-MSSC | 108 |
| 3.3 | Técnica de modulação | 109 |
| 3.4 | Modos de operação do inversor 5N-NPC-MSSC | 111 |
| 3.5 | Etapas de funcionamento do inversor 5N-NPC-MSSC | 112 |
| 3.5.1 | <i>Modo non-overlapping no semiciclo positivo</i> | 112 |
| 3.5.2 | <i>Modo overlapping no semiciclo positivo</i> | 114 |

| | | |
|----------|--|-----|
| 3.5.3 | <i>Modo non-overlapping no semiciclo negativo</i> | 115 |
| 3.5.4 | <i>Modo overlapping no semiciclo negativo</i> | 117 |
| 3.6 | Correntes nos enrolamentos do autotransformador | 117 |
| 3.7 | Tensão de saída do inversor 5N-NPC-MSSC | 119 |
| 3.8 | Estudo quantitativo do conversor | 120 |
| 3.8.1 | Dimensionamento dos interruptores | 120 |
| 3.8.1.1 | <i>Cálculo da corrente média no interruptor S1</i> | 120 |
| 3.8.1.2 | <i>Cálculo da corrente eficaz no interruptor S1</i> | 121 |
| 3.8.1.3 | <i>Cálculo da corrente média no interruptor S2</i> | 122 |
| 3.8.1.4 | <i>Cálculo da corrente eficaz no interruptor S2</i> | 123 |
| 3.8.1.5 | <i>Cálculo da corrente de pico e da tensão máxima nos interruptores</i> ... | 123 |
| 3.8.2 | Dimensionamento dos diodos de grampeamento | 123 |
| 3.8.2.1 | <i>Cálculo da corrente média no diodo de grampeamento Dc1</i> | 123 |
| 3.8.2.2 | <i>Cálculo da corrente eficaz no diodo de grampeamento Dc1</i> | 125 |
| 3.8.2.3 | <i>Cálculo da corrente de pico e da tensão reversa máxima</i> | 125 |
| 3.8.3 | Distorção harmônica total (THD) | 125 |
| 3.8.3.1 | <i>Cálculo do valor eficaz da tensão V_{AO} no modo non-overlapping</i> | 126 |
| 3.8.3.2 | <i>Cálculo do valor eficaz da tensão V_{AO} no modo overlapping</i> | 127 |
| 3.8.3.3 | <i>Cálculo do valor eficaz total da tensão de saída V_{AO}</i> | 128 |
| 3.8.3.4 | <i>Cálculo da distorção harmônica total (THD)</i> | 129 |
| 3.8.4 | Dimensionamento do autotransformador | 130 |
| 3.8.5 | Ondulação da corrente no indutor filtro de saída | 132 |
| 3.9 | Exemplo de projeto para o inversor 5N-NPC-MSSC | 135 |
| 3.9.1 | Especificações do projeto | 135 |
| 3.9.2 | Cálculo do índice de modulação | 135 |
| 3.9.3 | Cálculo da corrente eficaz de saída | 135 |
| 3.9.4 | Cálculo dos esforços nos interruptores | 135 |
| 3.9.5 | Cálculo de perdas nos interruptores | 136 |
| 3.9.6 | Cálculo dos esforços nos diodos de grampeamento | 137 |
| 3.9.7 | Cálculo de perdas nos diodos de grampeamento | 138 |
| 3.9.8 | Dimensionamento do dissipador para os semicondutores | 139 |
| 3.9.9 | Cálculo do filtro LC de saída | 140 |
| 3.9.10 | Projeto do circuito de controle do inversor 5N-NPC-MSSC | 142 |
| 3.9.10.1 | <i>Estratégia de controle do inversor 5N-NPC-MSSC</i> | 142 |

| | | |
|----------|---|-----|
| 3.9.10.2 | <i>Função de transferência do inversor</i> | 143 |
| 3.9.10.3 | <i>Função de transferência do circuito de amostragem</i> | 143 |
| 3.9.10.4 | <i>Função de transferência do circuito comparador PWM</i> | 143 |
| 3.9.10.5 | <i>Função de transferência de laço aberto sem compensador</i> | 143 |
| 3.9.10.6 | <i>Função de transferência do circuito compensador de tensão</i> | 144 |
| 3.9.10.7 | <i>Função de transferência de laço aberto com compensador</i> | 145 |
| 3.9.11 | <i>Cálculo da distorção harmônica total (THD)</i> | 146 |
| 3.10 | Simulação numérica do inversor 5N-NPC-MSSC | 147 |
| 3.11 | Resultados experimentais para o inversor 5N-NPC-MSSC | 153 |
| 3.11.1 | <i>Tensão de saída e corrente no indutor</i> | 154 |
| 3.11.2 | <i>Tensão e corrente no indutor</i> | 157 |
| 3.11.3 | <i>Tensão e corrente nos interruptores</i> | 158 |
| 3.11.4 | <i>Tensão e corrente nos enrolamentos do autotransformador</i> | 158 |
| 3.11.5 | <i>Curva da THD em função do índice de modulação</i> | 160 |
| 3.11.6 | <i>Curva de rendimento em função da potência de saída</i> | 160 |
| 3.12 | Conclusão | 161 |
| | | |
| 4 | INVERSOR DE CINCO NÍVEIS MONOFÁSICO COM GRAMPEAMENTO DO PONTO CENTRAL BASEADO EM CÉLULAS DE COMUTAÇÃO INTERCALADAS | 162 |
| 4.1 | Introdução | 162 |
| 4.2 | Topologia do inversor 5N-NPC-CCI | 162 |
| 4.3 | Circuito equivalente de saída do inversor 5N-NPC-CCI | 163 |
| 4.4 | Ondulação da corrente de saída do inversor 5N-NPC-CCI | 165 |
| 4.5 | Exemplo de projeto para o inversor 5N-NPC-CCI | 169 |
| 4.5.1 | <i>Cálculo da ondulação da corrente nos indutores</i> | 169 |
| 4.6 | Simulação numérica do inversor 5N-NPC-CCI | 169 |
| 4.7 | Cálculo das perdas nos semicondutores do inversor 5N-NPC-CCI | 173 |
| 4.8 | Resultados experimentais para o inversor 5N-NPC-CCI | 174 |
| 4.8.1 | <i>Tensão de saída e corrente total de saída</i> | 174 |
| 4.8.2 | <i>Corrente total de saída e corrente nos indutores</i> | 175 |
| 4.9 | Conclusão | 177 |

| | | |
|----------------|--|------------|
| 5 | ANÁLISE COMPARATIVA DOS INVERSORES | 178 |
| 5.1 | Introdução | 178 |
| 5.2 | Análise comparativa teórica dos inversores | 178 |
| 5.2.1 | <i>Perdas nos semicondutores do inversor 3N-NPC-PCC.....</i> | <i>178</i> |
| 5.2.2 | <i>Perdas nos semicondutores do inversor 5N-NPC-MSSC</i> | <i>178</i> |
| 5.2.3 | <i>Perdas nos semicondutores do inversor 5N-NPC-CCI</i> | <i>178</i> |
| 5.2.4 | <i>Cálculo do volume dos dissipadores</i> | <i>179</i> |
| 5.2.5 | <i>Componentes magnéticos para os inversores</i> | <i>180</i> |
| 5.2.6 | <i>Tabela comparativa entre os inversores</i> | <i>181</i> |
| 5.2.7 | <i>Curvas e gráficos comparativos entre os inversores</i> | <i>181</i> |
| 5.3 | Resultados experimentais comparativos entre os inversores | 183 |
| 5.4 | Conclusão..... | 190 |
| | | |
| 6 | CIRCUITOS DE COMANDO E CONTROLE DOS CONVERSORES | 192 |
| 6.1 | Introdução | 192 |
| 6.2 | Circuito gerador dos sinais PWM..... | 192 |
| 6.2.1 | <i>Circuito gerador das portadoras triangulares.....</i> | <i>192</i> |
| 6.2.2 | <i>Circuitos comparadores de tensão.....</i> | <i>193</i> |
| 6.2.3 | <i>Resultados experimentais obtidos para o circuito gerador PWM</i> | <i>194</i> |
| 6.3 | Malha de controle da tensão diferencial..... | 197 |
| 6.3.1 | <i>Descrição do sistema de controle.....</i> | <i>197</i> |
| 6.3.2 | <i>Projeto do sistema de controle da malha de tensão diferencial</i> | <i>198</i> |
| 6.3.2.1 | <i>Função de transferência da planta (inversor).....</i> | <i>199</i> |
| 6.3.2.2 | <i>Função de transferência do circuito de amostragem</i> | <i>200</i> |
| 6.3.2.3 | <i>Função de transferência da malha de tensão ca interna</i> | <i>200</i> |
| 6.3.2.4 | <i>Função de transferência de laço aberto sem compensador.....</i> | <i>201</i> |
| 6.3.2.5 | <i>Função de transferência do circuito compensador de tensão.....</i> | <i>202</i> |
| 6.3.3 | <i>Simulação numérica da malha de controle da tensão diferencial</i> | <i>204</i> |
| 6.3.4 | <i>Resultados experimentais para a malha de controle da tensão diferencial</i> | <i>206</i> |
| 6.4 | Conclusão..... | 209 |
| | | |
| 7 | INVERSOR TRIFÁSICO 5N-NPC-MSSC | 211 |
| 7.1 | Introdução | 211 |
| 7.2 | Topologia do inversor trifásico 5N-NPC-MSSC | 211 |

| | | |
|--|---|-----|
| 7.3 | Simulação numérica do inversor trifásico 5N-NPC-MSSC | 217 |
| 7.4 | Conclusão..... | 220 |
| CONCLUSÃO GERAL | | 222 |
| TRABALHOS FUTUROS..... | | 224 |
| REFERÊNCIAS..... | | 225 |
| ANEXO A – CÁLCULO TÉRMICO NOS COMPONENTES MAGNÉTICOS | | 230 |
| A.1 | Parâmetros e especificações do autotransformador..... | 230 |
| A.2 | Perdas nos enrolamentos do autotransformador | 230 |
| A.3 | Perdas no núcleo do autotransformador | 231 |
| A.4 | Perdas totais no autotransformador | 231 |
| A.5 | Parâmetros e especificações do indutor filtro L_o | 231 |
| A.6 | Perdas no enrolamento do indutor L_o | 232 |
| A.7 | Perdas no núcleo do indutor L_o | 232 |
| A.8 | Perdas totais no indutor L_o | 233 |
| A.9 | Parâmetros e especificações dos indutores L_1 e L_2 | 233 |
| A.10 | Perdas nos enrolamentos dos indutores L_1 e L_2 | 234 |
| A.11 | Perdas no núcleo dos indutores L_1 e L_2 | 234 |
| A.12 | Perdas totais nos indutores L_1 e L_2 | 235 |
| ANEXO B – DIAGRAMAS ESQUEMÁTICOS DAS PLACAS DE CIRCUITO IMPRESSO UTILIZADAS NOS PROTÓTIPOS | | 236 |
| B.1 | Diagrama esquemático do circuito comparador PWM | 236 |
| B.2 | Diagrama esquemático do circuito de controle dos inversores | 237 |
| B.3 | Diagrama esquemático do circuito de potência dos inversores | 238 |
| ANEXO C – DIAGRAMAS ESQUEMÁTICOS DOS CIRCUITOS UTILIZADOS EM SIMULAÇÃO PARA OS INVERSORES..... | | 240 |
| C.1 | Circuito utilizado em simulação para o inversor 5N-NPC-MSSC | 240 |
| C.2 | Circuito utilizado em simulação para o inversor 5N-NPC-CCI..... | 241 |
| C.3 | Circuito utilizado em simulação para o inversor 3N-NPC-PCC | 241 |

INTRODUÇÃO GERAL

Atualmente, é notável e crescente a importância dos inversores no desempenho de sua função fundamental em converter uma tensão contínua em uma tensão alternada dentro dos padrões de qualidade da energia elétrica (IEEE-519, 1992). É crescente também a importância dos inversores dentro de um sistema de energia renovável, assim como para aplicações em sistemas ininterruptos de energia (UPS) e no acionamento de motores de corrente alternada. Desta forma, o desenvolvimento de inversores com elevado desempenho, alta densidade de potência e alto grau de confiabilidade está sendo um dos principais desafios para engenheiros e pesquisadores da área de Eletrônica de Potência, através de uma combinação de novas topologias de conversores com técnicas aprimoradas de modulação e controle PWM, que visam reduzir o conteúdo harmônico e controlar de forma eficiente a componente fundamental da tensão de saída destes conversores (BOOST; ZIOGAS, 1988), (ZIOGAS; MORÁN; JOOS; VINCENTI, 1990) e (ZHOU; WANG, 2002).

A utilização dos conversores multiníveis é extensa e crescente para aplicações em média tensão (2,3-7,2 kV), tanto na indústria como em sistemas de potência (RODRIGUEZ; LAI; PENG, 2002), (RODRIGUEZ; BERNET; WU; PONTT; KOURO, 2007) e (RODRIGUEZ; FRANQUELO; KOURO, 2009). Pesquisas recentes também mostram que os conversores multiníveis são uma alternativa promissora para aplicações em baixa tensão, por motivos diversos. Uma das razões para este bom desempenho é devido ao fato da capacidade destes conversores em dividir uniformemente a tensão do barramento cc através dos semicondutores (interruptores e diodos), resultando em elementos de menor custo, com capacidade de bloqueio reduzido (600 V, 1200 V, 1700 V) e conseqüentemente em uma redução nas perdas em condução. Entre outros benefícios que os conversores multiníveis oferecem, pode-se citar a habilidade dessas estruturas em sintetizar formas de onda na tensão de saída com um conteúdo harmônico reduzido, em relação às respectivas formas de onda produzidas nas topologias de conversores de dois níveis.

Neste caso, convém mencionar que a técnica que deu origem ao termo multinível consistia em sintetizar formas de onda com degraus suaves, que minimizavam os efeitos sobre o torque da máquina, quando comparado ao acionamento realizado por uma onda simplesmente quadrada.

Atualmente, a técnica multinível é amplamente utilizada para designar níveis intermediários de tensão e a associação da mesma com técnicas de modulação apropriadas produz formas de ondas de tensão e corrente nos conversores multiníveis com um baixo

índice de distorção harmônica, resultando em uma redução considerável no peso e no volume dos componentes passivos necessários para o funcionamento adequado do conversor.

Desta forma, os conversores multiníveis se apresentam como solução para aplicações de alta tensão e com conteúdo harmônico reduzido em um único equipamento, sem a necessidade da utilização de transformadores ou dispositivos de comutação sincronizados conectados em série.

Para aplicações de alta corrente, entretanto, a utilização de semicondutores de alto custo é necessária, pois o paralelismo direto desses dispositivos não é recomendado devido ao fato de a maioria deles possuir um coeficiente negativo de temperatura.

Para suprir estas necessidades, diversas técnicas foram introduzidas na literatura técnica para aumentar a capacidade de corrente dos conversores, entre as quais podemos citar a técnica de intercalamento (“*interleaving*”) e a utilização de células acopladas magneticamente.

A técnica de intercalamento é amplamente difundida na literatura e fundamenta-se na conexão paralela de conversores que operam de forma sincronizada e complementar, conectados à mesma carga e alimentados a partir da mesma fonte de tensão. Os conversores intercalados podem ser classificados de duas maneiras: conversores intercalados sem acoplamento magnético e conversores intercalados com acoplamento magnético.

Os conversores intercalados com acoplamento magnético, por sua vez, são encontrados na literatura técnica sob duas formas: conversores intercalados com indutores acoplados e conversores intercalados que utilizam células acopladas magneticamente através de um autotransformador (“*Intercell Transformer*” – ICT).

Dentro deste contexto, o presente trabalho tem como principal objetivo apresentar uma análise individual e comparativa de três topologias monofásicas de inversores multiníveis que apresentam como características em comum, o mesmo número de semicondutores (interruptores e diodos) e a divisão da corrente total de saída entre os braços individuais de cada conversor. A primeira topologia é o inversor de três níveis (3N) com grampeamento do ponto central (“*Neutral Point Clamped*” – NPC) baseado no paralelismo de células de comutação (PCC). A segunda topologia é o inversor de cinco níveis (5N) NPC baseado na célula de comutação de múltiplos estados (“*Multi-State Switching Cell*” – MSSC), que utiliza um autotransformador como componente de acoplamento magnético entre os conversores intercalados. Finalmente, a terceira topologia analisada é o inversor de cinco níveis (5N) NPC baseado em células de comutação intercaladas (CCI), que utiliza indutores não acoplados.

Este trabalho está organizado da seguinte forma:

O capítulo 1 apresenta uma introdução aos conversores multiníveis, no qual são apresentadas as principais topologias, algumas aplicações e as principais técnicas de modulação aplicadas aos conversores multiníveis. Este capítulo também apresenta uma revisão bibliográfica sobre as principais topologias de conversores multiníveis intercalados com acoplamento magnético existentes na literatura. A motivação e os principais objetivos deste trabalho são definidos de forma mais explícita no final deste capítulo.

O capítulo 2 apresenta uma breve análise do inversor 3N-NPC-PCC, visto que esta topologia apresenta as mesmas etapas de funcionamento do inversor 3N-NPC clássico. Um exemplo de projeto para o inversor 3N-NPC-PCC é realizado neste capítulo, no qual são também apresentados resultados de simulação e experimentais obtidos de um protótipo de 5 kW desenvolvido em laboratório para este conversor.

O capítulo 3 apresenta o estudo e a análise do inversor 5N-NPC-MSSC que utiliza um autotransformador, para realizar o acoplamento magnético, em série com um indutor filtro. O equacionamento matemático necessário para o cálculo das grandezas relevantes do conversor também é apresentado. Utilizando as equações desenvolvidas, um exemplo de projeto para o inversor 5N-NPC-MSSC é realizado neste capítulo, o qual também apresenta resultados obtidos em simulação. Finalmente, são apresentados resultados experimentais obtidos a partir de um protótipo de 5 kW montado em laboratório para este inversor.

No capítulo 4 é apresentada uma análise de funcionamento do inversor 5N-NPC-CCI que utiliza indutores não acoplados. Um exemplo de projeto para o inversor 5N-NPC-CCI é também realizado neste capítulo. São também apresentados resultados de simulação e resultados experimentais obtidos a partir do protótipo de 5 kW montado em laboratório para este inversor.

Uma avaliação comparativa entre as topologias analisadas é realizada no capítulo 5, no qual são apresentados tabelas e gráficos comparativos, obtidos a partir de valores calculados. São também apresentadas curvas e formas de ondas comparativas, obtidas a partir de resultados experimentais.

No capítulo 6 são apresentados os circuitos de comando e controle dos conversores. Neste capítulo também são apresentados o projeto, a implementação e os resultados experimentais da malha de controle da tensão diferencial, necessária para o balanceamento adequado das tensões no barramento cc de entrada dos inversores. A metodologia de projeto e a implementação desta malha de controle é uma das importantes contribuições deste trabalho.

A proposta trifásica para o inversor de cinco níveis baseado na célula de comutação de múltiplos estados com grampeamento do ponto central (5N-NPC-MSSC) é apresentada no capítulo 7.

Finalmente, na última seção do trabalho são relatadas as conclusões referentes à análise individual e comparativa dos três inversores multiníveis NPC monofásicos estudados neste trabalho.

No Anexo A é apresentado o cálculo térmico dos componentes magnéticos utilizados nos protótipos dos conversores e no Anexo B são apresentados os diagramas esquemáticos dos circuitos de potência, comando e controle dos conversores desenvolvidos em laboratório. No Anexo C são apresentados os diagramas esquemáticos dos circuitos utilizados em simulação para os conversores.

É importante ressaltar que todas as figuras apresentadas no trabalho foram elaboradas pelo próprio autor.

1 INVERSORES MULTINÍVEIS: REVISÃO BIBLIOGRÁFICA, MOTIVAÇÃO E OBJETIVOS DO TRABALHO

1.1 Introdução

Os conversores multiníveis são considerados, atualmente, uma das soluções de melhor desempenho para aplicações industriais e na qualidade da energia elétrica. Entre as razões para esse atrativo pode-se citar a capacidade de operação em níveis elevados de tensão com a utilização de interruptores conectados em série, os níveis reduzidos da tensão de modo comum e de derivadas de tensão, a capacidade de sintetizar formas de onda de tensão com conteúdo harmônico reduzido, formas de onda de correntes praticamente senoidais, filtros de entrada e saída menores e aumento na eficiência dos conversores quando comparados com topologias convencionais de dois níveis (RODRIGUEZ; LAI; PENG, 2002).

Dentro da classe dos conversores alimentados por tensão (*“Voltage Source Converters”* – VSC), os inversores multiníveis podem ser divididos em três categorias básicas, de acordo com a topologia utilizada: os inversores multiníveis com grampeamento do ponto central (*“Neutral Point Clamped”* – NPC), os inversores com capacitor flutuante (*“Flying Capacitor”* – FC) e os inversores em ponte completa cascadeados (*“Cascaded Full Bridge”* – CFB) (RODRIGUEZ; FRANQUELO; KOURO, 2009). Na Figura 1.1 estão representadas as topologias básicas dos inversores NPC e FC de três níveis na configuração monofásica (NABAE; TAKAHASHI; AKAGI, 1981). Na Figura 1.2 está representada a topologia do inversor CFB de sete níveis (7N-CFB) com uma modulação tradicional denominada de eliminação seletiva de harmônicos (*“Selective Harmonic Elimination”* – SHE) (HOLTZ, 1994).

No exemplo da Figura 1.2, os componentes harmônicos de quinta e sétima ordem foram eliminados por seleção, enquanto que o componente harmônico remanescente de terceira ordem e seus múltiplos são eliminados de forma natural na configuração trifásica. A eliminação seletiva de harmônicos (SHE) é tradicionalmente utilizada em aplicações de potência muito elevada, nas quais a frequência de comutação dos interruptores deve ser muito baixa ($F_s < 1$ kHz) (CZARKOWSKI; LIU; PILLAY, 2000). Na Figura 1.3 está representado o exemplo de uma aplicação semelhante para os inversores de três níveis da Figura 1.1.

Figura 1.1 – Topologias básicas de conversores multiníveis: (a) 3N-NPC e (b) 3N-FC.

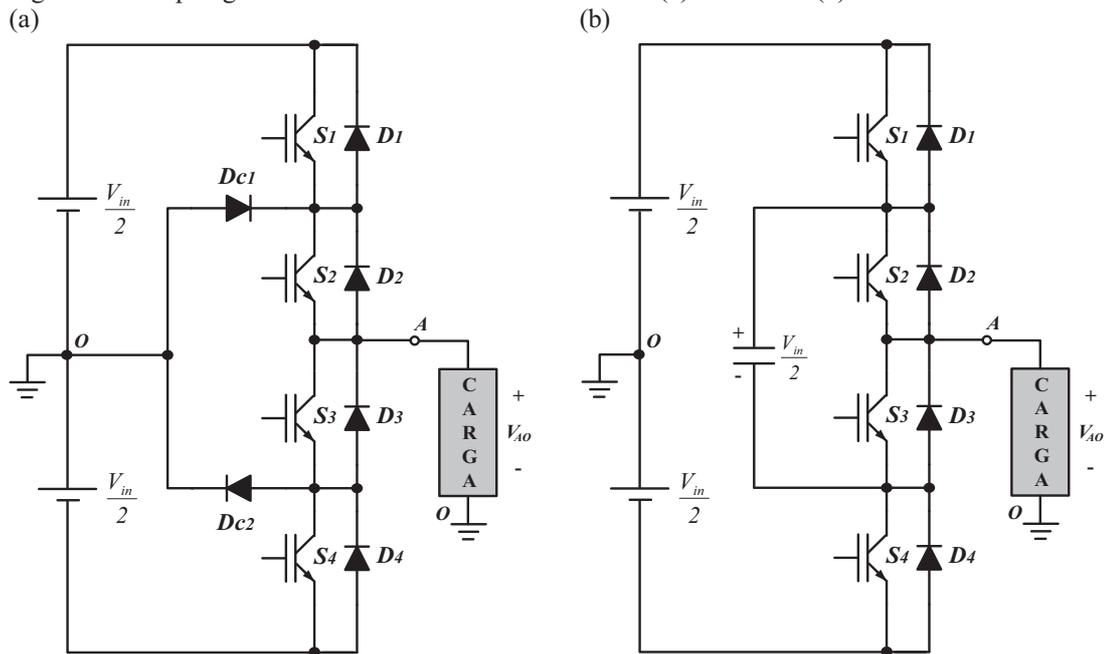


Figura 1.2 – Eliminação seletiva de harmônicos (SHE) aplicada ao inversor 7N-CFB.

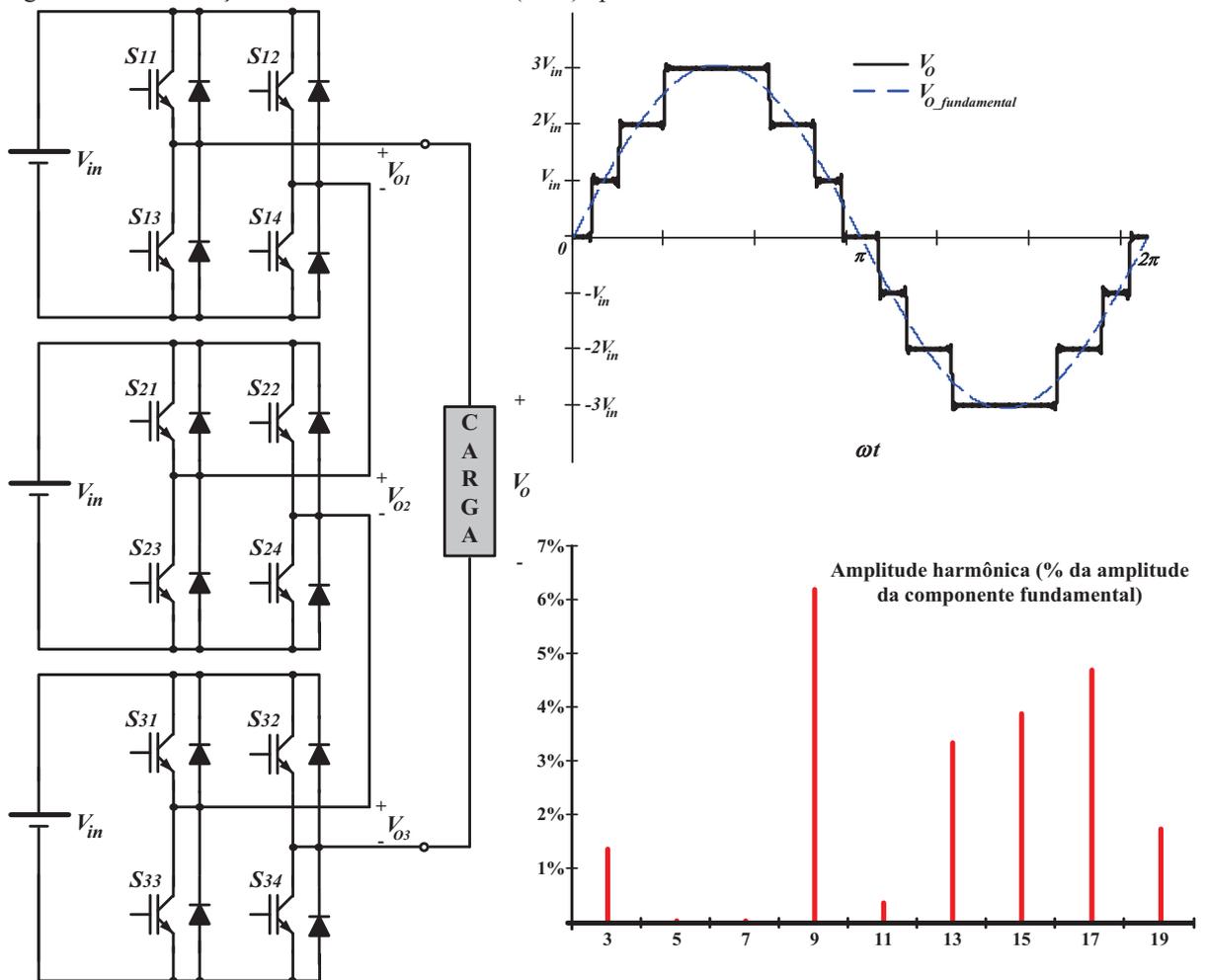
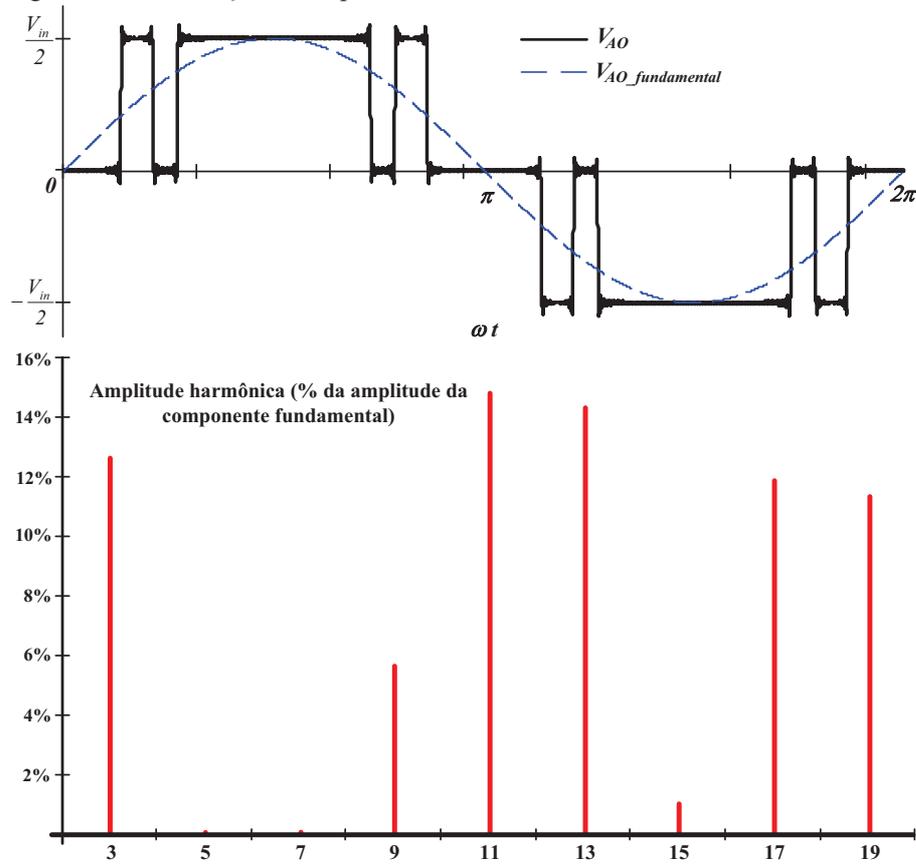


Figura 1.3 – Modulação SHE aplicada aos inversores 3N-NPC e 3N-FC.



A topologia 3N-NPC, representada na Figura 1.1(a), pode ser estendida para um número maior de níveis utilizando o princípio de grampeamento dos níveis intermitentes com diodos, gerando topologias de conversores denominadas na literatura de inversores com grampeamento a diodo (“*Diode Clamped Inverter*” – DCI) (HOLMES, 2003). Na Figura 1.4 está representada a topologia do inversor de cinco níveis com grampeamento a diodo (5N-DCI) na configuração trifásica. Na Figura 1.5 estão representados os sinais das portadoras triangulares, da tensão de referência senoidal em cada fase e a forma de onda da tensão de saída V_{AO} para este inversor com a utilização da modulação por largura de pulso senoidal (HOLTZ, 1992).

Os sinais de comando nos interruptores do conversor trifásico 5N-DCI são gerados a partir da comparação de uma tensão de referência senoidal com o sinal de uma portadora triangular, de acordo com as equações (1.1) e (1.2).

$$S_{nK} = \begin{cases} 1, & V_{refK} \geq C_{sn} \\ 0, & V_{refK} < C_{sn} \end{cases} \quad (1.1)$$

$$S_{nKc} = \overline{S_{nK}} \quad (1.2)$$

Para $K = A, B$ ou C , e $n = 1, 2, 3$ ou 4 .

Figura 1.4 – Configuração trifásica do inversor de cinco níveis com grampeamento a diodo (5N-DCI).

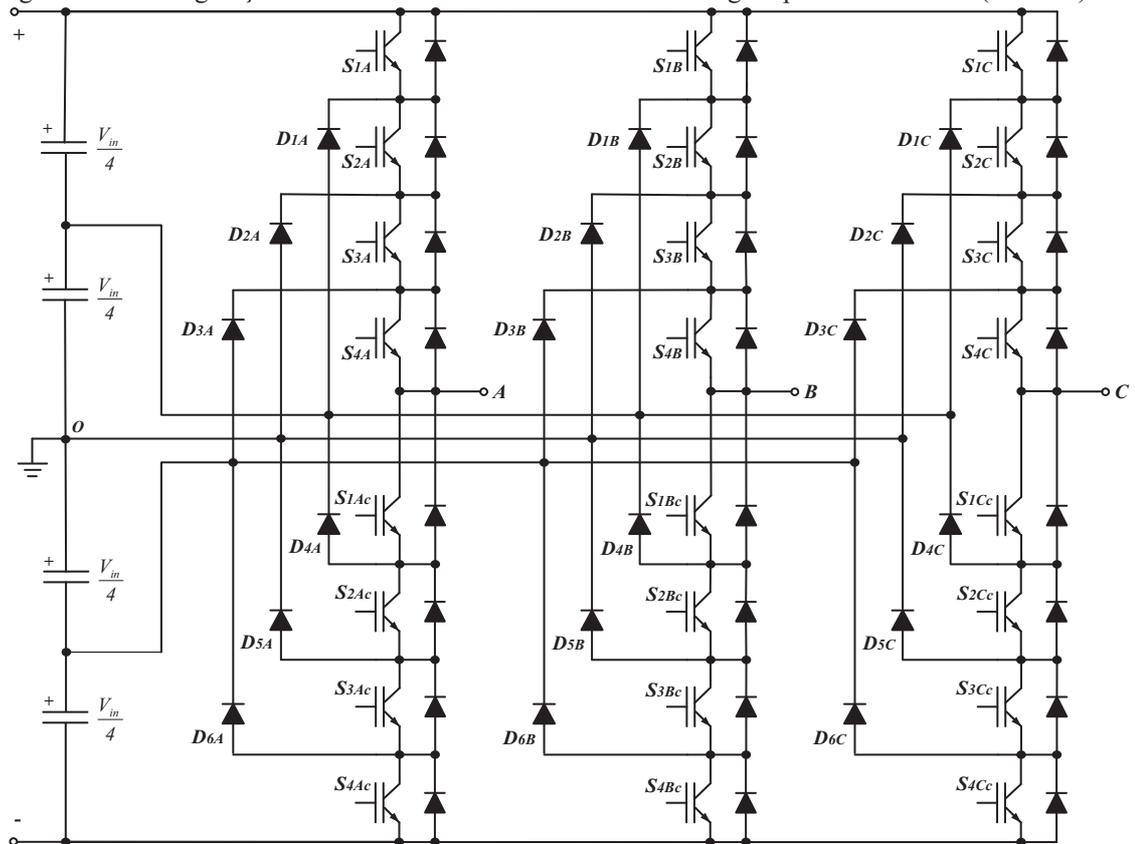
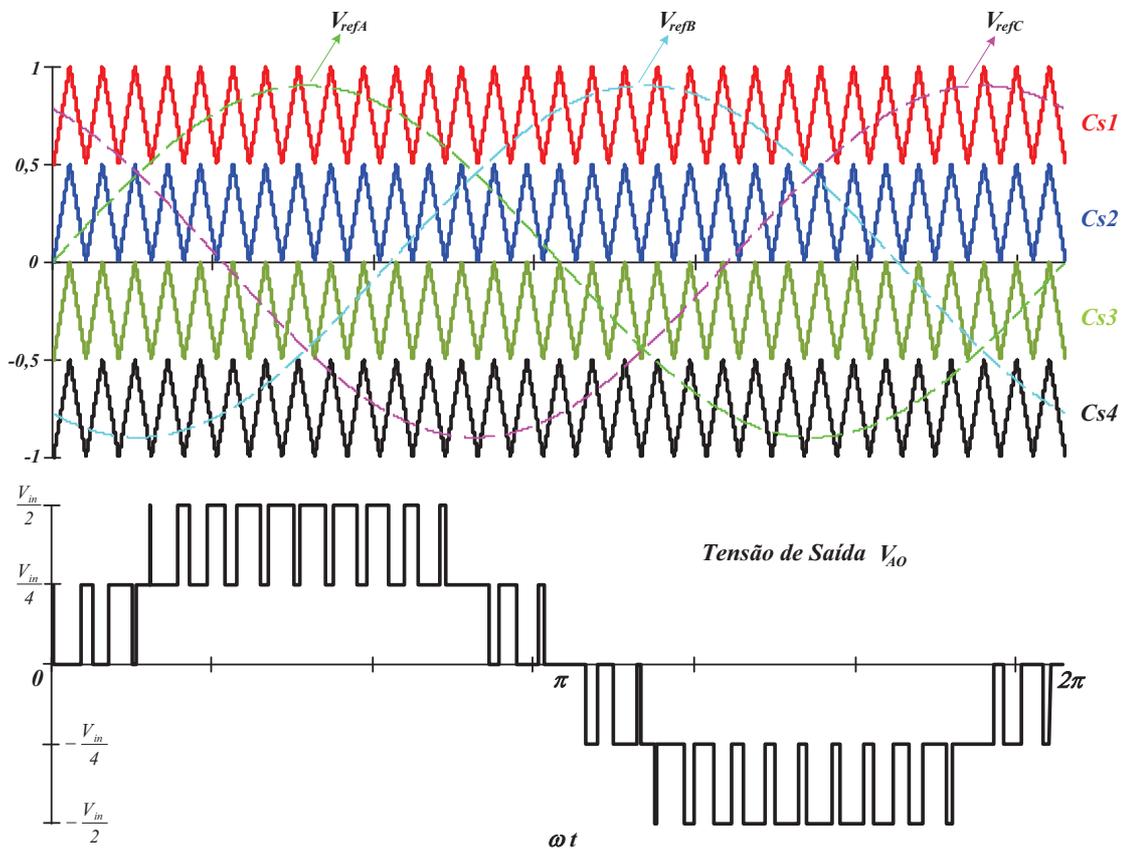


Figura 1.5 – Formas de onda no conversor 5N-DCI com a modulação por largura de pulso senoidal.



As vantagens e desvantagens de cada inversor são diversas, porém determinantes para a escolha de uma topologia em uma determinada aplicação (LAI; PENG, 1996). Entre as topologias de conversores multiníveis, o inversor de três níveis com grampeamento do ponto central (3N-NPC) tem sido o ponto de concentração dos esforços de pesquisa e desenvolvimento para uma grande quantidade de aplicações, sendo que a distribuição desigual de perdas entre os semicondutores representa a maior desvantagem dessa topologia. Entretanto, um melhor balanceamento destas perdas pode ser obtido com algumas variações desta topologia, entre as quais se pode citar o inversor de três níveis com grampeamento ativo do ponto central (“3N Active-NPC” – 3N-ANPC) (BRUCKNER; BERNET; GÜLDNER, 2005). Esta topologia proporciona uma distribuição mais equilibrada da temperatura de junção dos semicondutores, possibilitando um aumento substancial (20%) na corrente e na potência nominal de saída do conversor em relação à topologia NPC clássica, havendo, contudo, a necessidade da utilização de dois interruptores adicionais em cada braço do inversor 3N-ANPC. A topologia deste inversor está representada na Figura 1.6.

Outras variações topológicas do inversor 3N-NPC que também proporcionam uma melhor distribuição das perdas nos semicondutores são o inversor de três níveis em pilha com grampeamento do ponto central (“3N Stacked-NPC” – 3N-SNPC) e o inversor de três níveis em pilha com grampeamento ativo do ponto central (“3N Active-SNPC” – 3N-ASNPC) (FLORICAU; GATEAU; LEREDDE, 2010). As topologias dos inversores 3N-SNPC e 3N-ASNPC estão representadas nas Figuras 1.7(a) e 1.7(b), respectivamente.

Figura 1.6 – Topologia do inversor 3N-ANPC.

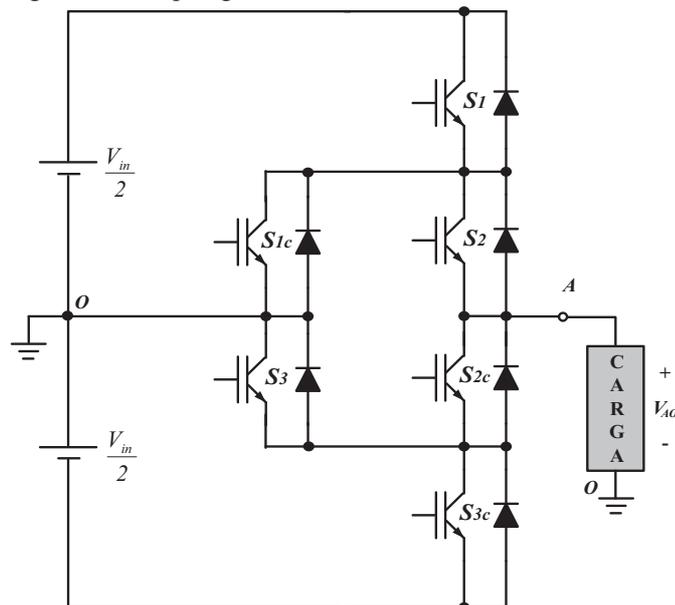
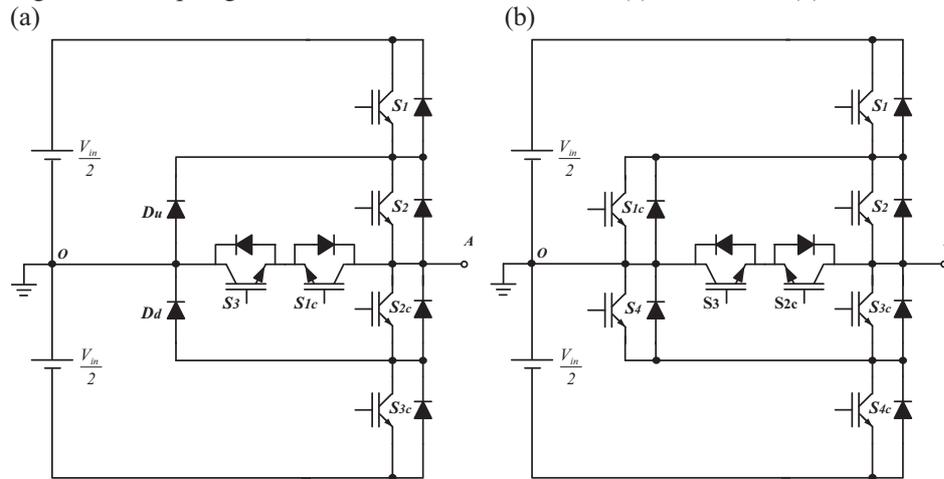


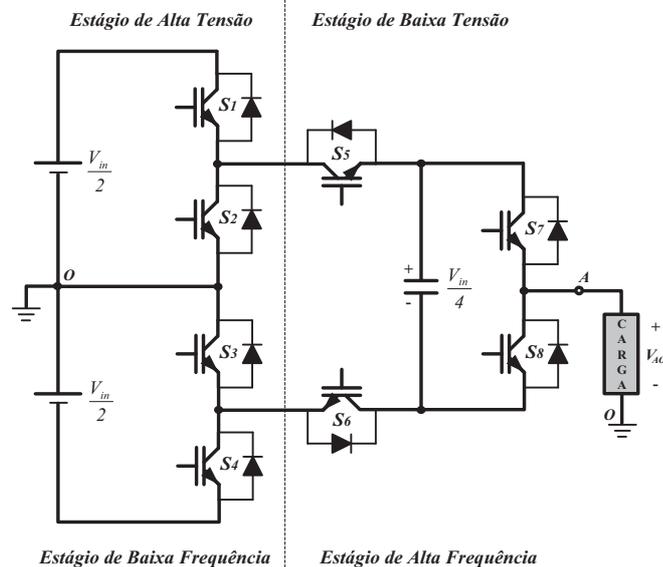
Figura 1.7 – Topologias derivadas do inversor 3N-NPC: (a) 3N-SNPC e (b) 3N-ASNPC.



Em relação a topologia de conversor com capacitor flutuante (FC), existe também uma variação topológica que permite uma operação em níveis maiores de tensão, redução da energia armazenada nos capacitores e formas de onda na tensão de saída com melhor qualidade, quando comparada com a topologia FC tradicional. Esta topologia é denominada de conversor multi-célula em pilha (“*Stacked-Multicell-Converter*” – SMC) (GATEAU; MEYNARD; FOCH, 2001).

Há ainda a proposta de um conversor multinível com grameamento ativo do ponto central (ANPC) que combina a flexibilidade do conversor FC com a robustez dos conversores NPC para gerar formas de onda de tensão com múltiplos níveis (BARBOSA *et al.*, 2005). Esta topologia, denominada de conversor de cinco níveis com grameamento ativo do ponto central e com capacitor flutuante (“*5N Active-NPC with Flying Capacitor*” – 5N-ANPC-FC), está representada na Figura 1.8 na configuração monofásica.

Figura 1.8 – Topologia monofásica do inversor 5N-ANPC-FC.



O princípio de funcionamento deste conversor com a utilização da modulação PWM senoidal pode ser verificado através do diagrama esquemático do circuito de comando e potência utilizado em simulação para o conversor, representado na Figura 1.9, e através das formas de onda obtidas, representadas na Figura 1.10.

Figura 1.9 – Diagrama esquemático do inversor 5N-ANPC-FC utilizado em simulação.

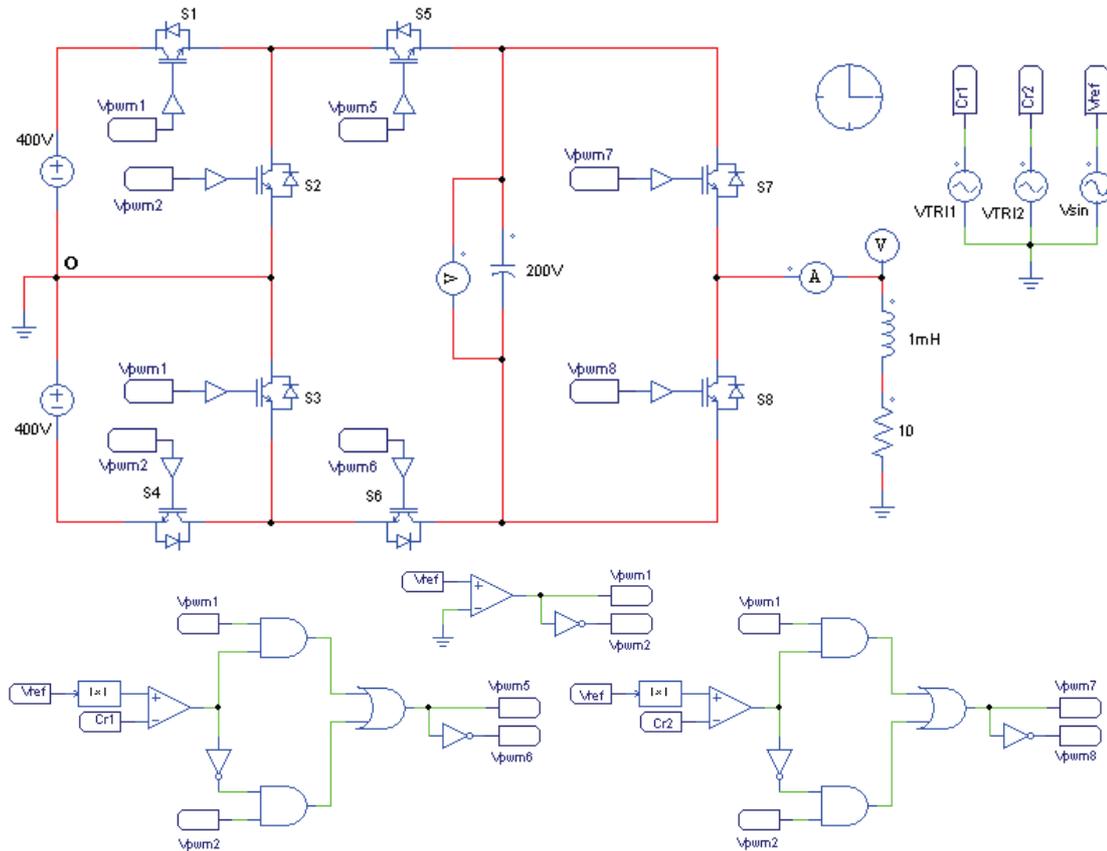
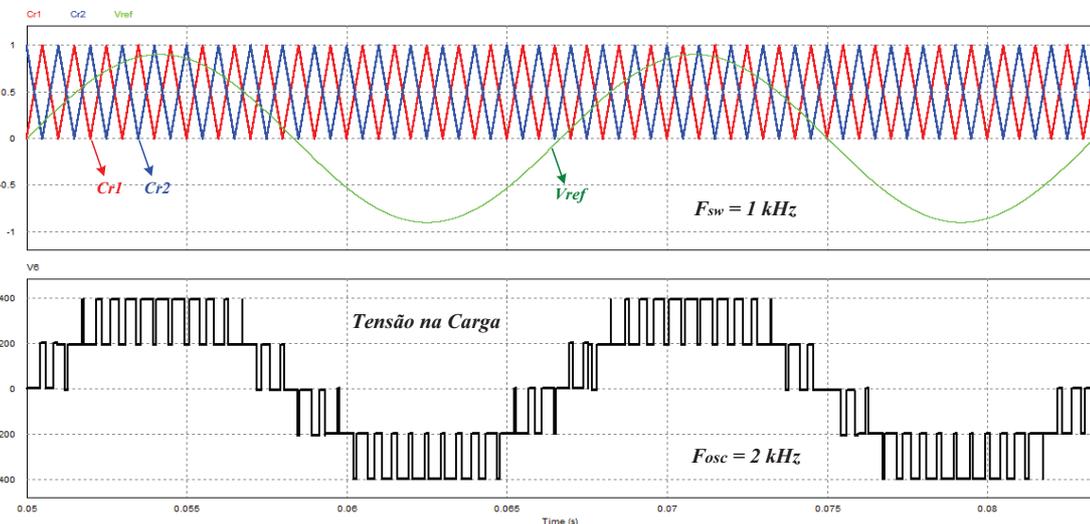


Figura 1.10 – Formas de onda obtidas em simulação dos sinais das portadoras triangulares, da tensão de referência senoidal e da tensão na carga para o inversor 5N-ANPC-FC.



Em relação à topologia do inversor CFB tradicional, alimentada por fontes de tensão contínuas com valores iguais, existem variações topológicas, nas quais é introduzida uma assimetria nessas fontes de tensão. Estas topologias modificadas, denominadas de CFB assimétrico ou híbrido, conseguem produzir número de níveis maiores na forma de onda da tensão de saída, em relação a qualquer outra topologia, utilizando o menor número de semicondutores e capacitores (DIXON; MORÁN, 2006).

1.2 Aplicações dos conversores multiníveis

As primeiras aplicações dos conversores multiníveis se concentraram nos sistemas de acionamento de motores de corrente alternada, e surgiram com a necessidade de se desenvolver tecnologias mais eficientes, sob o ponto de vista da economia de energia. Entretanto, com o crescente avanço na tecnologia de fabricação de semicondutores, as aplicações dos conversores multiníveis em média e alta potência têm se expandido na área industrial, assim como para aplicações em sistemas de potência. Algumas das diversas aplicações dos inversores multiníveis são apresentadas a seguir.

1.2.1 Acionamento de motores de corrente alternada

Existem diversas vantagens na utilização de um inversor multinível para o acionamento de motores de corrente alternada CA, entre as quais se pode citar uma menor ondulação na corrente de carga e uma redução nas perdas causadas por harmônicos (NABAE; TAKAHASHI; AKAGI, 1981). Um exemplo desta aplicação está representado na Figura 1.11, no qual a alimentação é realizada através da rede de corrente alternada, um retificador de doze pulsos não regenerativo, um barramento CC e o inversor 3N-NPC na configuração trifásica. O diagrama esquemático do circuito utilizado em simulação para esta aplicação está representado na Figura 1.12, no qual foi empregado o método da eliminação seletiva dos harmônicos de quinta e sétima ordem. As formas de onda da tensão V_{AO} , da tensão V_{AB} e da corrente de carga nas três fases estão representadas na Figura 1.13.

Figura 1.11 – Acionamento de motores CA através de conversores multiníveis.

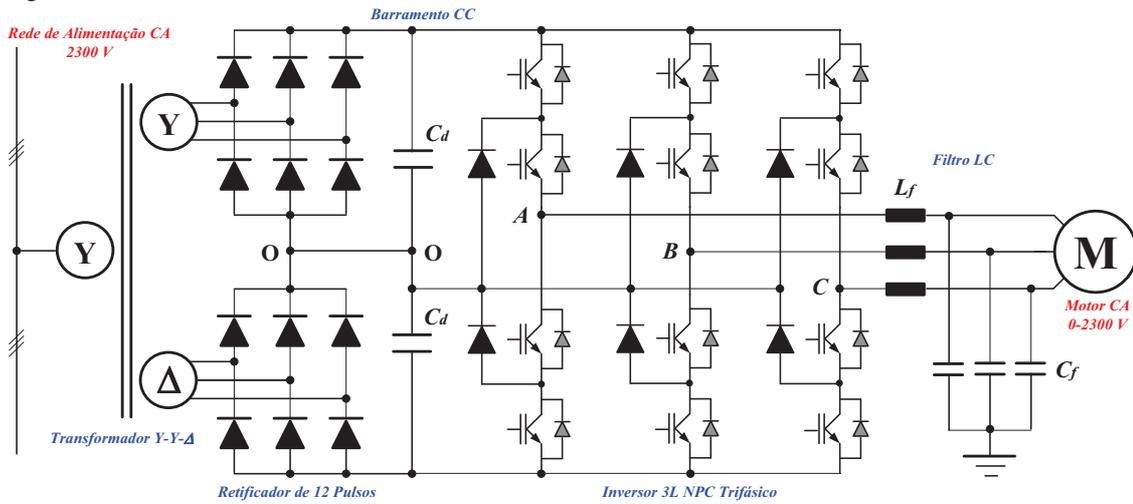


Figura 1.12 – Diagrama esquemático do inversor 3N-NPC utilizado em simulação para o acionamento de motores CA.

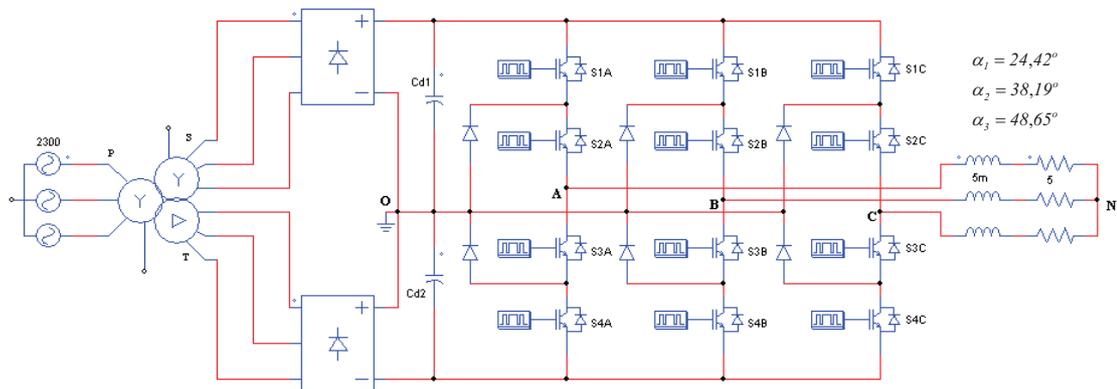
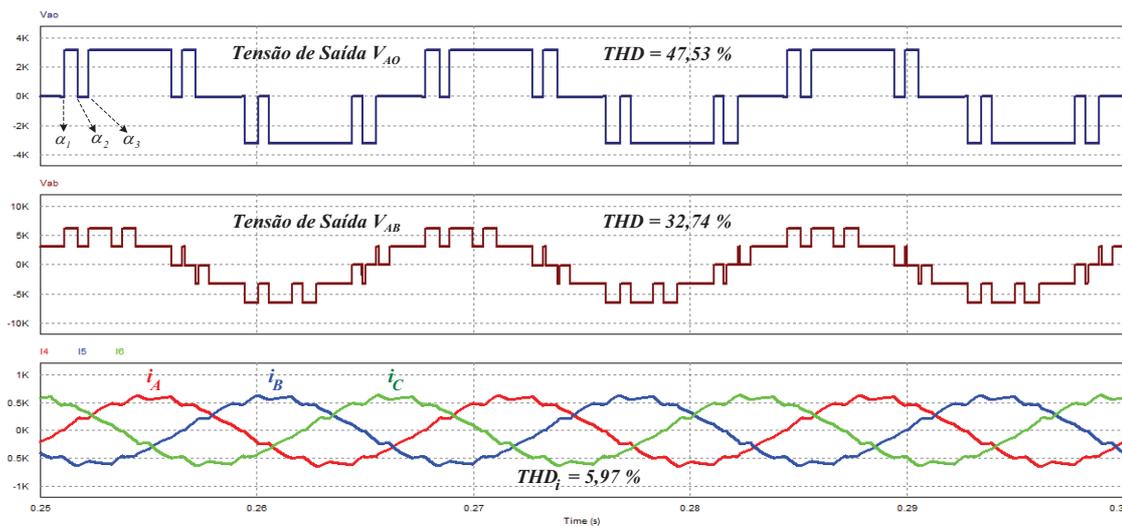
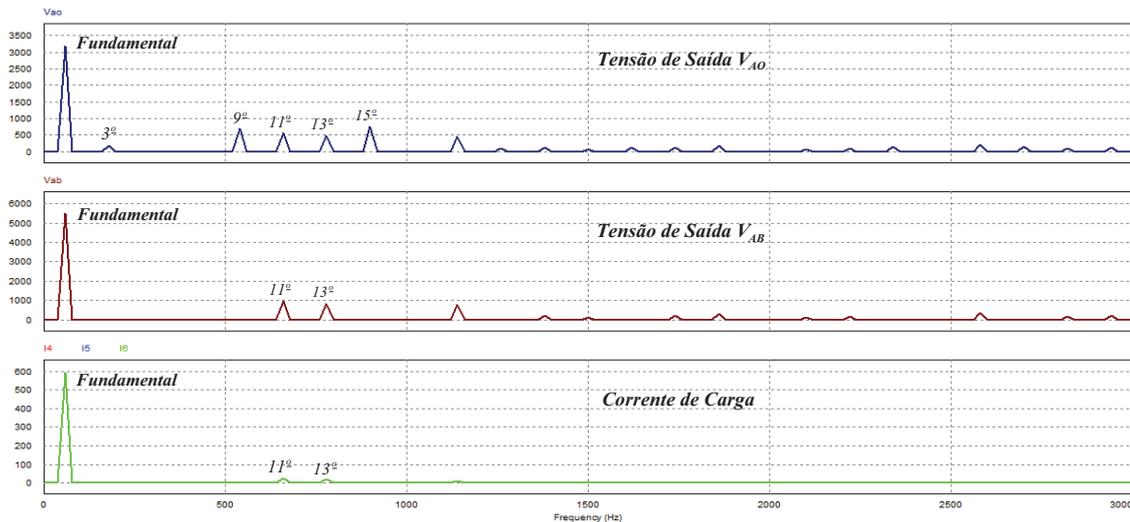


Figura 1.13 – Formas de onda obtidas em simulação para o inversor 3N-NPC.



Os espectros harmônicos das respectivas formas de onda estão representados na Figura 1.14, nos quais se verifica a eliminação dos harmônicos de quinta e sétima ordem e a ausência dos harmônicos de ordem tripla na tensão de linha e nas correntes de carga.

Figura 1.14 – Espectros harmônicos das formas de onda obtidas em simulação para o inversor 3N-NPC.

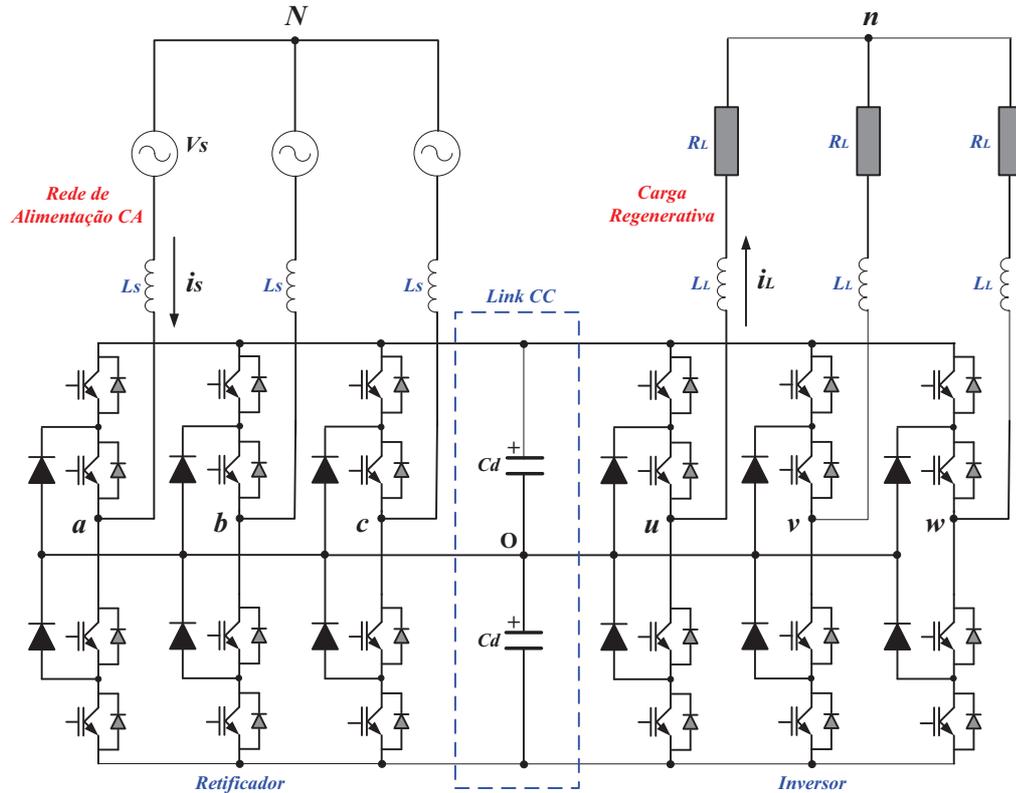


O retificador de 12 pulsos representado nas Figuras 1.11 e 1.12 é uma solução tradicional bastante utilizada para reduzir harmônicos nas correntes de entrada. Outras aplicações incluem os retificadores de 18, 24 e 30 pulsos que elevam gradativamente a qualidade destas correntes (PAICE, 1996), (SEIXAS, 2001) e (WU, 2006).

Entretanto, nestas topologias, denominadas de conversores multipulsos (*“Multi-Pulse Converters”* – MPC), não existe a possibilidade da regeneração de potência da carga para a fonte, devido à unidirecionalidade dos semicondutores presentes nos retificadores. Nestes casos, quando cargas regenerativas são alimentadas, torna-se necessário o emprego de circuitos resistivos auxiliares (*“Choppers”*) para dissipar a energia extra que se acumula no link CC, reduzindo a eficiência global do sistema (RODRIGUEZ; DIXON; ESPINOZA; LEZANA, 2005).

Com a utilização de retificadores regenerativos, a energia proveniente do processo de regeneração da carga é impulsionada de volta para a rede de alimentação CA, elevando, desta forma, a eficiência do sistema de conversão de potência. Um exemplo da aplicação de retificadores regenerativos no acionamento de motores CA está representado na Figura 1.15, na qual é utilizada a mesma topologia multinível para o retificador e inversor (configuração *“Back-to-Back”*), o que constitui outra vantagem para estes sistemas (SINHA; LIPO, 1996).

Figura 1.15 – Conversor 3N-NPC na configuração “Back-to-Back”, utilizado na alimentação de cargas regenerativas.



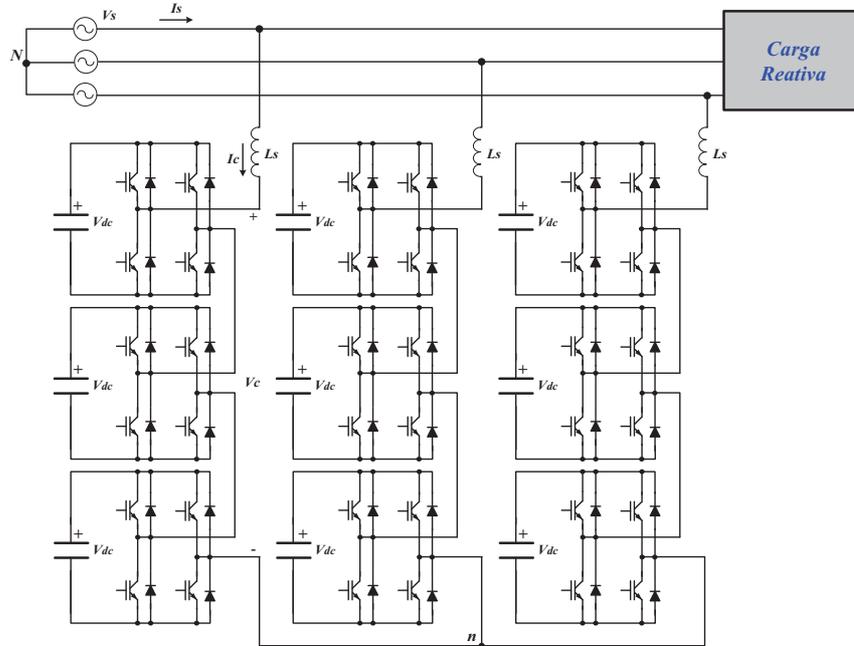
1.2.2 Compensação estática de energia reativa

A possibilidade da conexão direta em uma rede de distribuição ou transmissão de energia elétrica sem a necessidade de um transformador abaixador é uma das principais vantagens da utilização de conversores multiníveis na compensação estática de potência reativa (PENG; LAI, 1997). Os conversores destinados a esta aplicação específica são denominados de compensadores estáticos de potência reativa (“*Static Var Compensators*” – SVC) ou compensadores estáticos síncronos (“*Static-Synchronous Compensators*” – STATCOMs), pois absorvem (fornecem) energia puramente reativa da (para a) rede de alimentação CA e atuam na correção do fator de potência, na regulação da tensão e/ou na compensação de cargas desbalanceadas (JOÓS; HUANG; OOI, 1998).

Os inversores multiníveis com grampeamento a diodo (DCI) e os cascateados (CFB) apresentam um excelente desempenho na compensação de harmônicos e potência reativa e são, portanto, bastante utilizados para este tipo de aplicação (PENG; LAI, 1994). Devido aos problemas apresentados no balanceamento de tensão, o inversor com capacitor flutuante (FC) não é adequado quando a aplicação é exclusivamente a compensação de potência reativa (YUAN; STEMMLER; BARBI, 1999).

A Figura 1.16 apresenta o diagrama simplificado do conversor 7N-CFB conectado diretamente ao sistema de alimentação CA para compensação de potência reativa.

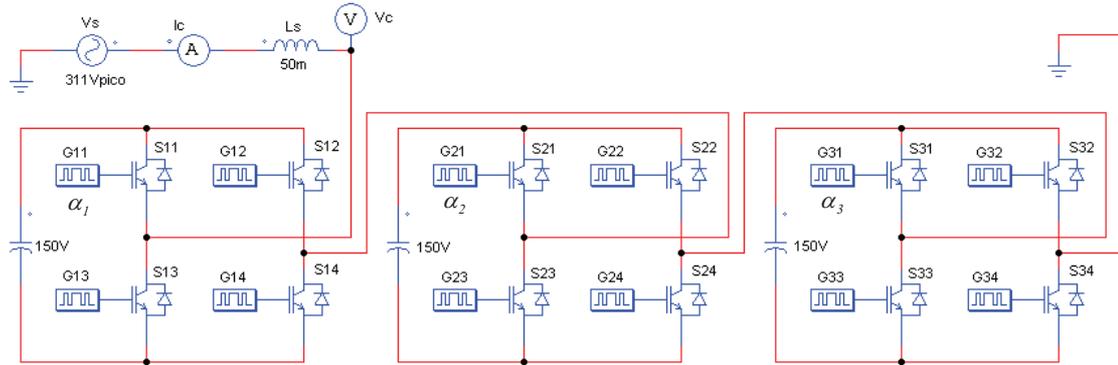
Figura 1.16 – Diagrama simplificado do conversor 7N-CFB conectado à rede elétrica para compensação de potência reativa.



O controle do fluxo de potência reativa entre o conversor e a rede é realizado através do controle da amplitude da componente fundamental da tensão de saída do conversor, a qual por sua vez é função da tensão no barramento CC e do índice de modulação. Quando a amplitude da componente fundamental da tensão de saída do conversor é superior à amplitude da tensão da rede, o conversor emula uma capacitância e fornece potência reativa para a rede, caso contrário, o conversor emula uma indutância e absorve potência reativa da rede. É importante ressaltar que, estas tensões devem estar em fase para que o fluxo de potência seja apenas reativo. Na prática, as mesmas estarão levemente defasadas devido às perdas no indutor L_s de linha e à queda de tensão nos interruptores (LAI; PENG, 1996).

O princípio de funcionamento do compensador de potência reativa utilizando o conversor 7N-CFB pode ser verificado através do diagrama esquemático utilizado em simulação, que está representado na Figura 1.17. A técnica de modulação SHE tradicional foi empregada no conversor e o valor da indutância do indutor L_s foi estimado, de tal forma que, a distorção harmônica total da corrente drenada pelo conversor seja menor que cinco por cento ($THD_i < 5\%$).

Figura 1.17 – Diagrama do circuito utilizado em simulação do conversor 7N-CFB para compensação de potência reativa.



Nas Figuras 1.18 e 1.19 estão representadas as formas de onda da tensão na rede, da tensão na saída do conversor e da corrente drenada para os casos em que o conversor fornece e absorve potência reativa, respectivamente.

Figura 1.18 – Formas de onda obtidas para o conversor fornecendo potência reativa.

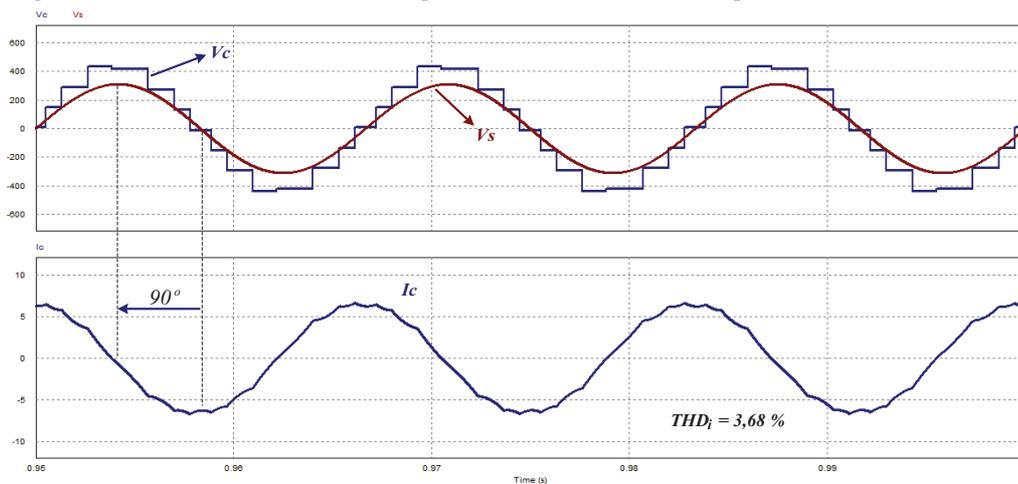
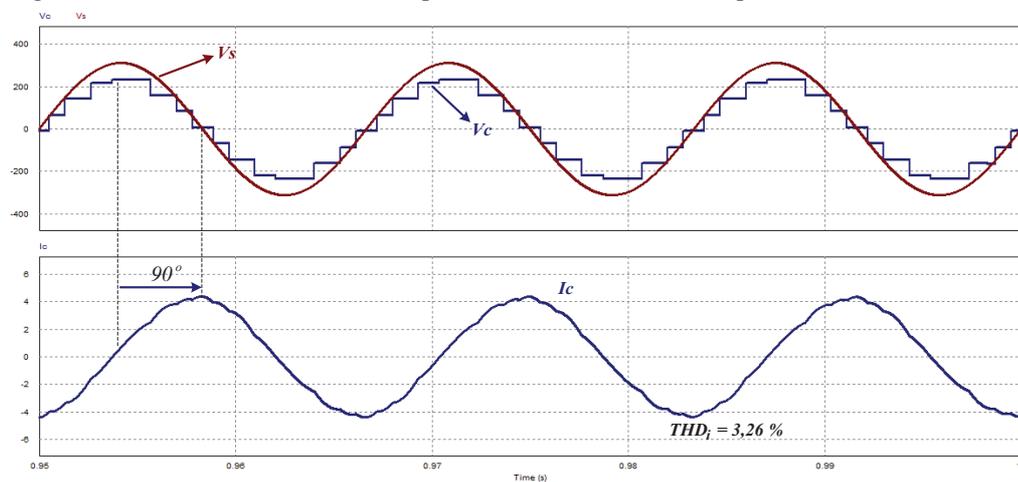


Figura 1.19 – Formas de onda obtidas para o conversor absorvendo potência reativa.

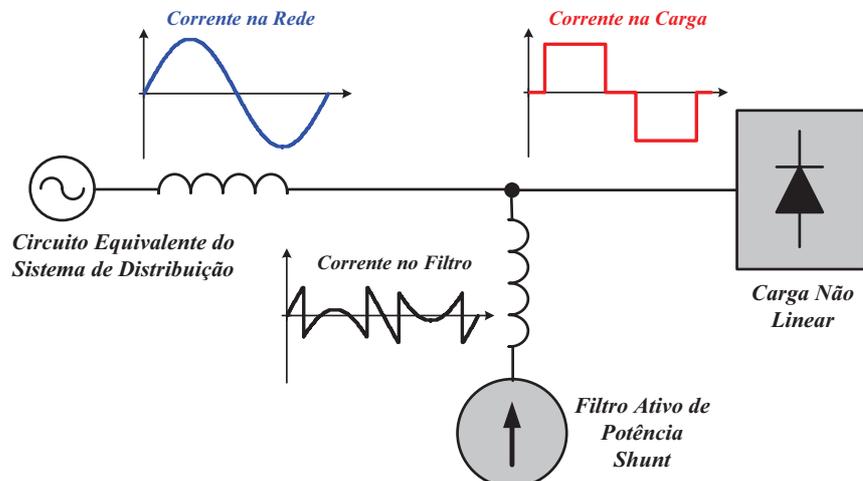


1.2.3 Filtros ativos de potência

Os filtros ativos de potência são utilizados com o objetivo de compensar a potência reativa e o conteúdo harmônico da corrente injetada na rede por cargas não lineares, através da geração de componentes harmônicos que se opõem e cancelam esse conteúdo. Entre as topologias existentes, o filtro ativo paralelo (FAP) é o mais utilizado para eliminação de correntes harmônicas, compensação de potência reativa e balanceamento de cargas desequilibradas (RIBEIRO, 2003). Os FAPs, também denominados de filtros ativos shunts (“*Shunt Active Power Filters*” – SAPF), são instalados geralmente próximos às cargas não lineares em virtude das correntes harmônicas produzidas pelas mesmas e injetam correntes de compensação, iguais e em oposição de fase, para cancelar as componentes harmônicas ou reativas daquelas correntes no ponto de conexão. Desta forma, o sistema de distribuição enxerga a carga não linear e o filtro ativo como uma carga puramente resistiva, como mostra o diagrama simplificado da Figura 1.20 (ACUNA; MORÁN; WEISHAUP; DIXON, 2011).

Os filtros ativos apresentam finalidades mais abrangentes e estratégias de controle mais elaboradas, quando comparados aos compensadores estáticos de potência reativa, entretanto as vantagens da utilização de conversores multiníveis são praticamente as mesmas em ambas as aplicações, inclusive na possibilidade da conexão direta desses conversores à rede elétrica. O diagrama simplificado do conversor 7N-CFB atuando como filtro ativo de potência é o mesmo do compensador de potência reativa representado na Figura 1.16, com a devida substituição da carga reativa por uma carga não linear, como por exemplo, um retificador trifásico a diodo com filtro LC no lado CC.

Figura 1.20 – Diagrama simplificado de um filtro ativo de potência shunt.



1.2.4 Retificadores multiníveis PWM

Os conversores multiníveis são também utilizados como retificadores PWM com correção do fator de potência, em substituição aos conversores multipulsos que utilizam transformadores com fases deslocadas para eliminar harmônicos nas correntes de entrada (RODRIGUEZ; LAI; PENG, 2002). Existem diversas técnicas de correção do fator de potência de retificadores PWM que podem ser aplicadas aos conversores multiníveis, entre as quais será exemplificada a técnica de autocontrole aplicada ao conversor 3N-NPC trifásico. Na técnica de autocontrole aplicada a retificadores PWM, não é necessário a utilização de uma malha para controlar a corrente de entrada, pois a tensão de entrada em cada fase é a referência natural para a respectiva corrente (BORGONOVO, 2005). Desta forma, torna-se necessário a utilização de apenas uma malha de controle para regular a tensão de saída do retificador. O sinal amostrado da corrente de entrada em cada fase é multiplicado pelo sinal de controle proveniente da malha de tensão e aplicado diretamente no circuito comparador PWM. Na Figura 1.21 está representado o diagrama simplificado da técnica de autocontrole aplicada ao retificador 3N-NPC monofásico. O diagrama esquemático do circuito de potência e controle utilizado em simulação, na configuração trifásica, está representado na Figura 1.22. As formas de onda das correntes de entrada nas três fases (i_A , i_B e i_C), da tensão de saída no barramento positivo (V_P), da tensão de saída no barramento negativo (V_N) e da tensão e corrente na fase A do conversor estão representadas na Figura 1.23.

Figura 1.21 – Técnica de autocontrole aplicada ao retificador 3N-NPC monofásico.

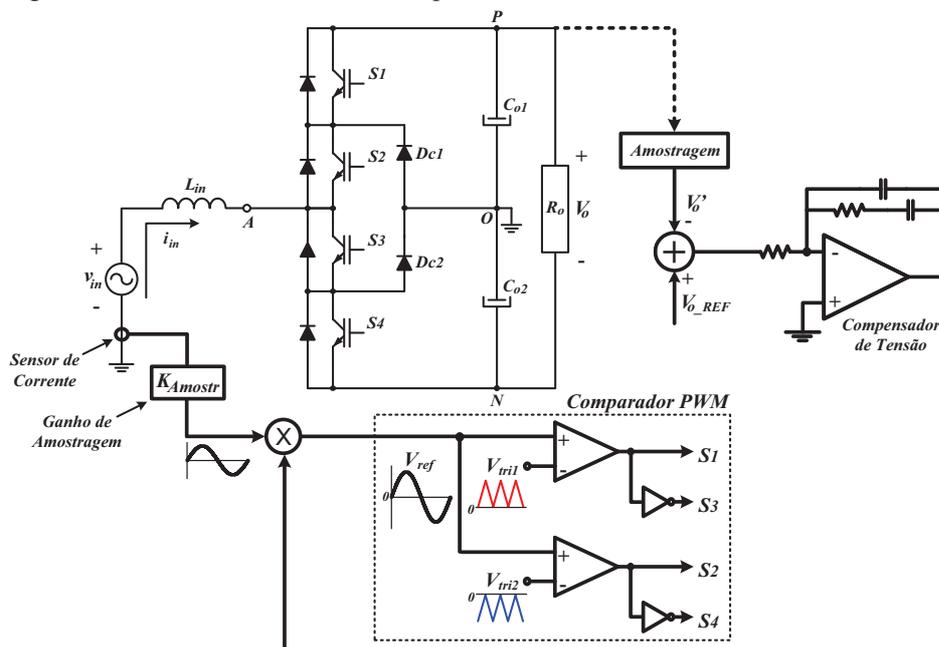


Figura 1.22 – Diagrama esquemático do circuito utilizado em simulação para o retificador PWM trifásico 3N-NPC utilizando a técnica de autocontrole.

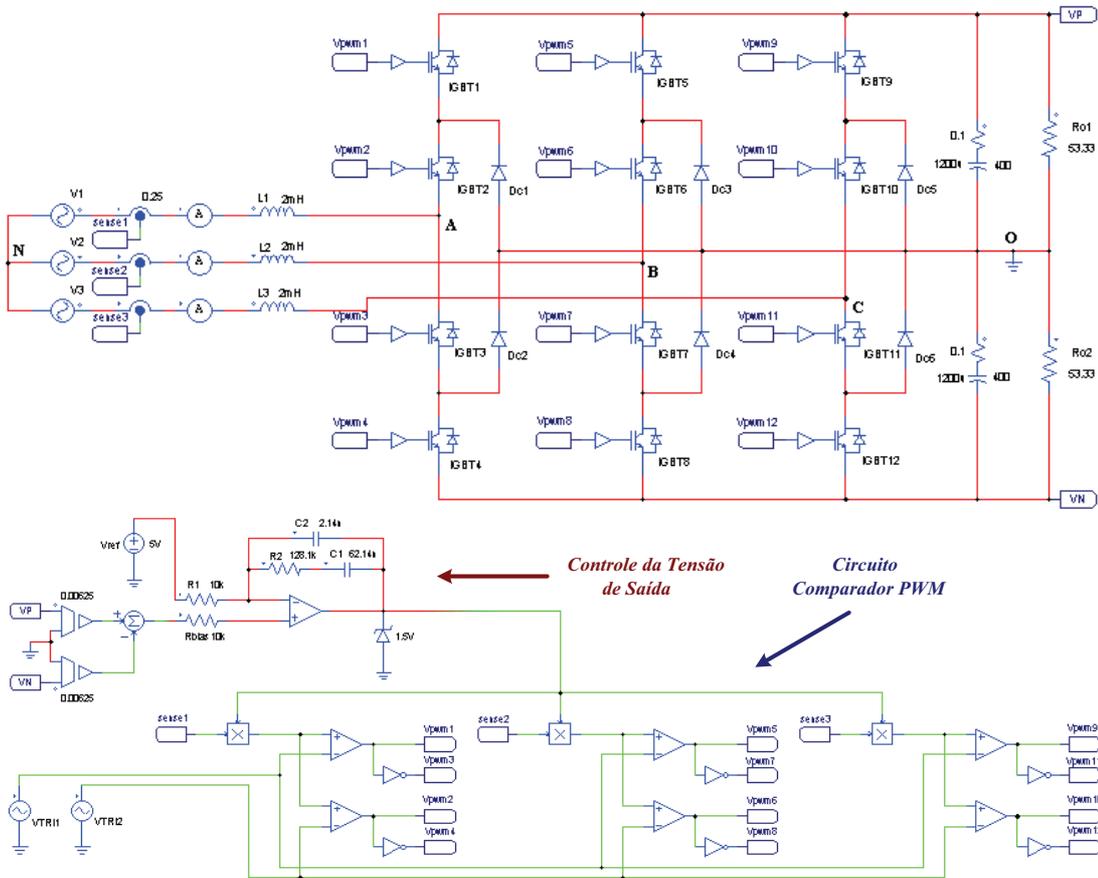
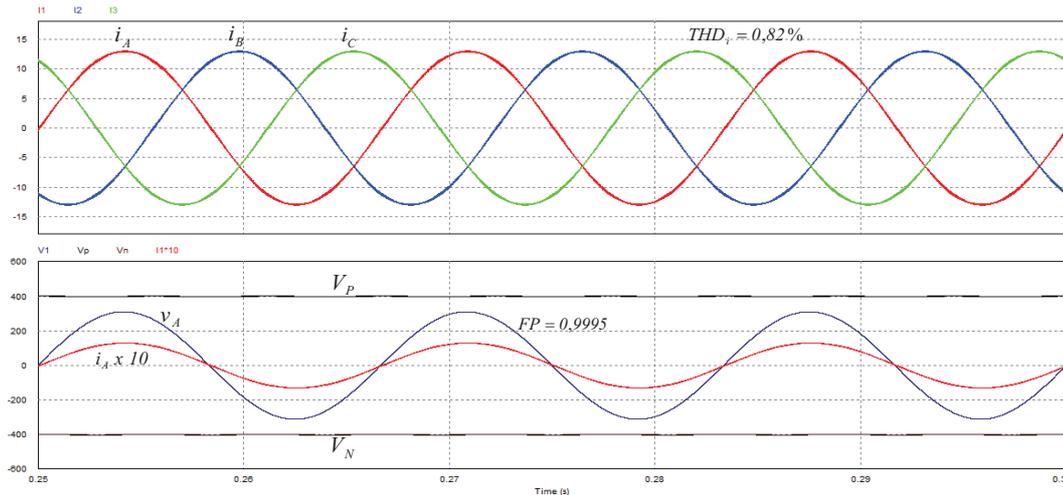


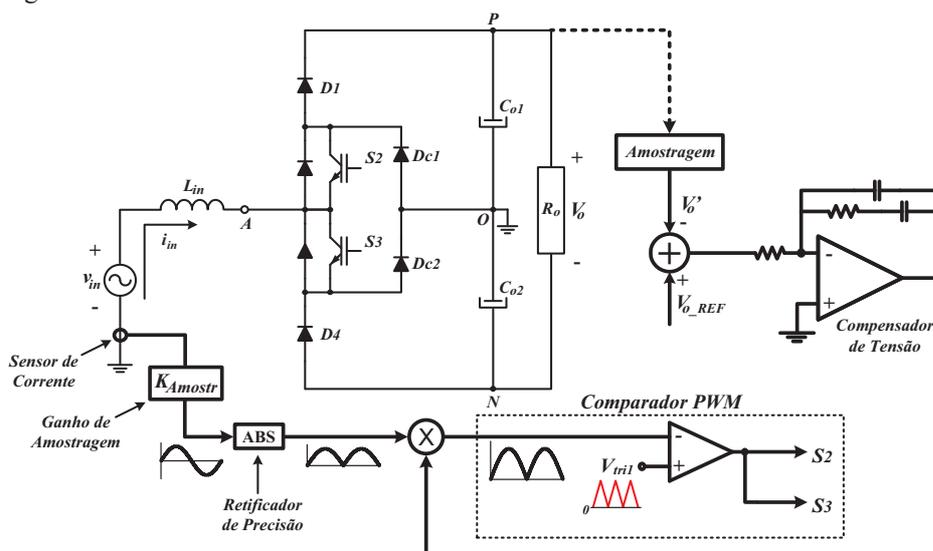
Figura 1.23 – Formas de onda obtidas em simulação para o retificador PWM trifásico 3N-NPC utilizando a técnica de autocontrole ($P_o = 6 \text{ kW}$ e $F_s = 60 \text{ kHz}$).



Para aplicações em que a bidirecionalidade da corrente não é necessária, pode ser utilizada uma versão simplificada ou reduzida do retificador multinível PWM visto na Figura 1.21 (KOLAR; DROFENIK; ZACK, 1996). Nesta versão unidirecional, os interruptores superiores e inferiores de cada braço do conversor original são substituídos por diodos e os

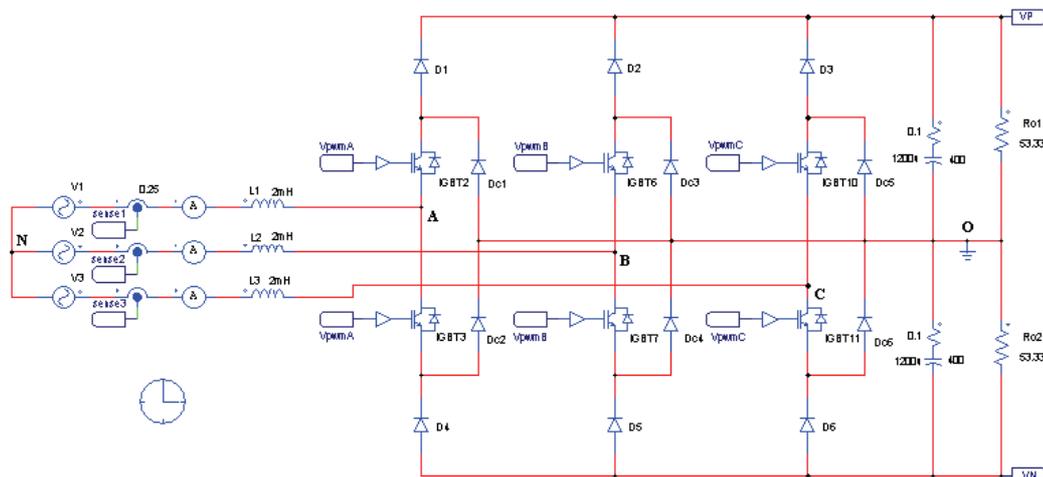
interruptores centrais de cada braço podem ser comandados com o mesmo sinal, havendo, entretanto, a necessidade de circuitos de comando isolados. Na Figura 1.24 está representado o diagrama simplificado da técnica de autocontrole aplicada ao retificador PWM monofásico unidirecional de três níveis.

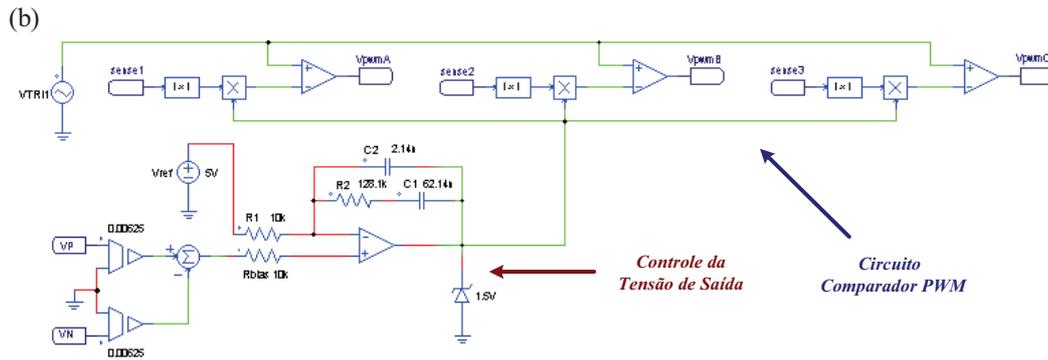
Figura 1.24 – Retificador unidirecional de três níveis monofásico.



Na Figura 1.25 está representado o diagrama esquemático do circuito de potência e controle utilizado em simulação para o retificador PWM trifásico unidirecional de três níveis com a utilização da técnica de autocontrole para correção do fator de potência. As formas de onda obtidas para as correntes de entrada nas três fases e para a tensão de saída são idênticas às obtidas para o circuito representado na Figura 1.22.

Figura 1.25 - Circuito utilizado em simulação para o retificador PWM trifásico unidirecional de três níveis com a técnica de autocontrole. (a) Circuito de potência e (b) circuito de comando.





1.2.5 Aplicações em baixa tensão

Como mencionado anteriormente, a utilização dos conversores multiníveis se concentrava inicialmente em aplicações de média tensão, enquanto que as aplicações de baixa tensão eram quase que exclusivamente satisfeitas pelas topologias convencionais de conversores de dois níveis. Entretanto, pesquisas recentes verificaram que as topologias de três níveis são altamente atrativas para conversores de potência utilizados em baixa tensão, especialmente para aplicações com frequências de comutação de média para alta (TEICHMANN; BERNET, 2005). Algumas das vantagens da utilização de topologias de três níveis em aplicações de baixa tensão são citadas a seguir.

- Em aplicações práticas, devido a uma correlação específica das perdas de comutação e de condução com a corrente de carga, uma topologia de três níveis é superior em termos das perdas totais nos semicondutores para valores da frequência de comutação menores e em torno de 2-3 kHz;
- Para valores da frequência de comutação acima de 5 kHz, os conversores de três níveis sempre apresentam perdas reduzidas;
- Comparado ao conversor de dois níveis convencional, o conversor de três níveis é capaz de operar com frequências de comutação substancialmente superiores ($\cong 4x$), com a utilização de semicondutores da mesma tecnologia e classe de corrente em ambos os conversores;
- Possibilidade de reduções substanciais no tamanho, peso e custo dos filtros utilizados ($\cong -30\%$), devido ao menor conteúdo harmônico presente na forma de onda da tensão de saída dos conversores de três níveis;
- A redução das perdas nos semicondutores resulta também em uma redução na temperatura média dos componentes e, conseqüentemente, em uma diminuição do índice proporcional de defeitos nos mesmos.

Desta forma, devido a estas e outras razões não citadas, as topologias de conversores de três níveis aparecem como uma solução cada vez mais atrativa tecnologicamente para aplicações em baixa tensão, justificando a utilização das mesmas também nestes casos.

1.3 Técnicas de modulação

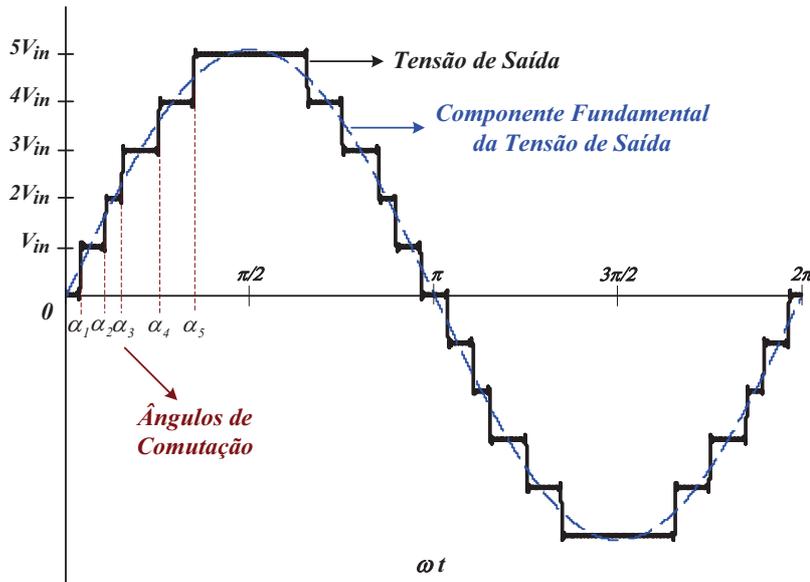
As diversas técnicas de modulação aplicadas aos conversores multiníveis são classificadas de acordo com a frequência de comutação utilizada para os interruptores (RODRIGUEZ; FRANQUELO; KOURO, 2009). Entre as técnicas de modulação que utilizam uma frequência de comutação baixa, realizando geralmente uma ou duas comutações dos semicondutores durante um ciclo da tensão de saída, será analisada a técnica de eliminação seletiva de harmônicos (SHE). Entre as técnicas de modulação que realizam várias comutações dos semicondutores durante um ciclo da tensão de saída serão analisados os dois métodos mais populares, que são a técnica de modulação PWM senoidal (SPWM) e a técnica de modulação PWM vetorial (*“Space Vector PWM”* – SVPWM).

1.3.1 Eliminação seletiva de harmônicos (SHE)

Os semicondutores utilizados em conversores para aplicações em potência muito elevada devem operar com uma baixa frequência de comutação ($F_s < 1$ kHz). Nestes casos, se os métodos PWM tradicionais fossem utilizados, harmônicos de baixa ordem estariam presentes na forma de onda da tensão de saída destes conversores. A eliminação seletiva de harmônicos (SHE) é uma técnica tradicional desenvolvida para conversores que operam com uma baixa frequência de comutação. Nesta técnica, para um quarto de ciclo da componente fundamental da tensão de saída, os ângulos de comutação (geralmente de 3 a 7) são previamente calculados através da análise de Fourier para garantir a eliminação de harmônicos de baixa ordem indesejáveis (HOLTZ, 1994).

Para exemplificar o método, adota-se a forma de onda da tensão de saída de um inversor CFB de 11 níveis representada na Figura 1.26.

Figura 1.26 – Forma de onda da tensão de saída de um inversor CFB de 11 níveis.



Este conversor apresenta cinco fontes cc isoladas (“*Separate DC Sources*” – SDCSs) por fase, todas com o mesmo valor (V_{in}), as quais podem ser obtidas a partir de baterias, células combustíveis ou células de painéis fotovoltaicos (PENG; MCKEEVER; ADANS, 1998).

O número de ângulos de comutação presentes na forma de onda da tensão de saída de um inversor CFB de m níveis é determinado pela equação (1.3).

$$n_c = \frac{m-1}{2} \quad (1.3)$$

Desta forma, para o inversor CFB de 11 níveis, cinco ângulos de comutação estão presentes na forma de onda da tensão de saída do conversor. Realizando a análise em séries de Fourier, a tensão de saída do conversor pode ser expressa de acordo com a equação (1.4).

$$v_o(t) = \frac{4V_{in}}{\pi} \sum_{n=1,3,5,\dots}^{\infty} [\cos(n\alpha_1) + \cos(n\alpha_2) + \dots + \cos(n\alpha_5)] \cdot \frac{\text{sen}(n\omega t)}{n} \quad (1.4)$$

Os ângulos de comutação são selecionados para que ocorra o cancelamento dos harmônicos de baixa frequência predominantes na forma de onda da tensão de saída. Neste exemplo, com cinco ângulos de comutação presentes, cinco equações podem ser utilizadas, sendo que uma delas é reservada para o cálculo da amplitude da componente fundamental, de acordo com o índice de modulação. Desta forma, os harmônicos de 5ª, 7ª, 11ª e 13ª ordem podem ser eliminados com uma seleção apropriada dos ângulos de comutação. Estes ângulos são calculados de acordo com o sistema de equações elaborado a partir da equação (1.4) e representado em (1.5).

$$\begin{aligned}
\cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) + \cos(5\alpha_4) + \cos(5\alpha_5) &= 0 \\
\cos(7\alpha_1) + \cos(7\alpha_2) + \cos(7\alpha_3) + \cos(7\alpha_4) + \cos(7\alpha_5) &= 0 \\
\cos(11\alpha_1) + \cos(11\alpha_2) + \cos(11\alpha_3) + \cos(11\alpha_4) + \cos(11\alpha_5) &= 0 \\
\cos(13\alpha_1) + \cos(13\alpha_2) + \cos(13\alpha_3) + \cos(13\alpha_4) + \cos(13\alpha_5) &= 0 \\
\cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3) + \cos(\alpha_4) + \cos(\alpha_5) &= 5M
\end{aligned} \tag{1.5}$$

Na quinta equação do sistema, M representa o índice de modulação de amplitude do conversor, definido pela equação (1.6).

$$M = \frac{\pi}{4} \cdot \frac{V_{O1_max}}{V_{O_max}} = \frac{\pi}{4} \cdot \frac{V_{O1_max}}{5V_{in}} \tag{1.6}$$

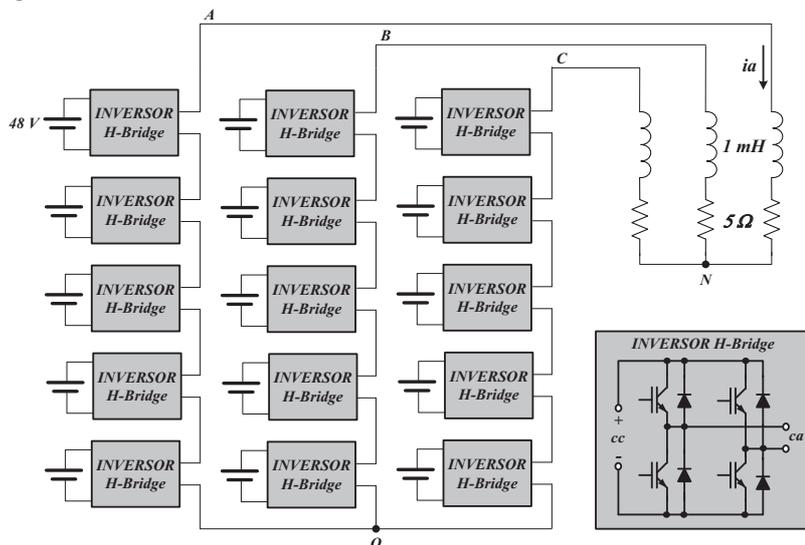
Na equação (1.6), V_{O1_max} representa a amplitude da componente fundamental da tensão de saída de fase do inversor.

Utilizando um método de solução numérica para o sistema de equações (1.5), obtêm-se os seguintes ângulos de comutação, para um índice de modulação igual a 0,8.

$$\alpha_1 = 6,59^\circ, \alpha_2 = 18,96^\circ, \alpha_3 = 27,16^\circ, \alpha_4 = 45,15^\circ \text{ e } \alpha_5 = 62,22^\circ.$$

Na Figura 1.27, está representado o diagrama simplificado do circuito do inversor CFB de 11 níveis utilizado neste exemplo.

Figura 1.27 – Inversor CFB trifásico de 11 níveis.



As formas de onda da tensão V_{AO} , da tensão V_{AB} , da tensão V_{AN} e da corrente de carga na fase A, obtidas por simulação, estão representadas na Figura 1.28.

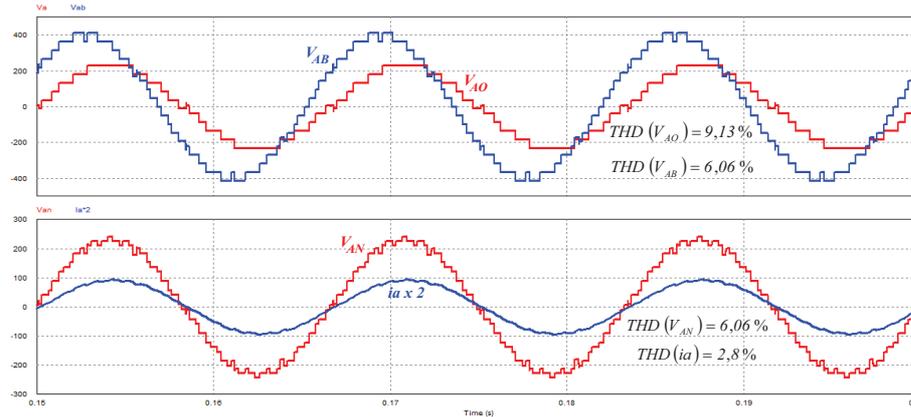
Os valores obtidos para a tensão de saída na fase A do conversor (tensão V_{AO}) foram os seguintes:

$$V_{AO_max} = 230 V ,$$

$$V_{AO1_max} = 231,71 V ,$$

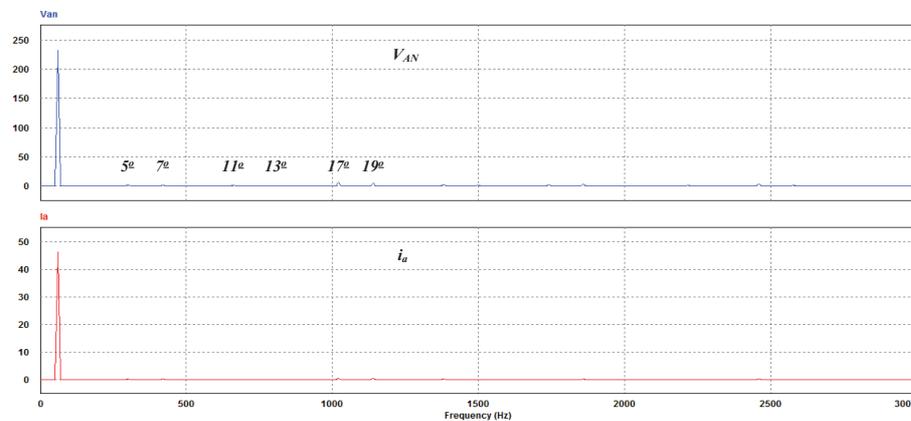
$$M = \frac{\pi}{4} \cdot \frac{V_{AO1_max}}{V_{AO_max}} = \frac{\pi}{4} \cdot \frac{231,71}{230} = 0,79 .$$

Figura 1.28 – Formas de ondas obtidas para o inversor CFB trifásico de 11 níveis.



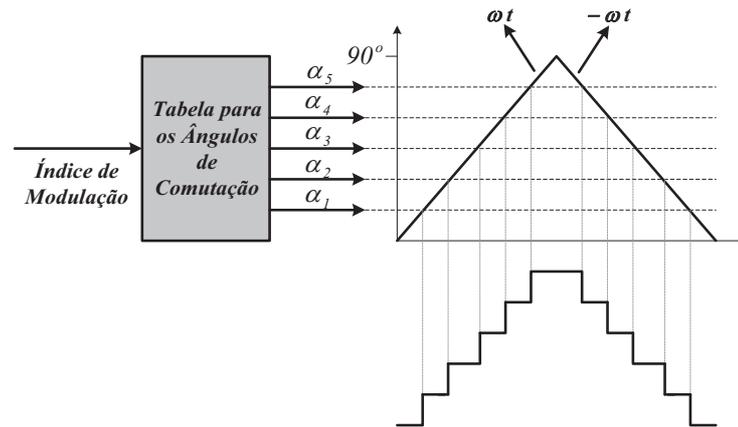
Os espectros harmônicos da tensão V_{AN} e da corrente de carga na fase A estão representados na Figura 1.29, na qual se verifica a eficácia da técnica utilizada.

Figura 1.29 – Espectros harmônicos para o inversor CFB trifásico de 11 níveis.



Através da equação (1.5), observa-se que para cada valor do índice de modulação, resulta em um conjunto diferente para os ângulos de comutação que não são calculados em tempo real. Um conjunto de ângulos é previamente calculado, para cada valor do índice de modulação, e os resultados são armazenados em uma tabela de valores. O valor do índice de modulação é calculado de acordo com os valores da tensão no barramento cc e da tensão de saída desejada. Com o valor deste índice calculado, o conjunto de ângulos é atualizado através da tabela de valores para garantir que os harmônicos selecionados sejam eliminados de forma efetiva. O diagrama simplificado desta implementação está representado na Figura 1.30.

Figura 1.30 – Implementação da técnica de modulação SHE.



1.3.2 Modulação PWM senoidal

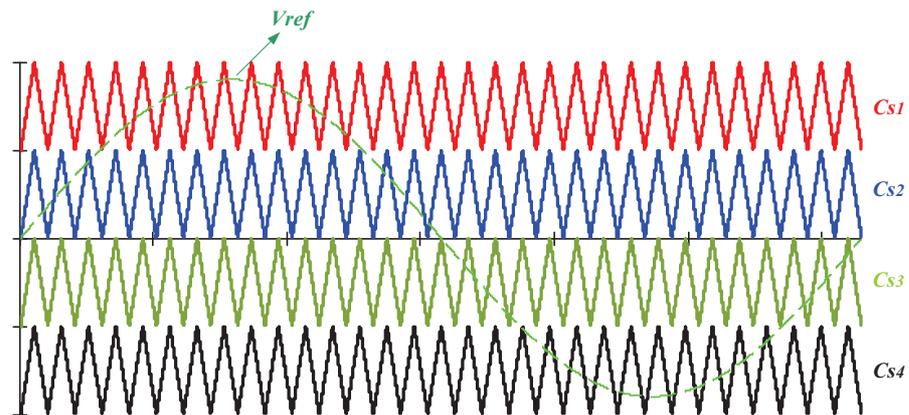
A técnica de modulação PWM senoidal é o método mais utilizado para inversores que operam com uma frequência de comutação acima de 1 kHz e fundamenta-se em sinais de comando para os interruptores que são gerados a partir de comparações dos sinais das portadoras triangulares com uma tensão de referência senoidal (HOLMES; LIPO, 2003). Para um conversor com m níveis, são necessárias $m-1$ portadoras triangulares, deslocadas verticalmente para realizar a modulação adequada. Quando todos os sinais das portadoras estão em fase entre si, a modulação é chamada de disposição de fase (“*Phase Disposition PWM*” – PD-PWM) e quando os sinais das portadoras positivas estão em fase entre si e em oposição de fase com os sinais das portadoras negativas, a modulação é chamada de disposição em oposição de fase (“*Phase Opposition Disposition PWM*” – POD-PWM) (CARRARA *et al.*, 1992). Existe ainda a modulação chamada de disposição em oposição de fase alternada (“*Alternate Phase Opposition Disposition PWM*” – APOD-PWM), na qual as fases entre portadoras adjacentes são alternadas. Os exemplos de cada modulação PWM senoidal, acima mencionada, para o inversor de cinco níveis com grampeamento a diodo estão representados na Figura 1.31. Nestes exemplos, cada sinal de portadora é associado a um par de interruptores do conversor.

Na Figura 1.32 está representado um exemplo qualitativo da modulação PD-PWM para o inversor 3N-NPC. Nos intervalos de tempo em que o valor da tensão de referência é maior que o valor de ambas as portadoras, os interruptores $S1$ e $S2$ estão ligados e o ponto A está conectado ao barramento positivo (ponto P). Durante os intervalos em que o valor da tensão de referência é menor que o valor da portadora $Cs1$ e maior que o valor da portadora $Cs2$, os interruptores $S2$ e $S3$ estão ligados e o ponto A está conectado ao ponto central (ponto

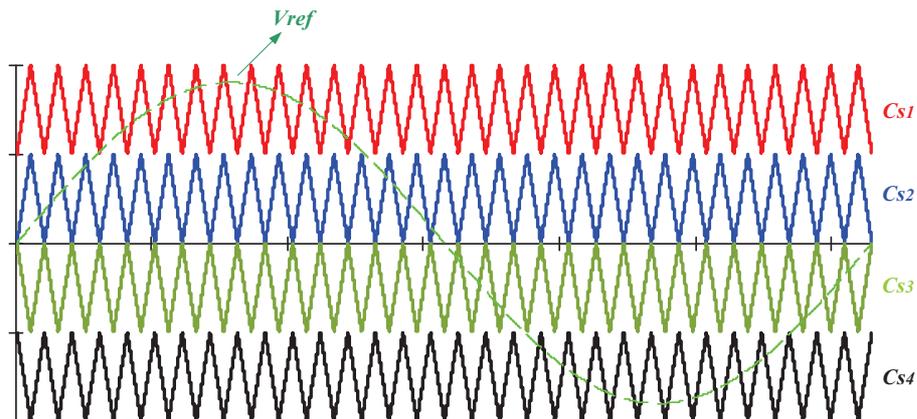
O). Finalmente, nos intervalos em que o valor da tensão de referência é menor que o valor de ambas as portadoras, os interruptores S_3 e S_4 estão ligados e o ponto A está conectado ao barramento negativo (ponto N).

Figura 1.31 – Modulação PWM senoidal aplicada ao inversor de cinco níveis. (a) PD-PWM, (b) POD-PWM e (c) APOD-PWM.

(a)



(b)



(c)

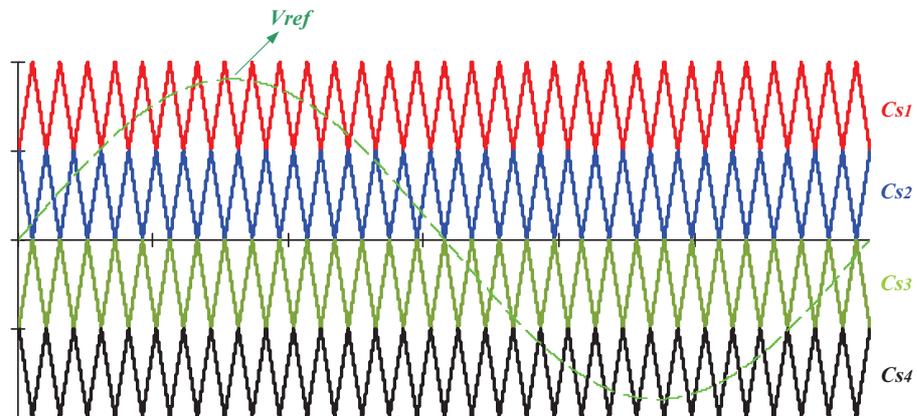
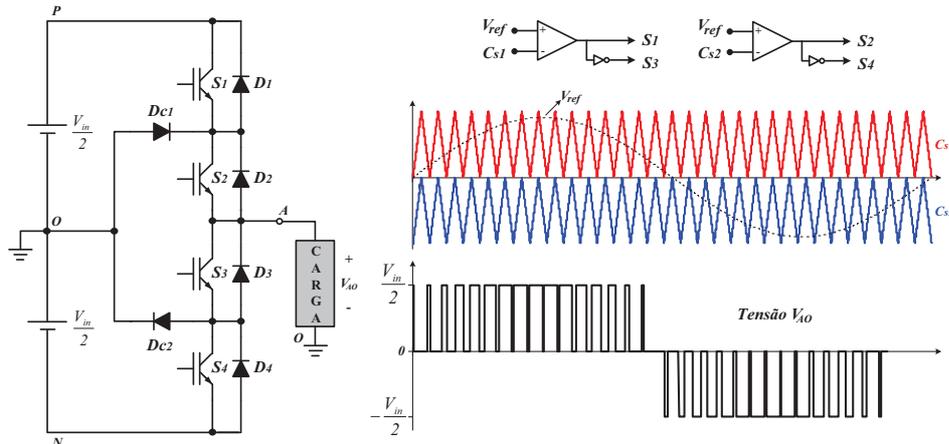


Figura 1.32 – Exemplo da utilização da modulação PD-PWM para o inversor 3N-NPC.



1.3.3 Modulação PWM vetorial

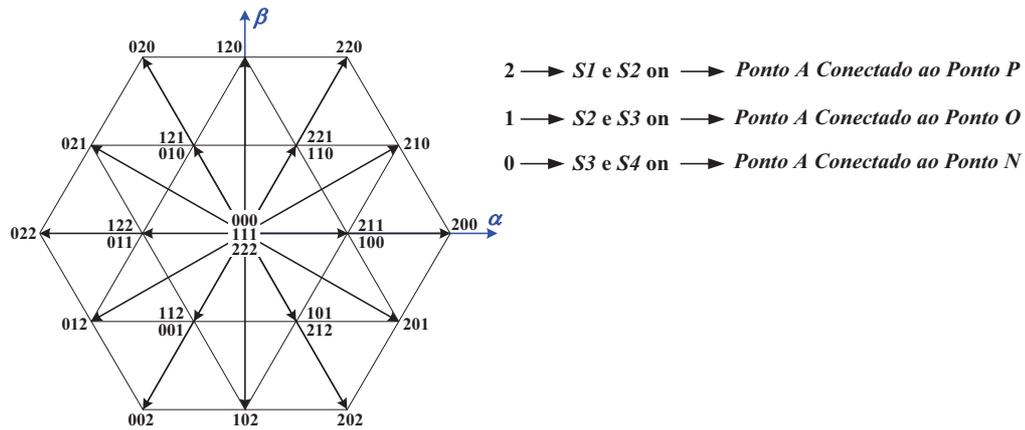
A modulação PWM vetorial (“*Space Vector PWM*” – SVPWM) é uma técnica de modulação que, entre outras características, possibilita a redução do número de comutações dos interruptores, a minimização do conteúdo harmônico das correntes de saída dos inversores e a utilização de maiores índices de modulação (BATISTA, 2006). Na aplicação desta técnica de modulação, verifica-se a utilização dos vetores disponíveis que representam os estados topológicos do conversor de acordo com os estados de condução dos interruptores. Estes vetores são então decompostos nos eixos α e β através da transformação $\alpha\beta 0$ (transformação de Clark) (BARBI, 1985). A identificação de setores para o posicionamento dos vetores a serem implementados e a relação entre esses vetores e os sinais de comando aplicados aos interruptores do conversor em cada etapa de operação devem também ser considerados.

Um exemplo da distribuição dos vetores disponíveis para o inversor NPC trifásico de três níveis no plano $\alpha\beta$ está representado na Figura 1.33. Observa-se que este conversor possui três níveis ou estados para a tensão de saída em cada fase, resultando em 3^3 combinações possíveis e conseqüentemente em 27 vetores. Entretanto, apenas 19 vetores são diferentes e 8 são redundantes. Existe uma redundância tripla para o vetor nulo e redundância dupla para outros 6 vetores. O vetor nulo, por exemplo, pode ser obtido a partir de três estados topológicos diferentes: conectando a tensão de saída de cada fase ao ponto P, que corresponde ao estado (2,2,2); conectando a tensão de saída de cada fase ao ponto O, que corresponde ao estado (1,1,1); ou conectando a tensão de saída de cada fase ao ponto N, que corresponde ao estado (0,0,0).

Entre os diversos métodos de implementação da modulação vetorial para conversores multiníveis encontrados na literatura, neste trabalho será apresentada uma técnica

de modulação otimizada para aplicação dos vetores disponíveis em cada período de comutação do conversor. Esta técnica, denominada de modulação PWM vetorial centralizada (“Centered Space Vector PWM” – CSVPWM), é demonstrada a seguir (MCGRATH; HOLMES; LIPO, 2003).

Figura 1.33 – Representação dos vetores disponíveis para o inversor trifásico 3N-NPC.



Primeiramente, adiciona-se uma tensão *offset* de modo comum à tensão de referência de cada fase V_{refA} , V_{refB} e V_{refC} , de acordo com a equação (1.7).

$$V_{refK_1} = V_{refK} - \frac{\max(V_{refA}, V_{refB}, V_{refC}) + \min(V_{refA}, V_{refB}, V_{refC})}{2} \quad (1.7)$$

Onde $K = A, B$ e C .

No segundo passo, cada tensão de referência V_{refK_1} é deslocada verticalmente para os limites da portadora triangular $(0, V_{Cs_pico})$ utilizando a função *modulus*, de acordo com a equação (1.8).

$$V_{refK_2} = (V_{refK_1} + V_{Cs_pico}) \bmod \left(\frac{2V_{Cs_pico}}{m-1} \right) \quad (1.8)$$

Na equação (1.8) V_{Cs_pico} é o valor de pico da portadora triangular, m representa o número de níveis do conversor e a função $(a \bmod b)$ retorna o resto da divisão (a/b) .

No caso do inversor NPC trifásico de três níveis com o valor de pico da portadora triangular igual a 1, a equação (1.8) pode ser simplificada, resultando na equação (1.9).

$$V_{refK_2} = (V_{refK_1} + 1) \bmod (1) \quad (1.9)$$

Este *offset* adicional que resulta em cada tensão de referência V_{refK_2} garante que os dois vetores aplicados na sequência de comutação estejam centralizados em cada período de comutação. A tensão de referência final para cada fase, incluindo ambos os *offsets*, é determinada pela equação (1.10).

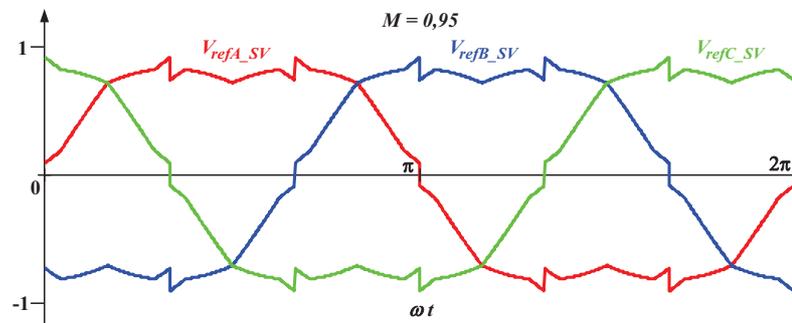
$$V_{refK_SV} = V_{refK_1} + \frac{V_{Cs_pico}}{m-1} \frac{\max(V_{refA_2}, V_{refB_2}, V_{refC_2}) + \min(V_{refA_2}, V_{refB_2}, V_{refC_2})}{2} \quad (1.10)$$

Com a substituição dos valores deste exemplo ($V_{Cs_pico} = 1$ e $m = 3$) na equação (1.10), obtém-se a equação (1.11).

$$V_{refK_SV} = V_{refK_1} + \frac{1}{2} \frac{\max(V_{refA_2}, V_{refB_2}, V_{refC_2}) + \min(V_{refA_2}, V_{refB_2}, V_{refC_2})}{2} \quad (1.11)$$

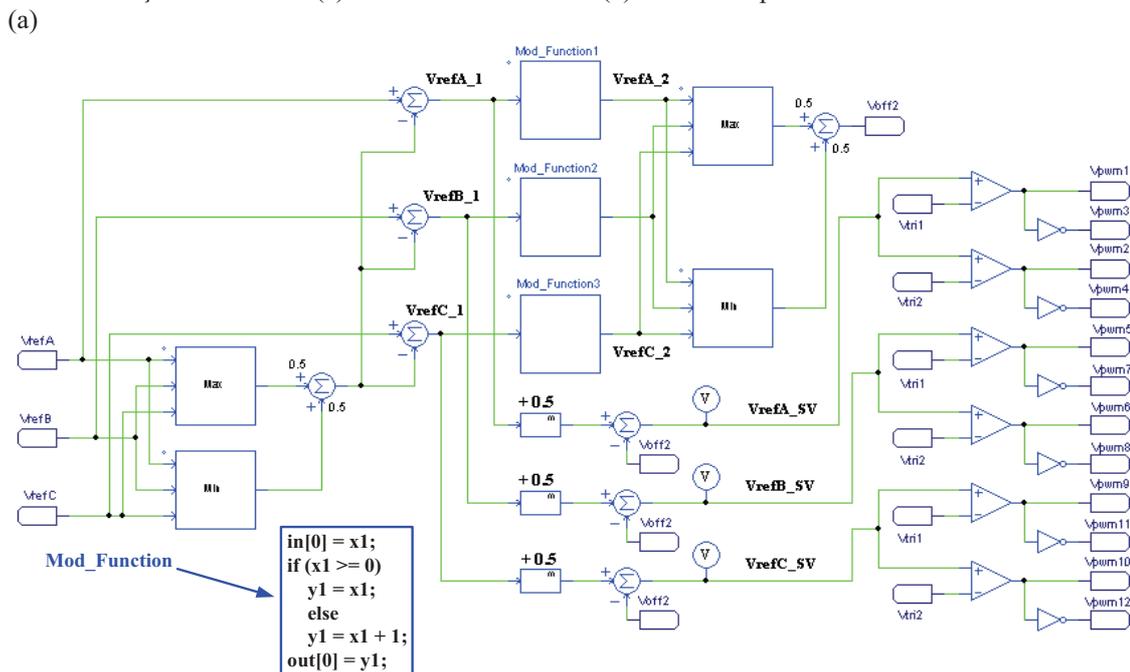
Na Figura 1.34 está representada a tensão de referência de cada fase para o inversor NPC trifásico de três níveis, obtidas a partir da técnica de modulação CSVPWM e utilizando um índice de modulação igual a 0,95.

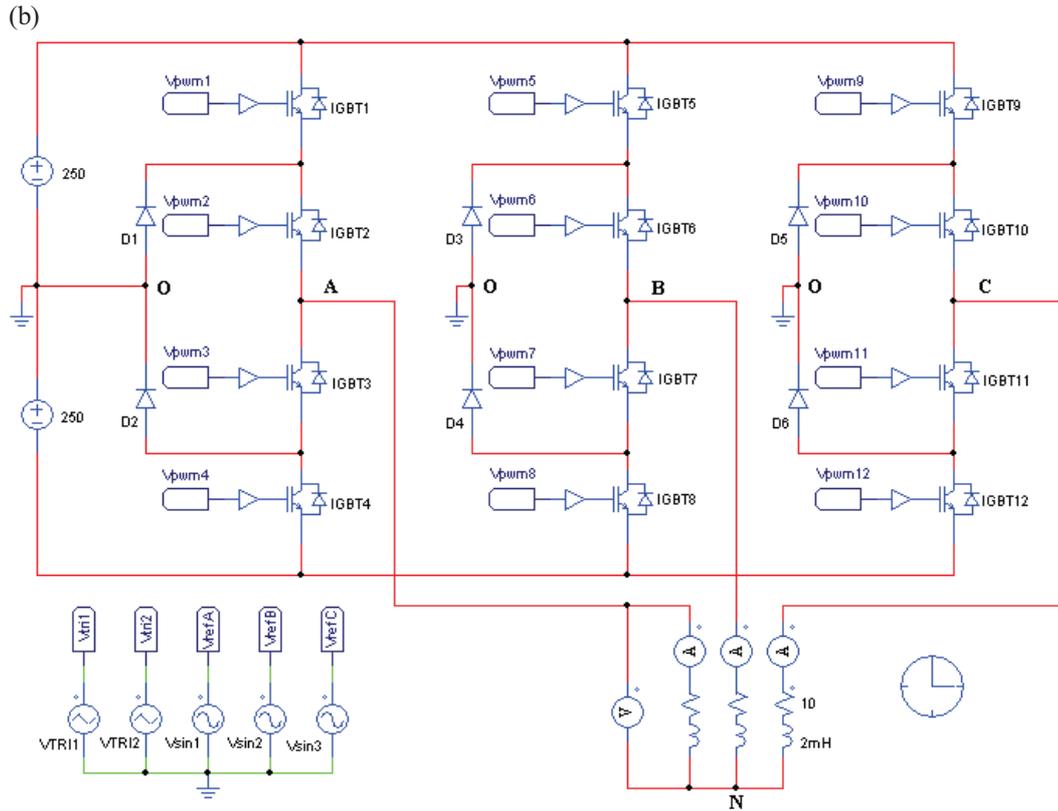
Figura 1.34 – Modulação CSVPWM para o inversor trifásico 3N-NPC.



Na Figura 1.35 está representado o diagrama esquemático utilizado em simulação para o inversor NPC trifásico de três níveis com modulação CSVPWM.

Figura 1.35 – Diagrama esquemático utilizado em simulação para o inversor NPC trifásico de três níveis com modulação CSVPWM. (a) Circuito de comando e (b) circuito de potência.

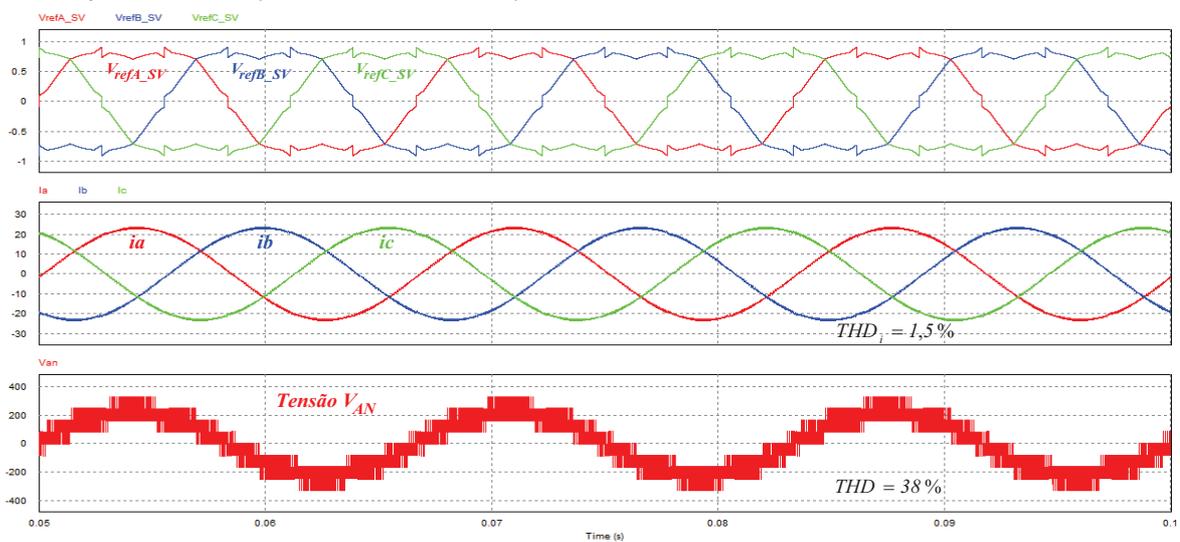




Para executar a função representada na equação (1.9), foi utilizado um bloco de programação, cujo conteúdo está anexado ao diagrama do circuito de comando do conversor.

As formas de ondas obtidas da tensão de referência em cada fase, das correntes de carga e da tensão de saída V_{AN} estão representadas na Figura 1.36.

Figura 1.36 – Formas de onda obtidas por simulação para o inversor NPC trifásico de três níveis com modulação CSVPWM ($M=0,95$ e $F_s=10$ kHz).



1.4 Conversores intercalados com acoplamento magnético

Como mencionado anteriormente, a técnica de intercalamento fundamenta-se na conexão paralela de conversores que operam de forma sincronizada e complementar, conectados à mesma carga e alimentados a partir de uma mesma fonte de tensão (HAUSMANN; BARBI, 2009). Os conversores intercalados com acoplamento magnético são encontrados na literatura técnica sob duas formas: conversores intercalados com indutores acoplados (SALMON; KNIGHT; EWANCHUK, 2009) e conversores intercalados que utilizam células acopladas magneticamente através de um autotransformador (*“Intercell Transformer”* – ICT) (LABOURÉ; CUNIÈRE; MEYNARD; FOREST; SARRAUTE, 2008).

1.4.1 Conversores intercalados com indutores acoplados

A técnica de conexão paralela de conversores intercalados com acoplamento magnético foi proposta inicialmente com a utilização de indutores acoplados (UEDA; MATSUI; ASAO; TSUBOI, 1995). A partir dos resultados experimentais obtidos, verificou-se que os conversores que utilizavam tal técnica apresentavam não apenas um aumento na capacidade de corrente, mas também uma sensível redução no conteúdo harmônico das correntes e tensões de saída. Os conversores intercalados são configurados de tal forma que os sinais de comando dos interruptores correspondentes de cada braço individual devem apresentar uma defasagem entre si definida pela equação (1.12).

$$\phi_{Sn} = \frac{360^\circ}{n} \quad (1.12)$$

Em (1.12), n representa o número de conversores conectados em paralelo por fase.

O número de níveis do conversor formado pela conexão paralela é determinado pela equação (1.13).

$$k = m + 2(n - 1) \quad (1.13)$$

Em (1.13), m representa o número de níveis na saída individual de cada conversor, n o número de conversores conectados e k o número de níveis na saída do conversor resultante.

Esta técnica pode ser mais bem exemplificada através da análise do conversor formado pela conexão paralela de três conversores NPC's intercalados de três níveis cada um, através de indutores acoplados ($m = 3$ e $n = 3$) (HAUSMANN; SILVA; BARBI, 2009). A defasagem entre os sinais de comando dos interruptores correspondentes e o número de níveis

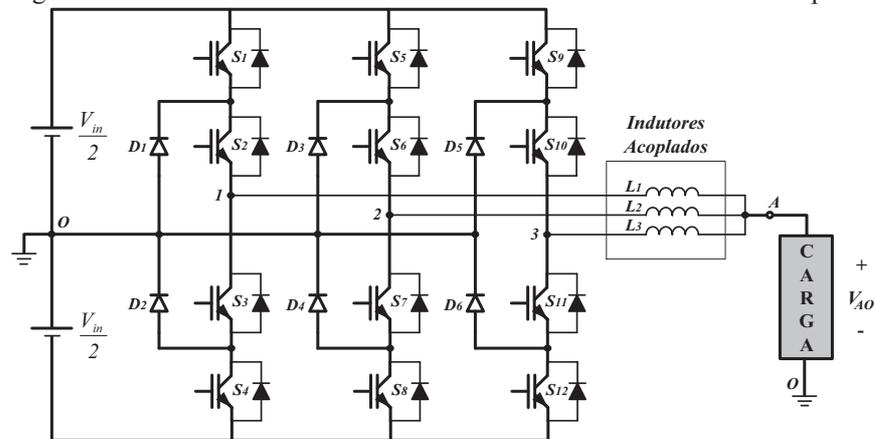
na saída do conversor resultante, calculados a partir das equações (1.12) e (1.13), respectivamente, são os seguintes:

$$\phi_{S3} = \frac{360^\circ}{3} = 120^\circ \quad (1.14)$$

$$k = 3 + 2(3 - 1) = 7 \text{ níveis} \quad (1.15)$$

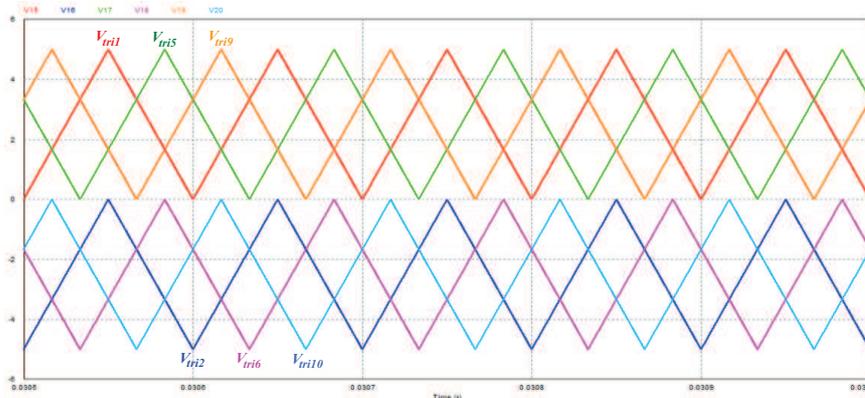
O diagrama simplificado do inversor NPC de sete níveis, intercalado e utilizando indutores acoplados, está representado na Figura 1.37 na configuração monofásica.

Figura 1.37 – Inversor monofásico 7N-NPC intercalado com indutores acoplados.



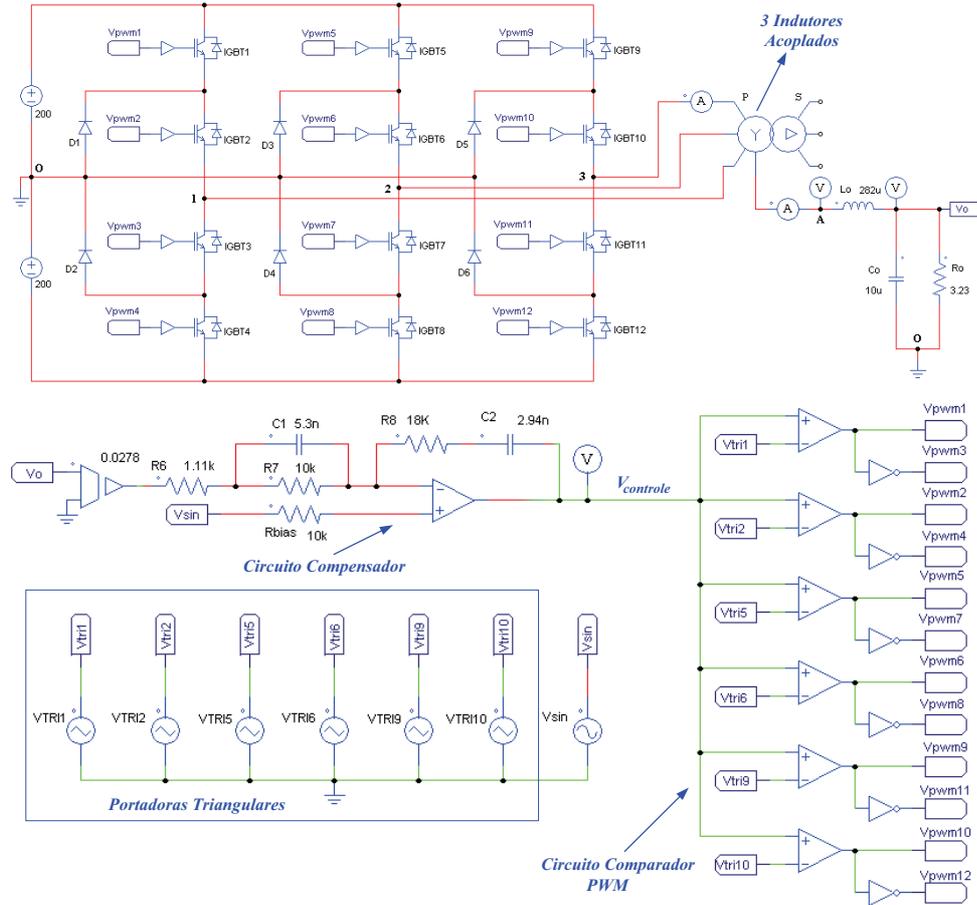
A utilização de indutores acoplados permite que a corrente total de saída do conversor resultante seja dividida uniformemente entre os conversores individuais, de tal forma que a corrente em cada conversor equivale ao valor de 1/3 da corrente de carga, reduzindo os valores de corrente nos interruptores. A disposição dos sinais das portadoras triangulares para este conversor pode ser verificada na Figura 1.38.

Figura 1.38 - Sinais das portadoras triangulares para o conversor da Figura 1.37.



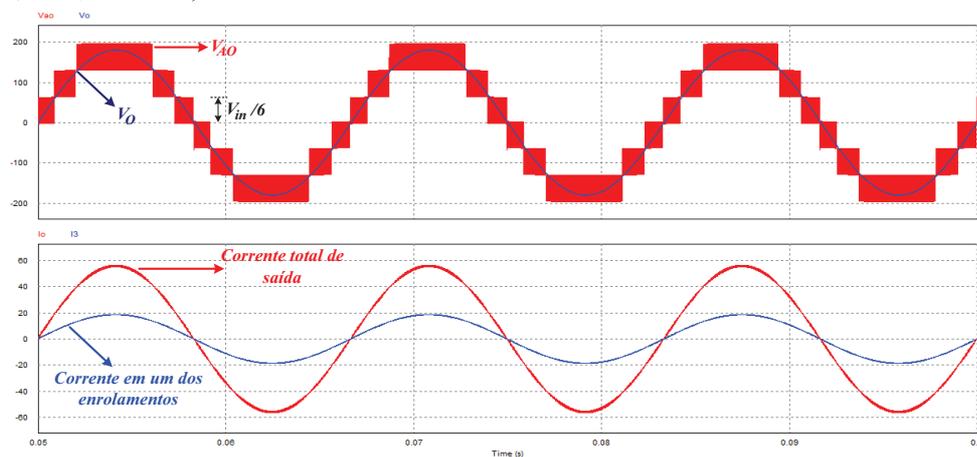
O diagrama esquemático do circuito utilizado em simulação para este conversor está representado na Figura 1.39.

Figura 1.39 – Diagrama do circuito utilizado em simulação para o inversor 7N-NPC intercalado com indutores acoplados na configuração monofásica.



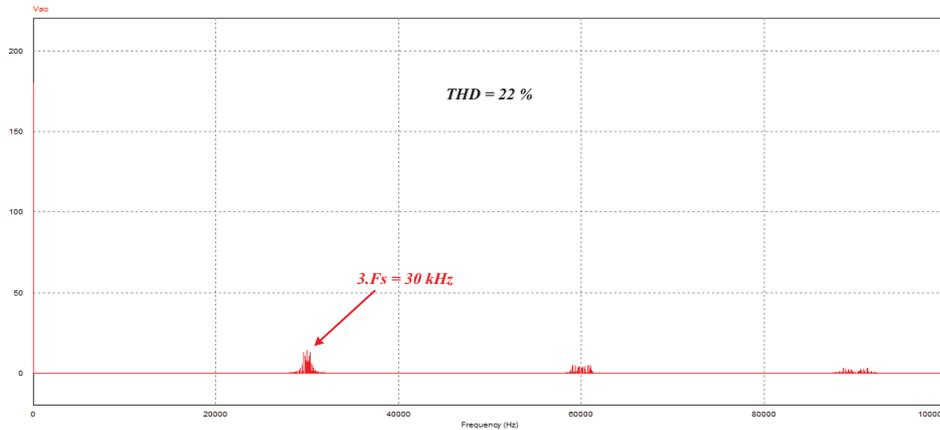
As formas de ondas obtidas em simulação da tensão V_{AO} , da tensão V_o , da corrente total de saída e da corrente em um dos enrolamentos dos indutores acoplados estão representadas na Figura 1.40, na qual pode ser verificada a presença de 7 níveis na forma de onda da tensão de saída V_{AO} .

Figura 1.40 – Formas de onda obtidas em simulação para o conversor da Figura 1.39 ($M = 0,9$ e $F_s = 10$ kHz).



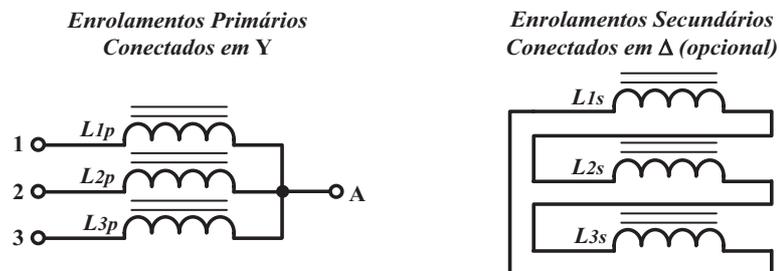
O espectro harmônico da tensão V_{AO} está representado na Figura 1.41, na qual pode ser observado que o primeiro componente de alta frequência ocorre no triplo da frequência de comutação dos interruptores ($3.F_s = 30$ kHz).

Figura 1.41 – Espectro harmônico da tensão V_{AO} para o inversor 7N-NPC intercalado.



Observa-se no diagrama da Figura 1.39 que os enrolamentos dos indutores acoplados estão conectados em Y. Podem ser incluídos enrolamentos secundários conectados em Δ que servem para melhorar a simetria do acoplamento magnético formado (PERAÇA, 2008). Os enrolamentos secundários não são conectados a nenhum outro ponto do circuito e provêm um caminho para circulação de componentes de sequência zero. A corrente que irá circular pelos enrolamentos secundários conectados em Δ é desprezível quando comparada à corrente dos enrolamentos conectados em Y. O diagrama simplificado dos enrolamentos primários e secundários para os indutores acoplados do inversor 7N-NPC intercalado está representado na Figura 1.42.

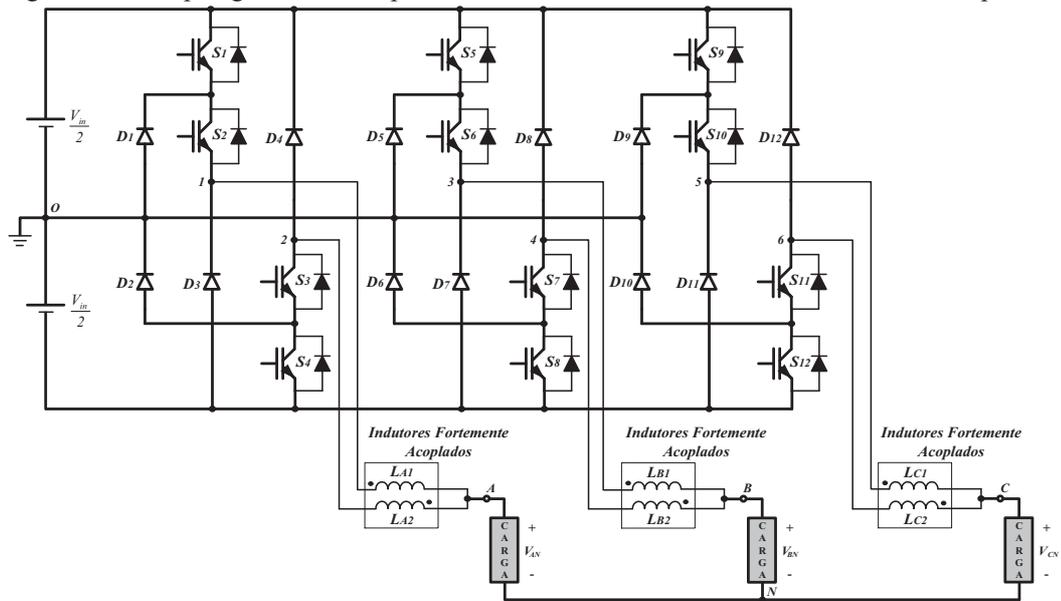
Figura 1.42 – Diagrama dos enrolamentos para os indutores acoplados do inversor 7N-NPC intercalado.



Uma topologia alternativa de inversor multinível com indutores acoplados (“*Coupled Inductor Inverter*” – CII) no estágio de saída de um inversor NPC de 3 níveis foi proposta em (EWANCHUK; VAFAKHAH; SALMON, 2010). Com esta topologia pode-se

obter 5 níveis de tensão PWM, melhorando significativamente a qualidade das formas de onda das grandezas de saída do conversor em relação aos três níveis de tensão obtidos no inversor NPC original. O diagrama simplificado da topologia proposta está representado na Figura 1.43 na configuração trifásica.

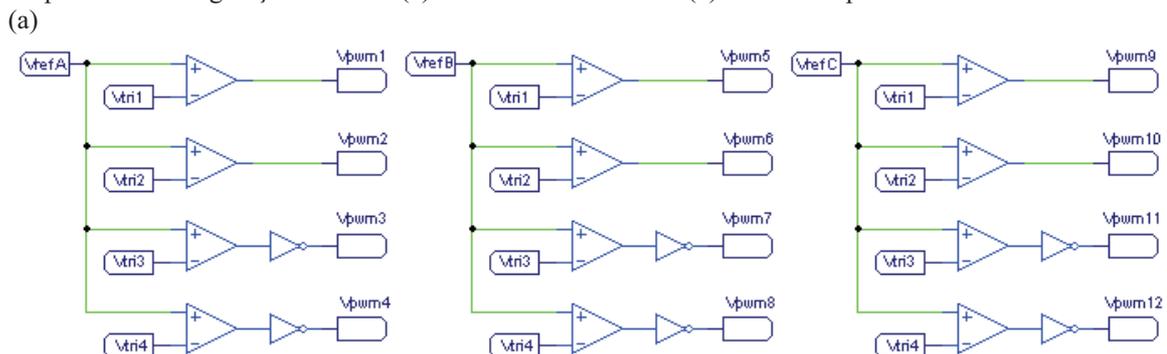
Figura 1.43 – Topologia alternativa para o inversor NPC de cinco níveis com indutores acoplados.

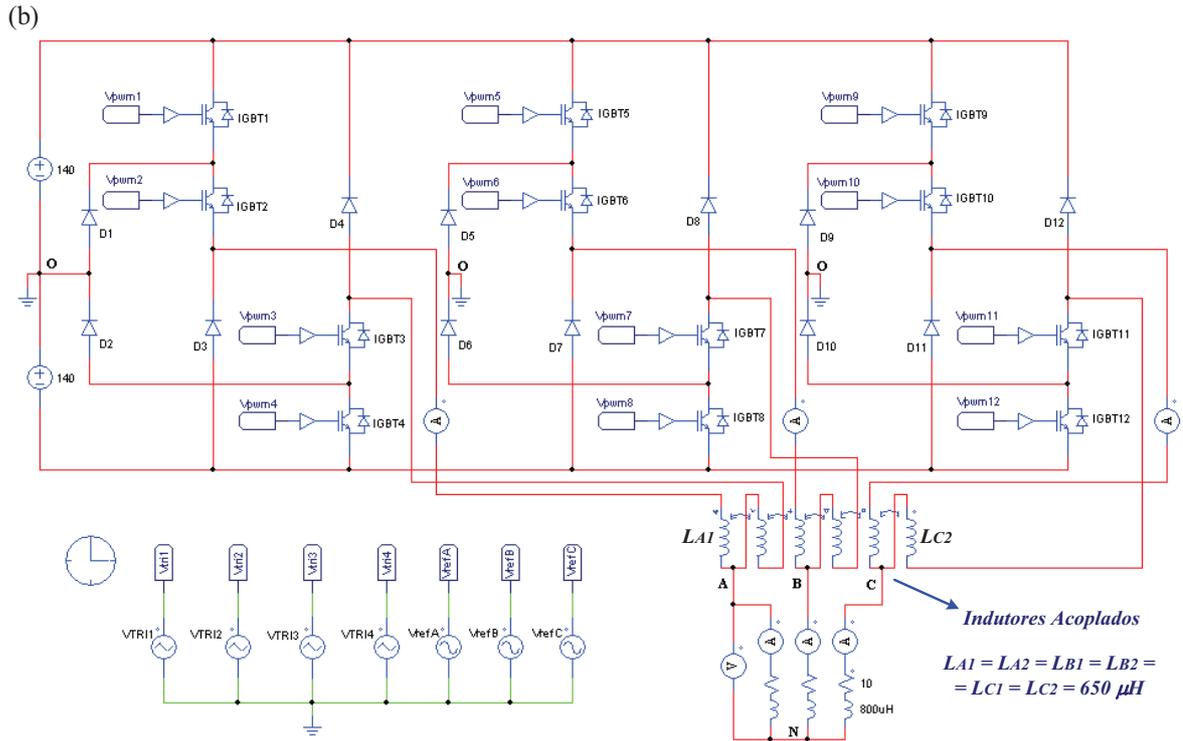


Uma das principais vantagens desta nova topologia sobre o inversor NPC de 3 níveis é a eliminação da necessidade de tempo morto entre os sinais de comando das chaves complementares para evitar sobre correntes. Outra importante característica desta topologia, comparada a outras topologias de 5 níveis, é a utilização de indutores acoplados em uma configuração trifásica com a metade do número de interruptores.

Na Figura 1.44 está representado o diagrama esquemático utilizado em simulação para este conversor com as seguintes especificações: $P_o = 10 \text{ kW}$, $M = 0,9$ e $F_s = 20 \text{ kHz}$.

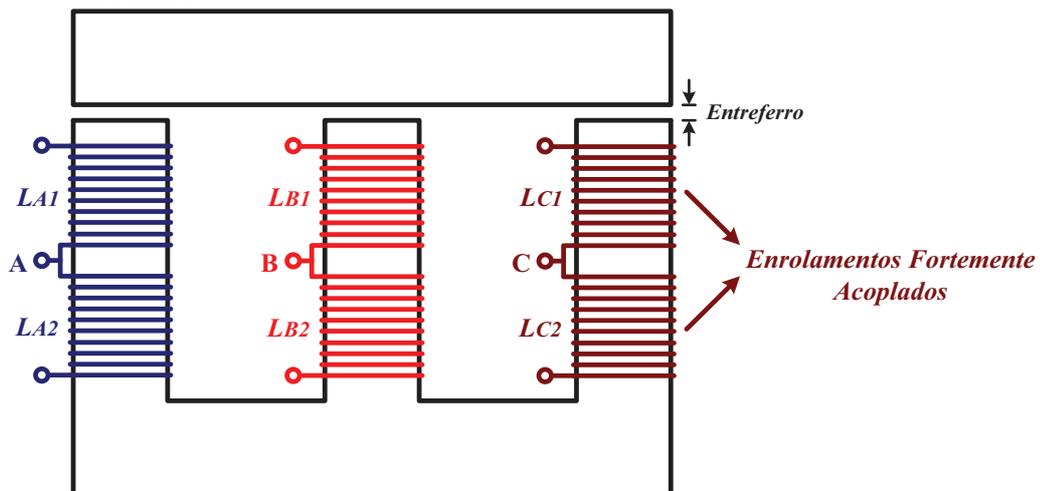
Figura 1.44 – Diagrama do circuito utilizado em simulação para o inversor NPC de 5 níveis com indutores acoplados na configuração trifásica. (a) Circuito de comando e (b) circuito de potência.





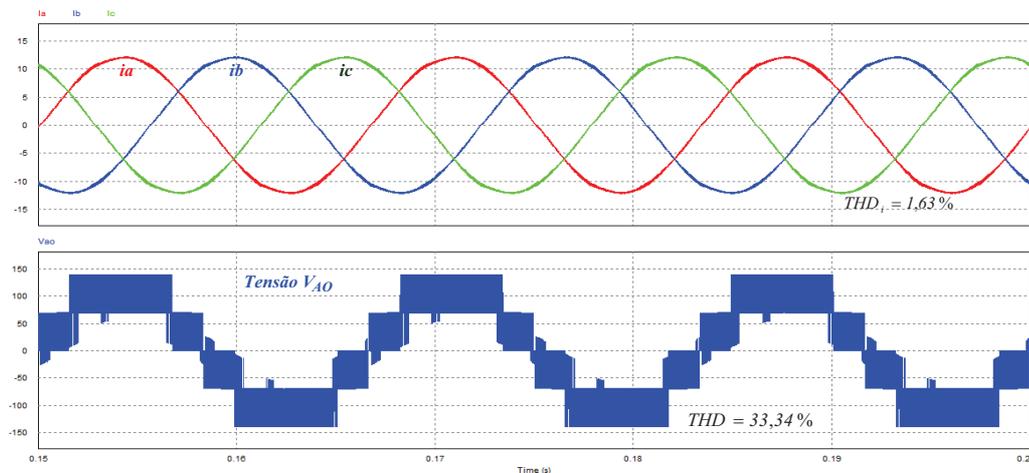
Na prática, todos os enrolamentos dos indutores são acoplados em um mesmo núcleo, sendo que os enrolamentos de uma mesma fase do conversor estão fortemente acoplados, de acordo com o diagrama simplificado representado na Figura 1.45.

Figura 1.45 – Núcleo magnético e enrolamentos dos indutores acoplados para o inversor NPC trifásico de 5 níveis.



As formas de ondas obtidas em simulação das correntes de carga e da tensão de saída V_{AO} estão representadas na Figura 1.46.

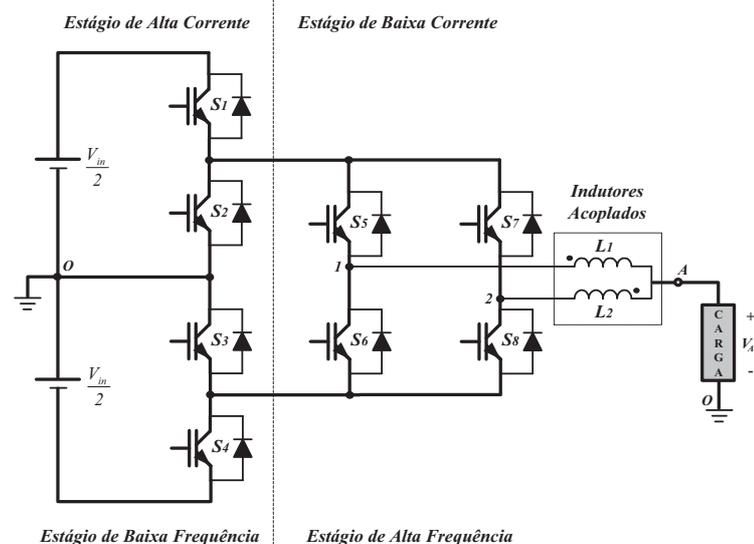
Figura 1.46 – Formas de onda obtidas em simulação para o inversor NPC de 5 níveis com indutores acoplados na configuração trifásica ($V_{in} = 280$ V, $M = 0,9$ e $F_s = 20$ kHz).



Uma técnica PWM aprimorada foi desenvolvida para esta topologia (VAFAKHAH; EWANCHUK; SALMON, 2010). Resultados experimentais demonstram que esta nova técnica é capaz de minimizar a ondulação de corrente nos indutores e, conseqüentemente, reduzir as perdas nesses elementos, elevando, desta forma, o desempenho do inversor.

Recentemente, foi proposto um novo conversor denominado de inversor de 5 níveis com grampeamento ativo do ponto central e com indutores acoplados (5N-ANPC-CI), cuja configuração monofásica está representada na Figura 1.47 (FLORICAU; FLORICAU; GATEAU, 2011).

Figura 1.47 – Configuração monofásica do inversor 5N-ANPC-CI.

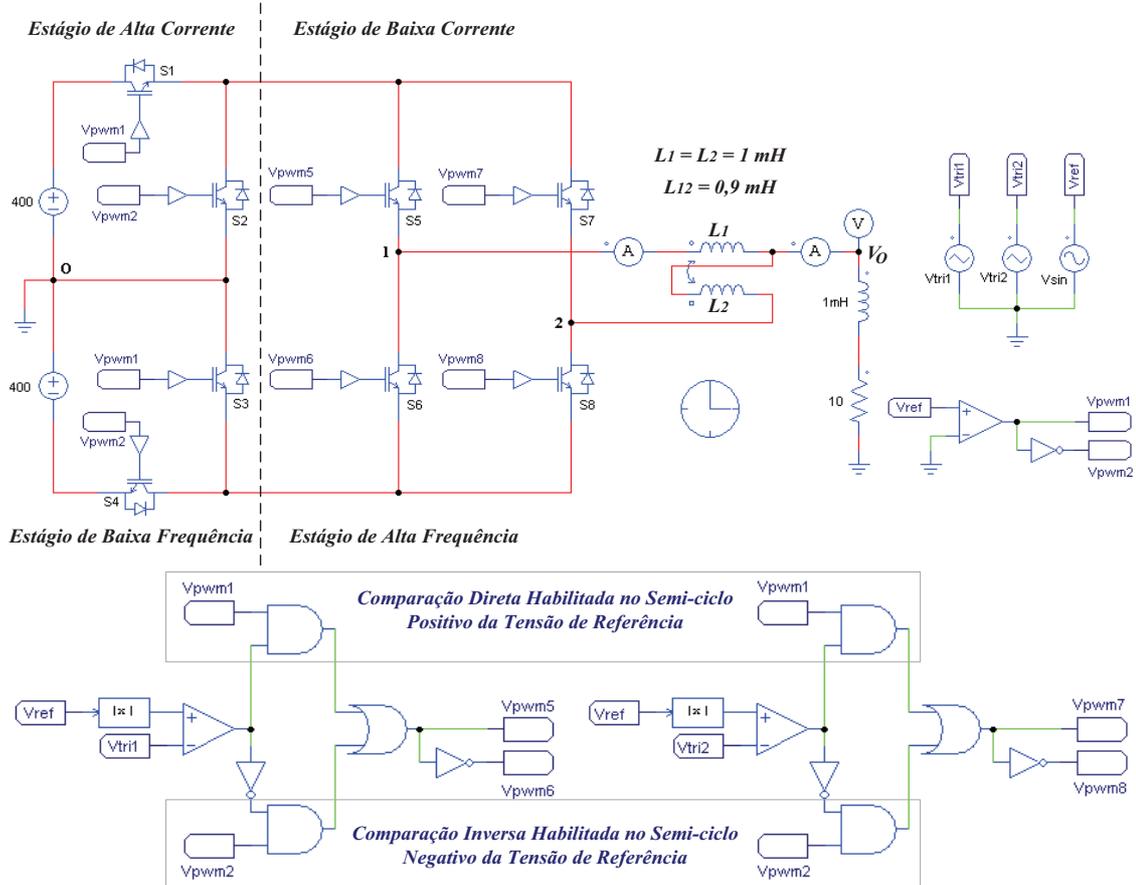


Esta nova topologia é baseada em dois estágios de corrente cascadeados que são controlados por frequências diferentes. O estágio de alta corrente é controlado com uma baixa

frequência de comutação, enquanto que o estágio de baixa corrente é controlado com uma alta frequência de comutação. A topologia proposta apresenta-se como uma solução atrativa, principalmente no que se refere ao aumento na capacidade da corrente de saída do conversor, enquanto que os valores de corrente nos interruptores controlados com uma alta frequência de comutação são reduzidos.

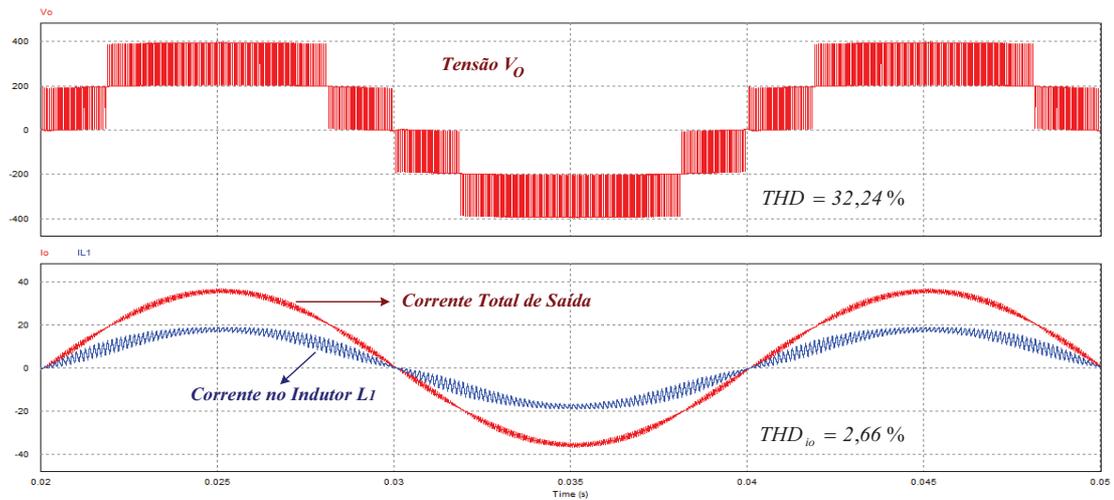
O diagrama esquemático do circuito utilizado em simulação para o inversor 5N-ANPC-CI monofásico está representado na Figura 1.48. Nesta simulação, os seguintes parâmetros foram utilizados: $V_{in} = 800$ V, $F_s = 8$ kHz, $f = 50$ Hz e $M = 0,9$.

Figura 1.48 – Diagrama utilizado em simulação para o inversor 5N-ANPC-CI monofásico.



Os sinais das portadoras triangulares e da tensão de referência estão dispostos de forma idêntica aos respectivos sinais representados na Figura 1.10. As formas de onda obtidas da tensão de saída V_o , da corrente total de saída e da corrente no indutor $L1$ estão representadas na Figura 1.49. Além de apresentar 5 níveis na forma de onda da tensão de saída, esta topologia também tem como característica uma frequência de oscilação na tensão e corrente de saída sendo o dobro da frequência de comutação nos interruptores do estágio de baixa corrente ($F_{osc} = 2.F_s = 16$ kHz).

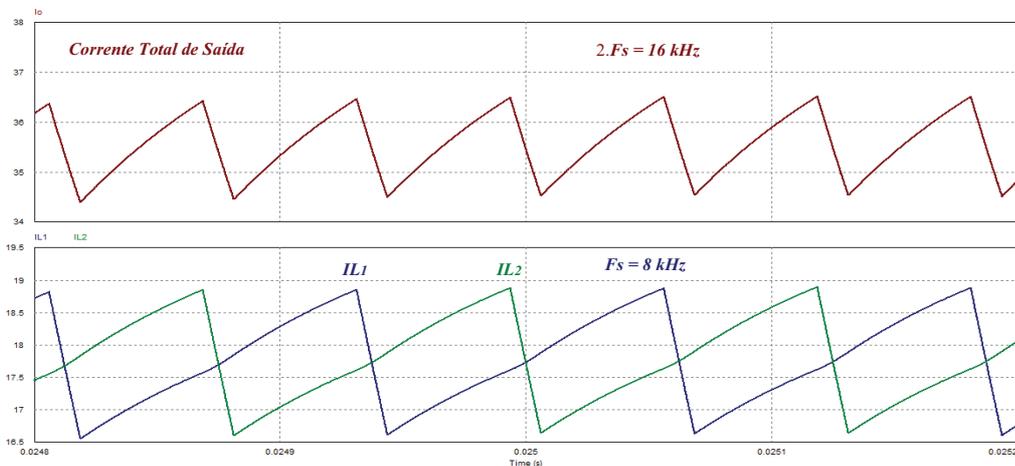
Figura 1.49 – Formas de onda obtidas em simulação para o inversor 5N-ANPC-CI monofásico.



Observando a Figura 1.49, verifica-se que a componente de baixa frequência da corrente no indutor $L1$ é a metade da componente de baixa frequência da corrente total de saída, entretanto, verifica-se também que as componentes de alta frequência destas correntes não têm uma relação matemática definida de forma simples, apresentando, inclusive, intervalos distintos de valores máximos e mínimos de ondulação destas correntes. Esta característica também é observada nos resultados experimentais apresentados por esta topologia e por outras que utilizam indutores acoplados.

Na Figura 1.50 estão representadas no detalhe as formas de onda das correntes nos indutores e da corrente total de saída para $\omega t = \pi/2$, nas quais se verifica que as correntes nos indutores estão defasadas de 180° e com uma frequência de ondulação igual à frequência de comutação dos interruptores.

Figura 1.50 – Formas de onda no detalhe das correntes no inversor 5N-ANPC-CI para $\omega t = \pi/2$.



1.4.2 Conversores intercalados acoplados com autotransformador

Os conversores intercalados que utilizam células acopladas magneticamente através de um autotransformador (ICT) apresentam um funcionamento bastante similar ao apresentado pelos que utilizam indutores acoplados. Entretanto, algumas diferenças fundamentais, que caracterizam vantagens e desvantagens entre um e outro tipo de acoplamento, podem ser citadas (FOREST; LABOURÉ; MEYNARD; SMET, 2009).

Nos conversores intercalados que utilizam um autotransformador, como está representado na Figura 1.51, as correntes nas células são forçadas a serem iguais, desde que o número de espiras de cada enrolamento é o mesmo (COUGO, 2010). Neste caso, a ondulação de alta frequência presente na corrente de cada enrolamento também deve ser a mesma durante o ciclo completo da corrente senoidal. Um exemplo das formas de onda da corrente total de saída e das correntes nos enrolamentos de um autotransformador utilizado para acoplar dois inversores intercalados está representado na Figura 1.52.

Figura 1.51 – Diagrama simplificado de um autotransformador utilizado para acoplar dois inversores intercalados.

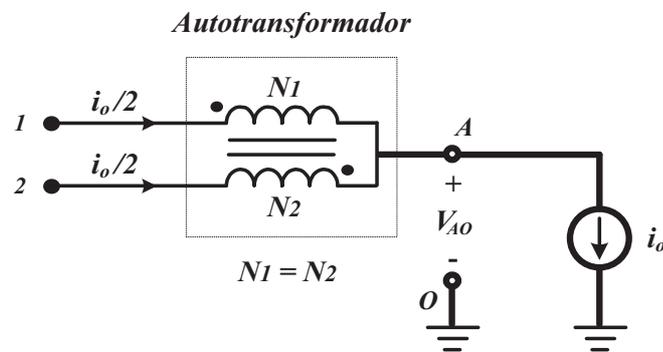
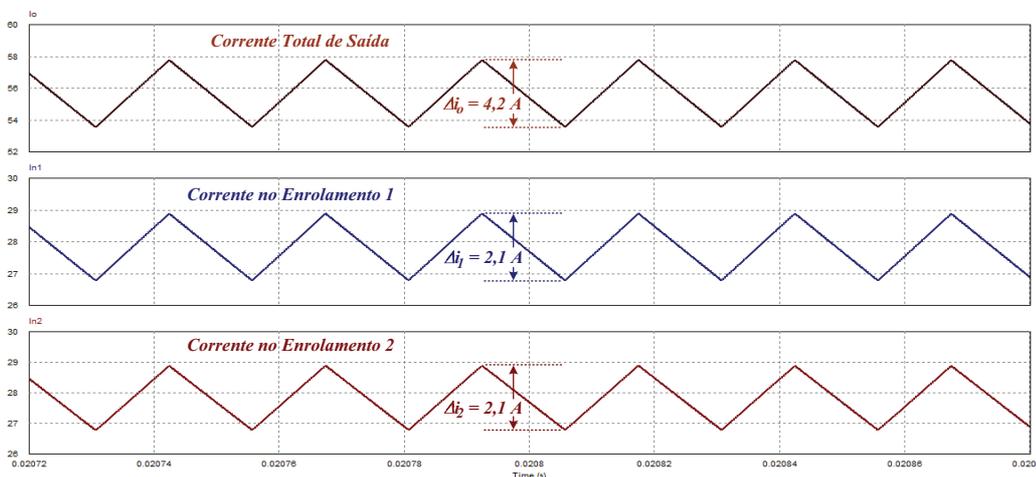


Figura 1.52 – Formas de onda das correntes para dois inversores intercalados acoplados através um autotransformador.



Verifica-se que para uma mesma forma de onda da corrente total de saída, a ondulação da corrente em cada enrolamento do autotransformador e conseqüentemente em cada conversor individual têm um valor reduzido quando comparado ao apresentado pela utilização de indutores acoplados. Esta característica representa uma vantagem para o acoplamento magnético através de um autotransformador, pois resulta em reduzidas perdas de condução nos semicondutores.

Outra vantagem da utilização de ICTs consiste no fato de que os componentes magnéticos operam de forma equivalente aos transformadores, ou seja, sem entreferro e com uma distribuição do campo magnético mais eficiente do que nos indutores, além de apresentarem um balanço de fluxo simétrico permitindo, desta forma, uma melhor utilização do material magnético.

Os conversores que utilizam ICTs apresentam um comportamento dinâmico muito bom devido ao valor reduzido da indutância do indutor de filtro de saída necessário para limitar a ondulação da corrente, o que caracteriza uma propriedade muito atrativa para algumas aplicações.

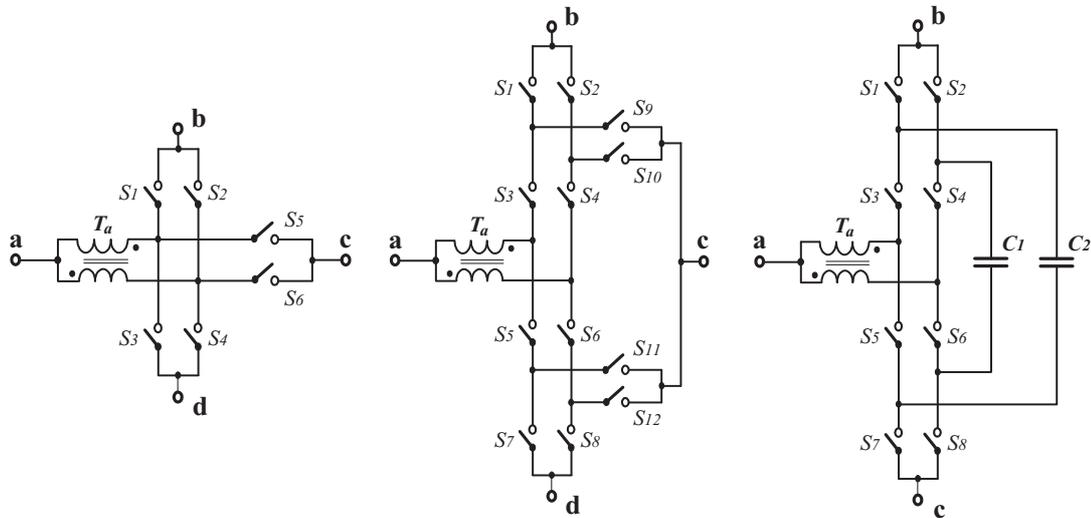
Outra propriedade interessante é o valor reduzido do campo magnético médio induzido gerado no interior do núcleo magnético pelos valores médios das correntes que fluem através dos enrolamentos. Devido a esta propriedade, a potência especificada para ICTs pode ser maior do que para indutores.

Em contrapartida, a técnica que utiliza acoplamento através de um autotransformador necessita de um número elevado de células para evitar o indutor filtro de saída adicional. Outra desvantagem é justamente o elevado acoplamento entre as células que resulta no difícil gerenciamento de uma célula defeituosa.

1.5 Células de comutação de múltiplos estados

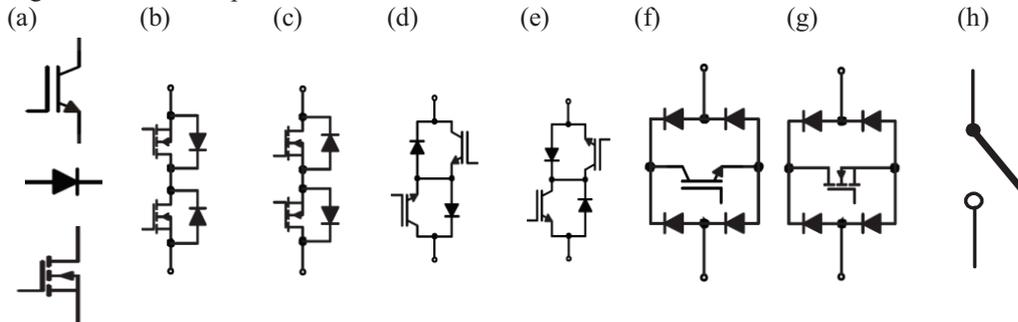
Com a finalidade de dividir uniformemente a corrente total de saída através dos semicondutores e multiplicar a frequência da tensão aplicada na carga, foi criado o conceito da célula de comutação de três estados (CCTE) (BASCOPÉ; BARBI, 2000) e (BASCOPÉ, 2001). A partir desta definição, aplicada inicialmente aos conversores CC-CC, foram obtidas células de comutação de múltiplos estados (*“Multi-State Switching Cells”* – MSSC) básicas e bidirecionais, representadas na Figura 1.53.

Figura 1.53 – Células de comutação de múltiplos estados bidirecionais: (a) célula tipo T, (b) célula tipo I e (c) célula com capacitor flutuante.



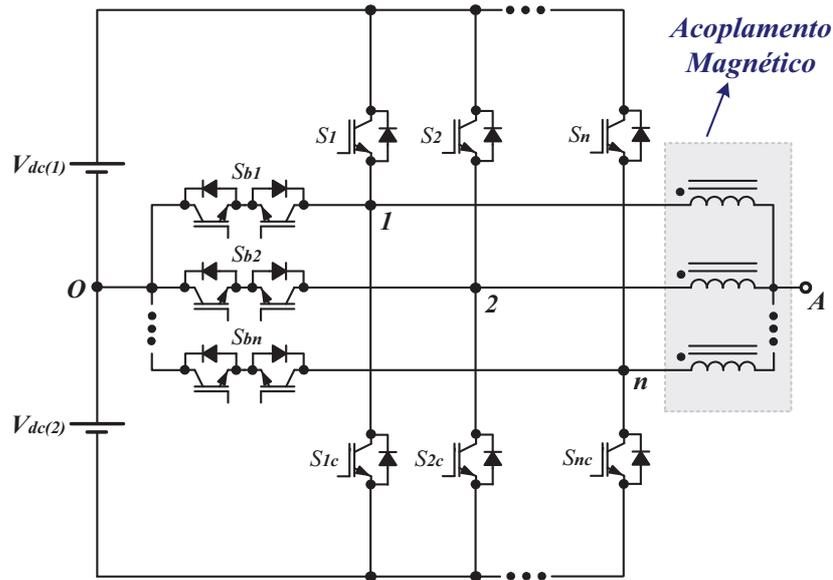
Estas células básicas podem ser aplicadas a todas as topologias de conversores CA-CA, CA-CC, CC-CA e CC-CC utilizados em Eletrônica de Potência. Os interruptores bidirecionais que constituem tais células podem ser implementados com MOSFETs, JFETs, MCTs, BJTs, IGBTs, GTOs, tiristores, etc., como está representado na Figura 1.54.

Figura 1.54 – Interruptores unidirecionais e bidirecionais.



Dentro deste contexto, três topologias de conversores multiníveis baseados nas células de comutação de múltiplos estados bidirecionais, representadas na Figura 1.53, são propostas neste trabalho.

Na Figura 1.55 está representada a topologia do conversor multinível baseado na célula de comutação de múltiplos estados tipo T (“*T Type Multi-State Switching Cell*” – T²-MSSC) (SCHWEIZER; KOLAR, 2011).

Figura 1.55 – Conversor multinível T²-MSSC.

Na Figura 1.56 está representada a topologia do conversor multinível baseado na célula de comutação de múltiplos estados tipo I (“NPC Multi-State Switching Cell” – NPC-MSSC) e na Figura 1.57 está representada a topologia do conversor multinível baseado na célula de comutação de múltiplos estados com capacitor flutuante (“FC Multi-State Switching Cell” – FC-MSSC).

Figura 1.56 - Conversor multinível NPC-MSSC.

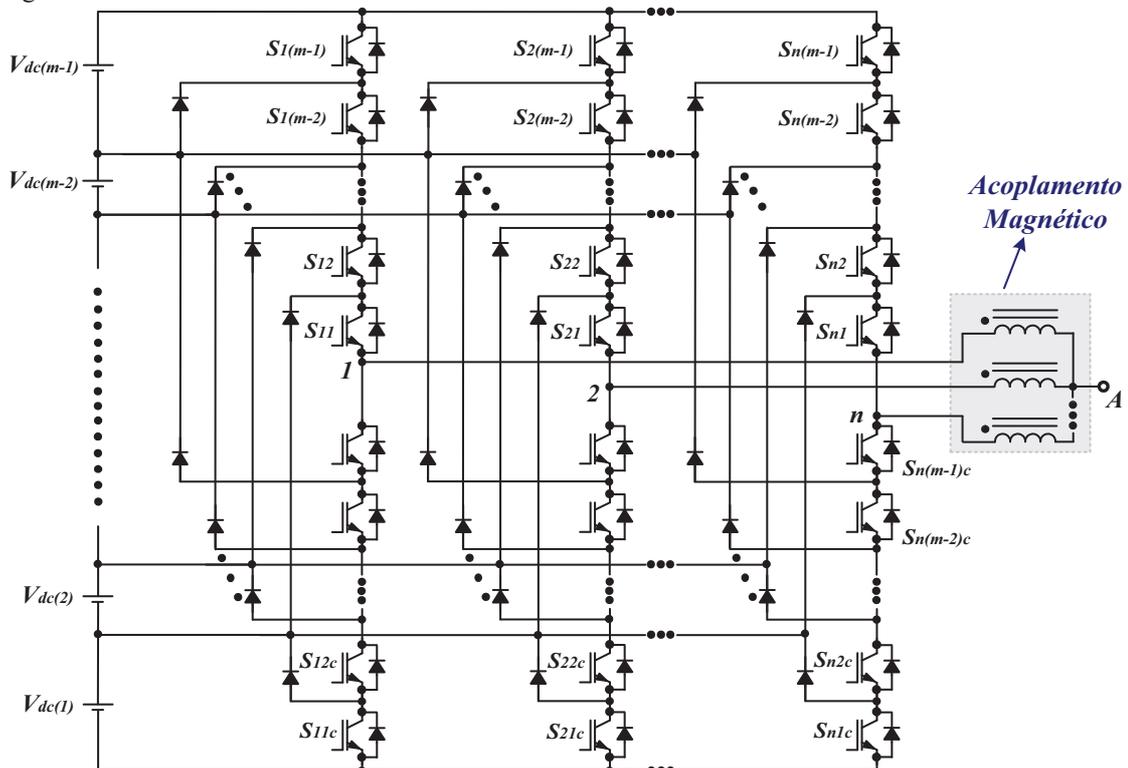
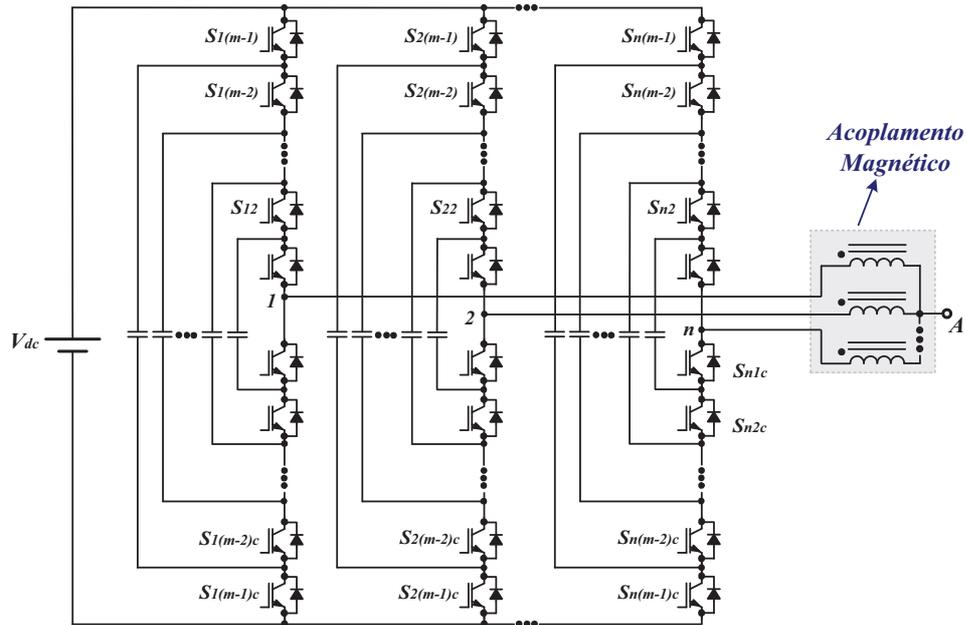
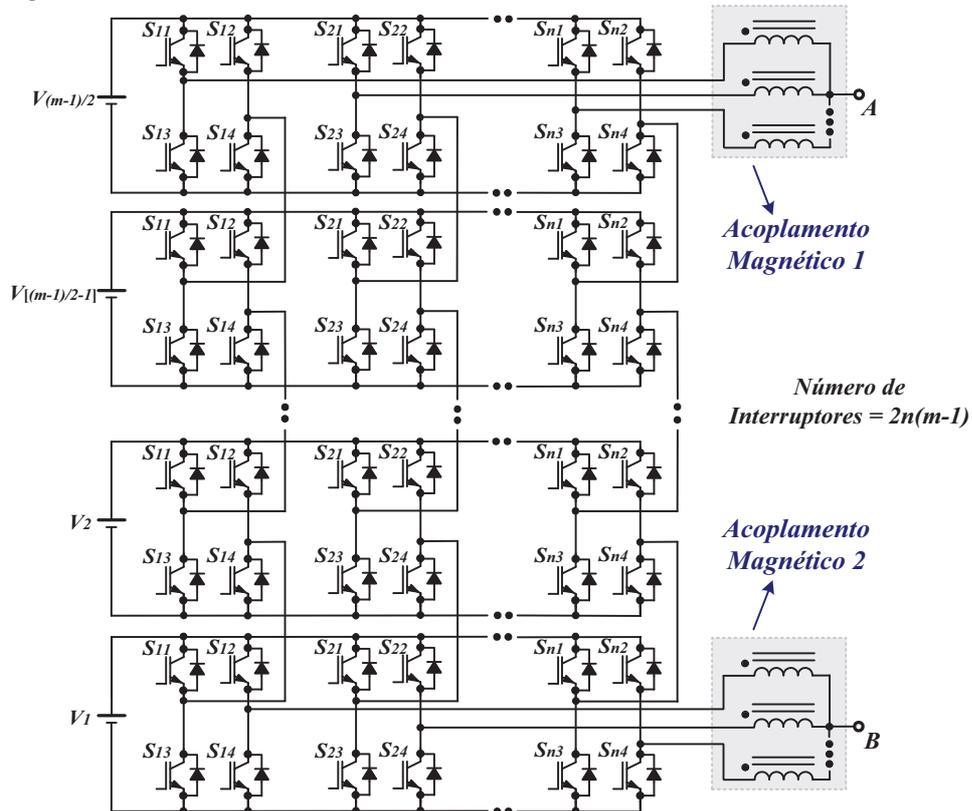


Figura 1.57 – Conversor multinível FC-MSSC.



A topologia proposta para o conversor multinível CFB baseado na célula de comutação de múltiplos estados (“*CFB Multi-State Switching Cell*” – CFB-MSSC) está representada na Figura 1.58. Esta é uma extensão das topologias propostas para o conversor FB baseado nas células de comutação de três e quatro estados (PERAÇA, 2008).

Figura 1.58 – Conversor multinível CFB-MSSC.



Verifica-se que, para um mesmo número de níveis m do conversor original e um mesmo número de braços intercalados n , os conversores multiníveis NPC-MSSC, FC-MSSC e CFB-MSSC utilizam um mesmo número de interruptores determinado pela equação (1.16).

$$S = 2n(m - 1) \quad (1.16)$$

O conversor T^2 apresenta três níveis na forma de onda da tensão de saída em sua configuração original. Desta forma, para $m = 3$ na equação (1.16), obtém-se a equação (1.17) que determina o número de interruptores utilizado pelo conversor T^2 -MSSC.

$$S_{T^2MSSC} = 4n \quad (1.17)$$

Em todas as topologias propostas o acoplamento magnético é realizado através de um autotransformador multifases em série com um indutor ou utilizando apenas indutores acoplados.

1.6 Motivação e objetivos do trabalho

A principal motivação deste trabalho é apresentar a análise teórica e a verificação experimental de inversores multiníveis que proporcionem a elevação da capacidade de corrente total de saída sem elevar os esforços de corrente nos semicondutores do conversor. A motivação inicial se concentrava apenas em verificar o funcionamento do inversor de cinco níveis com grampeamento do ponto central baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC), que utiliza um autotransformador para realizar a conexão das células intercaladas. Entretanto, foi observado que esta topologia necessita de uma avaliação de desempenho adequada no que se refere ao número de interruptores, volume dos dissipadores e dos componentes magnéticos, distorção harmônica total (THD) da tensão de saída, densidade de potência e rendimento, quando comparados aos respectivos itens de topologias que apresentam um comportamento similar.

Sendo assim, este trabalho tem como principal objetivo apresentar uma análise individual e comparativa, com verificação experimental, de três inversores multiníveis NPC monofásicos. Na primeira topologia, representada na Figura 1.59, as células de comutação são conectadas através de um autotransformador (5N-NPC-MSSC). Na segunda topologia, representada na Figura 1.60, as células de comutação são conectadas através de indutores não acoplados (5N-NPC-CCI). Finalmente, na terceira topologia, representada na Figura 1.61, as células de comutação são apenas conectadas em paralelo (3N-NPC-PCC).

Figura 1.59 – Inversor de cinco níveis com grampeamento do ponto central baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC).

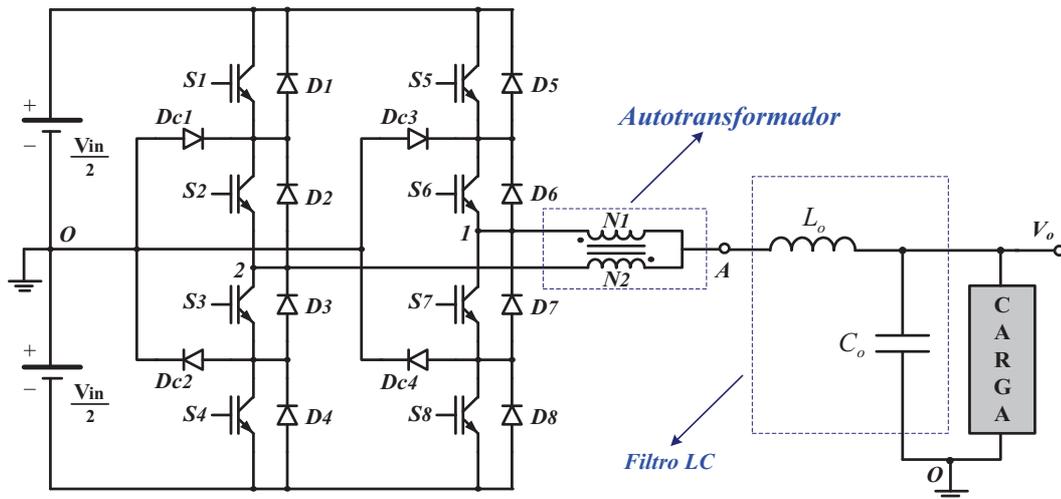


Figura 1.60 - Inversor de cinco níveis com grampeamento do ponto central baseado em células de comutação intercaladas (5N-NPC-CCI).

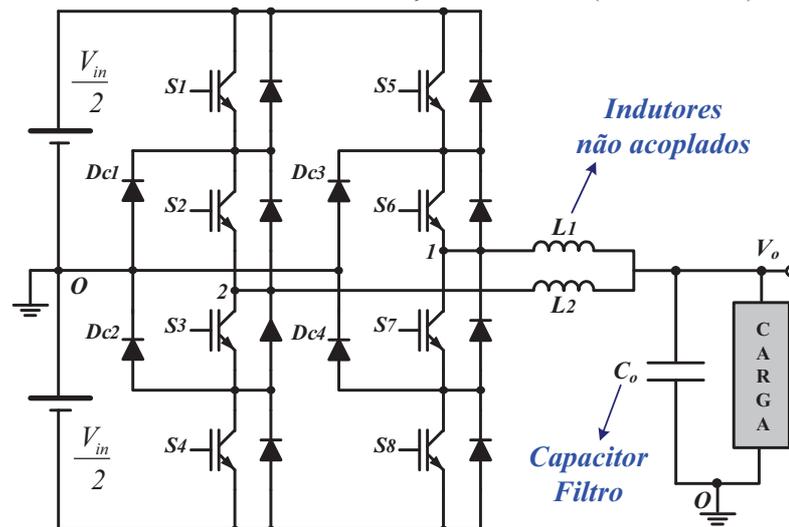
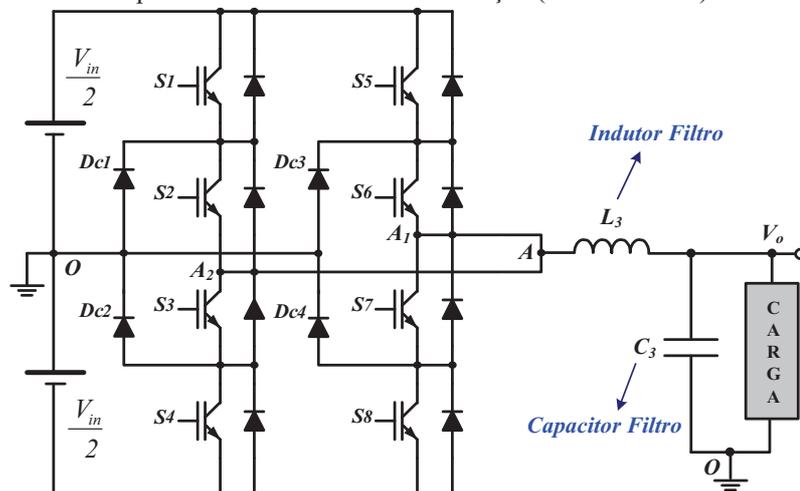


Figura 1.61 - Inversor de três níveis com grampeamento do ponto central baseado no paralelismo de células de comutação (3N-NPC-PCC).



Para cada topologia em estudo será realizada uma análise teórica, seguida de um exemplo de projeto. Serão também apresentados resultados de simulação e resultados experimentais obtidos através de protótipos montados em laboratório para cada topologia. Após o estudo de cada topologia individualmente, será realizada uma avaliação comparativa entre as três topologias. Nesta avaliação, a frequência de comutação dos interruptores é mantida constante e os parâmetros avaliados são o volume dos dissipadores e dos componentes passivos, a THD da tensão de saída, a densidade de potência e o rendimento de cada topologia.

A análise teórica realizada para cada conversor e a avaliação comparativa entre as topologias serão validadas através dos resultados de simulação e dos resultados experimentais obtidos a partir dos protótipos.

1.7 Conclusão

Neste capítulo foram apresentadas as principais topologias, algumas aplicações e as principais técnicas de modulação aplicadas aos conversores multiníveis. Foram também apresentadas algumas das vantagens da utilização de topologias de inversores de três níveis para aplicações de baixa tensão em relação à topologia convencional de dois níveis, entre as quais se podem destacar as perdas reduzidas de condução e as reduções no tamanho, peso e custo dos filtros utilizados, devido ao menor conteúdo harmônico presente nas formas de onda dos conversores de três níveis.

A técnica de intercalamento de conversores acoplados magneticamente foi apresentada e exemplificada através de alguns conversores existentes na literatura. Os resultados de simulação apresentados auxiliam na compreensão desta técnica aplicada aos conversores multiníveis.

Foram também apresentadas algumas vantagens e desvantagens entre a utilização de um autotransformador e a utilização de indutores acoplados nos conversores intercalados. Entre as vantagens da utilização do autotransformador, destacam-se as perdas reduzidas de condução nos semicondutores e uma melhor utilização do material magnético, sem entreferro e com uma distribuição do campo magnético mais eficiente do que nos indutores. Em contrapartida, a técnica que utiliza acoplamento através de um autotransformador necessita de um elevado número de células para evitar o indutor filtro de saída adicional.

Neste capítulo também foram propostas topologias de conversores multiníveis intercalados baseados nas células de comutação de múltiplos estados. Finalmente, foram

definidos a motivação e os principais objetivos deste trabalho, os quais têm como meta a análise individual e comparativa de três topologias similares de conversores multiníveis monofásicos baseados em células de comutação com elevação da capacidade de corrente total de saída.

O próximo capítulo apresenta uma breve análise, um exemplo de projeto, os resultados de simulação e os resultados experimentais para o inversor de três níveis monofásico com grampeamento do ponto central baseado no paralelismo de células de comutação (3N-NPC-PCC).

2 INVERSOR DE TRÊS NÍVEIS MONOFÁSICO COM GRAMPEAMENTO DO PONTO CENTRAL BASEADO NO PARALELISMO DE CÉLULAS DE COMUTAÇÃO

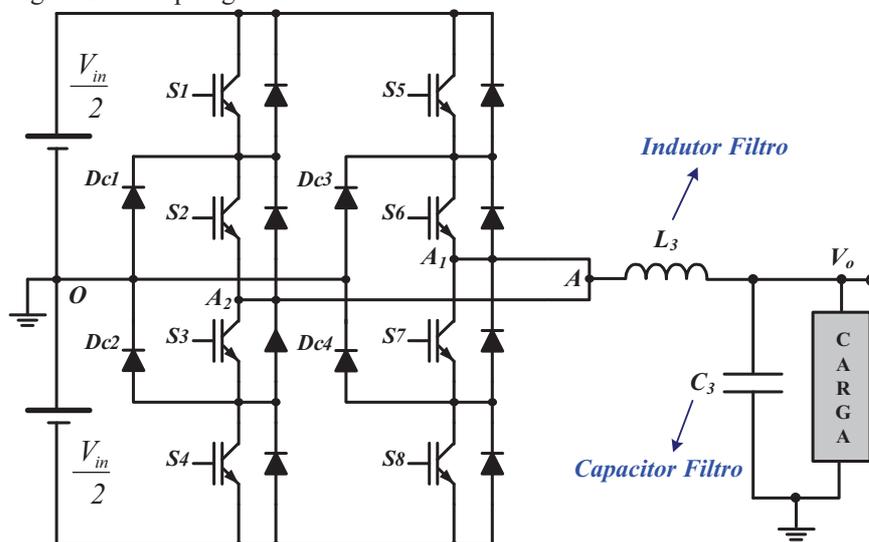
2.1 Introdução

Neste capítulo é apresentado o inversor de três níveis monofásico com grampeamento do ponto central baseado no paralelismo de células de comutação (3N-NPC-PCC). A escolha desta topologia como referência para uma avaliação comparativa de outras topologias propostas, deve-se ao fato das mesmas apresentarem um mesmo número de interruptores e diodos, tornando a avaliação justa e adequada. Uma breve análise teórica é realizada, visto que a topologia 3N-NPC clássica é amplamente difundida na literatura técnica. Um estudo quantitativo também é realizado para o cálculo da distorção harmônica total (“*Total Harmonic Distortion*” - THD) na tensão de saída do inversor sem filtro e para o cálculo da ondulação da corrente no indutor do filtro de saída. Um exemplo de projeto, seguido de simulação computacional, é realizado para o inversor 3N-NPC-PCC. Finalmente, são apresentados resultados experimentais, obtidos a partir de um protótipo de 5 kW, para verificar o funcionamento deste conversor.

2.2 Topologia do inversor 3N-NPC-PCC

A topologia do inversor 3N-NPC-PCC é apresentada na Figura 2.1.

Figura 2.1 – Topologia do inversor monofásico 3N-NPC-PCC.



O conversor é composto por quatro diodos $Dc1-Dc4$, chamados de diodos de grameamento, oito interruptores controlados $S1-S8$, com seus respectivos diodos em antiparalelo intrínsecos e um filtro passivo (L_3 e C_3) para reduzir as componentes de alta frequência na tensão de saída.

O inversor monofásico 3N-NPC-PCC apresenta as seguintes características:

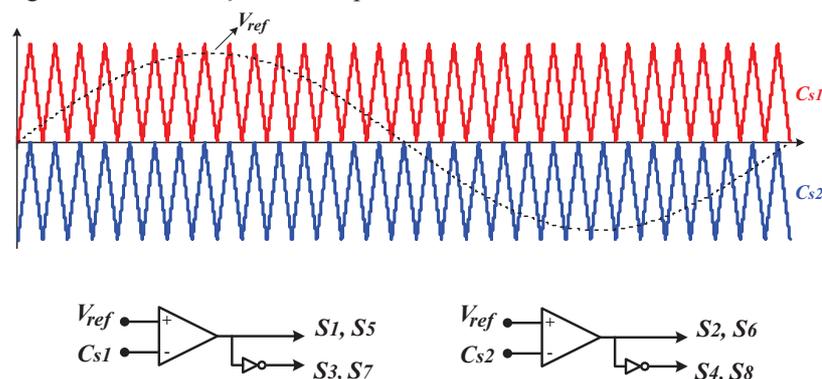
- O número de semicondutores utilizados é igual ao dobro do número utilizado para o inversor 3N-NPC clássico;
- A frequência de operação dos elementos reativos é a própria frequência de comutação dos interruptores;
- A componente de alta frequência na tensão de saída do inversor, antes do filtro, é a própria frequência de comutação dos interruptores.

2.3 Técnica de modulação

A técnica de modulação aplicada ao inversor 3N-NPC-PCC é a convencional modulação por largura de pulso senoidal (“*Sinusoidal Pulse Width Modulation*” - SPWM), representada na Figura 2.2. Os sinais das portadoras triangulares $Cs1$ e $Cs2$ estão deslocados verticalmente e em fase, técnica de modulação conhecida na literatura como disposição de fase (PD-PWM) (HOLMES; LIPO, 2003).

Os sinais de comando dos interruptores $S1$ e $S5$ são obtidos pela comparação do sinal da tensão de referência senoidal com o sinal da portadora triangular $Cs1$ e os sinais de comando dos interruptores $S2$ e $S6$ são obtidos pela comparação do sinal da tensão de referência senoidal com o sinal da portadora triangular $Cs2$. É importante mencionar que os sinais de comando dos interruptores $S3$, $S7$, $S4$ e $S8$ são complementares aos sinais de comando dos interruptores $S1$, $S5$, $S2$ e $S6$, respectivamente.

Figura 2.2 – Modulação SPWM para o inversor monofásico 3N-NPC-PCC.



Com a utilização desta técnica de modulação, os interruptores $S2$ e $S6$ estão sempre conduzindo durante o semiciclo positivo da tensão de referência senoidal, enquanto que os interruptores $S1$ e $S5$ estão sempre bloqueados durante o semiciclo negativo correspondente. De maneira análoga, os interruptores $S3$ e $S7$ estão sempre conduzindo durante o semiciclo negativo da tensão de referência senoidal, enquanto que os interruptores $S4$ e $S8$ estão sempre bloqueados durante o semiciclo positivo correspondente.

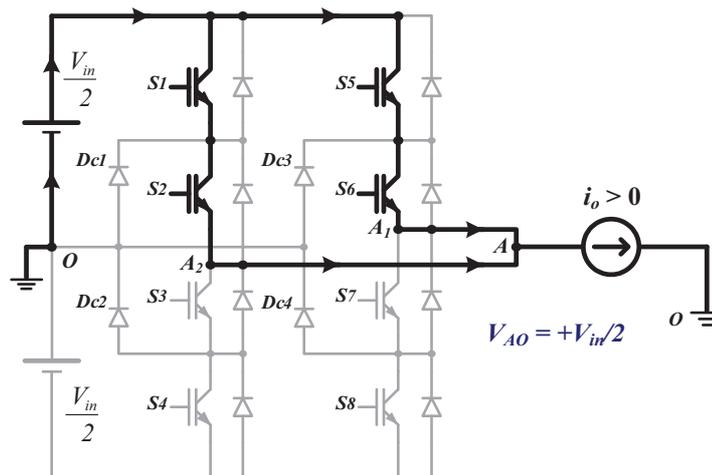
2.4 Etapas de funcionamento do inversor 3N-NPC-PCC

2.4.1 Semiciclo positivo

Como mencionado anteriormente, durante o semiciclo positivo da tensão de referência senoidal e conseqüentemente da tensão saída senoidal, os interruptores $S2$ e $S6$ estão sempre conduzindo.

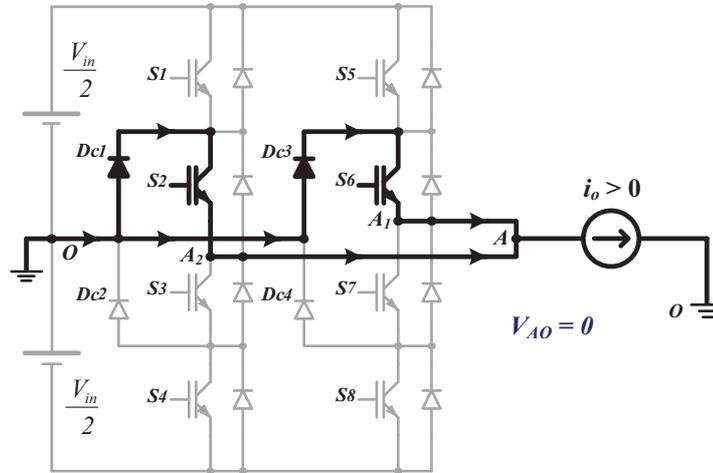
Primeira etapa: Quando os interruptores $S1$ e $S5$ são comandados a conduzir, metade da corrente de carga flui através dos interruptores $S5$ e $S6$, enquanto que a outra metade flui através dos interruptores $S1$ e $S2$. Durante esta etapa de operação, representada na Figura 2.3, a tensão de saída V_{AO} é igual a $+V_{in}/2$.

Figura 2.3 – Primeira etapa de funcionamento do inversor para o semi-ciclo positivo da tensão de saída.



Segunda etapa: Quando os interruptores $S1$ e $S5$ estão desligados, metade da corrente de carga flui através do diodo $Dc1$ e do interruptor $S2$, enquanto que a outra metade flui através do diodo $Dc3$ e do interruptor $S6$. Durante esta etapa de funcionamento, representada na Figura 2.4, a tensão de saída V_{AO} é igual a zero.

Figura 2.4 – Segunda etapa de funcionamento do inversor para o semi-ciclo positivo da tensão de saída.



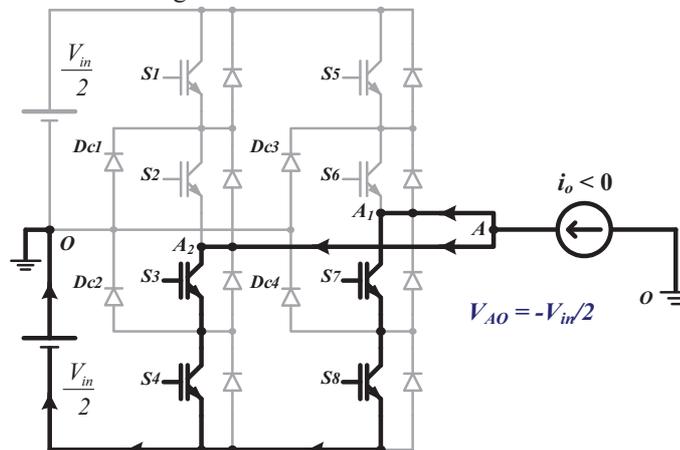
Portanto, chega-se à conclusão que durante o semiciclo positivo, a tensão de saída V_{AO} assume dois valores, zero e $+V_{in}/2$.

2.4.2 Semiciclo negativo

Como mencionado anteriormente, durante o semiciclo negativo da tensão de referência senoidal e conseqüentemente da tensão saída senoidal, os interruptores $S3$ e $S7$ estão sempre conduzindo.

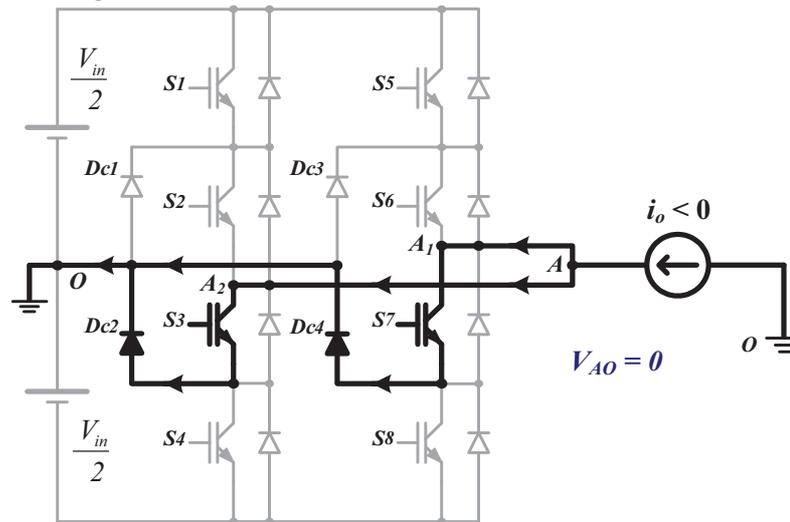
Primeira etapa: Quando os interruptores $S4$ e $S8$ são comandados a conduzir, metade da corrente de carga flui através dos interruptores $S7$ e $S8$, enquanto que a outra metade flui através dos interruptores $S3$ e $S4$. Durante esta etapa de operação, representada na Figura 2.5, a tensão de saída V_{AO} é igual a $-V_{in}/2$.

Figura 2.5 - Primeira etapa de funcionamento do inversor para o semi-ciclo negativo da tensão de saída.



Segunda etapa: Quando os interruptores $S4$ e $S8$ estão desligados, metade da corrente de carga flui através do interruptor $S7$ e do diodo $Dc4$, enquanto que a outra metade flui através do interruptor $S3$ e do diodo $Dc2$. Durante esta etapa de funcionamento, representada na Figura 2.6, a tensão de saída V_{AO} é igual a zero.

Figura 2.6 - Segunda etapa de funcionamento do inversor para o semiciclo negativo da tensão de saída.



Conclui-se, portanto que durante o semiciclo negativo, a tensão de saída V_{AO} assume dois valores, zero e $-V_{in}/2$.

2.5 Tensão de saída do inversor 3N-NPC-PCC

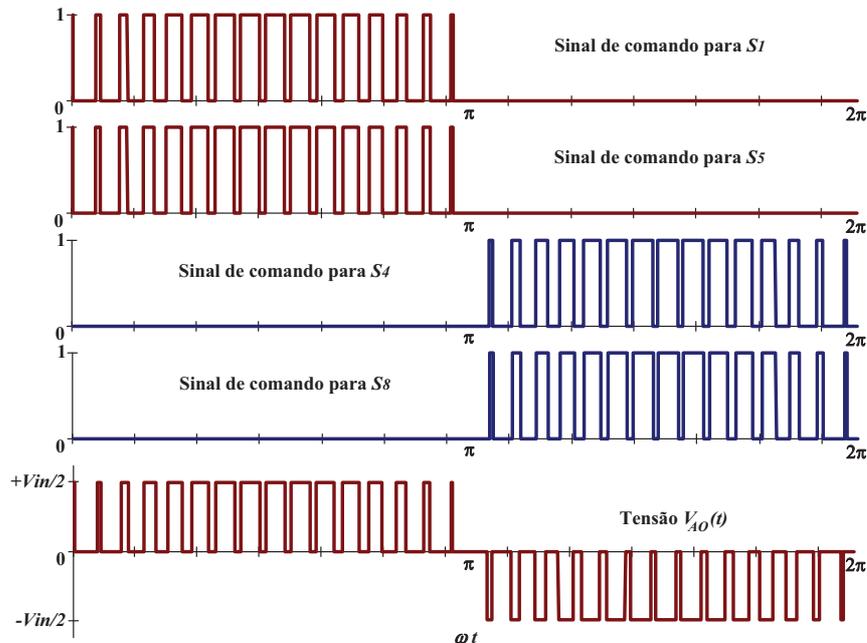
A partir da análise anterior, conclui-se que a tensão de saída V_{AO} do inversor apresenta dois valores para cada semiciclo de acordo com o estado de condução dos interruptores, sendo que o valor nulo é obtido em ambos os semiciclos. Sendo assim, a forma de onda da tensão de saída V_{AO} do inversor apresenta três níveis em sua composição, representados na Tabela 2.1.

Tabela 2.1 – Níveis da tensão de saída V_{AO} do inversor 3N-NPC-PCC.

| Tensão de saída V_{AO} | $S1$ | $S5$ | $S2$ | $S6$ | Semiciclo |
|--------------------------|------|------|------|------|---------------------|
| $+V_{in}/2$ | 1 | 1 | 1 | 1 | Positivo |
| Zero | 0 | 0 | 1 | 1 | Positivo e Negativo |
| $-V_{in}/2$ | 0 | 0 | 0 | 0 | Negativo |

As formas de onda teóricas dos sinais de comando dos interruptores e da tensão de saída V_{AO} do inversor 3N-NPC-PCC estão representadas na Figura 2.7. Para efeitos de ilustração, uma baixa frequência de comutação foi utilizada nesta representação.

Figura 2.7 – Formas de onda teóricas dos sinais de comando dos interruptores e da tensão de saída V_{AO} do inversor 3N-NPC-PCC.



2.6 Estudo quantitativo do conversor

2.6.1 Dimensionamento dos interruptores e diodos

Com a corrente total de saída sendo dividida entre os braços individuais do inversor 3N-NPC-PCC, os valores médio, eficaz e de pico de corrente para cada semicondutor deste conversor serão a metade em relação aos respectivos valores de corrente para cada semicondutor do inversor 3N-NPC convencional. O dimensionamento completo dos semicondutores que conduzem a metade da corrente total de saída é realizado em detalhes no capítulo 3.

2.6.2 Distorção harmônica total (THD)

Para esta análise é importante definir o índice de modulação M para o inversor, de acordo com a equação (2.1), onde V_{rpk} é o valor de pico da tensão senoidal de referência e V_{Crpk} é o valor de pico da onda portadora triangular.

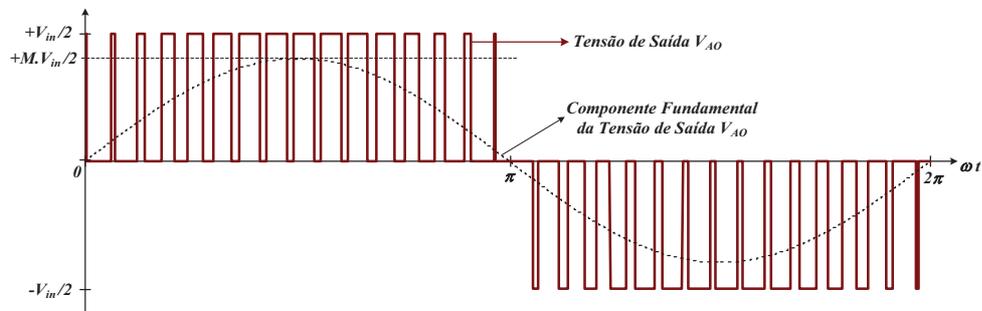
$$M = \frac{V_{rpk}}{V_{Crpk}} \quad (2.1)$$

A tensão de referência senoidal que determina a razão cíclica dos interruptores é definida pela equação (2.2).

$$V_{REF}(\omega t) = D(\omega t) = M \cdot \text{sen}(\omega t) \quad (2.2)$$

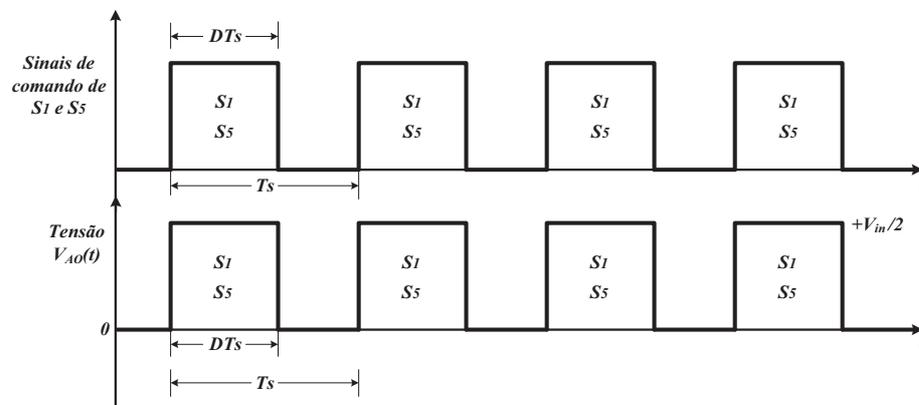
Para o cálculo da distorção harmônica total (*THD*) da tensão de saída V_{AO} do inversor, antes do filtro *LC* de saída, será deduzida primeiramente uma expressão para calcular o valor eficaz desta tensão, cuja forma de onda está novamente representada na Figura 2.8.

Figura 2.8 – Forma de onda teórica da tensão de saída V_{AO} para o inversor 3N-NPC-PCC.



O gráfico da Figura 2.8, quando expandido, resulta no gráfico da Figura 2.9, no qual estão representados também os sinais de comando dos interruptores $S1$ e $S5$. A partir da definição de valor eficaz e dos limites de integração da Figura 2.9, tem-se a equação (2.3).

Figura 2.9 – Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$, vistas em detalhes.



$$V_{AO_ef}^2 = \frac{1}{T_s} \int_0^{T_s} V_{AO}(t)^2 dt = \frac{1}{T_s} \int_0^{DT_s} \left(\frac{V_{in}}{2}\right)^2 dt = \frac{1}{T_s} \cdot \left(\frac{V_{in}}{2}\right)^2 \int_0^{DT_s} dt \quad (2.3)$$

Resolvendo a integral da equação (2.3), obtém-se a equação (2.4).

$$V_{AO_ef}^2 = \frac{V_{in}^2}{4} \cdot D \quad (2.4)$$

Observando a Figura 2.8, verifica-se que durante um ciclo da tensão de saída, a razão cíclica D varia de forma senoidal, de acordo com a equação (2.2). Para o cálculo do valor eficaz total da tensão de saída V_{AO} , precisa-se agora integrar a equação (2.4) em ωt . Aplicando os limites de integração da Figura 2.8 na definição de valor eficaz, obtém-se a equação (2.5).

$$V_{AO_EF}^2 = \frac{2}{\pi} \cdot \int_0^{\frac{\pi}{2}} V_{AO_ef}(\omega t)^2 d(\omega t) \quad (2.5)$$

Substituindo a equação (2.4) na equação (2.5), resulta na equação (2.6).

$$V_{AO_EF}^2 = \frac{2}{\pi} \cdot \int_0^{\frac{\pi}{2}} \frac{V_{in}^2}{4} \cdot D(\omega t) d(\omega t) \quad (2.6)$$

Substituindo a equação (2.2) na equação (2.6), obtém-se a equação (2.7).

$$V_{AO_EF}^2 = \frac{V_{in}^2}{2\pi} \cdot M \int_0^{\frac{\pi}{2}} sen(\omega t) d(\omega t) \quad (2.7)$$

Resolvendo a integral da equação (2.7) e simplificando, resulta na equação (2.8).

$$V_{AO_EF} = V_{in} \cdot \left(\frac{M}{2\pi} \right)^{\frac{1}{2}} \quad (2.8)$$

Considerando que as componentes de alta frequência presentes na forma de onda da tensão de saída V_{AO} são praticamente eliminadas pelo filtro LC, a componente fundamental dessa tensão é a própria tensão de saída senoidal V_o que é aplicada na carga. Desta forma, o valor eficaz da componente fundamental da tensão de saída V_{AO} , que é igual ao valor eficaz da tensão de saída senoidal V_o , é definido pela equação (2.9).

$$V_{AO1_EF} = V_{o_EF} = \frac{V_{in}}{2} \cdot \frac{M}{\sqrt{2}} \quad (2.9)$$

Sendo assim, a distorção harmônica total (THD) da forma de onda da tensão de saída V_{AO} pode ser calculada de acordo com a equação (2.10) (HOLMES; LIPO, 2003).

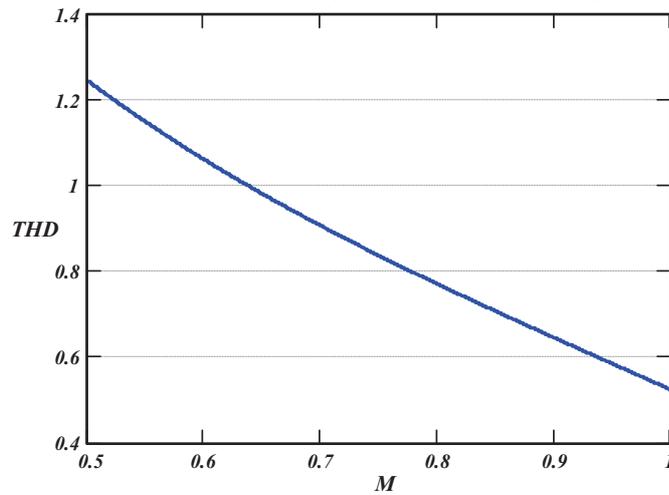
$$THD = \sqrt{\left(\frac{V_{AO_EF}}{V_{AO1_EF}} \right)^2 - 1} \quad (2.10)$$

Substituindo as equações (2.8) e (2.9) na equação (2.10), resulta na equação (2.11) que determina a distorção harmônica total (*THD*) da tensão de saída V_{AO} do inversor 3N-NPC-PCC, em função do índice de modulação M .

$$THD = \sqrt{\frac{4}{M\pi} - 1} \quad (2.11)$$

A equação (2.11) está representada graficamente na Figura 2.10.

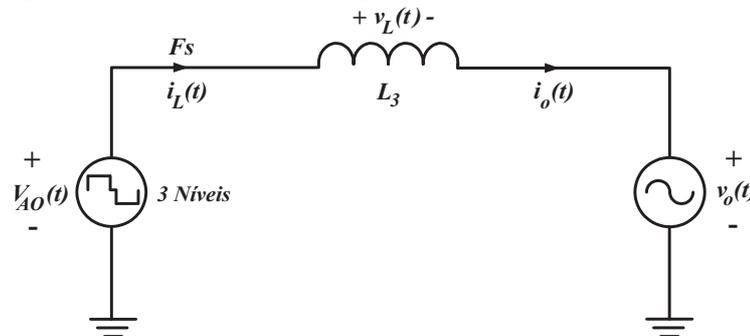
Figura 2.10 – Distorção harmônica total da tensão V_{AO} do inversor 3N-NPC-PCC em função do índice de modulação M .



2.6.3 Ondulação da corrente no indutor filtro de saída

O circuito de saída equivalente do inversor 3N-NPC-PCC está representado na Figura 2.11. De acordo com esse circuito, a tensão no indutor filtro de saída L_3 é definida pela equação (2.12).

Figura 2.11 – Circuito de saída equivalente do inversor 3N-NPC-PCC.



$$v_L(t) = L_3 \cdot \frac{di_L(t)}{dt} = V_{AO}(t) - v_o(t) \quad (2.12)$$

As formas de onda da tensão de saída V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ estão novamente representadas na Figura 2.12, para o semiciclo positivo da tensão de saída. Nesta figura está presente também a forma de onda da corrente no indutor filtro de saída L_3 .

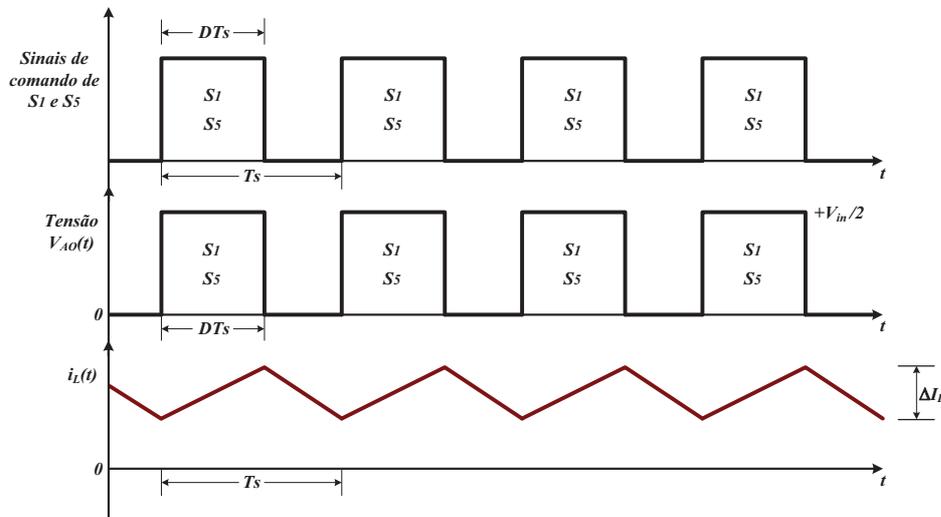
Aplicando o intervalo de tempo em que os interruptores $S1$ e $S5$ conduzem na equação (2.12), resulta na equação (2.13).

$$\frac{V_{in}}{2} - v_o(t) = L_3 \cdot \frac{\Delta I_L}{D \cdot T_s} \quad (2.13)$$

Isolando o valor de ΔI_L na equação (2.13) e substituindo o período pela frequência de comutação, obtém-se a equação (2.14).

$$\Delta I_L = \frac{D \cdot \left(\frac{V_{in}}{2} - v_o(t) \right)}{L_3 \cdot F_s} \quad (2.14)$$

Figura 2.12 – Formas de ondas presentes no inversor 3N-NPC-PCC para o semiciclo positivo da tensão de saída.



A expressão da tensão de saída $v_o(t)$ do inversor é definida pela equação (2.15).

$$v_o(t) = \frac{V_{in}}{2} \cdot M \cdot \text{sen}(\omega t) \quad (2.15)$$

Substituindo as equações (2.2) e (2.15) na equação (2.14) e realizando as devidas simplificações, resulta na equação (2.16) que representa a ondulação da corrente no indutor filtro de saída L_3 .

$$\Delta I_L = \frac{V_{in} \cdot M \cdot \text{sen}(\omega t) \cdot (1 - M \cdot \text{sen}(\omega t))}{2 \cdot L_3 \cdot F_s} \quad (2.16)$$

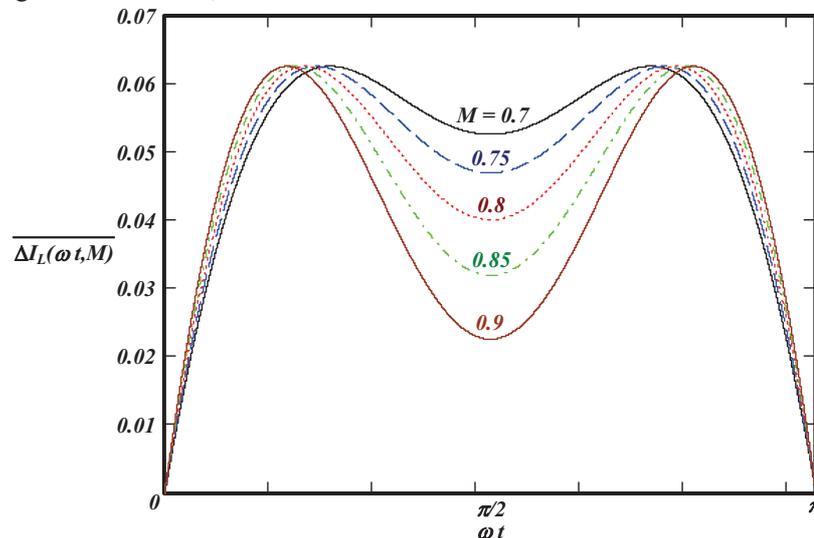
A expressão parametrizada da ondulação da corrente no indutor filtro de saída L_3 , definida pela equação (2.17), está representada na equação (2.18) para meio ciclo da tensão de saída do inversor.

$$\overline{\Delta I_L} = \frac{\Delta I_L \cdot L_3 \cdot Fs}{2 \cdot V_{in}} \quad (2.17)$$

$$\overline{\Delta I_L} = \frac{M \cdot \text{sen}(\omega t) \cdot (1 - M \cdot \text{sen}(\omega t))}{4} \quad (2.18)$$

A equação (2.18) está representada graficamente na Figura 2.13 para alguns valores do índice de modulação M .

Figura 2.13 – Ondulação parametrizada da corrente no indutor filtro L_3 para alguns valores de M , durante meio ciclo da tensão de saída do inversor.



2.7 Exemplo de projeto para o inversor 3N-NPC-PCC

Com o objetivo de especificar alguns componentes do circuito de potência do conversor, um exemplo de projeto é realizado para o inversor monofásico 3N-NPC-PCC.

2.7.1 Especificações do projeto

As especificações do projeto para o dimensionamento dos componentes do conversor são apresentadas a seguir.

| | |
|-----------------------|-------------------------------------|
| Potência de saída: | $P_o = 5 \text{ kW};$ |
| Tensão de saída ca: | $V_o = 127 \text{ V}_{\text{rms}};$ |
| Tensão de entrada cc: | $V_{in} = 500 \text{ V};$ |

Frequência de comutação: $F_s = 20 \text{ kHz}$;
 Frequência da tensão de saída: $f = 60 \text{ Hz}$.

2.7.2 Cálculo do índice de modulação

Isolando o valor de M em (2.9), obtém-se o índice de modulação para o inversor.

$$M = \frac{2\sqrt{2} \cdot V_{o_EF}}{V_{in}} = 0,72 \quad (2.19)$$

2.7.3 Cálculo da corrente eficaz de saída

O valor eficaz da corrente de saída é calculado com o auxílio da equação (2.20).

$$I_{o_EF} = \frac{P_o}{V_{o_EF}} = 39,37 \text{ A} \quad (2.20)$$

2.7.4 Cálculo dos esforços nos semicondutores

O cálculo dos esforços nos semicondutores que conduzem a metade da corrente total de saída será realizado a partir das equações deduzidas no capítulo 3.

2.7.5 Cálculo do filtro LC de saída

Para obter-se na saída do inversor uma tensão senoidal com um conteúdo harmônico reduzido, é necessário a utilização de um filtro LC passa baixa, cuja frequência de corte deve ser posicionada uma década abaixo da frequência de oscilação da tensão de saída V_{AO} . O cálculo dos parâmetros desse filtro é realizado a seguir (MARTINS; BARBI, 2005).

- Cálculo da frequência de corte do filtro LC :

$$f_o = \frac{1}{10} \cdot F_s = 2 \text{ kHz} \quad (2.21)$$

- Cálculo da capacitância do filtro LC :

No cálculo desta capacitância, adotou-se um fator de amortecimento $\zeta = 1$.

$$C_3 = \frac{P_o}{4\pi \cdot \zeta \cdot f_o \cdot V_o^2} = 12,4 \mu\text{F} \quad (2.22)$$

Foi escolhido o capacitor da *EPCOS* da série *B32322*, para aplicações gerais de onda senoidal, com capacitância de $20 \mu F$.

- Cálculo da indutância do filtro *LC*:

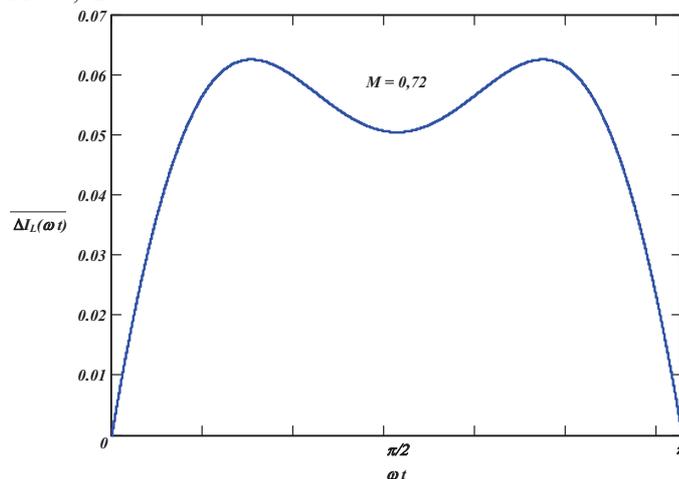
$$L_3 = \frac{1}{(2\pi \cdot f_o)^2 \cdot C_3} = 316,63 \mu H \quad (2.23)$$

O indutor construído apresentou uma indutância $L_3 = 360 \mu H$.

- Cálculo da ondulação da corrente no indutor filtro L_3 :

A equação (2.18), que representa a expressão normalizada da ondulação da corrente no indutor L_3 , está representada graficamente na Figura 2.14, para o valor do índice de modulação M igual a 0,72.

Figura 2.14 – Ondulação da corrente no indutor filtro L_3 , para $M = 0,72$.



O valor da ondulação da corrente no indutor filtro L_3 , para $\omega t = \pi/2$, é obtido substituindo-se os valores de projeto na equação (2.16).

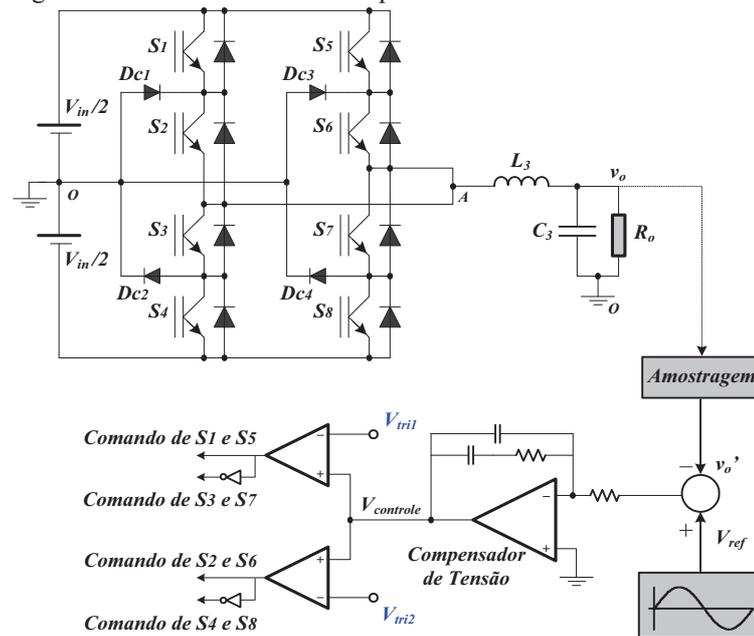
$$\Delta I_L = \frac{V_{in} \cdot M \cdot \sin\left(\frac{\pi}{2}\right) \cdot \left(1 - M \cdot \sin\left(\frac{\pi}{2}\right)\right)}{2 \cdot L_3 \cdot F_s} = 6,81 A \quad (2.24)$$

2.7.6 Projeto do circuito de controle do inversor 3N-NPC-PCC

2.7.6.1 Estratégia de controle do inversor

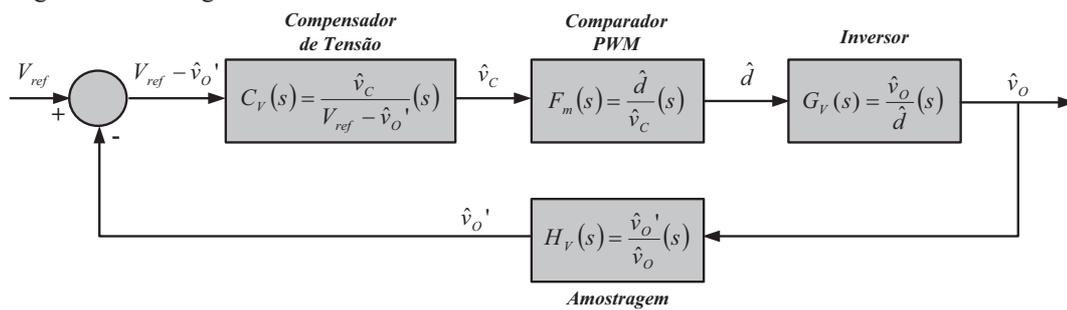
A estratégia de controle é implementada com um sistema simples e eficiente, que utiliza o controle modo tensão convencional, representado no diagrama da Figura 2.15.

Figura 2.15 – Sistema de controle para o inversor 3N-NPC-PCC.



Neste sistema, a tensão de saída do inversor é amostrada e comparada com uma tensão de referência senoidal, gerando um sinal de erro na entrada do compensador de tensão, o qual fornece a tensão de controle para o comparador *PWM*. Esta tensão de controle é então comparada com as portadoras triangulares, gerando os sinais de comando para os interruptores do inversor. O diagrama de blocos do sistema de controle do inversor está representado na Figura 2.16.

Figura 2.16 – Diagrama de blocos do sistema de controle do inversor 3N-NPC-PCC.



2.7.6.2 Função de transferência do inversor

A modelagem do inversor foi realizada com base no modelo linearizado da chave *PWM* para pequenos sinais, aplicado ao conversor *Buck* operando no modo de condução contínua (MCC) (VORPERIAN, 1990). Desta forma, obtém-se como resultado a função de

transferência para controlar a tensão de saída do inversor variando-se a razão cíclica, representada por (2.25).

$$G_V(s) = \frac{\frac{V_{in}}{2} \cdot (1 + s \cdot C_3 \cdot R_e) \cdot R_o}{s^2 \cdot L_3 \cdot C_3 \cdot (R_e + R_o) + s \cdot (L_3 + C_3 \cdot R_e \cdot R_o) + R_o} \quad (2.25)$$

Na equação (2.25), R_e representa a resistência série equivalente do capacitor filtro e R_o representa a resistência nominal de carga.

2.7.6.3 Função de transferência do circuito de amostragem

A função de transferência do circuito de amostragem é na realidade um valor constante que representa o ganho do sensor de tensão utilizado. Para uma tensão de referência senoidal selecionada com um valor de pico igual a 5 V, o ganho é calculado a seguir.

$$H_V = \frac{V_{ref_pico}}{\sqrt{2} \cdot V_o} = \frac{5}{\sqrt{2} \cdot 127} = 0,0278 \quad (2.26)$$

2.7.6.4 Função de transferência do circuito comparador PWM

No circuito modulador PWM a tensão de controle gerada pelo circuito compensador de tensão é comparada com um sinal triangular de amplitude constante \hat{V}_r e frequência constante F_s . Selecionando-se um sinal triangular com amplitude de 5 V, a função de transferência para o modelo linearizado do circuito comparador PWM é obtida através da equação (2.27) (MOHAN; UNDELAND; ROBBINS, 1995).

$$F_m(s) = \frac{\hat{d}}{\hat{v}_C}(s) = \frac{1}{\hat{V}_r} = \frac{1}{5} = 0,2 \quad (2.27)$$

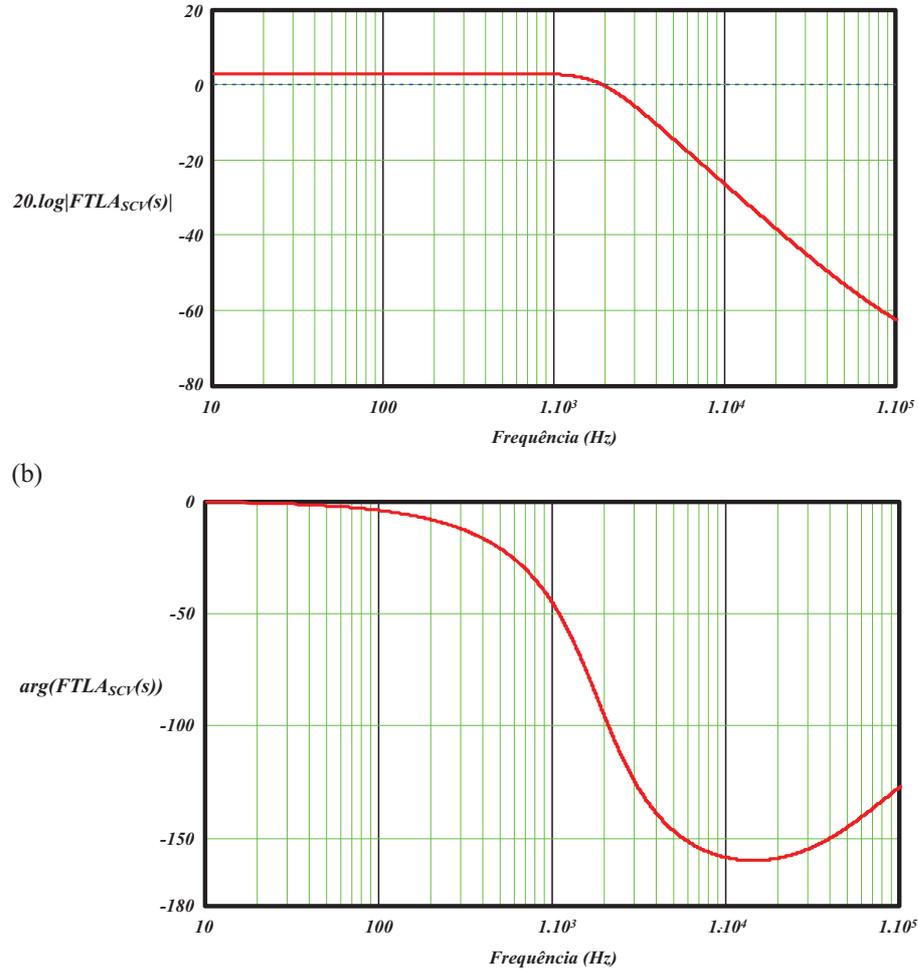
2.7.6.5 Função de transferência de laço aberto sem compensador

A função de transferência de laço aberto do sistema de controle sem o compensador de tensão está representada na equação (2.28).

$$FTLA_{SCV}(s) = F_m(s) \cdot G_V(s) \cdot H_V(s) \quad (2.28)$$

O diagrama de Bode para esta função de transferência está representado na Figura 2.17.

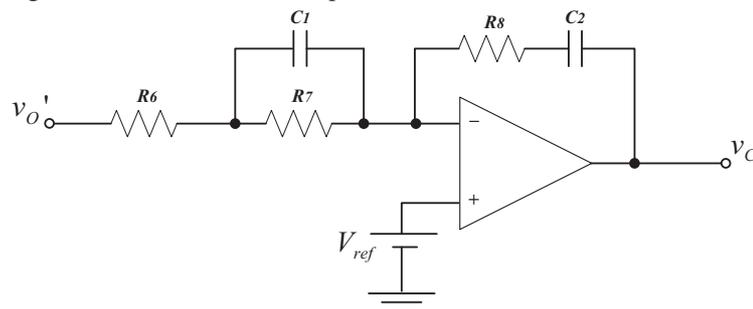
Figura 2.17 – Diagrama de Bode da função de transferência de laço aberto: (a) ganho e (b) fase.



2.7.6.6 Função de transferência do circuito compensador de tensão

Com o objetivo de atender às necessidades do sistema de controle do inversor é selecionado o compensador proporcional integral e derivativo (*PID*). O circuito deste compensador está representado na Figura 2.18 (OGATA, 2003). A função de transferência do circuito do compensador *PID* está representada pela equação (2.29).

Figura 2.18 – Circuito do compensador *PID*.



$$C_V(s) = \frac{R8}{R6} \cdot \frac{\left(s + \frac{1}{R8.C2}\right) \cdot \left(s + \frac{1}{R7.C1}\right)}{s \cdot \left(s + \frac{R6 + R7}{R6.R7.C1}\right)} \quad (2.29)$$

De acordo com a equação (2.29), o compensador do tipo *PID* apresenta em sua função de transferência dois zeros e dois pólos. Os critérios utilizados para a alocação desses pólos e zeros são descritos a seguir (LINARD, 2009):

- Primeiro pólo: alocado automaticamente na origem objetivando minimizar o erro estático ($f_{p1} = 0$ Hz);
- Segundo pólo: alocado na frequência de ondulação da tensão de saída para atenuar sinais de alta frequência na realimentação dessa tensão ($f_{p2} = 20$ kHz);
- Zeros: alocados na frequência de corte do filtro LC de saída ($f_{z1} = f_{z2} = 2$ kHz).

A frequência de cruzamento da função de transferência de laço aberto do sistema de controle do inversor com o compensador incluso é definida como sendo um quarto da frequência de ondulação da tensão de saída ($f_{Cruzamento} = F_s/4 = 5$ kHz).

Utilizando esses critérios, os valores calculados para os componentes do compensador de tensão são os seguintes:

$R7 = 10$ k Ω (assumido), $C1 = 7,96$ nF, $R6 = 1,11$ k Ω , $R8 = 20$ k Ω e $C2 = 3,98$ nF.

2.7.6.7 Função de transferência de laço aberto com compensador

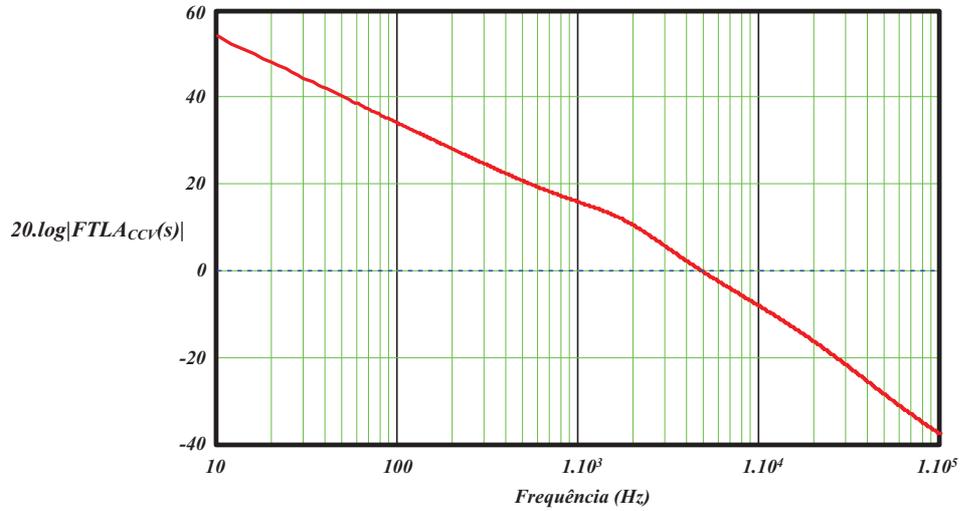
A função de transferência de laço aberto do sistema de controle, com o compensador de tensão incluso, está representada na equação (2.30). O diagrama de Bode para esta função de transferência está representado na Figura 2.19.

$$FTLA_{CCV}(s) = FTLA_{SCV}(s) \cdot C_V(s) \quad (2.30)$$

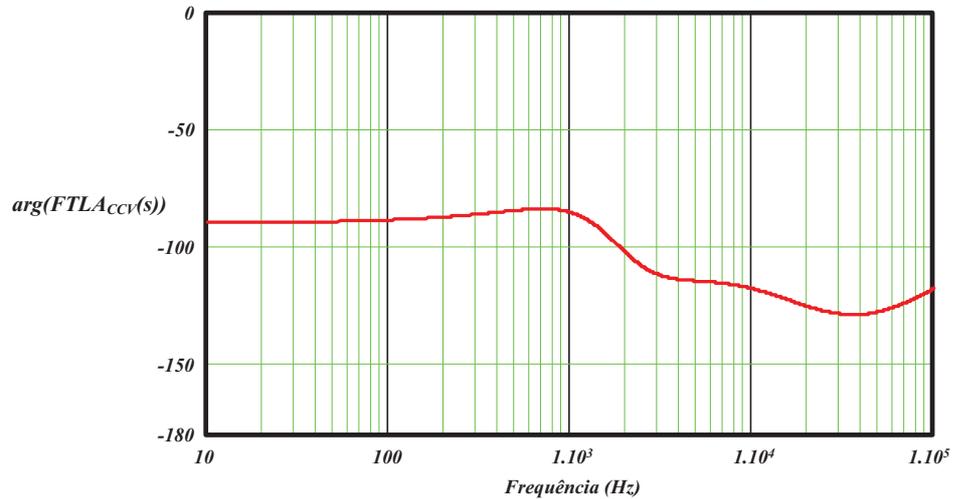
Analisando o diagrama de Bode da Figura 2.19, verifica-se que a curva do ganho da função de transferência de laço aberto com compensador cruza com o valor de 0 dB em aproximadamente 5 kHz ($f_{Cruzamento} = 5$ kHz). Este cruzamento ocorre com uma inclinação de -20 dB/década e com uma margem de fase de 65,27 graus, garantindo, desta forma, a estabilidade do sistema.

Figura 2.19 – Diagrama de Bode da função de transferência de laço aberto com compensador: (a) ganho e (b) fase.

(a)



(b)



2.7.7 Cálculo da distorção harmônica total (THD)

- Cálculo do valor eficaz da tensão de saída V_{AO} para o inversor 3N-NPC-PCC:

$$V_{AO_EF} = V_{in} \cdot \left(\frac{M}{2\pi} \right)^{\frac{1}{2}} = 169,26 \text{ V} \quad (2.31)$$

- Cálculo do valor eficaz da componente fundamental da tensão de saída V_{AO} :

$$V_{AO1_EF} = V_{o_EF} = \frac{V_{in}}{2} \cdot \frac{M}{\sqrt{2}} = 127,28 \text{ V} \quad (2.32)$$

- Cálculo da distorção harmônica total (THD) da tensão de saída V_{AO} :

$$THD = \sqrt{\left(\frac{V_{AO_EF}}{V_{AO1_EF}} \right)^2 - 1} \cdot 100\% = 87,66\% \quad (2.33)$$

2.8 Simulação numérica do inversor 3N-NPC-PCC

Com o objetivo de verificar a análise teórica apresentada, uma simulação numérica do inversor 3N-NPC-PCC é realizada, utilizando os parâmetros adotados e os valores obtidos no projeto do conversor. A Figura 2.20 mostra as formas de onda obtidas por simulação da tensão de saída V_{AO} e da tensão de saída V_o no inversor. Os espectros harmônicos destas tensões estão representados na Figura 2.21.

Figura 2.20 – Formas de onda da tensão V_{AO} e da tensão V_o no inversor 3N-NPC-PCC.

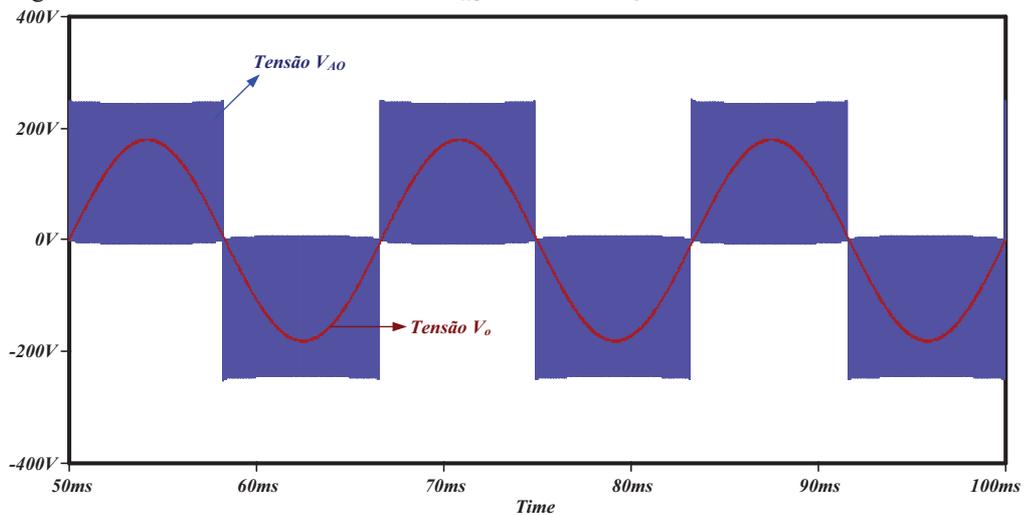
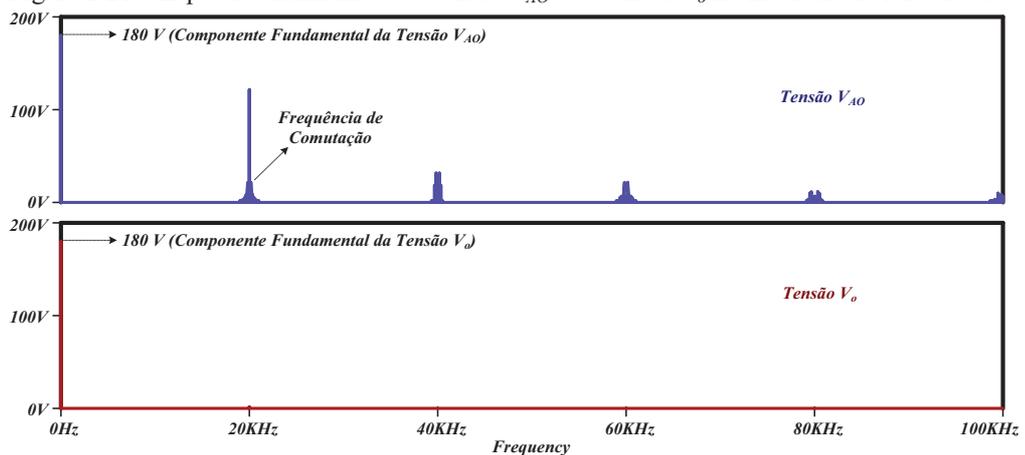


Figura 2.21 – Espectros harmônicos da tensão V_{AO} e da tensão V_o no inversor 3N-NPC-PCC.



Na Figura 2.21 observa-se que a componente de alta frequência presente no espectro harmônico da tensão de saída V_{AO} é a própria frequência de comutação dos interruptores. Nesta figura também se verifica que o valor de pico, e conseqüentemente o valor eficaz, da componente fundamental da tensão V_{AO} é igual ao respectivo valor da componente fundamental da tensão V_o , de acordo com a análise realizada.

As formas de onda da tensão de saída V_o e da corrente no indutor filtro L_3 estão representadas na Figura 2.22. As formas de onda das correntes no indutor filtro L_3 e nos braços individuais do conversor estão representadas na Figura 2.23, na qual se verifica que a corrente em cada braço é a metade da corrente no indutor.

Figura 2.22 – Formas de onda da tensão V_o e da corrente no indutor L_3 .

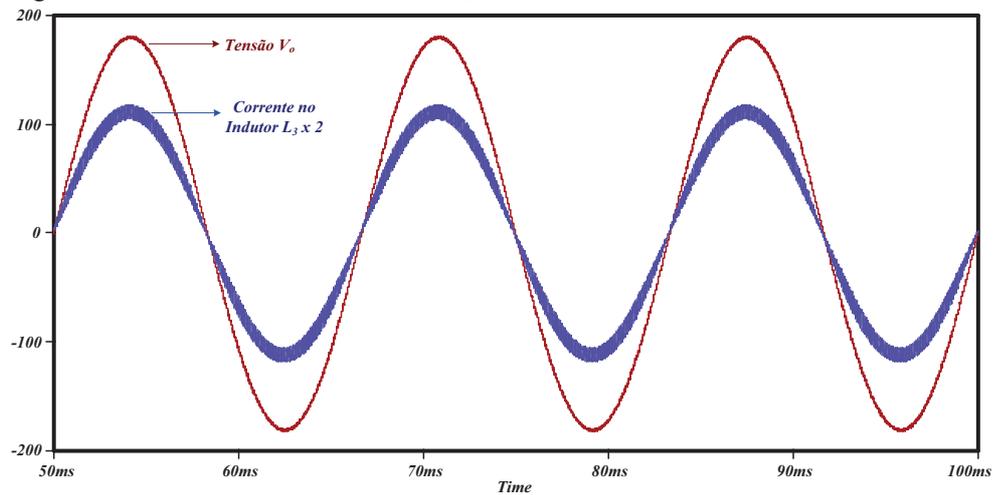
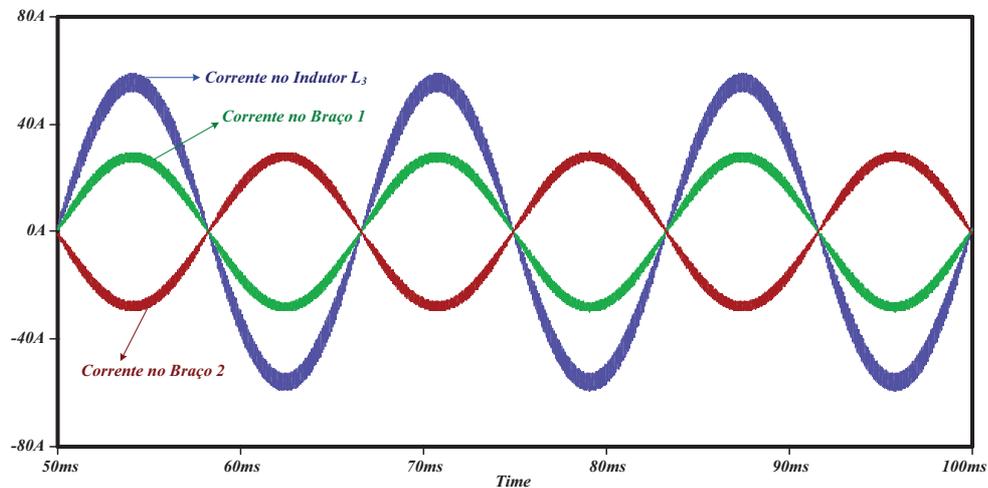


Figura 2.23 – Formas de onda das correntes no indutor L_3 e nos braços individuais do inversor 3N-NPC-PCC.



As formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 3N-NPC-PCC podem ser visualizadas na Figura 2.24. Verifica-se que o interruptor $S1$ conduz apenas nos semi-ciclos positivos da tensão de saída, enquanto que o interruptor $S4$ conduz apenas nos semi-ciclos negativos desta tensão. As formas de onda da tensão V_{AO} e da corrente no indutor filtro L_3 , vistas em detalhes, estão representadas na Figura 2.25, durante o semiciclo positivo da tensão de saída ($\omega t = \pi/2$).

Figura 2.24 – Formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 3N-NPC-PCC.

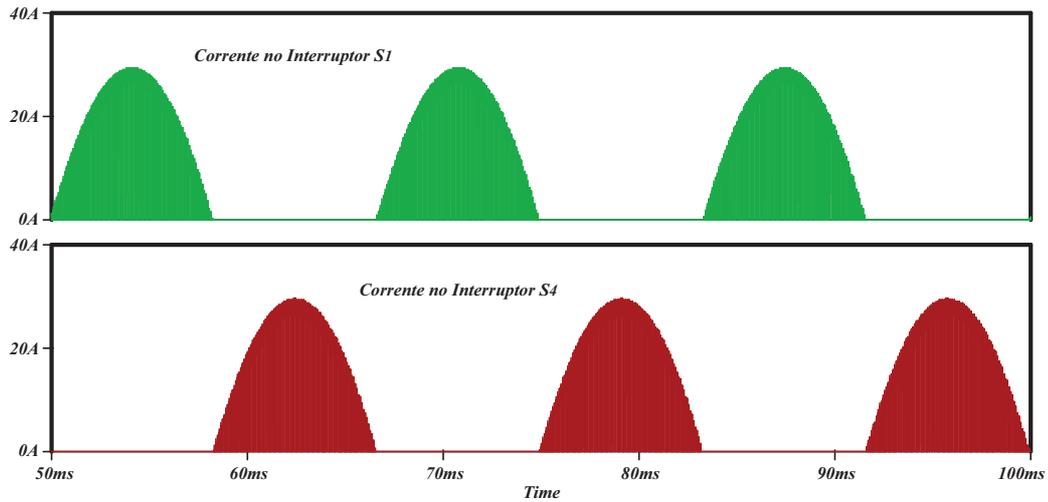
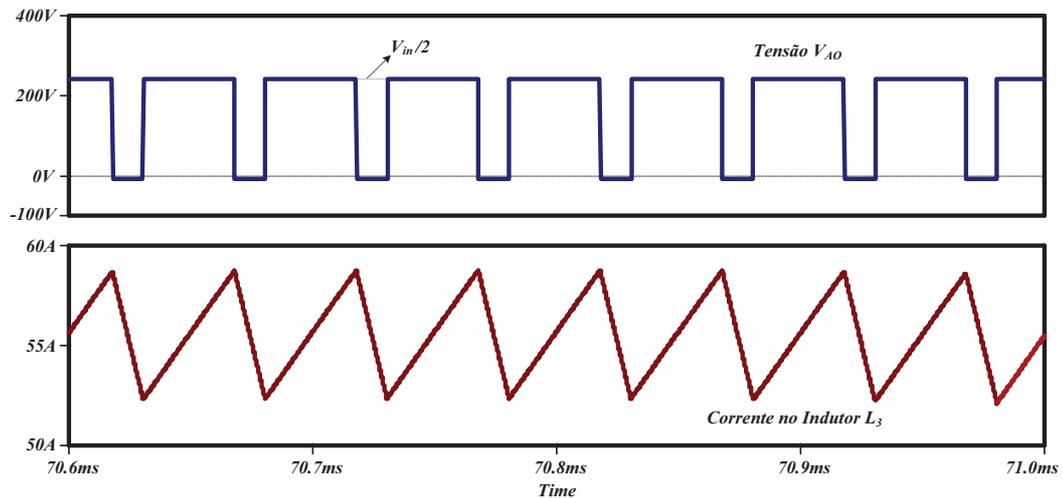


Figura 2.25 – Formas de onda da tensão V_{AO} e da corrente no indutor L_3 , vistas em detalhes, para $\omega t = \pi/2$.



As formas de onda das correntes no interruptor $S1$ e no diodo de grameamento $Dc1$, vistas em detalhes, estão representadas na Figura 2.26, durante o semiciclo positivo da tensão de saída ($\omega t = \pi/2$). As formas de onda das correntes no indutor filtro L_3 e nos braços individuais do conversor, vistas em detalhes, estão representadas na Figura 2.27, para $\omega t = \pi/2$, na qual se verifica que a ondulação de alta frequência presente na corrente de cada braço do inversor é a metade da ondulação de alta frequência presente na corrente do indutor filtro.

Com o objetivo de verificar a dinâmica do sistema e validar a estratégia de controle do conversor, um degrau na corrente de carga foi aplicado ao inversor no instante de tempo igual a 70 ms . As formas de onda da tensão de saída V_o e da corrente no indutor L_3 são mostradas na Figura 2.28 para um degrau de 50 % a 100 % da corrente nominal de carga. O tempo de resposta do sistema compensado para este degrau foi de aproximadamente $420\ \mu\text{s}$.

Figura 2.26 – Formas de onda das correntes no interruptor $S1$ e no diodo de grameamento $Dc1$, vistas em detalhes, para $\omega t = \pi/2$.

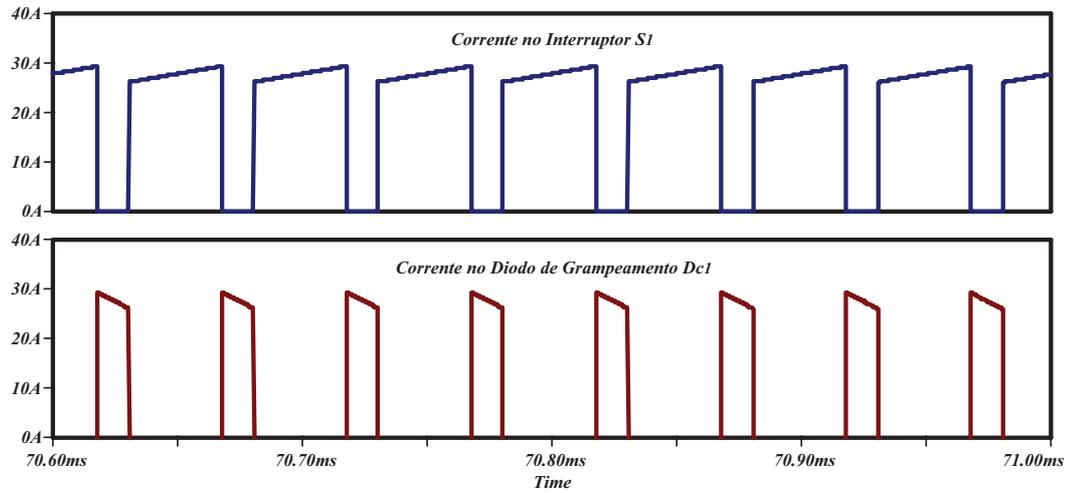


Figura 2.27 – Formas de onda, vistas em detalhes, das correntes no indutor L_3 e nos braços individuais do conversor para $\omega t = \pi/2$.

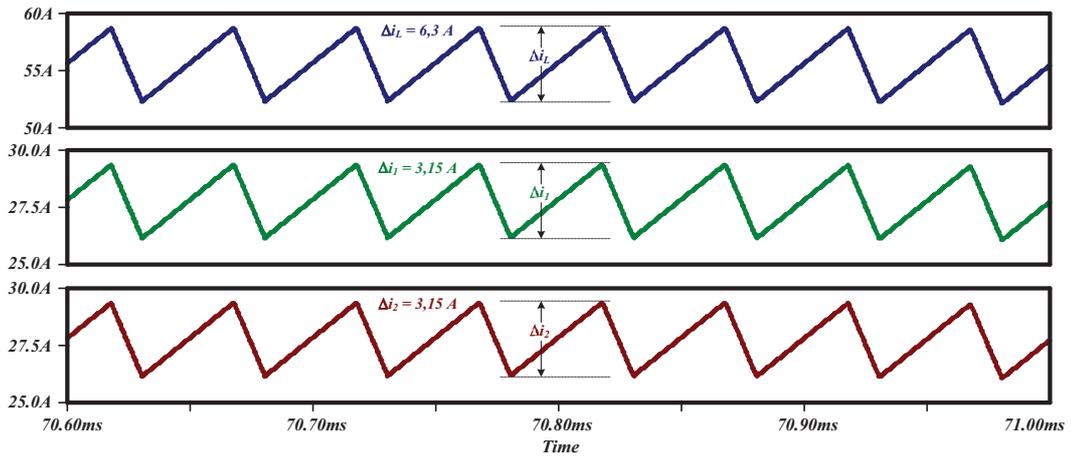
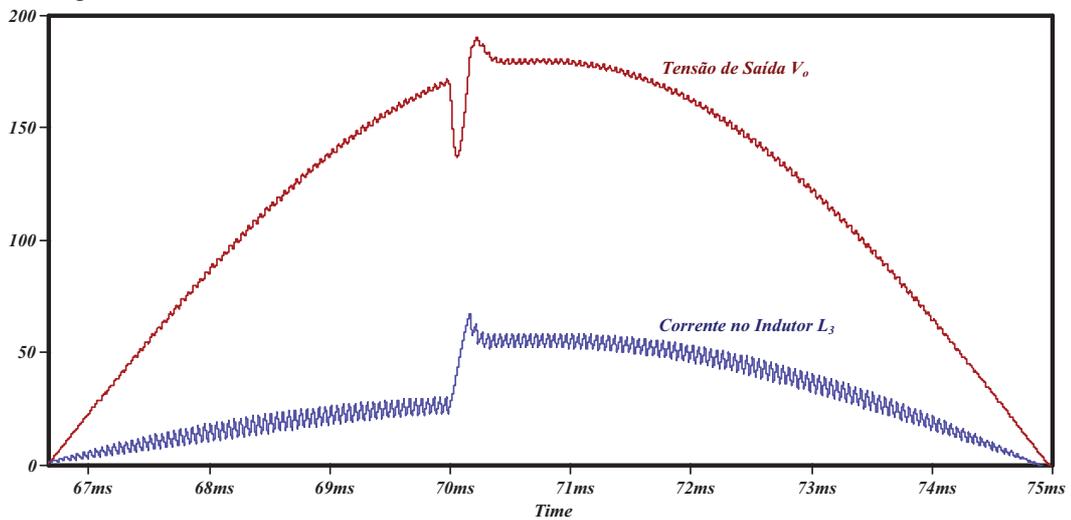


Figura 2.28 – Formas de onda no inversor para um degrau de 50 % a 100 % da corrente nominal de carga.



A Tabela 2.2 apresenta alguns valores obtidos por simulação computacional para o inversor 3N-NPC-PCC.

Tabela 2.2 – Valores obtidos por simulação para o inversor 3N-NPC-PCC.

| Parâmetro | Valor obtido por simulação |
|-----------------------------------|----------------------------|
| I_{S1_MED} | 5,38 A |
| I_{S1_EF} | 11,26 A |
| I_{S2_MED} | 9,09 A |
| I_{S2_EF} | 14,11 A |
| I_{S_pico} | 29,40 A |
| I_{Dc1_MED} | 3,75 A |
| I_{Dc1_EF} | 8,52 A |
| $\Delta i_L (\omega t = \pi / 2)$ | 6,30 A |
| V_{AO_EF} | 169,01 V |
| V_o_EF | 127,44 V |
| THD (V_{AO}) | 87,11 % |

2.9 Cálculo das perdas nos semicondutores do inversor 3N-NPC-PCC

Utilizando os valores das correntes obtidos em simulação para o inversor 3N-NPC-PCC (Tabela 2.2), obtêm-se os valores das perdas totais nos interruptores do conversor, de acordo com o cálculo a seguir. Essas perdas são calculadas para o IGBT *IRGP50B60PD1* ($V_{CE(on)} = 2$ V, $t_r = 13$ ns e $t_f = 15$ ns).

- Perdas de condução nos interruptores

$$P_{COND_S1} = I_{S1_MED} \cdot V_{CE(on)} = 10,76 W \quad (2.34)$$

$$P_{COND_S2} = I_{S2_MED} \cdot V_{CE(on)} = 18,18 W \quad (2.35)$$

- Perdas de comutação nos interruptores

$$P_{ON_S1} = \frac{I_{S_pico}}{4\pi} \cdot V_{in} \cdot t_r \cdot F_s = 0,30 W \quad (2.36)$$

$$P_{OFF_S1} = \frac{I_{S_pico}}{4\pi} \cdot V_{in} \cdot t_f \cdot F_s = 0,35 W \quad (2.37)$$

$$P_{COM_S1} = P_{ON_S1} + P_{OFF_S1} = 0,65 W \quad (2.38)$$

$$P_{COM_S2} = 0 \quad (2.39)$$

- Perdas totais nos interruptores

$$P_{\text{totais_S1}} = P_{\text{COND_S1}} + P_{\text{COM_S1}} = 11,41W \quad (2.40)$$

$$P_{\text{totais_S2}} = P_{\text{COND_S2}} + P_{\text{COM_S2}} = 18,18W \quad (2.41)$$

$$P_{\text{totais_S}} = 4 \cdot P_{\text{totais_S1}} + 4 \cdot P_{\text{totais_S2}} = 118,36W \quad (2.42)$$

De forma semelhante, são calculados os valores das perdas totais para o diodo de grampeamento 30EPH06 ($V_F = 2$ V, $I_{RRM} = 3,5$ A e $t_{rr} = 31$ ns).

- Perdas de condução no diodo $Dc1$

$$P_{\text{COND_Dc1}} = I_{\text{Dc1_MED}} \cdot V_F = 7,5W \quad (2.43)$$

- Perdas de comutação no diodo $Dc1$

$$P_{\text{COM_Dc1}} = \frac{1}{4} \cdot V_{in} \cdot I_{RRM} \cdot t_{rr} \cdot F_s = 0,27W \quad (2.44)$$

- Perdas totais nos diodos de grampeamento

$$P_{\text{totais_Dc1}} = P_{\text{COND_Dc1}} + P_{\text{COM_Dc1}} = 7,77W \quad (2.45)$$

$$P_{\text{totais_Dc}} = 4 \cdot P_{\text{totais_Dc1}} = 31,08W \quad (2.46)$$

As perdas totais nos semicondutores do inversor 3N-NPC-PCC são então calculadas através da equação (2.47).

$$P_{\text{totais_PCC}} = P_{\text{totais_S}} + P_{\text{totais_Dc}} = 118,36 + 31,08 = 149,44W \quad (2.47)$$

O volume do dissipador necessário para os semicondutores do inversor 3N-NPC-PCC será calculado no capítulo 5.

2.10 Resultados experimentais para o inversor 3N-NPC-PCC

Com o objetivo de verificar o funcionamento do inversor 3N-NPC-PCC, foi implementado em laboratório um protótipo de 5 kW para este conversor. As formas de onda da tensão de saída V_{AO} , antes do filtro, e da tensão de saída V_o , depois do filtro, estão representadas na Figura 2.29, na qual se verifica a presença de três níveis na forma de onda da tensão V_{AO} . O espectro harmônico da tensão de saída V_o , depois do filtro, para a potência nominal está representado na Figura 2.30, na qual se verifica uma THD igual a 2,71 %.

A Figura 2.31 mostra as formas de onda da tensão de saída V_o e da corrente no indutor L_3 para quatro valores de potência de saída.

Figura 2.29 - Formas de onda das tensões de saída V_{AO} (CH2) e V_o (CH1) para o inversor 3N-NPC-PCC.

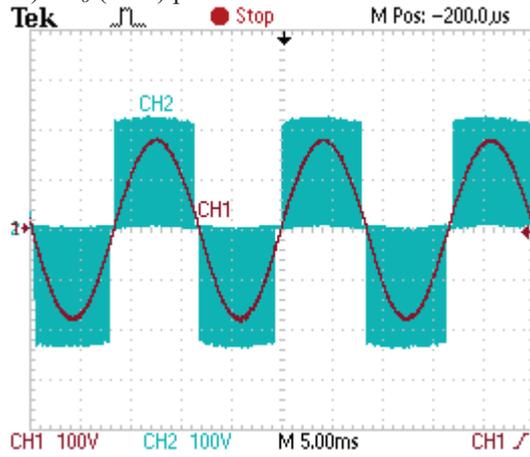


Figura 2.30 – Espectro harmônico da tensão V_o para o inversor 3N-NPC-PCC.

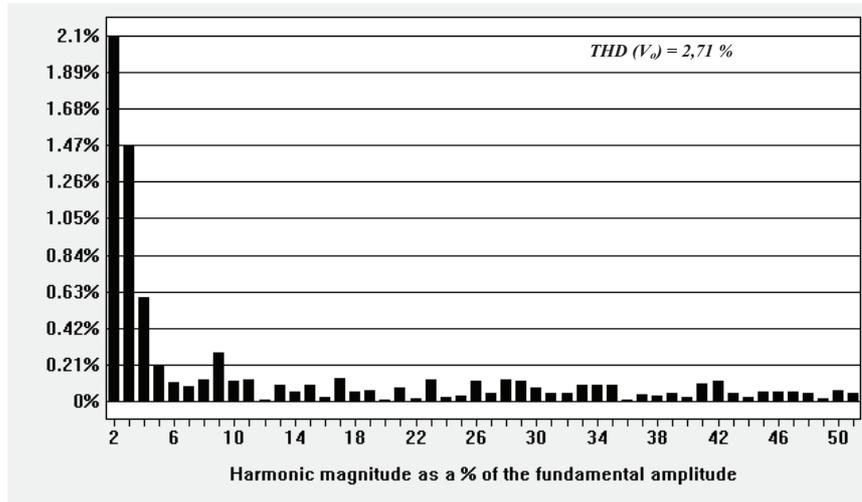
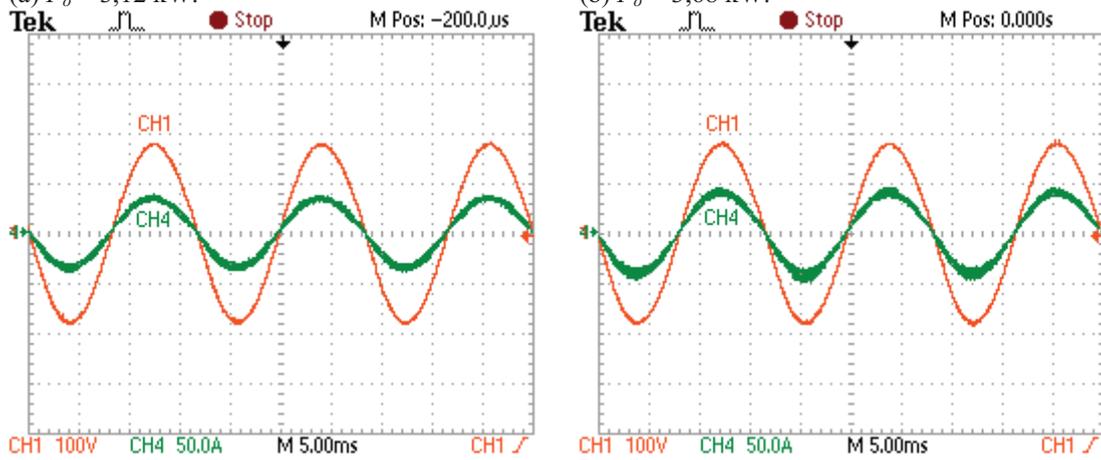
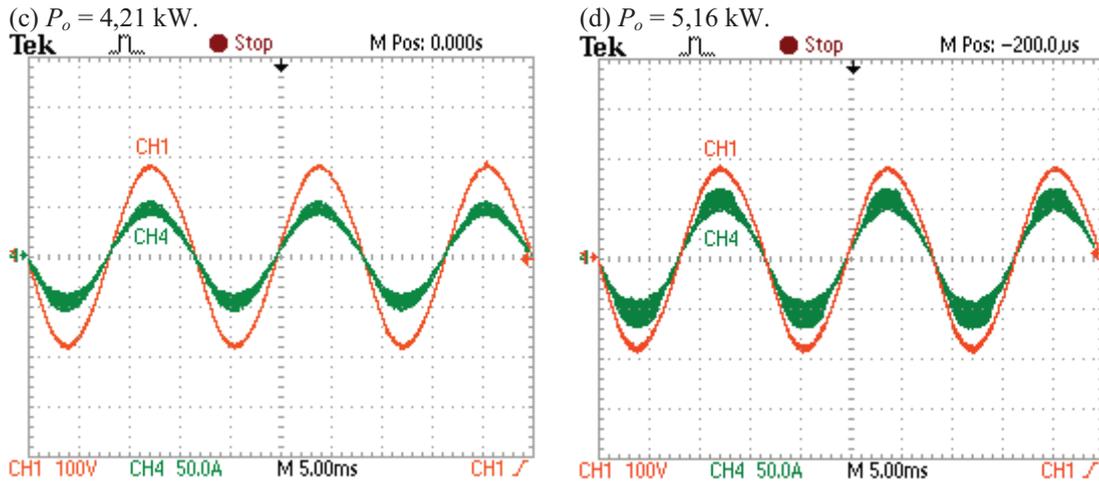


Figura 2.31 - Formas de onda da tensão de saída V_o (CH1) e da corrente no indutor L_3 (CH4).
 (a) $P_o = 3,12$ kW.
 (b) $P_o = 3,68$ kW.

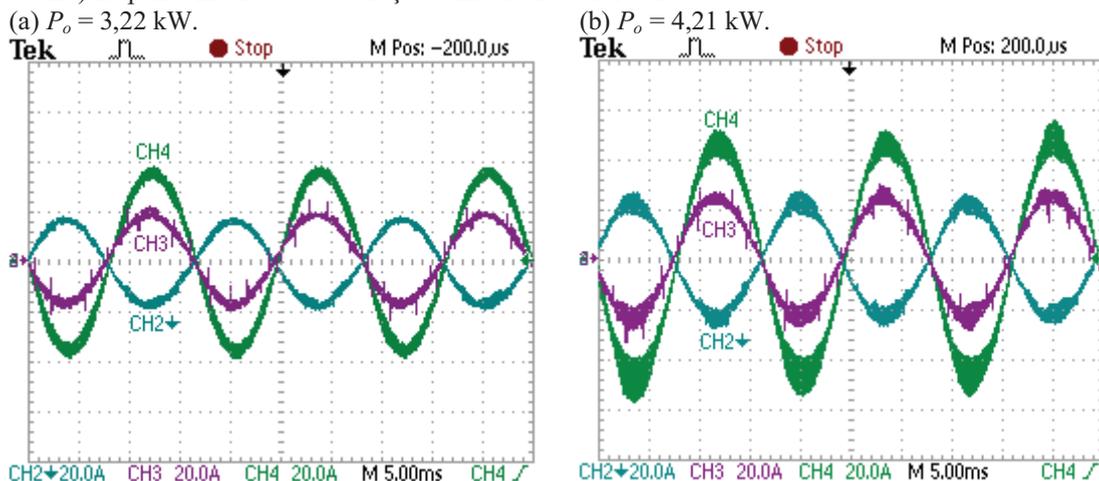




Através das formas de onda representadas na Figura 2.31, verifica-se que a ondulação de alta frequência presente na corrente do indutor L_3 aumenta à medida que a potência do conversor também aumenta.

As formas de onda da corrente no indutor L_3 e das correntes de saída no ponto médio de cada braço do inversor 3N-NPC-PCC, para dois valores de potência de saída, estão representadas na Figura 2.32, através da qual nota-se a presença de picos de corrente em um dos braços do inversor 3N-NPC-PCC devido à diferença nos parâmetros de comutação dos interruptores conectados diretamente em paralelo.

Figura 2.32 – Formas de onda da corrente no indutor L_3 (CH4) e das correntes de saída (CH2 invertido e CH3) no ponto médio de cada braço do inversor 3N-NPC-PCC.

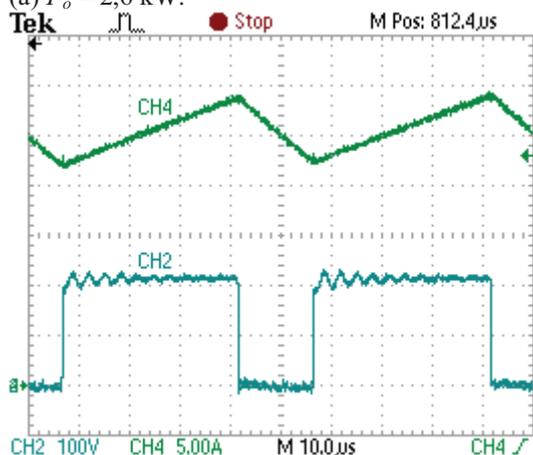


As formas de onda, vistas em detalhes, da tensão de saída V_{AO} e da corrente no indutor L_3 estão representadas na Figura 2.33 para dois valores de potência de saída. Através desta Figura, verifica-se que ambas as formas de onda da tensão V_{AO} e da corrente no indutor

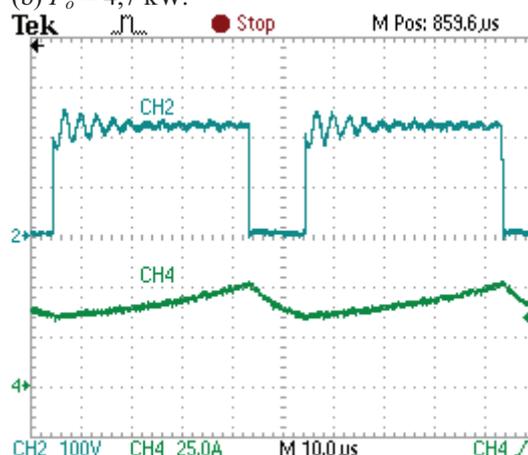
L_3 apresentam uma frequência de ondulação igual à própria frequência de comutação dos interruptores ($F_s = 20$ kHz).

Figura 2.33 – Formas de onda, vistas em detalhes, da tensão de saída V_{AO} (CH2) e da corrente no indutor L_3 (CH4) para o inversor 3N-NPC-PCC.

(a) $P_o = 2,6$ kW.

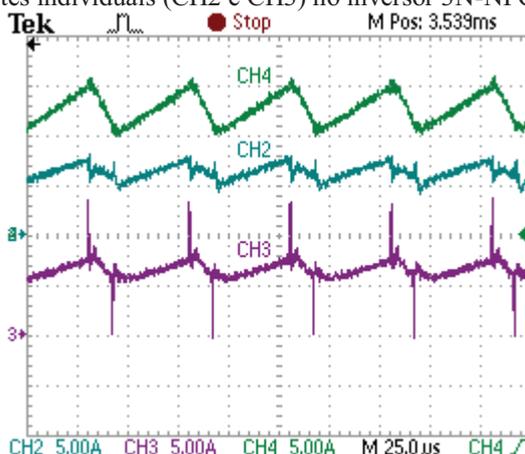


(b) $P_o = 4,7$ kW.



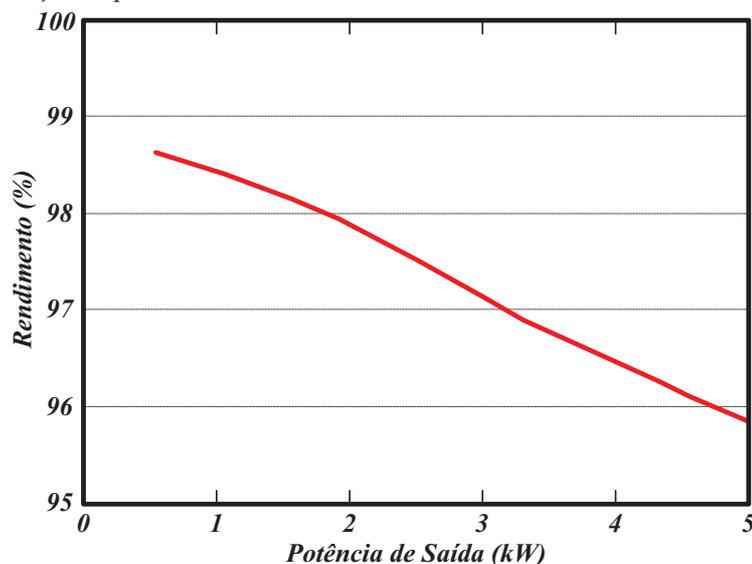
As formas de onda, vistas em detalhes, das correntes no inversor 3N-NPC-PCC estão representadas na Figura 2.34, na qual nota-se a presença de picos de corrente em um dos braços do conversor nos intervalos de tempo em que ocorre a comutação dos interruptores. Neste caso, há a necessidade da inclusão de uma pequena indutância entre os braços do conversor conectados em paralelo (BRAGA; BARBI, 1997).

Figura 2.34 – Detalhes da corrente no indutor L_3 (CH4) e das correntes individuais (CH2 e CH3) no inversor 3N-NPC-PCC.



A curva de rendimento, obtida experimentalmente, para o inversor 3N-NPC-PCC está representada na Figura 2.35, na qual se verifica um rendimento um pouco inferior ao valor de 96 % para a potência nominal de saída.

Figura 2.35 – Curva de rendimento do inversor 3N-NPC-PCC, em função da potência de saída.



2.11 Conclusão

Neste capítulo foi apresentada a topologia do inversor de três níveis monofásico com grampeamento do ponto central baseado no paralelismo de células de comutação (3N-NPC-PCC). Uma breve análise teórica foi realizada, na qual foram descritas as etapas de operação e apresentada a forma de onda teórica da tensão de saída V_{AO} do inversor 3N-NPC-PCC. Um estudo quantitativo também foi realizado, no qual foram desenvolvidas equações para o cálculo da THD na tensão de saída V_{AO} e para o cálculo da ondulação da corrente no indutor filtro L_3 .

Um exemplo de projeto foi realizado para o inversor 3N-NPC-PCC, no qual foram dimensionados os elementos passivos e calculados os componentes do circuito de controle do conversor. Foram também apresentados resultados obtidos em simulação computacional, os quais estão de acordo com a análise teórica realizada para este conversor.

Entretanto, os resultados experimentais apresentados para o inversor 3N-NPC-PCC revelam a necessidade da inclusão, entre os braços conectados em paralelo do conversor, de uma pequena indutância para limitar os picos de corrente em um dos braços do conversor nos intervalos de tempo em que ocorre a comutação dos interruptores.

O espectro harmônico da tensão de saída V_o , depois do filtro, para a potência nominal de saída do conversor também foi apresentado, no qual foi verificada uma THD medida de 2,71 % para esta tensão.

Finalmente, foi apresentada a curva de rendimento obtida experimentalmente para o conversor, na qual se verifica um valor de rendimento um pouco inferior a 96 % para a potência nominal de saída.

No capítulo 5, os valores calculados e obtidos experimentalmente para o inversor 3N-NPC-PCC serão comparados com os respectivos valores para os inversores analisados nos capítulos seguintes.

3 INVERSOR DE CINCO NÍVEIS MONOFÁSICO BASEADO NA CÉLULA DE COMUTAÇÃO DE MÚLTIPLOS ESTADOS COM GRAMPEAMENTO DO PONTO CENTRAL

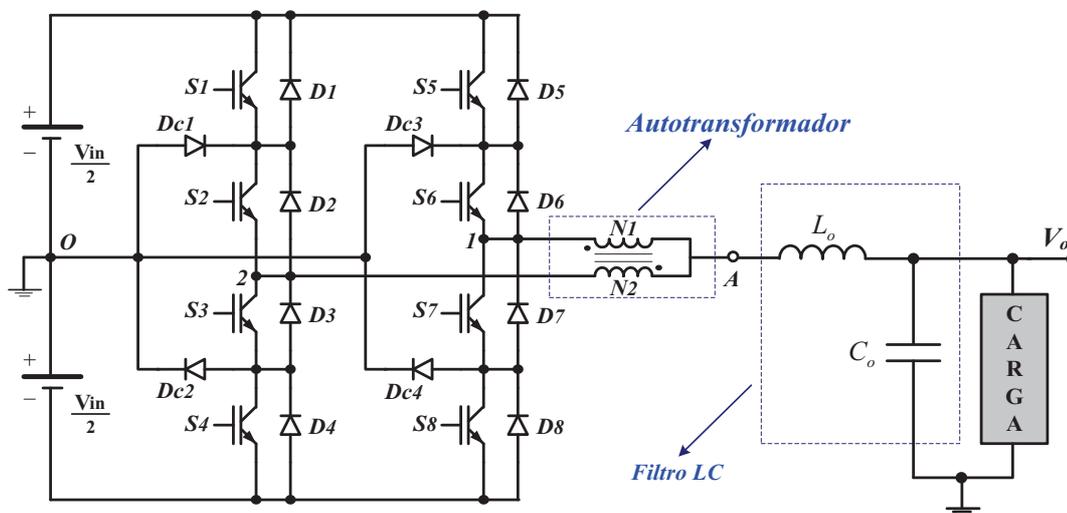
3.1 Introdução

Neste capítulo é apresentado o inversor de cinco níveis monofásico baseado na célula de comutação de múltiplos estados com grampeamento do ponto central (5N-NPC-MSSC). Uma análise teórica é realizada inicialmente, onde os modos de operação e as etapas de funcionamento do inversor são descritas em detalhes. A técnica de modulação utilizada é a tradicional modulação por largura de pulso senoidal (SPWM). Um estudo quantitativo também é realizado para determinação de equações que definem os parâmetros de potência dos componentes do conversor e a distorção harmônica total (THD) na tensão de saída do inversor sem filtro. Com o objetivo de verificar o funcionamento do conversor, um exemplo de projeto seguido de simulação é realizado. Finalmente, são apresentados resultados experimentais, obtidos a partir de um protótipo de 5 kW, que comprovam o funcionamento do inversor 5N-NPC-MSSC.

3.2 Topologia do inversor 5N-NPC-MSSC

A topologia do inversor monofásico 5N-NPC-MSSC é apresentada na Figura 3.1.

Figura 3.1 – Topologia do inversor monofásico 5N-NPC-MSSC.



O conversor é composto por quatro diodos $Dc1-Dc4$, chamados de diodos de grameamento, oito interruptores controlados $S1-S8$, com seus respectivos diodos em antiparalelo intrínsecos, um autotransformador com dois enrolamentos $N1$ e $N2$ ($N1 = N2$), e um filtro passivo para reduzir as componentes de alta frequência na tensão de saída.

A equação (1.13), novamente reescrita como equação (3.1), pode ser aplicada nesse caso da seguinte forma:

$$k = m + 2(n - 1) \quad (3.1)$$

Sendo $m = 3$ (número de níveis na saída de cada braço do inversor NPC) e $n = 2$ (número de braços intercalados do inversor NPC-MSSC), resulta em:

$$k = 3 + 2(2 - 1)$$

$k = 5$ (número de níveis na saída do inversor monofásico NPC-MSSC).

O inversor monofásico 5N-NPC-MSSC apresenta as seguintes vantagens em relação ao inversor NPC clássico de três níveis:

- Reduzidas perdas de condução e de comutação nos semicondutores, resultando em um aumento na eficiência do conversor;
- A frequência de operação dos elementos reativos é o dobro da frequência de comutação dos interruptores, resultando em uma redução de peso e volume dos componentes magnéticos e conseqüentemente em um aumento na densidade de potência do conversor;
- A componente de alta frequência na tensão de saída é o dobro da frequência de comutação dos interruptores, resultando em uma redução natural do conteúdo harmônico presente na forma de onda desta tensão.

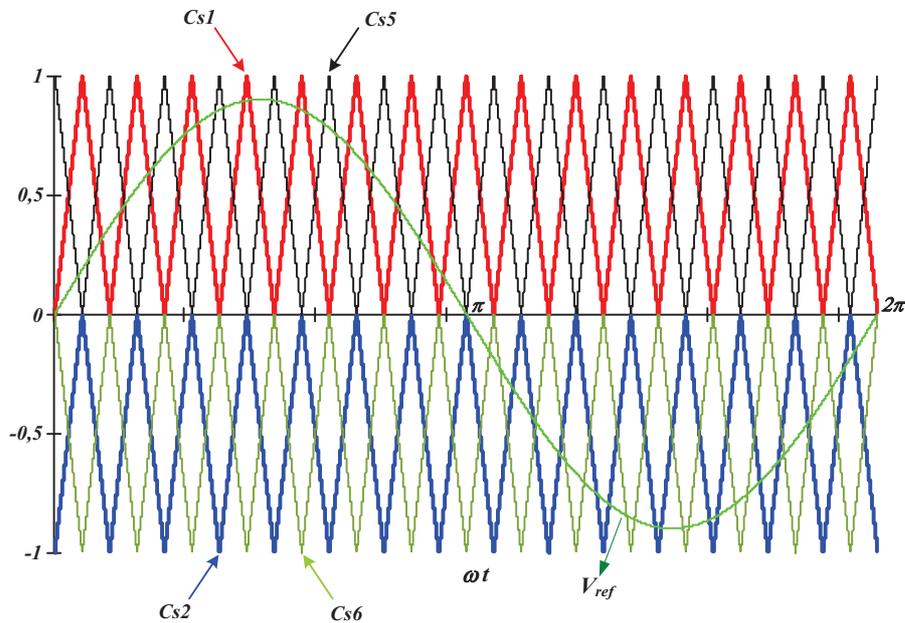
3.3 Técnica de modulação

A técnica de modulação aplicada é a convencional modulação por largura de pulso senoidal (SPWM), representada na Figura 3.2. Os sinais das portadoras triangulares $Cs1$ e $Cs2$ estão deslocados verticalmente e em fase, técnica de modulação conhecida na literatura como disposição de fase (PD-PWM), enquanto que os sinais das portadoras triangulares $Cs5$ e $Cs6$ estão defasados de 180 graus dos sinais das portadoras $Cs1$ e $Cs2$, respectivamente.

Os sinais de comando das chaves $S1$, $S2$, $S5$ e $S6$, são obtidos pela comparação do sinal da tensão de referência senoidal, com os respectivos sinais das portadoras triangulares

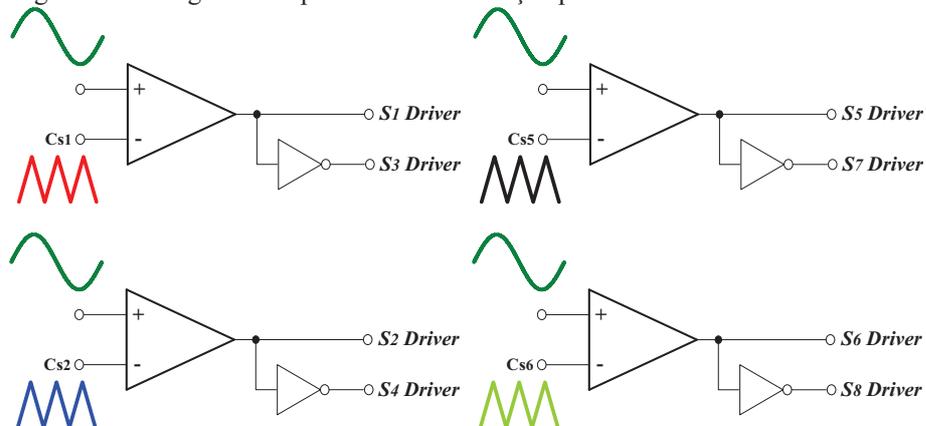
$Cs1$, $Cs2$, $Cs5$ e $Cs6$. Desta forma, os sinais de comando das chaves $S1$ e $S5$ estão defasados de 180 graus, o mesmo acontecendo com os sinais de comando das chaves $S2$ e $S6$.

Figura 3.2 – Modulação PWM senoidal para o inversor monofásico 5N-NPC-MSSC.



É importante mencionar que os sinais de comando dos interruptores $S3$, $S4$, $S7$ e $S8$ são complementares aos sinais de comando dos interruptores $S1$, $S2$, $S5$ e $S6$, respectivamente. A modulação para o inversor monofásico 5N-NPC-MSSC pode ser implementada com a utilização de quatro circuitos comparadores, cujo diagrama simplificado está representado na Figura 3.3.

Figura 3.3 – Diagrama simplificado da modulação para o inversor 5N-NPC-MSSC.

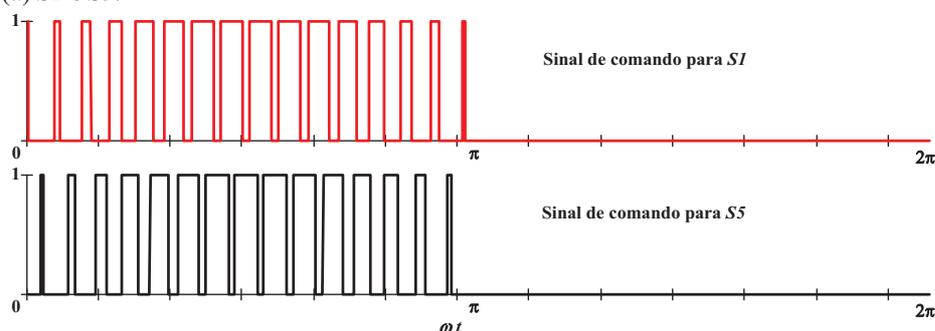


Com a utilização desta técnica de modulação, os interruptores $S2$ e $S6$ estão sempre conduzindo durante o semiciclo positivo da tensão de referência senoidal, enquanto

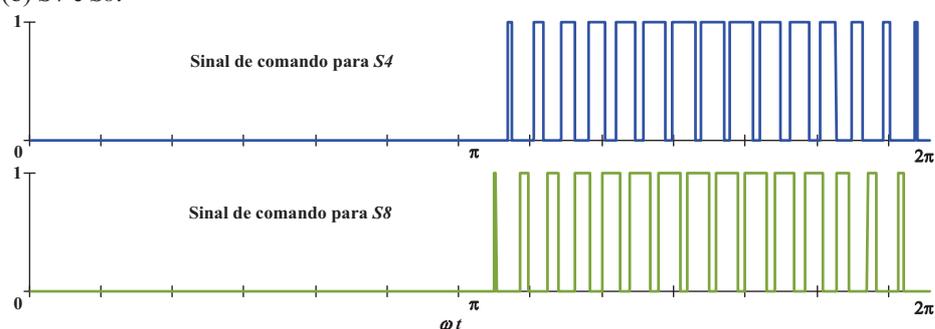
que os interruptores $S1$ e $S5$ estão sempre bloqueados durante o semiciclo negativo correspondente. De maneira análoga, os interruptores $S3$ e $S7$ estão sempre conduzindo durante o semiciclo negativo da tensão de referência senoidal, enquanto que os interruptores $S4$ e $S8$ estão sempre bloqueados durante o semiciclo positivo correspondente. Os sinais de comando dos interruptores $S1$ e $S5$ estão representados na Figura 3.4(a) e os sinais de comando dos interruptores $S4$ e $S8$ estão representados na Figura 3.4(b), para um ciclo da tensão de referência senoidal.

Figura 3.4 – Sinais de comando para os interruptores do inversor 5N-NPC-MSSC.

(a) $S1$ e $S5$.



(b) $S4$ e $S8$.



3.4 Modos de operação do inversor 5N-NPC-MSSC

Observando os sinais de comando para os interruptores na Figura 3.4, dois modos de operação para o inversor 5N-NPC-MSSC podem ser verificados para cada semiciclo da tensão de referência senoidal, de acordo com os estados de condução dos interruptores.

- **Modo *overlapping***

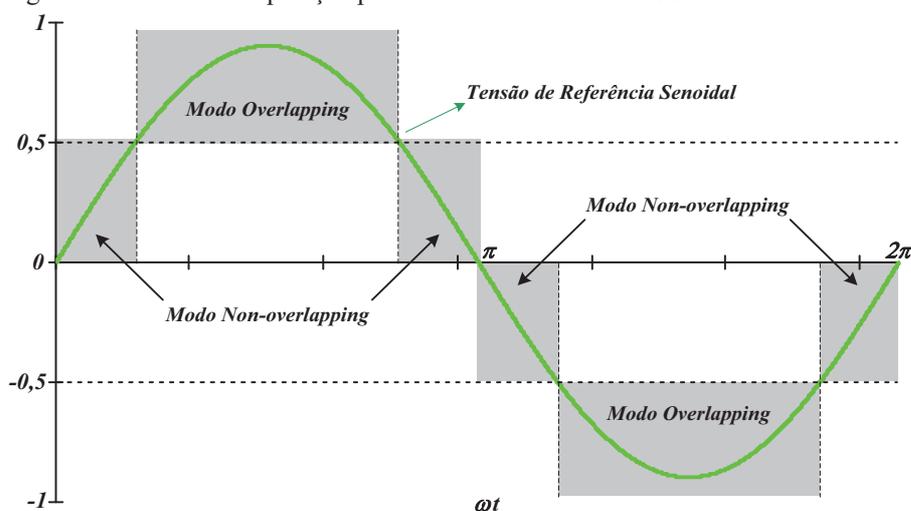
Este modo de operação ocorre quando os interruptores $S1$ e $S5$ estão conduzindo simultaneamente durante o semiciclo positivo da tensão de referência senoidal ou quando os interruptores $S4$ e $S8$ estão conduzindo simultaneamente durante o semiciclo negativo correspondente. Portanto, este modo de operação ocorre quando o módulo da tensão de referência que define a razão cíclica dos interruptores é maior ou igual a 0,5 ($D \geq 0,5$).

- **Modo *non-overlapping***

Este modo de operação ocorre quando não há condução simultânea dos interruptores acima mencionados nos respectivos semiciclos. Portanto, este modo de operação ocorre quando o módulo da tensão de referência que define a razão cíclica dos interruptores é menor que 0,5 ($D < 0,5$).

Os modos de operação para o inversor, considerando um ciclo da tensão de referência senoidal e consequentemente da tensão de saída, podem ser vistos na Figura 3.5.

Figura 3.5 – Modos de operação para o inversor 5N-NPC-MSSC.



3.5 Etapas de funcionamento do inversor 5N-NPC-MSSC

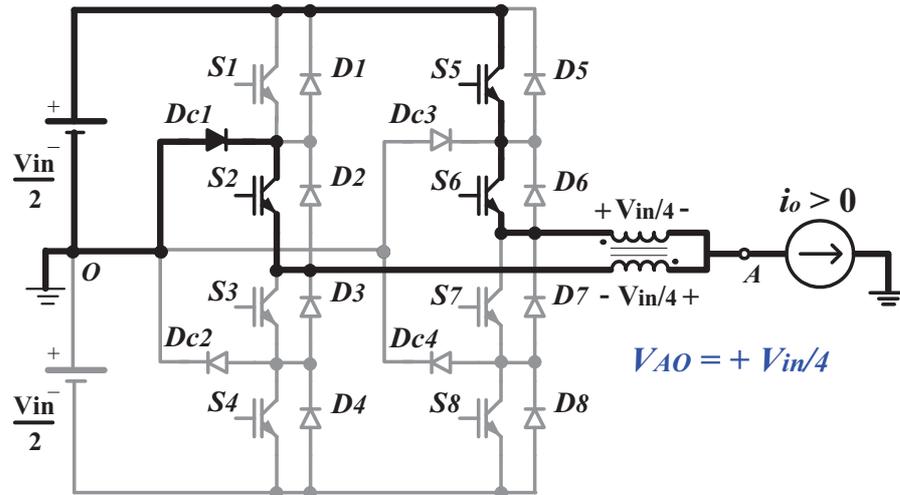
As etapas de funcionamento do inversor 5N-NPC-MSSC para os modos *overlapping* e *non-overlapping* de operação são descritas a seguir.

3.5.1 Modo *non-overlapping* no semiciclo positivo

Durante o semiciclo positivo da tensão de saída, os interruptores $S2$ e $S6$ estão sempre conduzindo.

Primeira etapa: Quando o interruptor $S1$ está desligado e o interruptor $S5$ está conduzindo, metade da corrente de carga flui através da fonte CC de entrada, dos interruptores $S5$ e $S6$, e do enrolamento $N1$, enquanto que a outra metade flui através do diodo $Dc1$, do interruptor $S2$, e do enrolamento $N2$. Durante esta etapa de operação, representada na Figura 3.6, a tensão de saída V_{AO} é igual a $+V_{in}/4$.

Figura 3.6 – Primeira etapa de funcionamento para o modo *non-overlapping*.



Segunda etapa: Quando os interruptores $S1$ e $S5$ estão desligados, metade da corrente de carga flui através do diodo $Dc1$, do interruptor $S2$, e do enrolamento $N2$, enquanto que a outra metade flui através do diodo $Dc3$, do interruptor $S6$, e do enrolamento $N1$. Durante esta etapa de funcionamento, representada na Figura 3.7, os enrolamentos do autotransformador estão curto-circuitados e a tensão de saída V_{AO} é igual a zero.

Terceira etapa: Quando o interruptor $S1$ está conduzindo e o interruptor $S5$ está desligado, metade da corrente de carga flui através da fonte CC de entrada, dos interruptores $S1$ e $S2$, e do enrolamento $N2$, enquanto que a outra metade flui através do diodo $Dc3$, do interruptor $S6$, e do enrolamento $N1$. Durante esta etapa de operação, representada na Figura 3.8, a tensão de saída V_{AO} também é igual a $+V_{in}/4$.

Quarta etapa: Esta etapa de funcionamento é idêntica à segunda etapa para o modo *non-overlapping*.

Figura 3.7 – Segunda etapa de funcionamento para o modo *non-overlapping*.

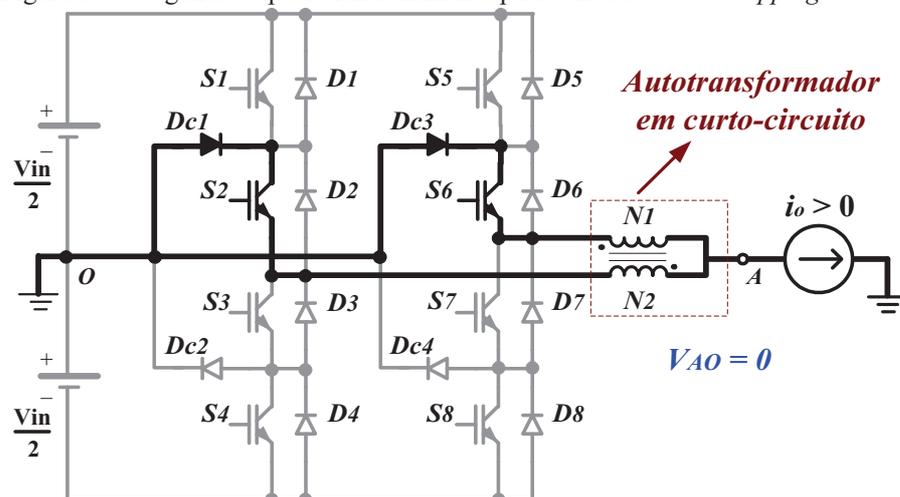
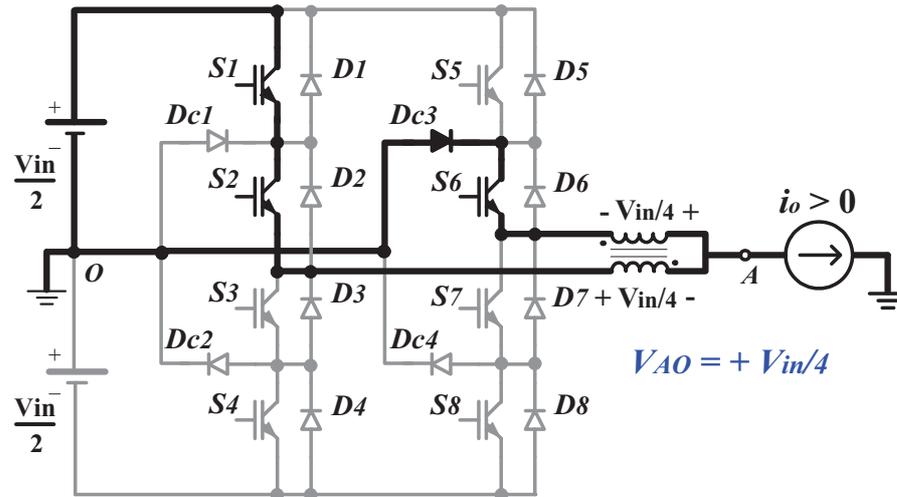


Figura 3.8 – Terceira etapa de funcionamento para o modo *non-overlapping*.



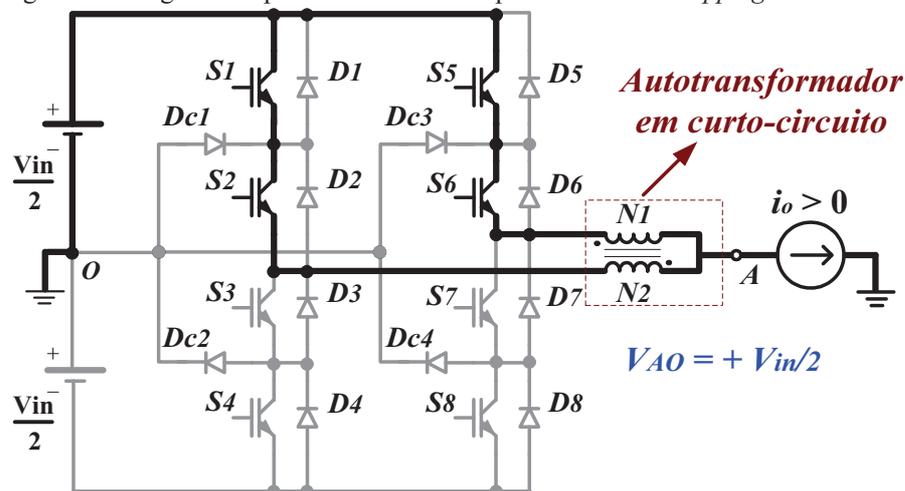
Portanto, conclui-se que durante o semiciclo positivo a tensão de saída V_{AO} assume dois valores, zero e $+V_{in}/4$, para o modo *non-overlapping*.

3.5.2 Modo *overlapping* no semiciclo positivo

Primeira etapa: Esta etapa de funcionamento é idêntica à primeira etapa de funcionamento para o modo *non-overlapping*.

Segunda etapa: Quando os interruptores $S1$ e $S5$ estão ligados, metade da corrente de carga flui através dos interruptores $S1$ e $S2$, e do enrolamento $N2$, enquanto que a outra metade flui através dos interruptores $S5$ e $S6$, e do enrolamento $N1$. Durante esta etapa de funcionamento, representada na Figura 3.9, os enrolamentos do autotransformador estão novamente em curto-circuito e a tensão de saída V_{AO} é igual a $+V_{in}/2$.

Figura 3.9 - Segunda etapa de funcionamento para o modo *overlapping*.



Terceira etapa: Esta etapa de funcionamento é idêntica à terceira etapa de funcionamento para o modo *non-overlapping*.

Quarta etapa: Esta etapa de funcionamento é idêntica à segunda etapa de funcionamento para o modo *overlapping*.

Portanto, conclui-se que durante o semiciclo positivo, a tensão de saída V_{AO} assume dois valores, $+V_{in}/4$ e $+V_{in}/2$, para o modo *overlapping*.

3.5.3 Modo *non-overlapping* no semiciclo negativo

Durante o semiciclo negativo da tensão de saída, os interruptores $S3$ e $S7$ estão sempre conduzindo.

Primeira etapa: Quando o interruptor $S4$ está desligado e o interruptor $S8$ está conduzindo, metade da corrente de carga flui através do enrolamento $N1$, dos interruptores $S7$ e $S8$ e da fonte CC de entrada, enquanto que a outra metade flui através do enrolamento $N2$, do interruptor $S3$ e do diodo $Dc2$. Durante esta etapa de operação, representada na Figura 3.10, a tensão de saída V_{AO} é igual a $-V_{in}/4$.

Segunda etapa: Quando os interruptores $S4$ e $S8$ estão desligados, metade da corrente de carga flui através do enrolamento $N1$, do interruptor $S7$ e do diodo $Dc4$, enquanto que a outra metade flui através do enrolamento $N2$, do interruptor $S3$ e do diodo $Dc2$. Durante esta etapa de funcionamento, representada na Figura 3.11, os enrolamentos do autotransformador estão curto-circuitados e a tensão de saída V_{AO} é igual a zero.

Figura 3.10 - Primeira etapa de funcionamento para o modo *non-overlapping*.

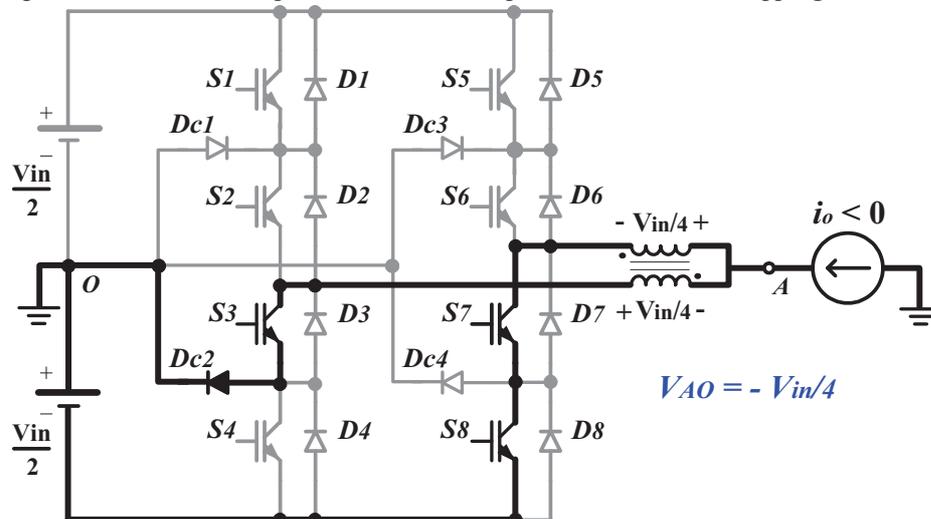
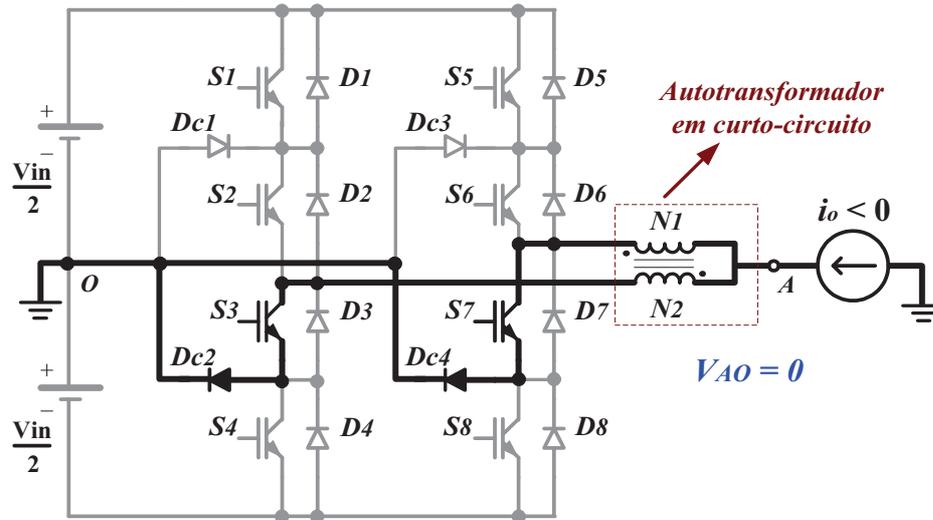


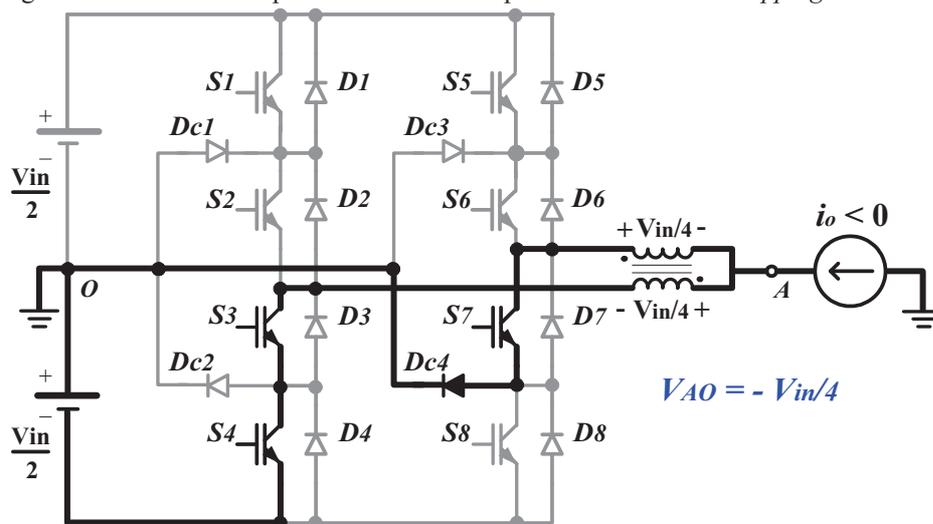
Figura 3.11 - Segunda etapa de funcionamento para o modo *non-overlapping*.



Terceira etapa: Quando o interruptor $S4$ está conduzindo e o interruptor $S8$ está desligado, metade da corrente de carga flui através do enrolamento $N2$, dos interruptores $S3$ e $S4$ e da fonte CC de entrada, enquanto que a outra metade flui através do enrolamento $N1$, do interruptor $S7$ e do diodo $Dc4$. Durante esta etapa de operação, representada na Figura 3.12, a tensão de saída V_{AO} é igual a $-V_{in}/4$.

Quarta etapa: Esta etapa de funcionamento é idêntica à segunda etapa para o modo *non-overlapping*.

Figura 3.12 - Terceira etapa de funcionamento para o modo *non-overlapping*.



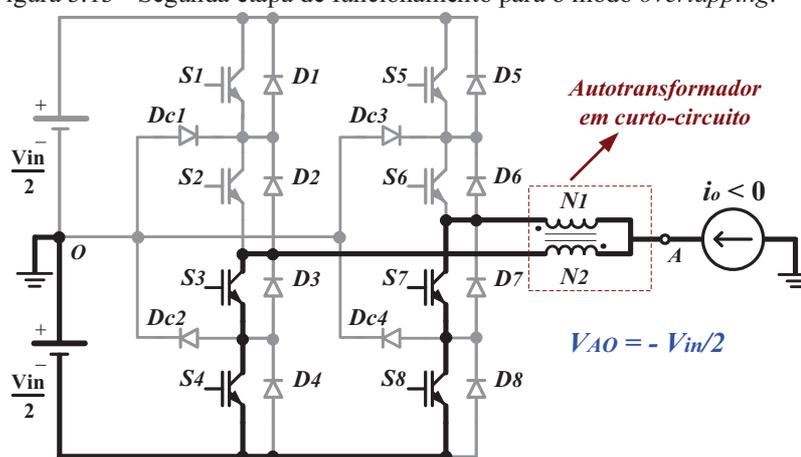
Portanto, conclui-se que durante o semiciclo negativo, a tensão de saída V_{AO} assume dois valores, zero e $-V_{in}/4$, para o modo *non-overlapping*.

3.5.4 Modo *overlapping* no semiciclo negativo

Primeira etapa: Esta etapa de funcionamento é idêntica à primeira etapa de funcionamento para o modo *non-overlapping*.

Segunda etapa: Quando os interruptores $S4$ e $S8$ estão ligados, metade da corrente de carga flui através do enrolamento $N2$ e dos interruptores $S3$ e $S4$, enquanto que a outra metade flui através do enrolamento $N1$ e dos interruptores $S7$ e $S8$. Durante esta etapa de funcionamento, representada na Figura 3.13, os enrolamentos do autotransformador estão novamente em curto-circuito e a tensão de saída V_{AO} é igual a $-V_{in}/2$.

Figura 3.13 - Segunda etapa de funcionamento para o modo *overlapping*.



Terceira etapa: Esta etapa de funcionamento é idêntica à terceira etapa de funcionamento para o modo *non-overlapping*.

Quarta etapa: Esta etapa de funcionamento é idêntica à segunda etapa de funcionamento para o modo *overlapping*.

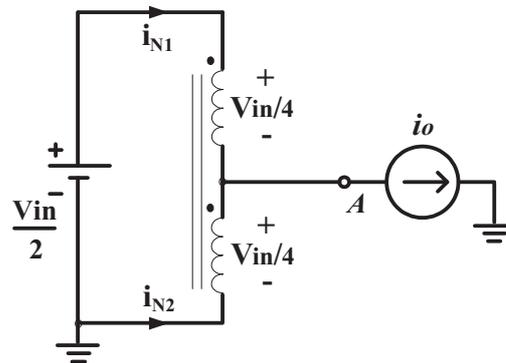
Portanto, conclui-se que durante o semiciclo negativo, a tensão de saída V_{AO} assume dois valores, $-V_{in}/4$ e $-V_{in}/2$, para o modo *overlapping*.

3.6 Correntes nos enrolamentos do autotransformador

Analisando as etapas de funcionamento do inversor 5N-NPC-MSSC, observam-se dois intervalos distintos de operação para o autotransformador, sendo que em um dos intervalos, o autotransformador não processa potência devido aos enrolamentos estarem em curto-circuito ($V = 0 \Rightarrow P = 0$). No outro intervalo, em que ocorre processamento de potência no autotransformador, os valores das quedas de tensão nos enrolamentos devem ser iguais em

módulo, devido à relação unitária de espiras ($N1 = N2$). Sendo assim, para que o balanço de potência seja respeitado no autotransformador, os valores das correntes nos enrolamentos também devem ser iguais em módulo. Vamos tomar como exemplo a primeira etapa de funcionamento do inversor para o modo *non-overlapping* durante o semiciclo positivo da tensão de saída, cujo circuito equivalente está representado na Figura 3.14. Para que o balanço de potência no autotransformador seja respeitado, devemos ter a equação (3.2).

Figura 3.14 – Circuito equivalente para a etapa de funcionamento representada na Figura 3.6.



$$i_{N1} \left(+ \frac{V_{in}}{4} \right) + i_{N2} \left(- \frac{V_{in}}{4} \right) = 0 \quad (3.2)$$

Simplificando a equação (3.2), obtém-se a equação (3.3).

$$i_{N1} - i_{N2} = 0 \quad (3.3)$$

Aplicando a lei dos nós em A, obtém-se a equação (3.4).

$$i_{N1} + i_{N2} = i_o \quad (3.4)$$

Substituindo a equação (3.3) em (3.4), resulta na equação (3.5).

$$i_{N1} = i_{N2} = \frac{i_o}{2} \quad (3.5)$$

Como a corrente de carga é igualmente dividida entre os enrolamentos do autotransformador e conseqüentemente entre cada braço do inversor, conclui-se que as perdas em condução nos interruptores e diodos são reduzidas. Devido a esta relação, a ondulação de alta frequência presente na corrente de cada enrolamento do autotransformador é a metade da ondulação de alta frequência da corrente total de saída do conversor, durante o ciclo completo da senóide. Apesar deste procedimento ser bastante simples, ele é de extrema importância para a análise de funcionamento do autotransformador, principalmente quando há a utilização de múltiplos enrolamentos.

3.7 Tensão de saída do inversor 5N-NPC-MSSC

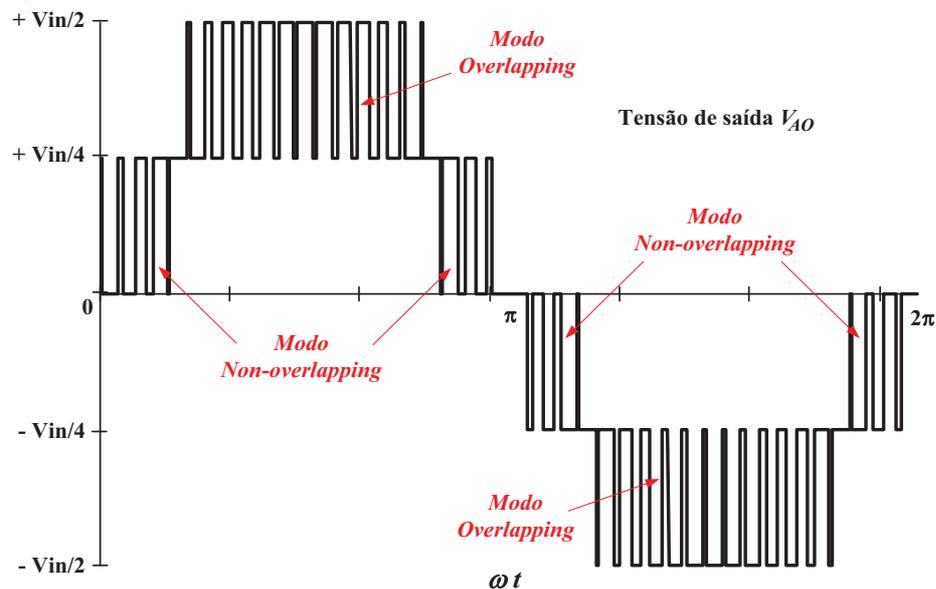
A partir da análise anterior, conclui-se que a tensão de saída V_{AO} do inversor apresenta três valores para cada semiciclo de acordo com o estado de condução dos interruptores, sendo que o valor nulo é obtido em ambos os semiciclos. Sendo assim, a forma de onda da tensão de saída V_{AO} do inversor apresenta cinco níveis em sua composição, representados na Tabela 3.1.

A forma de onda teórica da tensão de saída V_{AO} do inversor 5N-NPC-MSSC, com os cinco níveis presentes, está representada na Figura 3.15, na qual se podem observar os intervalos para os modos *overlapping* e *non-overlapping* de operação. Para efeitos de ilustração, uma baixa frequência de comutação foi utilizada nesta representação.

Tabela 3.1 – Níveis da tensão de saída V_{AO} do inversor 5N-NPC-MSSC.

| Tensão de saída V_{AO} | $S1$ | $S5$ | $S2$ | $S6$ | Semiciclo |
|--------------------------|------|------|------|------|---------------------|
| $+ V_{in}/2$ | 1 | 1 | 1 | 1 | Positivo |
| $+ V_{in}/4$ | 0 | 1 | 1 | 1 | Positivo |
| $+ V_{in}/4$ | 1 | 0 | 1 | 1 | Positivo |
| Zero | 0 | 0 | 1 | 1 | Positivo e Negativo |
| $- V_{in}/4$ | 0 | 0 | 1 | 0 | Negativo |
| $- V_{in}/4$ | 0 | 0 | 0 | 1 | Negativo |
| $- V_{in}/2$ | 0 | 0 | 0 | 0 | Negativo |

Figura 3.15 – Forma de onda da tensão de saída V_{AO} do inversor 5N-NPC-MSSC.



3.8 Estudo quantitativo do conversor

A partir desta sessão serão deduzidas equações que irão dimensionar os componentes do circuito de potência para o inversor monofásico 5N-NPC-MSSC. Para esta análise é importante definir o índice de modulação M para o inversor na equação (3.6), onde V_{rpk} é o valor de pico da tensão senoidal de referência e V_{Crpk} é o valor de pico da onda portadora triangular.

$$M = \frac{V_{rpk}}{V_{Crpk}} \quad (3.6)$$

3.8.1 Dimensionamento dos interruptores

O dimensionamento dos interruptores pode ser dividido em dois grupos. Um grupo constituído pelos interruptores $S1$, $S5$, $S4$ e $S8$, que comutam em alta frequência e o outro grupo constituído pelos interruptores $S2$, $S6$, $S3$ e $S7$, que comutam em baixa frequência. Desta forma, serão dimensionados apenas os interruptores $S1$ e $S2$ que representam seus respectivos grupos.

3.8.1.1 Cálculo da corrente média no interruptor $S1$

Durante o semiciclo positivo, a corrente que flui pelo interruptor $S1$, quando comandado a conduzir, é a metade da corrente de carga e durante o semiciclo negativo, este interruptor encontra-se sempre bloqueado. Então, desprezando-se a ondulação de alta frequência na corrente de carga, a forma de onda teórica da corrente no interruptor $S1$ pode ser representada na Figura 3.16. Durante um ciclo de comutação a amplitude desta corrente pode ser considerada constante, conforme está representado na Figura 3.17.

Figura 3.16 – Forma de onda teórica da corrente no interruptor $S1$.

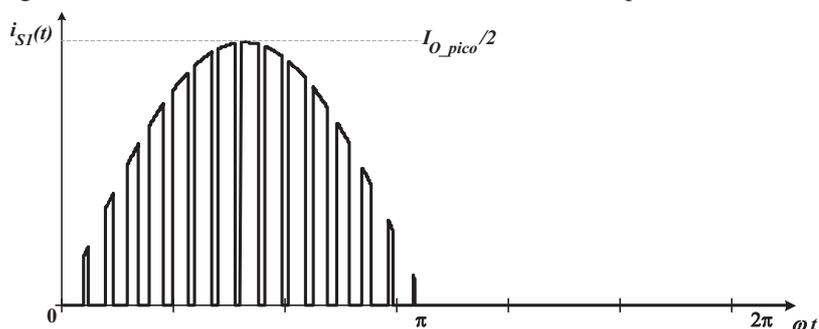
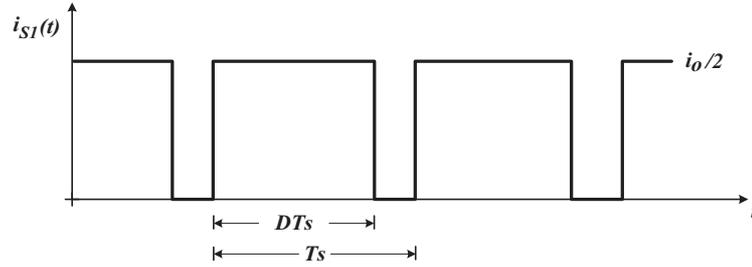


Figura 3.17 – Detalhe da forma de onda da corrente no interruptor $S1$.



Pela definição de corrente média, e observando os limites de integração da Figura 3.17, tem-se a equação (3.7).

$$i_{S1_MED} = \frac{1}{T_S} \int_0^{T_S} i_{S1}(t) dt = \frac{1}{T_S} \int_0^{DT_S} \frac{i_o}{2} dt = D \cdot \frac{i_o}{2} \quad (3.7)$$

Observando a Figura 3.16, nota-se que durante um ciclo da tensão de saída, a razão cíclica D e a amplitude da corrente i_o variam de forma senoidal, de acordo com as equações (3.8) e (3.9).

$$D(\omega t) = M \cdot \text{sen}(\omega t) \quad (3.8)$$

$$i_o(\omega t) = I_{o_pico} \cdot \text{sen}(\omega t) \quad (3.9)$$

Para o cálculo da corrente média total no interruptor $S1$, considerando um ciclo da tensão de saída, precisa-se agora integrar a equação (3.7) em ωt , resultando na equação (3.10).

$$I_{S1_MED} = \frac{1}{2\pi} \int_0^{2\pi} i_{S1_MED}(\omega t) d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} D(\omega t) \cdot \frac{i_o(\omega t)}{2} d(\omega t) \quad (3.10)$$

Substituindo as equações (3.8) e (3.9) em (3.10), resulta na equação (3.11).

$$I_{S1_MED} = \frac{M \cdot I_{o_pico}}{4\pi} \int_0^{\pi} \text{sen}^2(\omega t) d(\omega t) \quad (3.11)$$

Resolvendo-se esta integral, chega-se a equação (3.12).

$$I_{S1_MED} = \frac{M \cdot I_{o_pico}}{8} = \frac{M \cdot \sqrt{2}}{8} \cdot I_o \quad (3.12)$$

Na equação (3.12), I_o representa o valor eficaz da corrente de carga.

3.8.1.2 Cálculo da corrente eficaz no interruptor $S1$

Pela definição de corrente eficaz, e observando os limites de integração da Figura 3.17, tem-se a equação (3.13). Para o cálculo da corrente eficaz total no interruptor $S1$, deve-se agora integrar a equação (3.13) em ωt , resultando na equação (3.14).

$$i_{S1_EF}^2 = \frac{1}{T_s} \int_0^{T_s} i_{S1}(t)^2 dt = \frac{1}{T_s} \int_0^{DT_s} \left(\frac{i_o}{2}\right)^2 dt = D \cdot \left(\frac{i_o}{2}\right)^2 \quad (3.13)$$

$$I_{S1_EF}^2 = \frac{1}{2\pi} \int_0^{2\pi} i_{S1_EF}(\omega t)^2 d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} D(\omega t) \cdot \left(\frac{i_o(\omega t)}{2}\right)^2 d(\omega t) \quad (3.14)$$

Substituindo as equações (3.8) e (3.9) em (3.14), resulta na equação (3.15).

$$I_{S1_EF}^2 = \frac{M}{2\pi} \cdot \left(\frac{I_{o_pico}}{2}\right)^2 \int_0^{\pi} sen^3(\omega t) d(\omega t) \quad (3.15)$$

Resolvendo a integral da equação (3.15), resulta na equação (3.16).

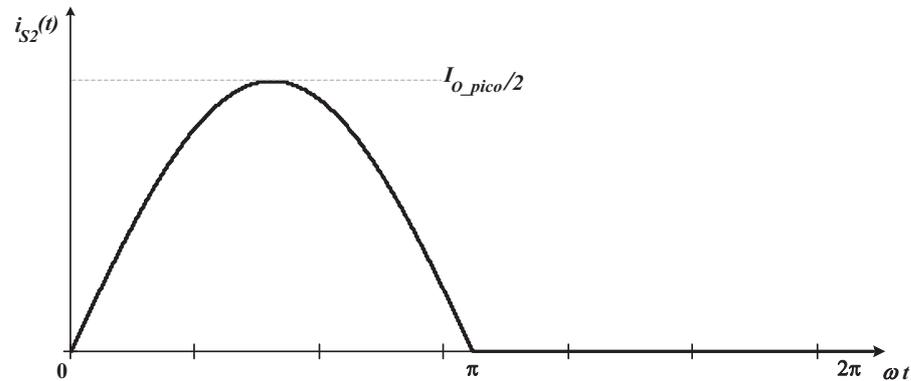
$$I_{S1_EF} = \sqrt{\frac{M}{6\pi}} \cdot I_{o_pico} = \sqrt{\frac{M}{3\pi}} \cdot I_o \quad (3.16)$$

3.8.1.3 Cálculo da corrente média no interruptor S2

Durante o semiciclo positivo da tensão de saída, o interruptor S2 está sempre conduzindo e a corrente que flui pelo mesmo é a metade da corrente de carga. Então, desprezando-se a ondulação de alta frequência na corrente de carga, a forma de onda teórica da corrente no interruptor S2 pode ser representada na Figura 3.18, a partir da qual, o valor médio da corrente no interruptor S2 pode ser calculado, utilizando-se a equação (3.17).

$$I_{S2_MED} = \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{S2}(t) d(\omega t) = \frac{I_{o_pico}}{4\pi} \cdot \int_0^{\pi} sen(\omega t) d(\omega t) \quad (3.17)$$

Figura 3.18 – Forma de onda teórica da corrente no interruptor S2.



Resolvendo a integral da equação (3.17), resulta na equação (3.18).

$$I_{S2_MED} = \frac{I_{o_pico}}{2\pi} = \frac{\sqrt{2}}{2\pi} \cdot I_o \quad (3.18)$$

3.8.1.4 Cálculo da corrente eficaz no interruptor S2

A partir da Figura 3.18, o valor eficaz da corrente no interruptor S2 pode ser calculado, utilizando-se a equação (3.19).

$$I_{S2_EF}^2 = \frac{1}{2\pi} \cdot \int_0^{2\pi} i_{S2}(t)^2 d(\omega t) = \frac{I_{o_pico}^2}{8\pi} \cdot \int_0^{\pi} \text{sen}^2(\omega t) d(\omega t) \quad (3.19)$$

Resolvendo a integral da equação (3.19), resulta na equação (3.20).

$$I_{S2_EF} = \frac{I_{o_pico}}{4} = \frac{\sqrt{2}}{4} \cdot I_o \quad (3.20)$$

3.8.1.5 Cálculo da corrente de pico e da tensão máxima nos interruptores

O valor de pico da corrente nos interruptores é igual à metade do valor de pico da corrente de carga, de acordo com a equação (3.21). O valor máximo da tensão aplicada sobre os interruptores é igual à metade do valor da tensão cc de entrada, de acordo com (3.22).

$$I_{S_pico} = \frac{I_{o_pico}}{2} \quad (3.21)$$

$$V_{S_MAX} = \frac{V_{in}}{2} \quad (3.22)$$

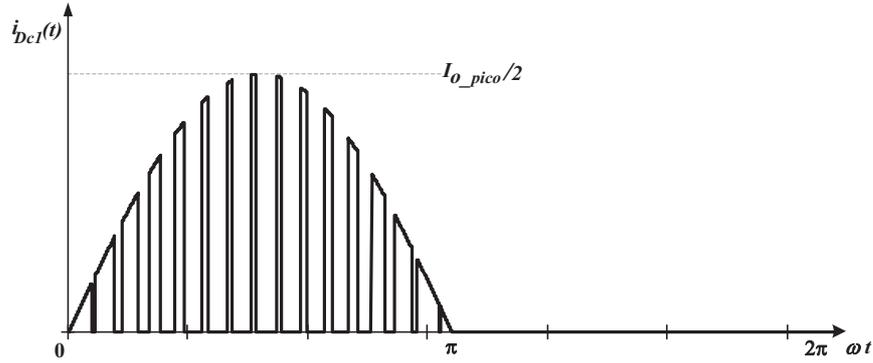
3.8.2 Dimensionamento dos diodos de grampeamento

Todos os diodos de grampeamento, $Dc1$, $Dc2$, $Dc3$ e $Dc4$ comutam em alta frequência e apresentam formas de onda similares em suas respectivas correntes, de tal forma que, o dimensionamento do diodo $Dc1$ é suficiente para os demais.

3.8.2.1 Cálculo da corrente média no diodo de grampeamento Dc1

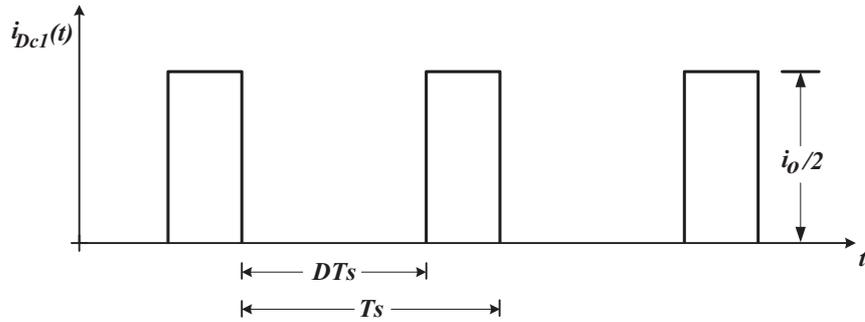
Durante o semiciclo positivo, a corrente que flui pelo diodo de grampeamento $Dc1$, quando o interruptor $S1$ está bloqueado, é a metade da corrente de carga e durante o semiciclo negativo, este diodo não entra em condução. Então, desprezando-se a ondulação de alta frequência na corrente de carga, a forma de onda teórica da corrente no diodo $Dc1$ pode ser representada como na Figura 3.19.

Figura 3.19 – Forma de onda teórica da corrente no diodo de grameamento $Dc1$.



Durante um ciclo de comutação a amplitude desta corrente pode ser considerada constante, conforme está representado na Figura 3.20.

Figura 3.20 – Detalhe da corrente no diodo de grameamento $Dc1$.



Pela definição de corrente média, e observando os limites de integração da Figura 3.20, tem-se a equação (3.23).

$$i_{Dc1_MED} = \frac{1}{T_s} \int_0^{T_s} i_{Dc1}(t) dt = \frac{1}{T_s} \int_{DT_s}^{T_s} \frac{i_o}{2} dt = (1-D) \cdot \frac{i_o}{2} \quad (3.23)$$

Para o cálculo da corrente média total no diodo $Dc1$, deve-se agora integrar a equação (3.23) em ωt , resultando na equação (3.24).

$$I_{Dc1_MED} = \frac{1}{2\pi} \int_0^{2\pi} i_{Dc1_MED}(\omega t) d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} [1-D(\omega t)] \cdot \frac{i_o(\omega t)}{2} d(\omega t) \quad (3.24)$$

Substituindo as equações (3.8) e (3.9) em (3.24), resulta na equação (3.25).

$$I_{Dc1_MED} = \frac{I_{o_pico}}{4\pi} \int_0^{\pi} [\text{sen}(\omega t) - M \cdot \text{sen}^2(\omega t)] d(\omega t) \quad (3.25)$$

Resolvendo-se a integral da equação (3.25), chega-se à equação (3.26).

$$I_{Dc1_MED} = \left(\frac{1}{2\pi} - \frac{M}{8} \right) \cdot I_{o_pico} = \left(\frac{1}{2\pi} - \frac{M}{8} \right) \cdot \sqrt{2} \cdot I_o \quad (3.26)$$

3.8.2.2 Cálculo da corrente eficaz no diodo de grampeamento $Dc1$

Pela definição de corrente eficaz, e observando os limites de integração da Figura 3.20, tem-se a equação (3.27).

$$i_{Dc1_EF}^2 = \frac{1}{T_s} \int_0^{T_s} i_{Dc1}(t)^2 dt = \frac{1}{T_s} \int_{DT_s}^{T_s} \left(\frac{i_o}{2}\right)^2 dt = (1-D) \cdot \left(\frac{i_o}{2}\right)^2 \quad (3.27)$$

Para o cálculo da corrente eficaz total no diodo $Dc1$, deve-se agora integrar a equação (3.27) em ωt , resultando na equação (3.28).

$$I_{Dc1_EF}^2 = \frac{1}{2\pi} \int_0^{2\pi} i_{Dc1_EF}(\omega t)^2 d(\omega t) = \frac{1}{2\pi} \int_0^{\pi} [1-D(\omega t)] \cdot \left(\frac{i_o(\omega t)}{2}\right)^2 d(\omega t) \quad (3.28)$$

Substituindo as equações (3.8) e (3.9) em (3.28), resulta na equação (3.29).

$$I_{Dc1_EF}^2 = \frac{I_{o_pico}^2}{8\pi} \int_0^{\pi} [\text{sen}^2(\omega t) - M \cdot \text{sen}^3(\omega t)] d(\omega t) \quad (3.29)$$

Resolvendo a integral da equação (3.29), resulta na equação (3.30).

$$I_{Dc1_EF} = \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \cdot \frac{I_{o_pico}}{2} = \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \cdot \frac{\sqrt{2} \cdot I_o}{2} \quad (3.30)$$

3.8.2.3 Cálculo da corrente de pico e da tensão reversa máxima nos diodos de grampeamento

O valor de pico da corrente nos diodos de grampeamento é igual à metade do valor de pico da corrente de carga, de acordo com a equação (3.31).

$$I_{Dc_pico} = \frac{I_{o_pico}}{2} \quad (3.31)$$

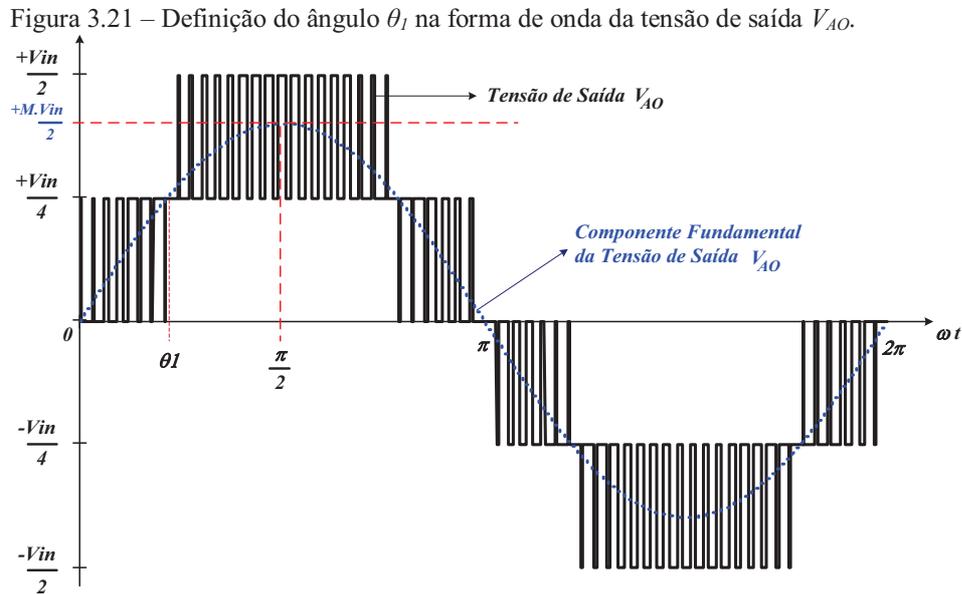
O valor máximo da tensão reversa aplicada sobre os diodos de grampeamento é igual à metade do valor da tensão cc de entrada, de acordo com a equação (3.32).

$$V_{Dc_RMAX} = \frac{V_{in}}{2} \quad (3.32)$$

3.8.3 Distorção harmônica total (THD)

Para o cálculo da distorção harmônica total (THD) da tensão de saída V_{AO} do inversor (antes do filtro LC de saída), será deduzida primeiramente, uma expressão para calcular o valor eficaz dessa tensão, cuja forma de onda está novamente representada na

Figura 3.21. Nesta figura, θ_1 representa o ângulo em que ocorre a transição entre os modos *non-overlapping* e *overlapping*.



Como visto anteriormente, a tensão de referência senoidal, que determina a razão cíclica dos interruptores, é definida pela equação (3.33).

$$V_{REF}(\omega t) = D(\omega t) = M \cdot \text{sen}(\omega t) \quad (3.33)$$

Para $\omega t = \theta_1$, implica em $V_{REF}(\omega t) = D(\omega t) = 0,5$. Substituindo na equação (3.33), obtém-se a equação (3.34).

$$0,5 = M \cdot \text{sen}(\theta_1) \quad (3.34)$$

Isolando o valor do ângulo θ_1 na equação (3.34), obtém-se a equação (3.35).

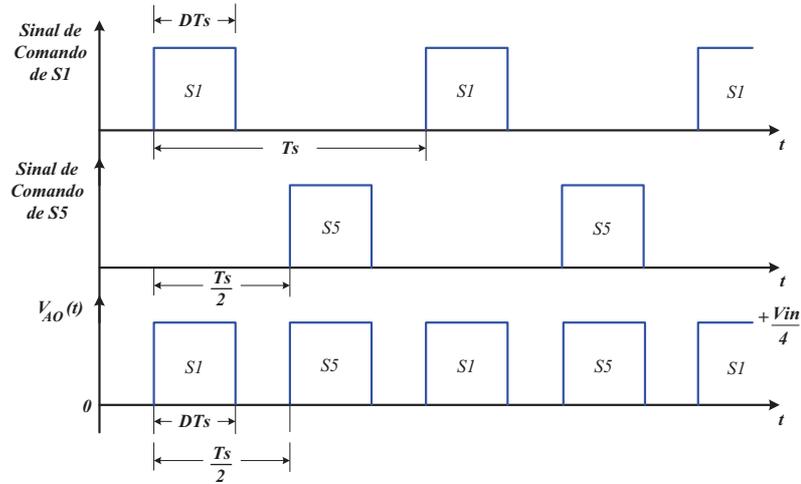
$$\theta_1 = \text{sen}^{-1}\left(\frac{1}{2M}\right) \quad (3.35)$$

O cálculo do valor eficaz da tensão de saída deve ser dividido em duas partes, sendo que a primeira parte é referente ao modo *non-overlapping* ($0 \leq \omega t \leq \theta_1$) e a segunda ao modo *overlapping* ($\theta_1 \leq \omega t \leq \pi/2$), para um quarto de ciclo da tensão de referência senoidal.

3.8.3.1 Cálculo do valor eficaz da tensão V_{AO} no modo *non-overlapping* ($0 \leq \omega t \leq \theta_1$)

O gráfico da Figura 3.21, que representa a tensão de saída V_{AO} , quando expandido na região de operação do modo *non-overlapping*, resulta no gráfico da Figura 3.22, no qual estão representados também os sinais de comando dos interruptores $S1$ e $S5$.

Figura 3.22 – Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ na região de operação do modo *non-overlapping*.



A partir da definição de valor eficaz e dos limites de integração da Figura 3.22, tem-se a equação (3.36). Resolvendo a integral desta equação, obtém-se a equação (3.37).

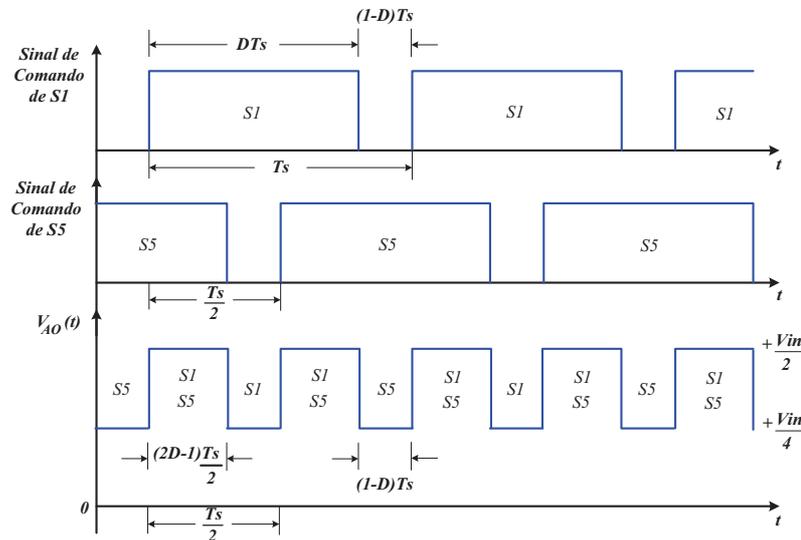
$$V_{AO_EF_no}^2 = \frac{1}{T_s} \int_0^{T_s} V_{AO}(t)^2 dt = \frac{2}{T_s} \int_0^{T_s/2} V_{AO}(t)^2 dt = \frac{2}{T_s} \int_0^{DT_s} \left(\frac{V_{in}}{4}\right)^2 dt \tag{3.36}$$

$$V_{AO_EF_no}^2 = \frac{V_{in}^2}{8} \cdot D \tag{3.37}$$

3.8.3.2 Cálculo do valor eficaz da tensão V_{AO} no modo *overlapping* ($\theta_1 \leq \omega t \leq \pi/2$)

As formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ estão representadas na Figura 3.23, para o modo *overlapping* de operação.

Figura 3.23 – Formas de onda da tensão V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ na região de operação do modo *overlapping*.



A partir da definição de valor eficaz e dos limites de integração da Figura 3.23, tem-se a equação (3.38). Resolvendo a integral desta equação, obtém-se a equação (3.39).

$$V_{AO_EF_o}^2 = \frac{2}{T_s} \int_0^{T_s/2} V_{AO}(t)^2 dt = \frac{2}{T_s} \left[\int_0^{(2D-1)T_s/2} \left(\frac{V_{in}}{2} \right)^2 dt + \int_{(2D-1)T_s/2}^{T_s/2} \left(\frac{V_{in}}{4} \right)^2 dt \right] \quad (3.38)$$

$$V_{AO_EF_o}^2 = \frac{V_{in}^2}{8} \cdot (3D - 1) \quad (3.39)$$

3.8.3.3 Cálculo do valor eficaz total da tensão de saída V_{AO}

Aplicando os limites de integração da Figura 3.21 na definição de valor eficaz, obtém-se a equação (3.40) para o cálculo do valor eficaz total da tensão de saída V_{AO} .

$$V_{AO_EF}^2 = \frac{2}{\pi} \cdot \left[\int_0^{\theta_1} V_{AO_EF_no}^2 d(\omega t) + \int_{\theta_1}^{\pi/2} V_{AO_EF_o}^2 d(\omega t) \right] \quad (3.40)$$

Substituindo as equações (3.37) e (3.39) na equação (3.40), resulta em (3.41).

$$V_{AO_EF}^2 = \frac{2}{\pi} \cdot \left\{ \int_0^{\theta_1} \frac{V_{in}^2}{8} \cdot D(\omega t) d(\omega t) + \int_{\theta_1}^{\pi/2} \frac{V_{in}^2}{8} \cdot [3D(\omega t) - 1] d(\omega t) \right\} \quad (3.41)$$

Substituindo a equação (3.33) na equação (3.41), obtém-se a equação (3.42).

$$V_{AO_EF}^2 = \frac{V_{in}^2}{4\pi} \cdot \left\{ \int_0^{\theta_1} M \cdot \text{sen}(\omega t) d(\omega t) + \int_{\theta_1}^{\pi/2} [3M \cdot \text{sen}(\omega t) - 1] d(\omega t) \right\} \quad (3.42)$$

Resolvendo a integral da equação (3.42), resulta na equação (3.43).

$$V_{AO_EF}^2 = \frac{V_{in}^2}{4\pi} \cdot \left[M + 2M \cdot \cos(\theta_1) + \theta_1 - \frac{\pi}{2} \right] \quad (3.43)$$

A equação (3.34) pode ser escrita como na equação (3.44).

$$\text{sen}(\theta_1) = \frac{1}{2M} \quad (3.44)$$

A partir da equação (3.44), obtém-se a equação (3.45).

$$\cos(\theta_1) = \sqrt{1 - \text{sen}^2(\theta_1)} = \sqrt{1 - \frac{1}{4M^2}} = \frac{\sqrt{4M^2 - 1}}{2M} \quad (3.45)$$

Substituindo as equações (3.35) e (3.45) na equação (3.43), resulta na equação (3.46) que determina o valor eficaz da tensão de saída V_{AO} em função da tensão cc de entrada e do índice de modulação.

$$V_{AO_EF} = \frac{V_{in}}{2} \cdot \left(\frac{M}{\pi} + \frac{\sqrt{4M^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1} \left(\frac{1}{2M} \right) - \frac{1}{2} \right)^{\frac{1}{2}} \quad (3.46)$$

3.8.3.4 Cálculo da distorção harmônica total (THD)

Considerando que as componentes de alta frequência presentes na forma de onda da tensão de saída V_{AO} são praticamente eliminadas pelo filtro LC, a componente fundamental dessa tensão é a própria tensão de saída senoidal V_o que é aplicada na carga. Desta forma, o valor eficaz da componente fundamental da tensão de saída V_{AO} , que é igual ao valor eficaz da tensão de saída senoidal V_o , é definido pela equação (3.47).

$$V_{AO1_EF} = V_{o_EF} = \frac{V_{in}}{2} \cdot \frac{M}{\sqrt{2}} \quad (3.47)$$

Sendo assim, a distorção harmônica total (THD) da forma de onda da tensão de saída V_{AO} pode ser calculada de acordo com a equação (3.48) (HOLMES; LIPO, 2003).

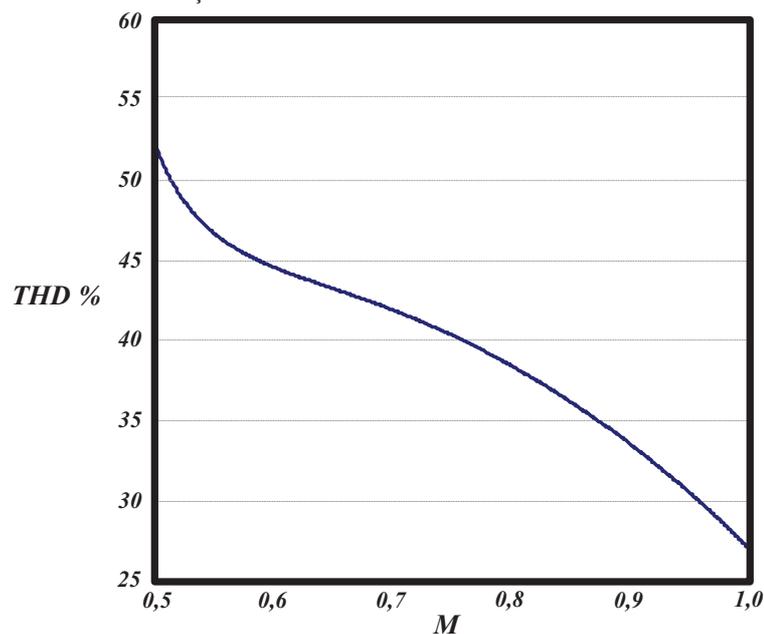
$$THD = \sqrt{\left(\frac{V_{AO_EF}}{V_{AO1_EF}}\right)^2 - 1} \quad (3.48)$$

Substituindo as equações (3.46) e (3.47) na equação (3.48), resulta na equação (3.49) que determina a THD da tensão de saída V_{AO} em função do índice de modulação M .

$$THD = \sqrt{\frac{2}{M^2} \cdot \left(\frac{M}{\pi} + \frac{\sqrt{4M^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1}\left(\frac{1}{2M}\right) - \frac{1}{2} \right) - 1} \quad (3.49)$$

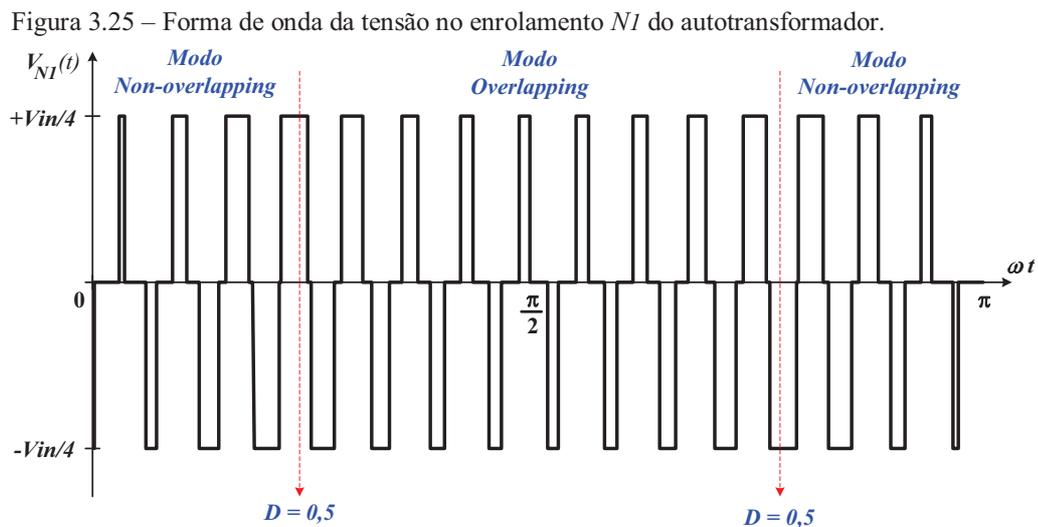
A equação (3.49) está representada graficamente na Figura 3.24.

Figura 3.24 – Distorção harmônica total da tensão V_{AO} em função do índice de modulação.



3.8.4 Dimensionamento do autotransformador

A partir da análise das etapas de funcionamento do inversor, verifica-se que a tensão nos enrolamentos do autotransformador assume três valores, $+V_{in}/4$, 0 e $-V_{in}/4$, de acordo com os estados de condução dos interruptores. A forma de onda teórica da tensão no enrolamento NI do autotransformador está representada na Figura 3.25, para meio ciclo da tensão de saída do inversor.



Expandindo o gráfico da Figura 3.25, para a região de operação no modo *non-overlapping*, obtém-se o gráfico da Figura 3.26, no qual estão presentes também os sinais de comando dos interruptores $S1$ e $S5$ e a densidade de fluxo magnético na coluna central do núcleo. Analisando a Figura 3.25, observa-se que o pior caso, sob o ponto de vista de saturação do núcleo, ocorre quando a razão cíclica dos interruptores é igual a 0,5. Desta forma, o projeto do núcleo do autotransformador deve ser realizado sob esta condição.

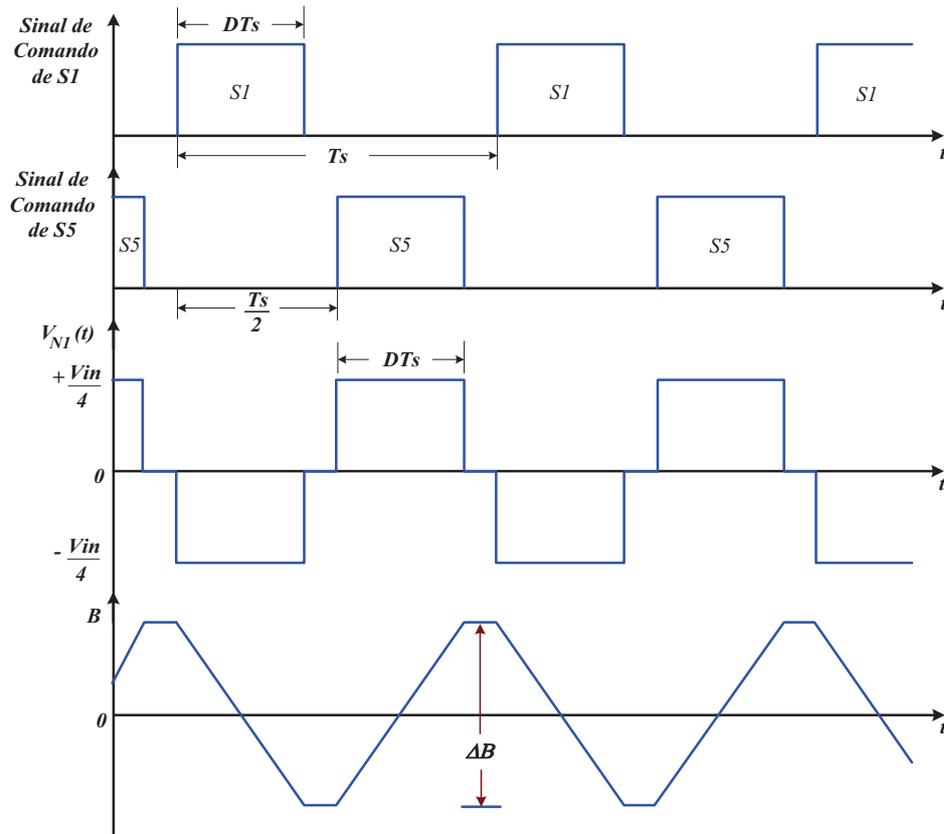
Aplicando a lei de Faraday sobre o enrolamento NI do autotransformador durante o intervalo em que o interruptor $S5$ está conduzindo, chega-se à equação (3.50).

$$\frac{V_{in}}{4} \cdot DT_s = N \cdot \Delta B \cdot Ae \quad (3.50)$$

Na equação (3.50), N representa o número de espiras do enrolamento e Ae a área efetiva da coluna do núcleo. Isolando o valor de Ae nesta equação e substituindo o período pela frequência de chaveamento, resulta na equação (3.51).

$$Ae = \frac{V_{in} \cdot D}{4 \cdot N \cdot \Delta B \cdot F_s} \quad (3.51)$$

Figura 3.26 – Formas de onda no autotransformador e nos interruptores.



A densidade de corrente J no enrolamento do autotransformador é definida pela equação (3.52).

$$J = \frac{N \cdot I_{N_EF}}{K_C \cdot A_w} \quad (3.52)$$

Na equação (3.52), tem-se:

I_{N_EF} - Valor eficaz da corrente no enrolamento;

K_C - Fator de ocupação da janela pelo enrolamento;

A_w - Área da janela do núcleo.

Isolando o valor de A_w na equação (3.52) e considerando que o valor eficaz da corrente em cada enrolamento do autotransformador é a metade do valor eficaz da corrente de saída, resulta na equação (3.53).

$$A_w = \frac{N \cdot I_o}{2 \cdot K_C \cdot J} \quad (3.53)$$

O produto das áreas $A_e \cdot A_w$, necessário para a escolha do núcleo, é obtido multiplicando-se as equações (3.51) e (3.53) e fazendo D igual a 0,5 (pior caso), resultando na equação (3.54).

$$Ae \cdot Aw = \frac{V_{in} \cdot I_o}{16 \cdot K_C \cdot J \cdot \Delta B \cdot F_s} \quad (3.54)$$

Isolando o valor de V_{in} na equação (3.47), obtém-se a equação (3.55).

$$V_{in} = \frac{2\sqrt{2} \cdot V_{o_EF}}{M} \quad (3.55)$$

Substituindo a equação (3.55) na equação (3.54) e sabendo-se que a potência de saída P_o do inversor é definida pelo produto dos valores eficazes de tensão e corrente de saída, encontra-se a equação (3.56). Nesta equação o produto das áreas do autotransformador está em função da potência de saída do inversor.

$$Ae \cdot Aw = \frac{\sqrt{2} \cdot P_o}{8 \cdot M \cdot K_C \cdot J \cdot \Delta B \cdot F_s} \quad (3.56)$$

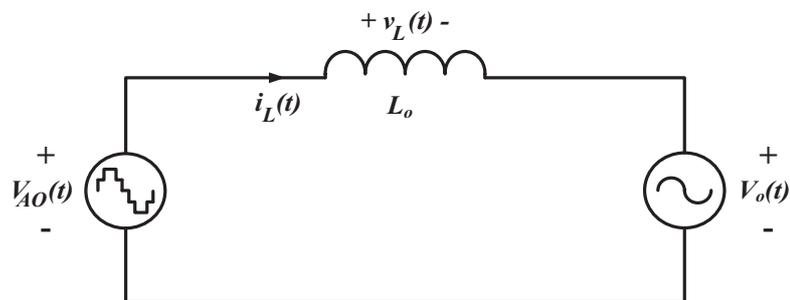
Isolando o valor de N na equação (3.51), resulta na equação (3.57), na qual o número de espiras do enrolamento do autotransformador é determinado, após a escolha do núcleo.

$$N = \frac{V_{in} \cdot D}{4 \cdot Ae \cdot \Delta B \cdot F_s} = \frac{V_{in}}{8 \cdot Ae \cdot \Delta B \cdot F_s} \quad (3.57)$$

3.8.5 Ondulação da corrente no indutor filtro de saída

O circuito de saída equivalente do inversor está representado na Figura 3.27. De acordo com este circuito, a tensão no indutor filtro de saída é definida pela equação (3.58).

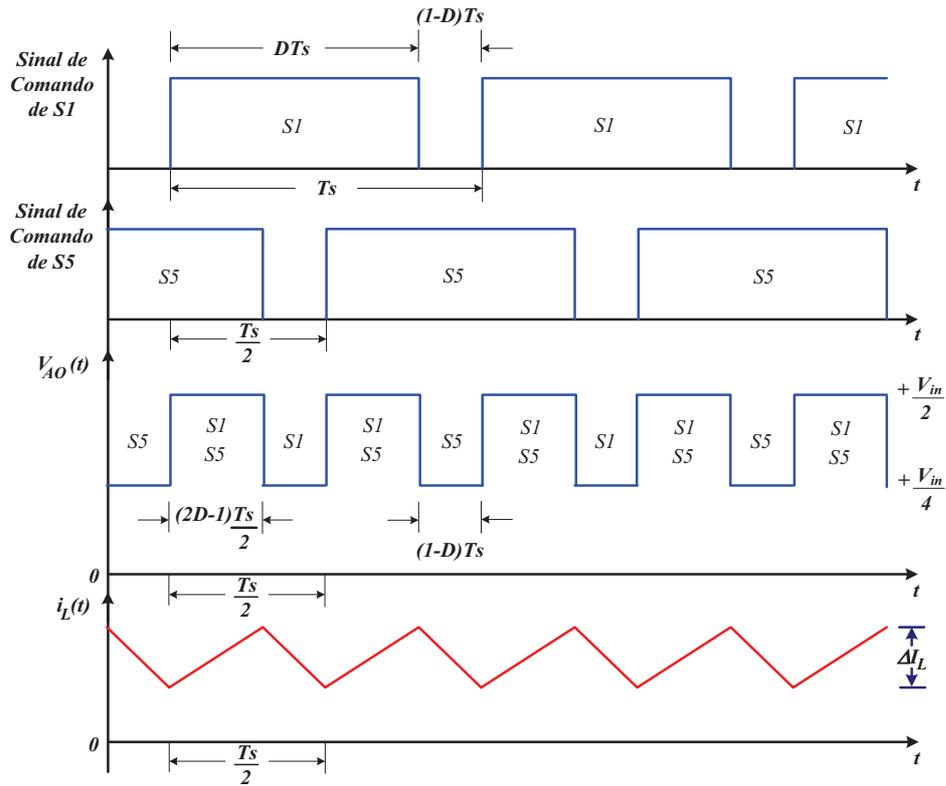
Figura 3.27 – Circuito de saída equivalente do inversor 5N-NPC-MSSC.



$$v_L(t) = L_o \cdot \frac{di_L(t)}{dt} = V_{AO}(t) - V_o(t) \quad (3.58)$$

As formas de onda da tensão de saída V_{AO} e dos sinais de comando dos interruptores $S1$ e $S5$ estão novamente representadas na Figura 3.28, para o modo *overlapping* de operação. Nesta figura está presente também a forma de onda da corrente no indutor filtro.

Figura 3.28 – Formas de ondas no inversor para o modo *overlapping* de operação.



Aplicando o intervalo de tempo em que os interruptores $S1$ e $S5$ conduzem simultaneamente na equação (3.58), resulta na equação (3.59).

$$\frac{V_{in}}{2} - V_o(t) = L_o \cdot \frac{\Delta I_L}{(2D-1) \cdot \frac{T_s}{2}} \quad (3.59)$$

Isolando o valor de ΔI_L na equação (3.59) e substituindo o período pela frequência de chaveamento, obtém-se a equação (3.60).

$$\Delta I_L = \frac{(2D-1) \cdot \left(\frac{V_{in}}{2} - V_o(t) \right)}{2 \cdot L_o \cdot F_s} \quad (3.60)$$

As expressões da razão cíclica D e da tensão de saída V_o do inversor são definidas pelas equações (3.61) e (3.62), respectivamente.

$$D = D(\omega t) = M \cdot \text{sen}(\omega t) \quad (3.61)$$

$$V_o(t) = \frac{V_{in}}{2} \cdot M \cdot \text{sen}(\omega t) \quad (3.62)$$

Substituindo as equações (3.61) e (3.62) na equação (3.60) e realizando as devidas simplificações, resulta na equação (3.63) que representa a ondulação da corrente no indutor filtro de saída para a região de operação no modo *overlapping*.

$$\Delta I_L = \frac{V_{in} \cdot (1 - M \cdot \text{sen}(\omega t)) \cdot (2M \cdot \text{sen}(\omega t) - 1)}{4 \cdot L_o \cdot F_s} \quad (3.63)$$

Realizando um processo similar, encontra-se a equação (3.64) que representa a ondulação da corrente no indutor filtro de saída para a região de operação no modo *non-overlapping*.

$$\Delta I_L = \frac{V_{in} \cdot (1 - 2M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{4 \cdot L_o \cdot F_s} \quad (3.64)$$

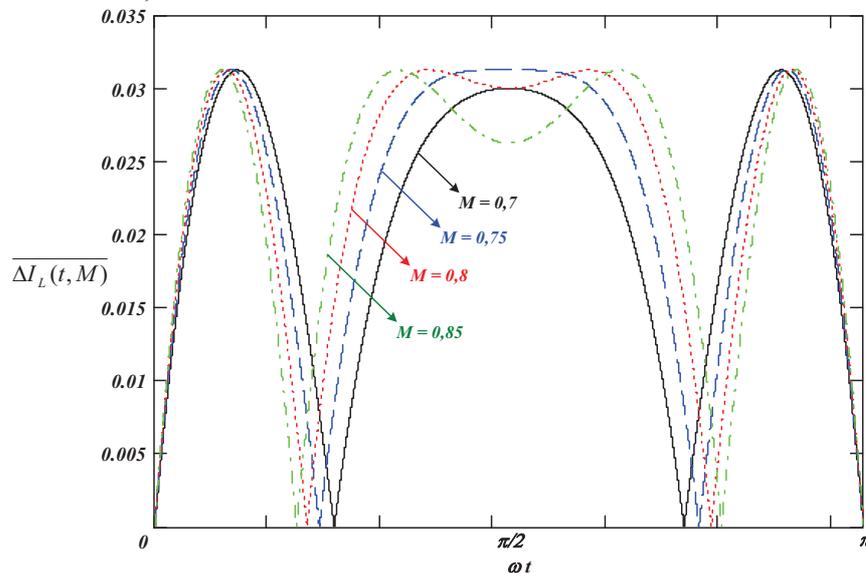
A expressão parametrizada da ondulação da corrente no indutor filtro de saída, definida pela equação (3.65), está representada na equação (3.66) para meio ciclo da tensão de saída do inversor.

$$\overline{\Delta I_L} = \frac{\Delta I_L \cdot L_o \cdot F_s}{V_{in}} \quad (3.65)$$

$$\overline{\Delta I_L} = \begin{cases} \frac{(1 - 2M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{4} & , 0 < \omega t \leq \theta_1 \\ \frac{(1 - M \cdot \text{sen}(\omega t)) \cdot (2M \cdot \text{sen}(\omega t) - 1)}{4} & , \theta_1 < \omega t \leq (\pi - \theta_1) \\ \frac{(1 - 2M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{4} & , (\pi - \theta_1) < \omega t \leq \pi \end{cases} \quad (3.66)$$

A equação (3.66) está representada graficamente, para alguns valores do índice de modulação, na Figura 3.29, a partir da qual, verifica-se que a ondulação da corrente no indutor filtro é nula para $\omega t = \theta_1$ e para $\omega t = \pi - \theta_1$, ou seja, quando o módulo da tensão de referência que representa a razão cíclica dos interruptores é igual a 0,5.

Figura 3.29 – Ondulação parametrizada da corrente no indutor filtro para alguns valores de M , durante meio ciclo da tensão de saída do inversor.



3.9 Exemplo de projeto para o inversor 5N-NPC-MSSC

Com o objetivo de dimensionar e especificar os componentes do circuito de potência do conversor, um exemplo de projeto é realizado para o inversor monofásico 5N-NPC-MSSC. Durante este dimensionamento são utilizadas as equações desenvolvidas nos itens anteriores deste capítulo.

3.9.1 Especificações do projeto

As especificações do projeto para o dimensionamento dos componentes do conversor são apresentadas a seguir.

| | |
|--------------------------------|---------------------------|
| Potência de saída: | $P_o = 5 \text{ kW};$ |
| Tensão de saída ca: | $V_o = 127 \text{ Vrms};$ |
| Tensão de entrada cc: | $V_{in} = 500 \text{ V};$ |
| Frequência de comutação: | $F_s = 20 \text{ kHz};$ |
| Frequência da tensão de saída: | $f = 60 \text{ Hz}.$ |

3.9.2 Cálculo do índice de modulação

Isolando o valor de M na equação (3.47), obtém-se o índice de modulação para o inversor, de acordo com a equação (3.67).

$$M = \frac{2\sqrt{2} \cdot V_o}{V_{in}} = 0,72 \quad (3.67)$$

3.9.3 Cálculo da corrente eficaz de saída

O valor eficaz da corrente de saída é calculado com o auxílio da equação (3.68).

$$I_o = \frac{P_o}{V_o} = 39,37 \text{ A} \quad (3.68)$$

3.9.4 Cálculo dos esforços nos interruptores

- Cálculo da corrente média no interruptor $S1$

$$I_{S1_MED} = \frac{M \cdot \sqrt{2}}{8} \cdot I_o = 5,01 A \quad (3.69)$$

- Cálculo da corrente eficaz no interruptor S1

$$I_{S1_EF} = \sqrt{\frac{M}{3\pi}} \cdot I_o = 10,88 A \quad (3.70)$$

- Cálculo da corrente média no interruptor S2

$$I_{S2_MED} = \frac{\sqrt{2}}{2\pi} \cdot I_o = 8,86 A \quad (3.71)$$

- Cálculo da corrente eficaz no interruptor S2

$$I_{S2_EF} = \frac{\sqrt{2}}{4} \cdot I_o = 13,92 A \quad (3.72)$$

- Cálculo da corrente de pico nos interruptores

$$I_{S_pico} = \frac{\sqrt{2}}{2} \cdot I_o = 27,84 A \quad (3.73)$$

- Cálculo da tensão máxima nos interruptores

$$V_{S_MAX} = \frac{V_{in}}{2} = 250 V \quad (3.74)$$

Com base nos esforços calculados foi escolhido como interruptor o *IGBT IRGP50B60PD1* da *International Rectifier*. Alguns parâmetros característicos deste componente são apresentados na Tabela 3.2.

Tabela 3.2 – Parâmetros principais do *IGBT IRGP50B60PD1*.

| Parâmetro | Simbologia | Valor |
|--|---------------------------|-----------|
| Tensão coletor-emissor máxima | V_{CES} | 600 V |
| Corrente de coletor média máxima | $I_C @ T_C = 100^\circ C$ | 45 A |
| Tensão coletor emissor de saturação típica | $V_{CE(on)}$ | 2 V |
| Tempo de subida da corrente de coletor | t_r | 13 ns |
| Tempo de descida da corrente de coletor | t_f | 15 ns |
| Resistência térmica junção-cápsula | $R_{th\ jc}$ | 0,32 °C/W |
| Resistência térmica cápsula-dissipador | $R_{th\ cd}$ | 0,24 °C/W |
| Resistência térmica junção-ambiente | $R_{th\ ja}$ | 40 °C/W |

3.9.5 Cálculo de perdas nos interruptores

As perdas nos interruptores se dividem em perdas de condução e perdas em comutação, sendo que as perdas em comutação se subdividem em perdas na entrada em

condução e perdas no bloqueio do interruptor. Essas perdas são calculadas a seguir, para o *IGBT* selecionado (BASCOPÉ; PERIN, 1997).

- Perdas de condução nos interruptores

$$P_{CON_S1} = I_{S1_MED} \cdot V_{CE(on)} = 10,02W \quad (3.75)$$

$$P_{CON_S2} = I_{S2_MED} \cdot V_{CE(on)} = 17,72W \quad (3.76)$$

- Perdas de comutação nos interruptores

As perdas na entrada em condução e no bloqueio no interruptor *S1* são calculadas com as equações (3.77) e (3.78), respectivamente.

$$P_{ON_S1} = \frac{I_{S_pico}}{4\pi} \cdot V_{in} \cdot t_r \cdot F_s = 0,29W \quad (3.77)$$

$$P_{OFF_S1} = \frac{I_{S_pico}}{4\pi} \cdot V_{in} \cdot t_f \cdot F_s = 0,33W \quad (3.78)$$

Desta forma, as perdas de comutação no interruptor *S1* são calculadas com a equação (3.79).

$$P_{COM_S1} = P_{ON_S1} + P_{OFF_S1} = 0,62W \quad (3.79)$$

Como o interruptor *S2* comuta em baixa frequência, as perdas de comutação neste interruptor são praticamente nulas.

- Perdas totais nos interruptores

$$P_{totais_S1} = P_{CON_S1} + P_{COM_S1} = 10,64W \quad (3.80)$$

$$P_{totais_S2} = P_{CON_S2} + P_{COM_S2} = 17,72W \quad (3.81)$$

Como as perdas totais no interruptor *S1* são iguais às perdas totais nos interruptores *S4*, *S5* e *S8* e como as perdas totais no interruptor *S2* são iguais as perdas nos interruptores *S3*, *S6* e *S7*, as perdas totais nos interruptores do conversor são calculadas com a equação (3.82).

$$P_{totais_S} = 4 \cdot P_{totais_S1} + 4 \cdot P_{totais_S2} = 113,44W \quad (3.82)$$

3.9.6 Cálculo dos esforços nos diodos de grampeamento

- Cálculo da corrente média no diodo *Dc1*

$$I_{Dc1_MED} = \left(\frac{1}{2\pi} - \frac{M}{8} \right) \cdot \sqrt{2} \cdot I_o = 3,85A \quad (3.83)$$

- Cálculo da corrente eficaz no diodo *Dc1*

$$I_{Dc1_EF} = \sqrt{\frac{1}{4} - \frac{2M}{3\pi}} \cdot \frac{\sqrt{2} \cdot I_o}{2} = 8,68 A \quad (3.84)$$

- Cálculo da corrente de pico nos diodos de grampeamento

$$I_{Dc_pico} = \frac{\sqrt{2} \cdot I_o}{2} = 27,84 A \quad (3.85)$$

- Cálculo da tensão reversa máxima sobre os diodos de grampeamento

$$V_{Dc_RMAX} = \frac{V_{in}}{2} = 250V \quad (3.86)$$

Com base nos esforços calculados foi escolhido o diodo *30EPH06* da *International Rectifier*. Alguns parâmetros característicos desse componente são apresentados na Tabela 3.3.

Tabela 3.3 – Parâmetros principais do diodo *30EPH06*.

| Parâmetro | Simbologia | Valor |
|--|--|-------------------------------|
| Tensão reversa máxima | V_R | 600 V |
| Corrente direta média máxima | $I_{F(AV)} @ T_C = 116 \text{ }^\circ\text{C}$ | 30 A |
| Tensão direta de condução | V_F | 2 V |
| Tempo de recuperação reversa | t_{rr} | 31 ns |
| Corrente reversa de pico | I_{RRM} | 3,5 A |
| Carga de recuperação reversa | Q_{rr} | 65 nC |
| Resistência térmica junção-cápsula | $R_{th\ jc}$ | 0,5 $^\circ\text{C}/\text{W}$ |
| Resistência térmica cápsula-dissipador | $R_{th\ cd}$ | 0,4 $^\circ\text{C}/\text{W}$ |
| Resistência térmica junção-ambiente | $R_{th\ ja}$ | 70 $^\circ\text{C}/\text{W}$ |

3.9.7 Cálculo de perdas nos diodos de grampeamento

- Perdas de condução no diodo *Dc1*

$$P_{COND_Dc1} = I_{Dc1_MED} \cdot V_F = 7,7 W \quad (3.87)$$

- Perdas de comutação no diodo *Dc1*

$$P_{COM_Dc1} = \frac{1}{4} \cdot V_{in} \cdot I_{RRM} \cdot t_{rr} \cdot F_s = 0,27 W \quad (3.88)$$

- Perdas totais nos diodos de grampeamento

$$P_{totais_Dc1} = P_{COND_Dc1} + P_{COM_Dc1} = 7,97 W \quad (3.89)$$

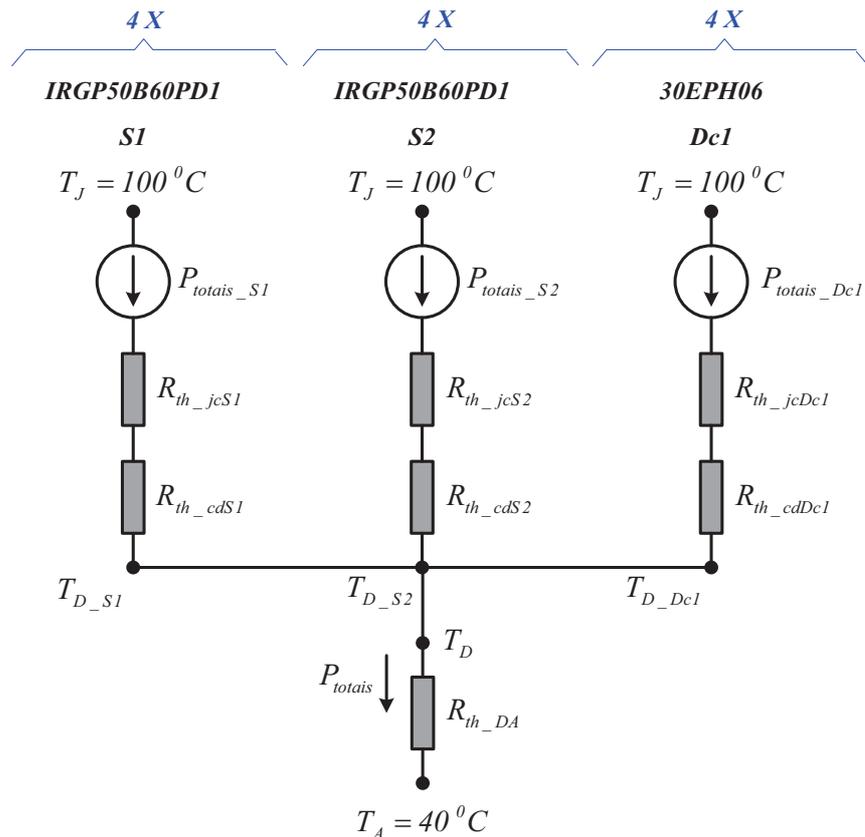
Como as perdas totais no diodo *Dc1* são iguais às perdas totais nos diodos *Dc2*, *Dc3* e *Dc4*, as perdas totais nos diodos de grampeamento do conversor são calculadas com a equação (3.90).

$$P_{\text{totais_Dc}} = 4 \cdot P_{\text{totais_Dc1}} = 31,88 \text{ W} \quad (3.90)$$

3.9.8 Dimensionamento do dissipador para os semicondutores

Para o dimensionamento do dissipador foram consideradas a temperatura ambiente $T_A = 40 \text{ }^\circ\text{C}$ e a temperatura de junção máxima $T_J = 100 \text{ }^\circ\text{C}$. Como é necessário isolar eletricamente o corpo dos componentes do dissipador, foram utilizados isoladores de mica que representam uma resistência térmica adicional entre cápsula e dissipador. Adotou-se um valor típico de resistência térmica entre cápsula e dissipador $R_{th_cd} = 0,96 \text{ }^\circ\text{C/W}$ para o encapsulamento TO-247 com isolamento de mica inclusa. O circuito elétrico equivalente está representado na Figura 3.30.

Figura 3.30 – Circuito elétrico equivalente para o cálculo térmico nos semicondutores do inversor 5N-NPC-MSSC.



A temperatura do dissipador devida à perda no interruptor $S1$ é calculada pela equação (3.91) e devida à perda no interruptor $S2$ é calculada pela equação (3.92). A temperatura do dissipador devida à perda no diodo $Dc1$ é calculada pela equação (3.93).

$$T_{D_S1} = T_J - (R_{th_jcS1} + R_{th_cdS1}) \cdot P_{totais_S1} = 86,38 \text{ } ^\circ\text{C} \quad (3.91)$$

$$T_{D_S2} = T_J - (R_{th_jcS2} + R_{th_cdS2}) \cdot P_{totais_S2} = 77,32 \text{ } ^\circ\text{C} \quad (3.92)$$

$$T_{D_Dc1} = T_J - (R_{th_jcDc1} + R_{th_cdDc1}) \cdot P_{totais_Dc1} = 88,36 \text{ } ^\circ\text{C} \quad (3.93)$$

Adota-se o menor valor de temperatura do dissipador. Nesse caso, $T_D = 77,32 \text{ } ^\circ\text{C}$.

A máxima resistência térmica para o dissipador é calculada pela equação (3.94).

$$R_{th_DA} = \frac{T_D - T_A}{P_{totais_S} + P_{totais_Dc}} = \frac{77,32 - 40}{113,44 + 31,88} = 0,257 \text{ } ^\circ\text{C/W} \quad (3.94)$$

3.9.9 Cálculo do filtro LC de saída

Para obter-se na saída do inversor uma tensão senoidal com um conteúdo harmônico reduzido, é necessário a utilização de um filtro LC passa baixa, cuja frequência de corte deve ser posicionada uma década abaixo da frequência de oscilação da tensão de saída V_{AO} , ou seja, em um quinto da frequência de comutação dos interruptores. O cálculo dos parâmetros deste filtro é realizado a seguir (MARTINS; BARBI, 2005).

- Cálculo da frequência de corte do filtro LC

$$f_o = \frac{1}{10} \cdot 2 \cdot F_s = 4 \text{ kHz} \quad (3.95)$$

- Cálculo da capacitância do filtro LC

No cálculo desta capacitância, adotou-se um fator de amortecimento $\xi = 1$.

$$C_o = \frac{P_o}{4\pi \cdot \xi \cdot f_o \cdot V_o^2} = 6,2 \text{ } \mu\text{F} \quad (3.96)$$

Foi escolhido o capacitor da EPCOS da série B32322, para aplicações gerais de onda senoidal, com capacitância de $10 \text{ } \mu\text{F}$.

- Cálculo da indutância do filtro LC

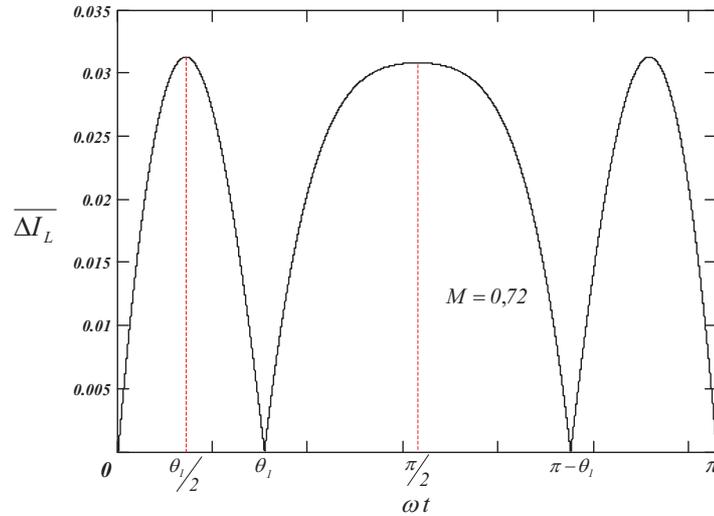
$$L_o = \frac{I}{(2\pi \cdot f_o)^2 \cdot C_o} = 158 \text{ } \mu\text{H} \quad (3.97)$$

O indutor construído apresentou uma indutância $L_o = 185 \text{ } \mu\text{H}$.

- Cálculo da ondulação da corrente no indutor filtro

A equação (3.66), que representa a expressão normalizada da ondulação da corrente no indutor L_o , está representada graficamente na Figura 3.31, para o valor do índice de modulação igual a 0,72.

Figura 3.31 – Ondulação parametrizada da corrente no indutor filtro L_o , para $M = 0,72$.



Observando o gráfico da Figura 3.31, nota-se que os valores máximos de ondulação da corrente no indutor filtro ocorrem em $\omega t = \theta_1/2$, para a região de operação no modo *non-overlapping* e em $\omega t = \pi/2$, para a região de operação no modo *overlapping*.

O valor do ângulo θ_1 é obtido com o auxílio da equação (3.35), para M igual a 0,72.

$$\theta_1 = \text{sen}^{-1}\left(\frac{1}{2M}\right) = 43,98^\circ = 0,244\pi \text{ rad} \quad (3.98)$$

O valor máximo da ondulação da corrente no indutor, para a região de operação no modo *non-overlapping*, é obtido substituindo-se os valores de projeto na equação (3.64).

$$\Delta I_L = \frac{V_{in} \cdot \left(1 - 2M \cdot \text{sen}\left(\frac{\theta_1}{2}\right)\right) \cdot M \cdot \text{sen}\left(\frac{\theta_1}{2}\right)}{4 \cdot L_o \cdot F_s} = 4,197 \text{ A} \quad (3.99)$$

O valor máximo da ondulação da corrente no indutor, para a região de operação no modo *overlapping*, é obtido substituindo-se os valores de projeto na equação (3.63).

$$\Delta I_L = \frac{V_{in} \cdot \left(1 - M \cdot \text{sen}\left(\frac{\pi}{2}\right)\right) \cdot \left(2M \cdot \text{sen}\left(\frac{\pi}{2}\right) - 1\right)}{4 \cdot L_o \cdot F_s} = 4,162 \text{ A} \quad (3.100)$$

O valor de pico da corrente nos semicondutores do inversor pode ser recalculado, acrescentando o valor correspondente da ondulação de alta frequência da corrente no indutor, para $\omega t = \pi/2$.

$$I_{S_pico} = 27,84 + \frac{\Delta i_L}{4} = 28,88 \text{ A} \quad (3.101)$$

3.9.10 Projeto do circuito de controle do inversor 5N-NPC-MSSC

3.9.10.1 Estratégia de controle do inversor 5N-NPC-MSSC

A estratégia de controle é implementada com um sistema simples e eficiente que utiliza o controle modo tensão, assim como para o inversor 3N-NPC-PCC. A estratégia de controle para o inversor 5N-NPC-MSSC está representada na Figura 3.32. Neste sistema, a tensão de saída do inversor é amostrada e comparada com uma tensão de referência senoidal, gerando um sinal de erro na entrada do compensador de tensão, o qual fornece a tensão de controle para o comparador PWM. Esta tensão de controle é então comparada com as portadoras triangulares, gerando os sinais de comando para os interruptores do inversor. O diagrama de blocos do sistema de controle do inversor está representado na Figura 3.33.

Figura 3.32 – Sistema de controle modo tensão para o inversor 5N-NPC-MSSC.

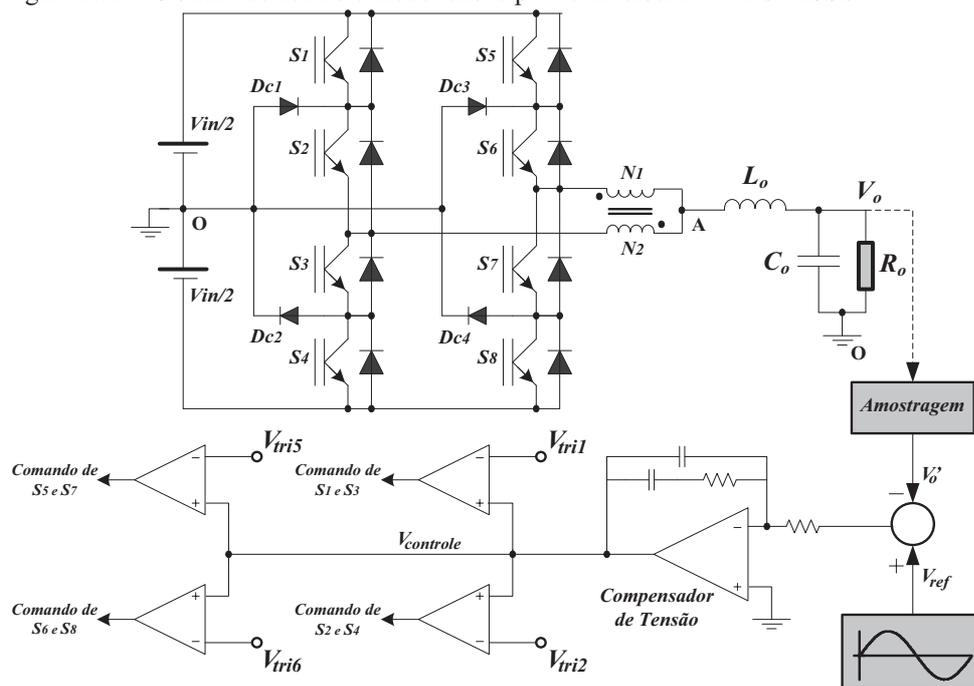
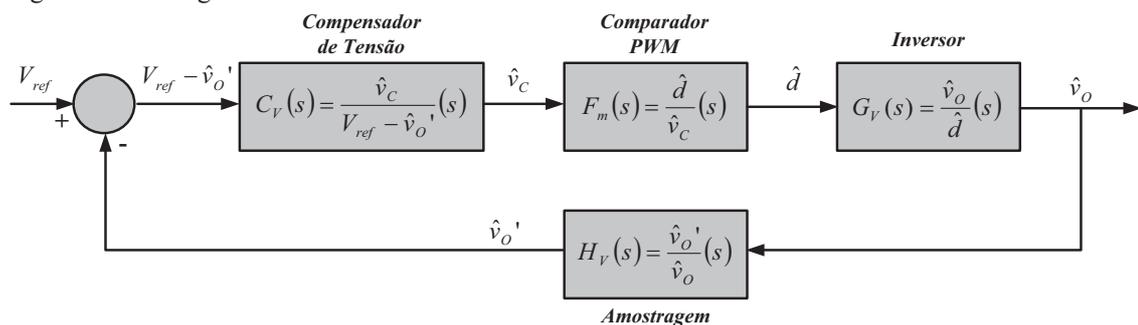


Figura 3.33 – Diagrama de blocos do sistema de controle do inversor 5N-NPC-MSSC.



3.9.10.2 Função de transferência do inversor

A modelagem do inversor 5N-NPC-MSSC também foi realizada com base no modelo linearizado da chave PWM para pequenos sinais, aplicado ao conversor *Buck* operando no modo de condução contínua (MCC) (VORPERIAN, 1990). Desta forma, obtém-se como resultado a função de transferência para controlar a tensão de saída do inversor variando-se a razão cíclica, representada pela equação (3.102), na qual R_e representa a resistência série equivalente do capacitor filtro e R_o representa a resistência nominal de carga.

$$G_V(s) = \frac{\frac{V_{in}}{2} \cdot (1 + s \cdot C_o \cdot R_e) \cdot R_o}{s^2 \cdot L_o \cdot C_o \cdot (R_e + R_o) + s \cdot (L_o + C_o \cdot R_e \cdot R_o) + R_o} \quad (3.102)$$

3.9.10.3 Função de transferência do circuito de amostragem

A função de transferência do circuito de amostragem é na realidade um valor constante que representa o ganho do sensor de tensão utilizado. Para uma tensão de referência senoidal selecionada com um valor de pico igual a 5 V, o ganho é calculado a seguir.

$$H_V = \frac{V_{ref_pico}}{\sqrt{2} \cdot V_o} = \frac{5}{\sqrt{2} \cdot 127} = 0,0278 \quad (3.103)$$

3.9.10.4 Função de transferência do circuito comparador PWM

No circuito modulador PWM, a tensão de controle gerada pelo circuito compensador de tensão é comparada com um sinal triangular de amplitude constante \hat{V}_r e frequência constante F_s . Selecionando-se um sinal triangular com amplitude de 5 V, a função de transferência para o modelo linearizado do circuito comparador PWM é obtida através da equação (3.104) (MOHAN; UNDELAND; ROBBINS, 1995).

$$F_m(s) = \frac{\hat{d}}{\hat{v}_c}(s) = \frac{1}{\hat{V}_r} = \frac{1}{5} = 0,2 \quad (3.104)$$

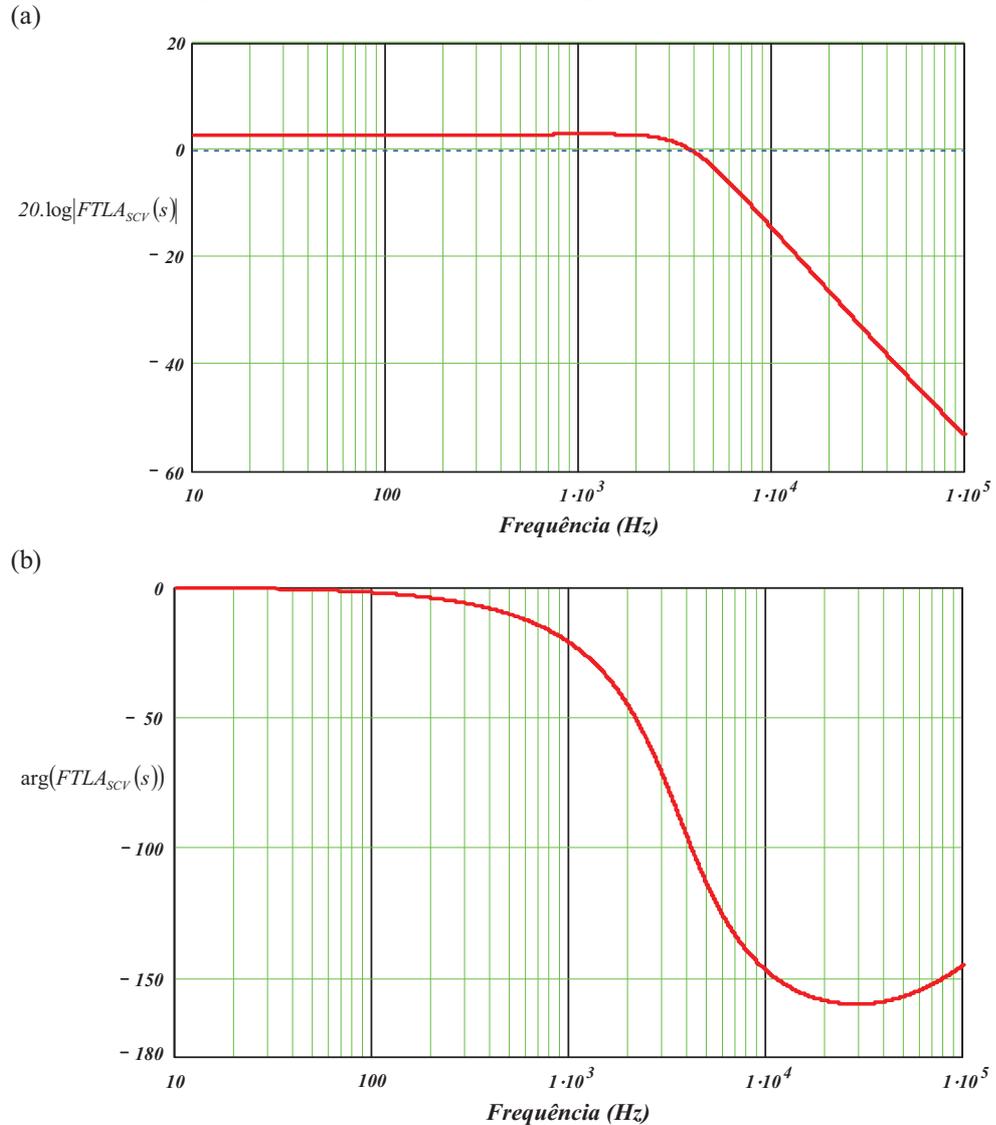
3.9.10.5 Função de transferência de laço aberto sem compensador

A função de transferência de laço aberto do sistema de controle sem o compensador de tensão está representada na equação (3.105).

$$FTLA_{SCV}(s) = F_m(s) \cdot G_V(s) \cdot H_V(s) \quad (3.105)$$

O diagrama de Bode da $FTLA_{SCV}(s)$ está representado na Figura 3.34.

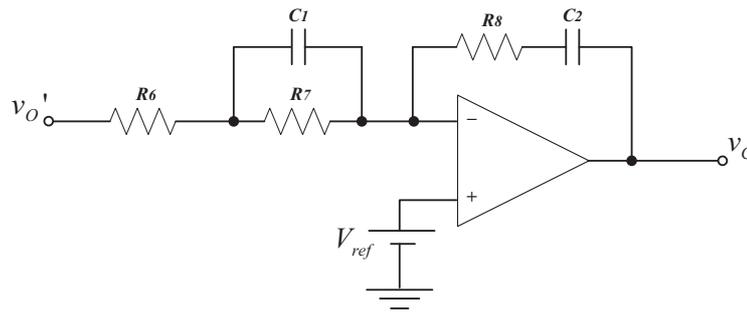
Figura 3.34 – Diagrama de Bode da $FTLA_{SCV}(s)$: (a) ganho e (b) fase.



3.9.10.6 Função de transferência do circuito compensador de tensão

Com o objetivo de atender às necessidades do sistema de controle do inversor é selecionado o compensador proporcional integral e derivativo (PID), cujo circuito está novamente representado na Figura 3.35 (OGATA, 2003). A função de transferência do circuito do compensador PID está representada pela equação (3.106).

Figura 3.35 – Circuito do compensador PID.



$$C_v(s) = \frac{R8}{R6} \cdot \frac{\left(s + \frac{1}{R8 \cdot C2}\right) \cdot \left(s + \frac{1}{R7 \cdot C1}\right)}{s \cdot \left(s + \frac{R6 + R7}{R6 \cdot R7 \cdot C1}\right)} \quad (3.106)$$

De acordo com a equação (3.106), o compensador do tipo PID apresenta em sua função de transferência dois zeros e dois pólos. Os critérios utilizados para a alocação desses pólos e zeros são descritos a seguir (LINARD, 2009):

- Primeiro pólo: alocado automaticamente na origem objetivando minimizar o erro estático ($f_{p1} = 0$ Hz);
- Segundo pólo: alocado na frequência de ondulação da tensão de saída para atenuar sinais de alta frequência na realimentação desta tensão ($f_{p2} = 40$ kHz);
- Zeros: alocados na frequência de corte do filtro LC de saída ($f_{z1} = f_{z2} = 4$ kHz).

A frequência de cruzamento da função de transferência de laço aberto do sistema de controle do inversor com o compensador incluso é definida como sendo um quarto da frequência de ondulação da tensão de saída.

$$f_{\text{Cruzamento}} = \frac{2 \cdot F_s}{4} = 10 \text{ kHz} = 10^4 \text{ Hz} \quad (3.107)$$

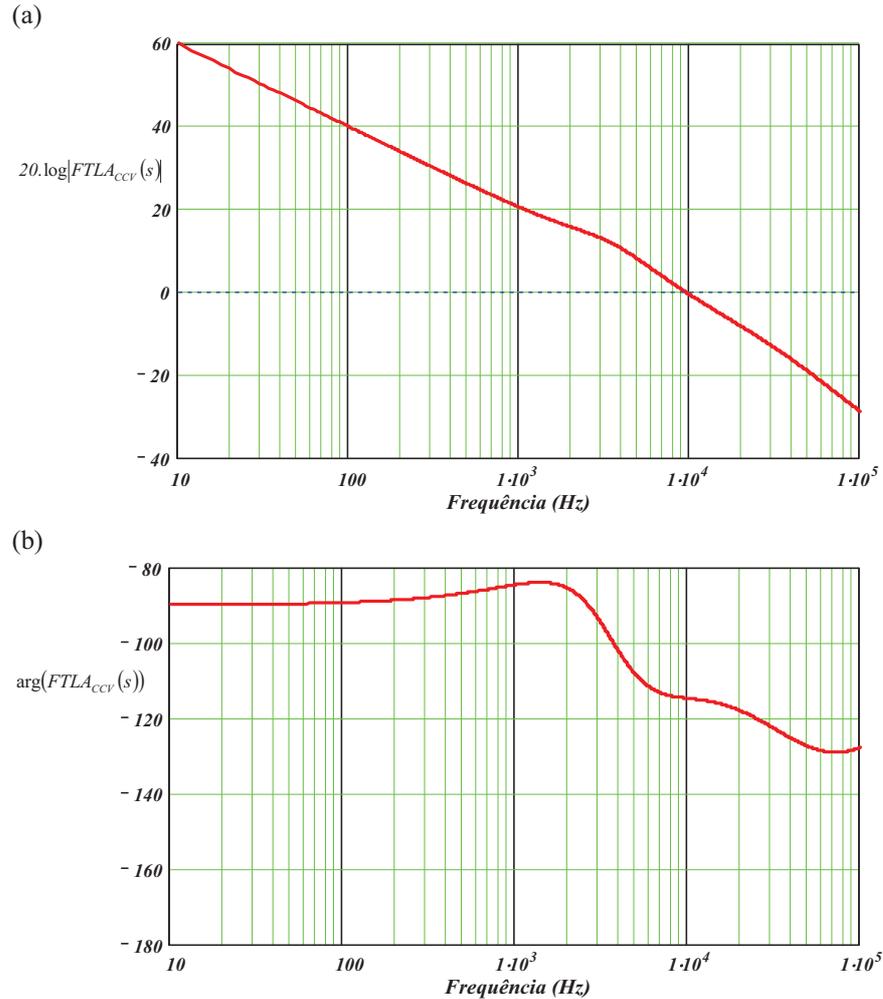
Utilizando esses critérios, os valores calculados para os componentes do compensador de tensão são os seguintes:

$$R7 = 10 \text{ k}\Omega \text{ (assumido)}, C1 = 3,98 \text{ nF}, R6 = 1,11 \text{ k}\Omega, R8 = 20 \text{ k}\Omega \text{ e } C2 = 2 \text{ nF}.$$

3.9.10.7 Função de transferência de laço aberto com compensador

A função de transferência de laço aberto do sistema de controle, com o compensador de tensão incluso, está representada pela equação (3.108). O diagrama de Bode para esta função de transferência está plotado na Figura 3.36.

$$FTLA_{CCV}(s) = FTLA_{SCV}(s) \cdot C_v(s) \quad (3.108)$$

Figura 3.36 – Diagrama de Bode da $FTLA_{CCV}(s)$: (a) ganho e (b) fase.

Analisando o diagrama de Bode da Figura 3.36, verifica-se que a curva do ganho da $FTLA_{CCV}(s)$ cruza com o valor de 0 dB em aproximadamente 10 kHz ($f_{\text{cruzamento}} = 10\text{ kHz}$). Este cruzamento ocorre com uma inclinação de -20 dB/década e com uma margem de fase de $65,27$ graus, parâmetros que garantem a estabilidade do sistema de controle.

3.9.11 Cálculo da distorção harmônica total (THD)

- Cálculo do valor eficaz da tensão de saída V_{AO}

$$V_{AO_EF} = \frac{V_{in}}{2} \cdot \left(\frac{M}{\pi} + \frac{\sqrt{4M^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{sen}^{-1} \left(\frac{1}{2M} \right) - \frac{1}{2} \right)^{\frac{1}{2}} = 137,69\text{ V} \quad (3.109)$$

- Cálculo do valor eficaz da componente fundamental da tensão de saída V_{AO}

$$V_{AO1_EF} = V_{o_EF} = \frac{V_{in}}{2} \cdot \frac{M}{\sqrt{2}} = 127,28\text{ V} \quad (3.110)$$

- Cálculo da distorção harmônica total (THD) da tensão de saída V_{AO}

$$THD = \sqrt{\left(\frac{V_{AO_EF}}{V_{AO1_EF}}\right)^2 - 1} \cdot 100\% = 41,26\% \quad (3.111)$$

3.10 Simulação numérica do inversor 5N-NPC-MSSC

Com o objetivo de verificar a análise teórica e validar as expressões matemáticas desenvolvidas neste capítulo, é realizada uma simulação numérica do inversor projetado. A Figura 3.37 mostra as formas de onda obtidas por simulação da tensão de saída V_{AO} e da tensão de saída V_o no inversor, na qual se verifica os cinco níveis presentes na forma de onda da tensão V_{AO} . O espectro harmônico desta tensão está representado na Figura 3.38.

Figura 3.37 – Formas de onda das tensões V_{AO} e V_o no inversor 5N-NPC-MSSC.

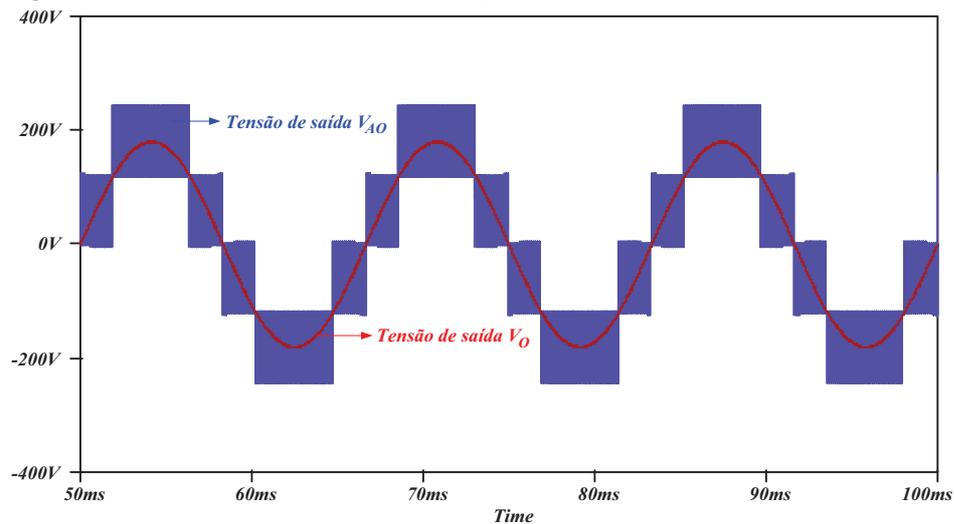
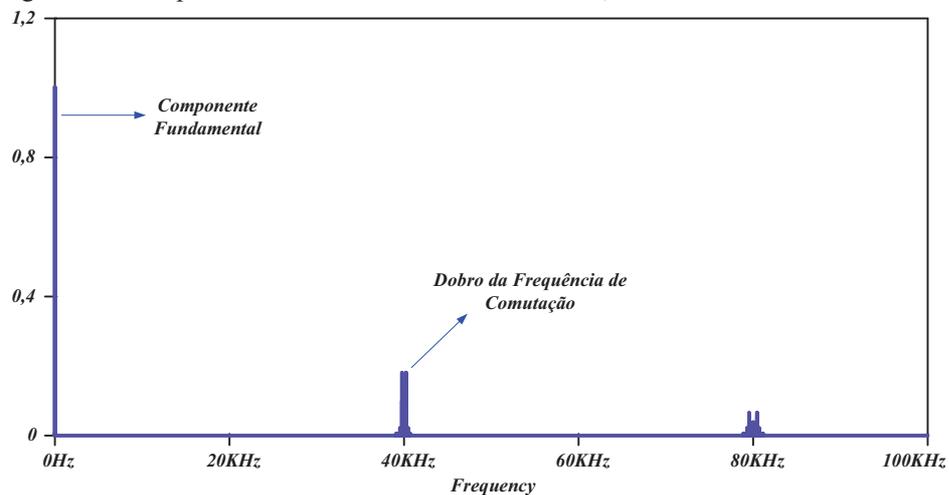


Figura 3.38 – Espectro harmônico da tensão de saída V_{AO} no inversor 5N-NPC-MSSC.



Na Figura 3.38, observa-se que a componente de alta frequência presente no espectro harmônico da tensão de saída V_{AO} é o dobro da frequência de comutação nos interruptores do inversor.

As formas de onda da tensão de saída V_o e da corrente no indutor filtro L_o estão representadas na Figura 3.39. A forma de onda expandida da corrente no indutor filtro L_o está representada na Figura 3.40, na qual se verifica o instante de tempo em que a ondulação desta corrente se anula. As formas de onda das correntes no indutor filtro e nos enrolamentos do autotransformador estão representadas na Figura 3.41, na qual se pode observar que as correntes nos enrolamentos do autotransformador são a metade da corrente no indutor.

Figura 3.39 – Formas de onda da tensão V_o e da corrente no indutor L_o para o inversor.

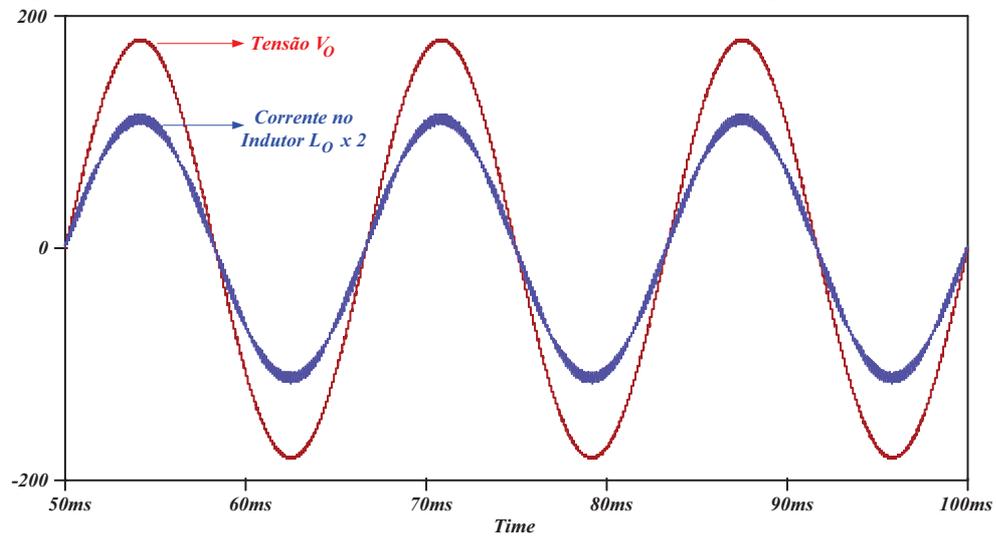


Figura 3.40 – Forma de onda expandida da corrente no indutor L_o para o inversor.

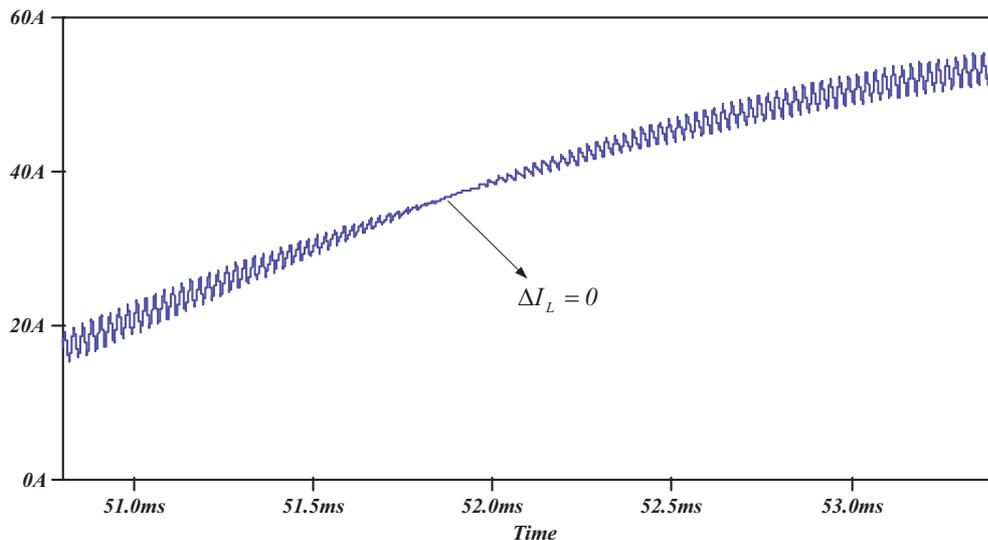
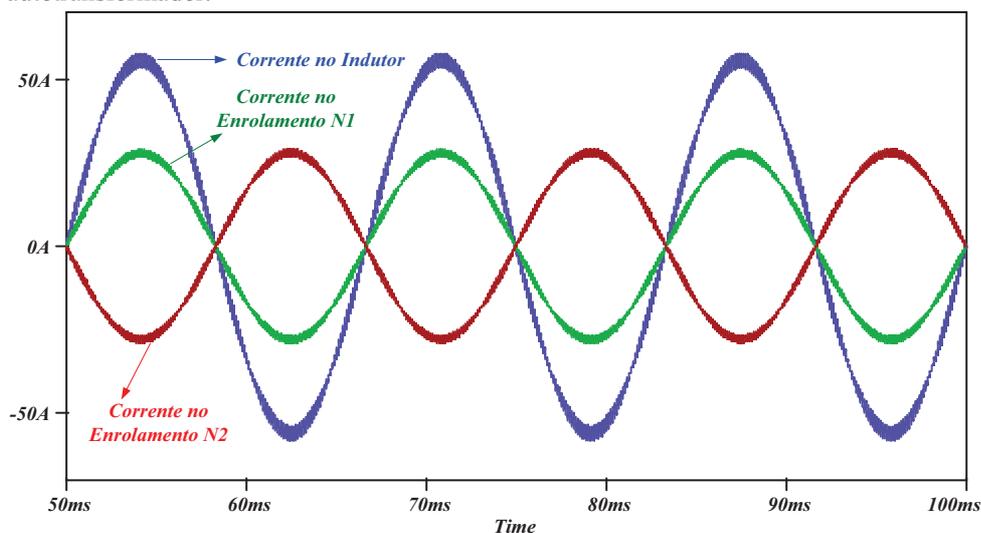
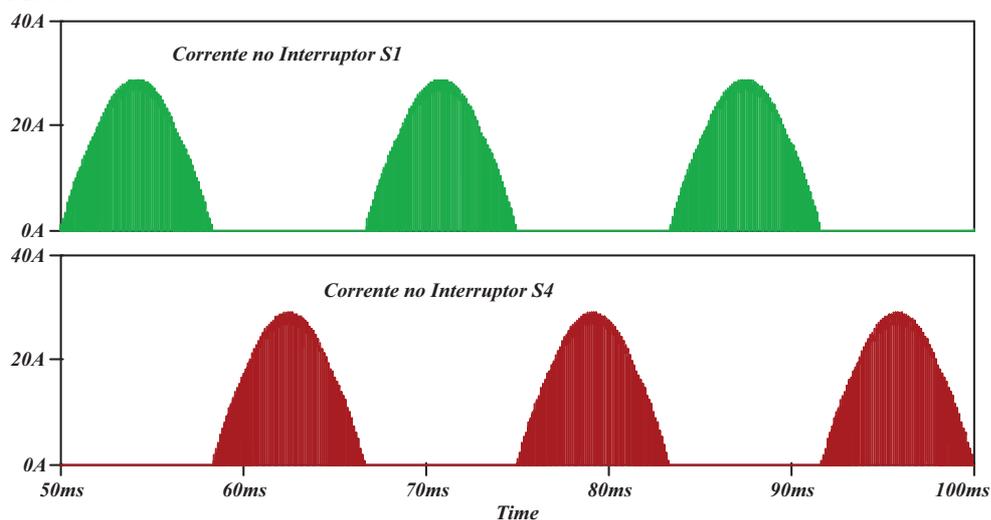


Figura 3.41 – Formas de onda das correntes no indutor filtro L_o e nos enrolamentos do autotransformador.



As formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 5N-NPC-MSSC podem ser visualizadas na Figura 3.42. Verifica-se que, assim como para o inversor 3N-NPC-PCC, o interruptor $S1$ conduz apenas nos semiciclos positivos da tensão de saída, enquanto que o interruptor $S4$ conduz apenas nos semiciclos negativos desta tensão.

Figura 3.42 – Formas de onda das correntes nos interruptores $S1$ e $S4$ do inversor 5N-NPC-MSSC.



As formas de onda da tensão V_{AO} e da corrente no indutor L_o , vistas em detalhes, estão representadas nas Figuras 3.43 e 3.44, para os modos de operação *overlapping* e *non-overlapping*, respectivamente. As formas de onda das correntes no interruptor $S1$ e no diodo de grampeamento $Dc1$, vistas em detalhes, para os modos *overlapping* e *non-overlapping* de operação, estão representadas nas Figuras 3.45 e 3.46, respectivamente.

Figura 3.43 – Detalhes da tensão V_{AO} e da corrente no indutor para o modo *overlapping*.

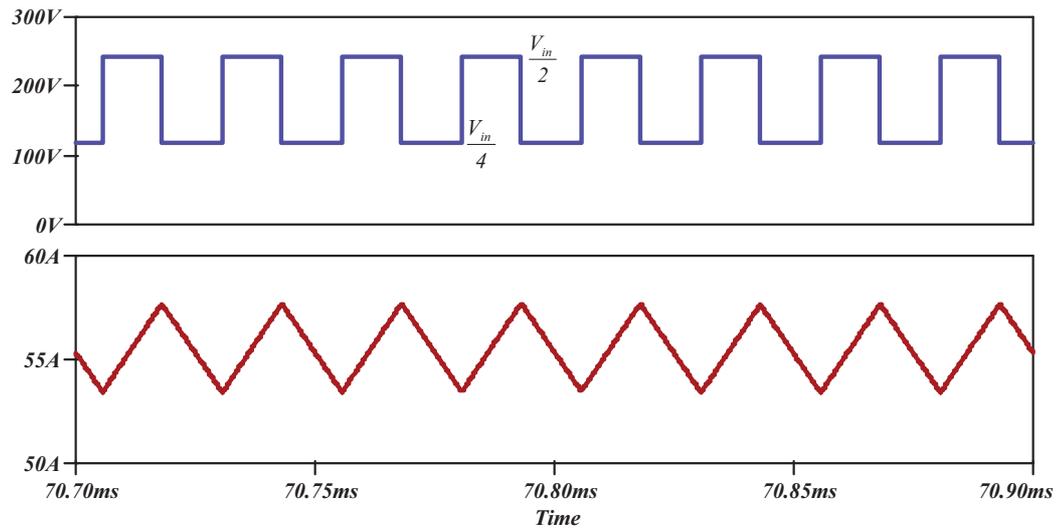


Figura 3.44 – Detalhes da tensão V_{AO} e da corrente no indutor para o modo *non-overlapping*.

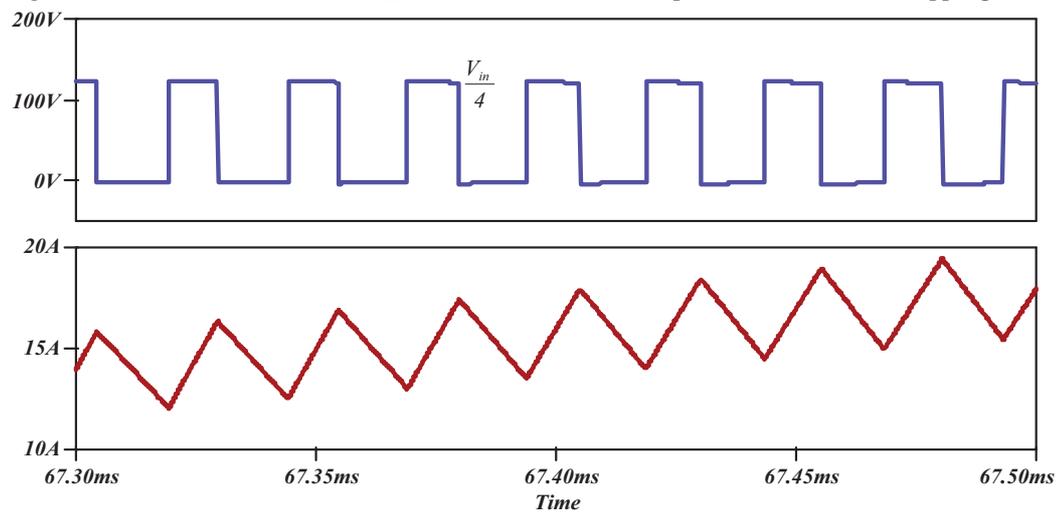


Figura 3.45 – Detalhes das correntes no interruptor $S1$ e no diodo de grameamento $Dc1$ para o modo *overlapping* de operação.

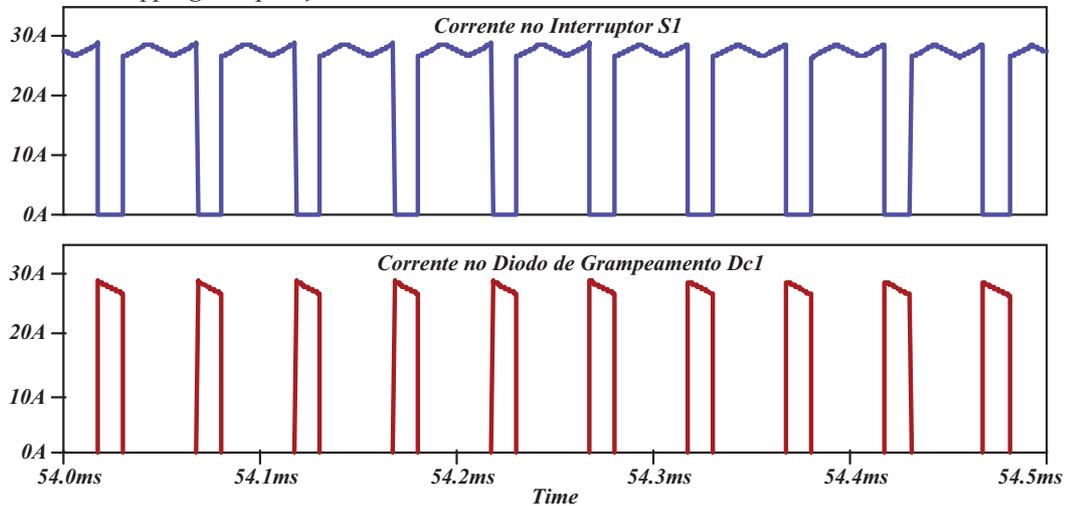
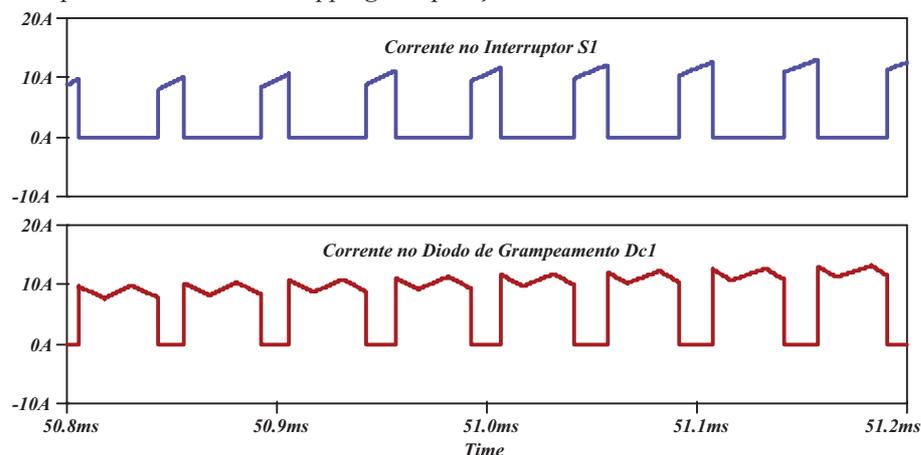
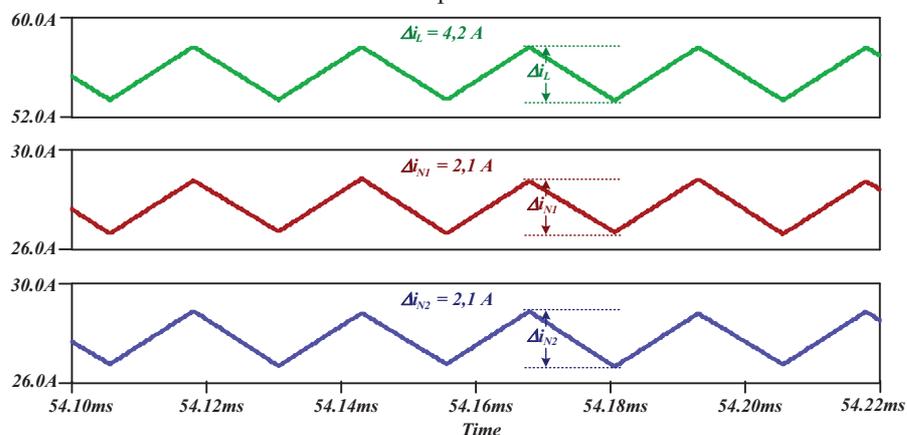


Figura 3.46 – Detalhes das correntes no interruptor $S1$ e no diodo de grampeamento $Dc1$ para o modo *non-overlapping* de operação.



As formas de onda das correntes no indutor filtro e nos enrolamentos do autotransformador, vistas em detalhes, estão representadas na Figura 3.47 para $\omega t = \pi/2$, na qual se verifica que a ondulação de alta frequência na corrente de cada enrolamento do autotransformador é a metade da ondulação de alta frequência na corrente do indutor filtro.

Figura 3.47 – Formas de onda, vistas em detalhes, das correntes no indutor filtro e nos enrolamentos do autotransformador para $\omega t = \pi/2$.



A forma de onda da tensão no enrolamento $N1$ do autotransformador está representada na Figura 3.48 para uma razão cíclica dos interruptores igual a 0,5 e na Figura 3.49 para uma razão cíclica igual a 0,72.

Com o objetivo de verificar a dinâmica do sistema e validar a estratégia de controle do conversor, um degrau na corrente de carga foi aplicado ao inversor no instante de tempo igual a 70 ms. As formas de onda da tensão de saída V_o e da corrente no indutor L_o são mostradas na Figura 3.50 para um degrau de 50 % a 100 % da corrente nominal de carga. O tempo de resposta do sistema compensado para este degrau foi de aproximadamente 220 μ s.

Figura 3.48 – Tensão no enrolamento NI do autotransformador para $D = 0,5$.

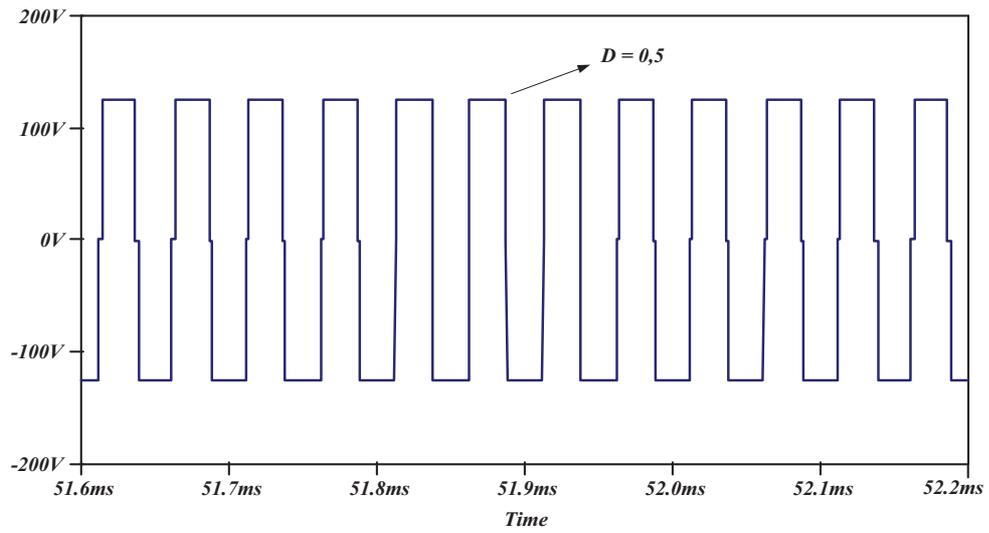


Figura 3.49 – Tensão no enrolamento NI do autotransformador para $D = 0,72$.

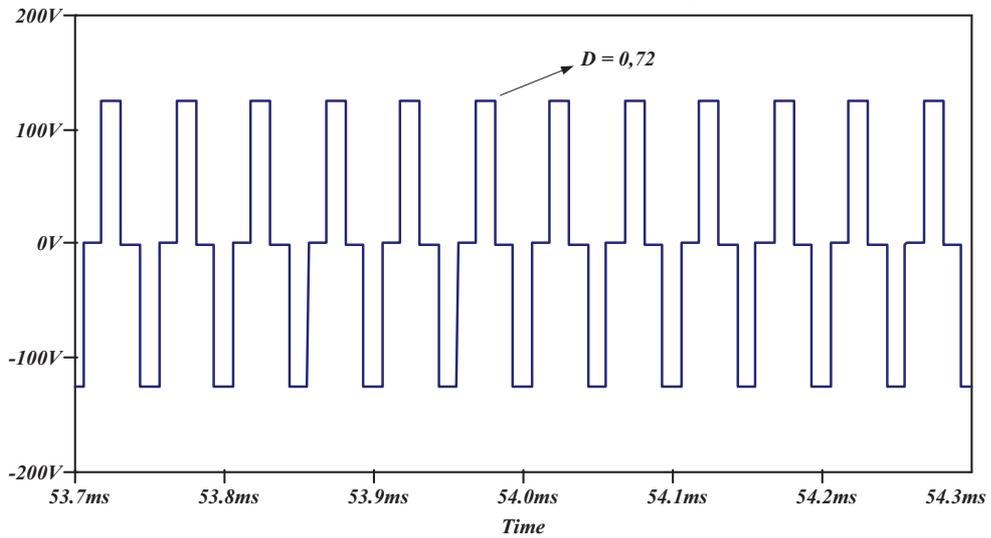
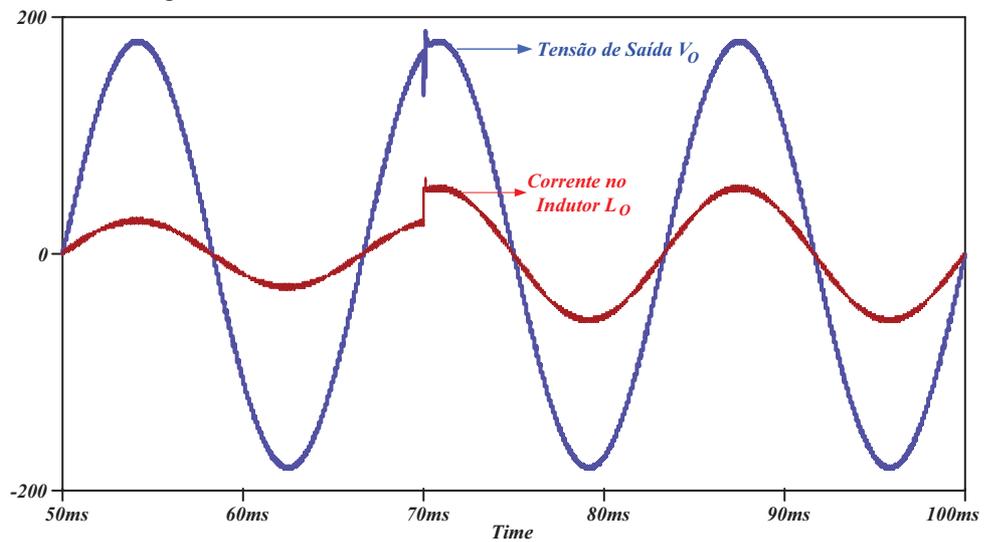


Figura 3.50 – Formas de onda no inversor para um degrau de 50 % a 100 % da corrente nominal de carga.



A Tabela 3.4 apresenta uma comparação entre os valores calculados com as equações deduzidas nos itens anteriores deste capítulo e os valores obtidos por simulação. Os valores estão muito próximos, validando as expressões desenvolvidas para o inversor.

Tabela 3.4 – Comparação entre valores calculados e obtidos por simulação.

| Parâmetro | Valor Calculado | Valor Obtido por Simulação |
|---------------------------------|-----------------|----------------------------|
| I_{S1_MED} | 5,01 A | 5,24 A |
| I_{S1_EF} | 10,88 A | 11,12 A |
| I_{S2_MED} | 8,86 A | 8,86 A |
| I_{S2_EF} | 13,92 A | 13,93 A |
| I_{S_pico} | 28,88 A | 28,87 A |
| I_{Dc1_MED} | 3,85 A | 3,62 A |
| I_{Dc1_EF} | 8,68 A | 8,37 A |
| I_{Dc_pico} | 28,88 A | 28,87 A |
| $\Delta I_L (\omega t = \pi/2)$ | 4,162 A | 4,210 A |
| V_{AO_EF} | 137,69 V | 137,74 V |
| V_o_EF | 127,28 V | 127,20 V |
| THD (V_{AO}) | 41,26 % | 41,54 % |

3.11 Resultados experimentais para o inversor 5N-NPC-MSSC

Na Figura 3.51 e na Figura 3.52 são apresentadas as fotos do protótipo montado em laboratório do inversor 5N-NPC-MSSC para uma potência de 5 kW.

Figura 3.51 – Protótipo de 5 kW montado em laboratório do inversor 5N-NPC-MSSC.

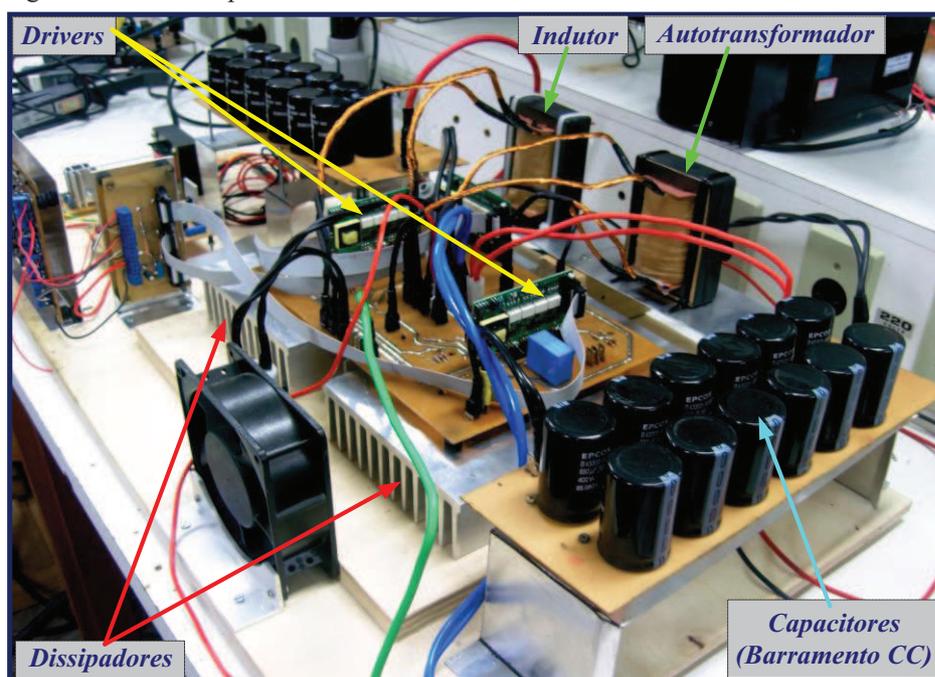
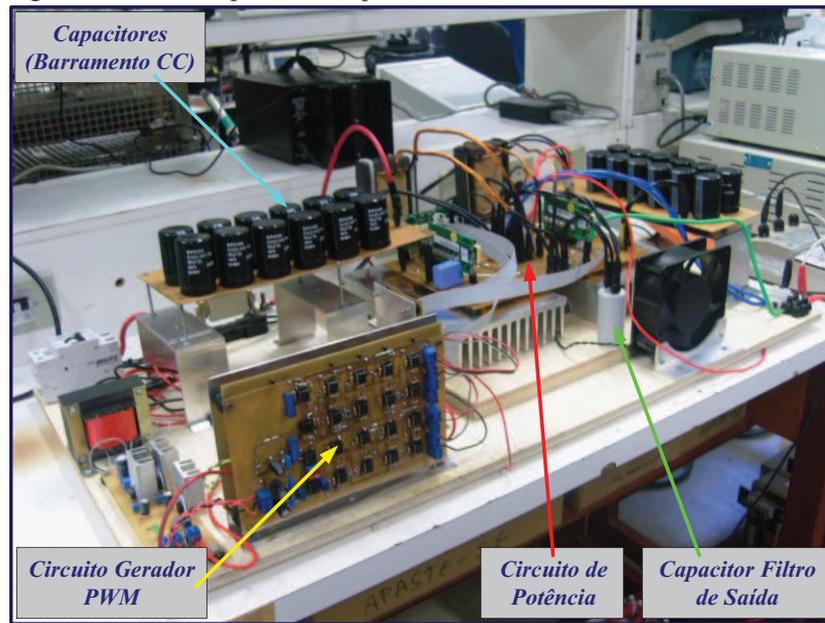


Figura 3.52 – Protótipo de 5 kW para o inversor 5N-NPC-MSSC.



3.11.1 Tensão de saída e corrente no indutor

As formas de onda da tensão de saída V_{AO} , antes do filtro, e da tensão de saída V_o , depois do filtro, estão representadas na Figura 3.53, na qual se comprova a presença de cinco níveis na forma de onda da tensão V_{AO} . O espectro harmônico da tensão de saída V_o , depois do filtro, para a potência nominal está representado na Figura 3.54, na qual se verifica uma THD igual a 2,46 %. As formas de onda da tensão de saída em cada braço do conversor, V_1 e V_2 , estão representadas nas Figuras 3.55(a) e 3.55(b), respectivamente. As respectivas formas de onda, vistas em detalhes, para o modo *overlapping* de operação, estão representadas na Figura 3.56, na qual se verifica que as mesmas apresentam uma defasagem de 180 graus.

Figura 3.53 – Formas de onda das tensões de saída V_{AO} (CH2) e V_o (CH1) no inversor 5N-NPC-MSSC.

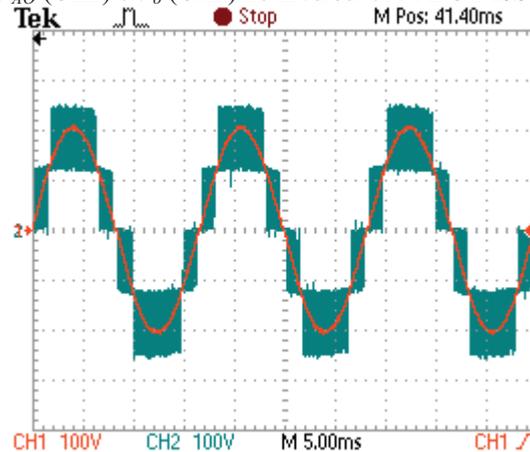


Figura 3.54 – Espectro harmônico da tensão V_o para o inversor 5N-NPC-MSSC.

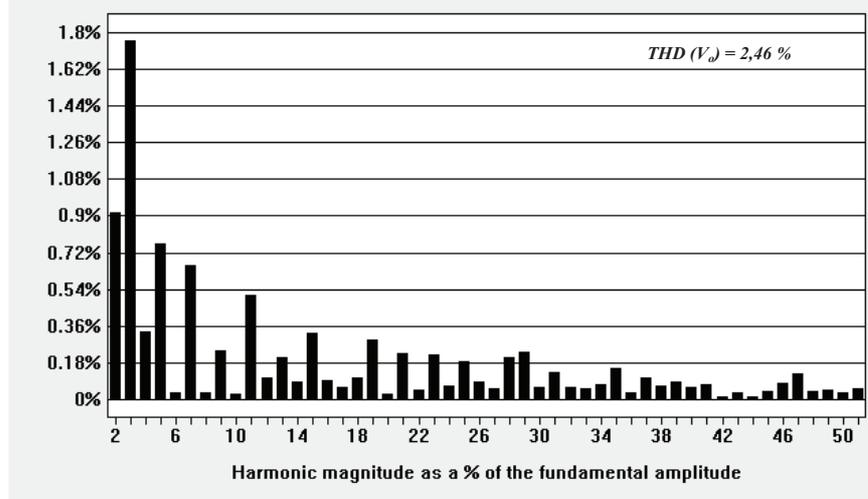


Figura 3.55 - Formas de onda da tensão de saída em cada braço do inversor e da tensão de saída V_o (CH4) para o inversor 5N-NPC-MSSC.

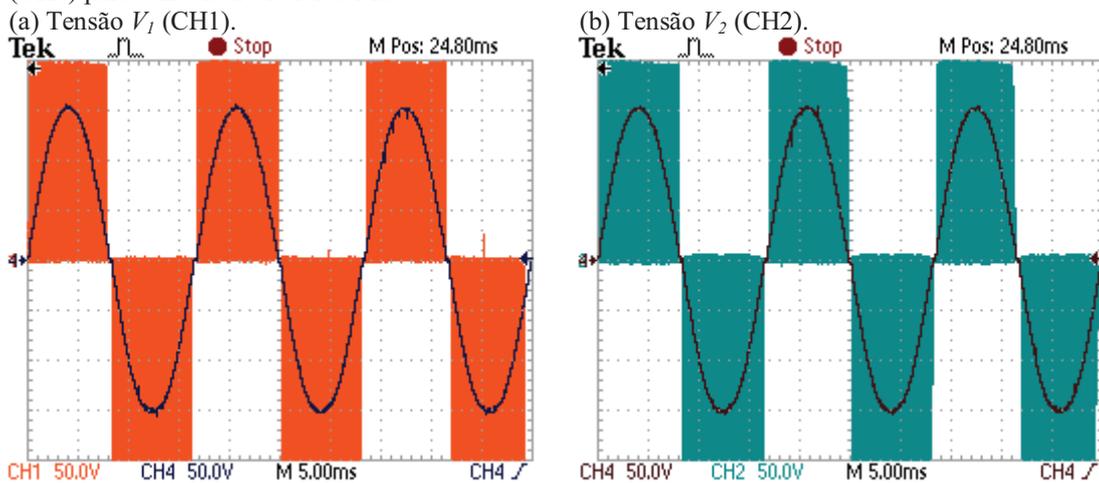
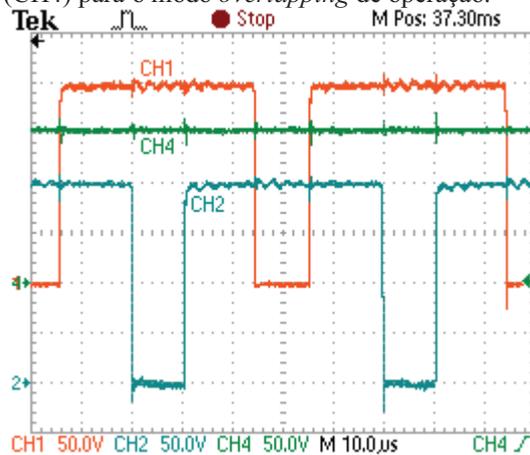


Figura 3.56 – Detalhes das tensões V_1 (CH1), V_2 (CH2) e V_o (CH4) para o modo *overlapping* de operação.



A Figura 3.57 mostra as formas de onda da tensão de saída V_o e da corrente no indutor para quatro valores de potência de saída. As formas de onda da tensão de saída V_{AO} e da corrente no indutor L_o , vistas em detalhes, para os modos *non-overlapping* e *overlapping* de operação, estão representadas nas Figuras 3.58(a) e 3.58(b), respectivamente.

Figura 3.57 - Formas de onda da tensão de saída V_o (CH1) e da corrente no indutor L_o (CH3 e CH4).

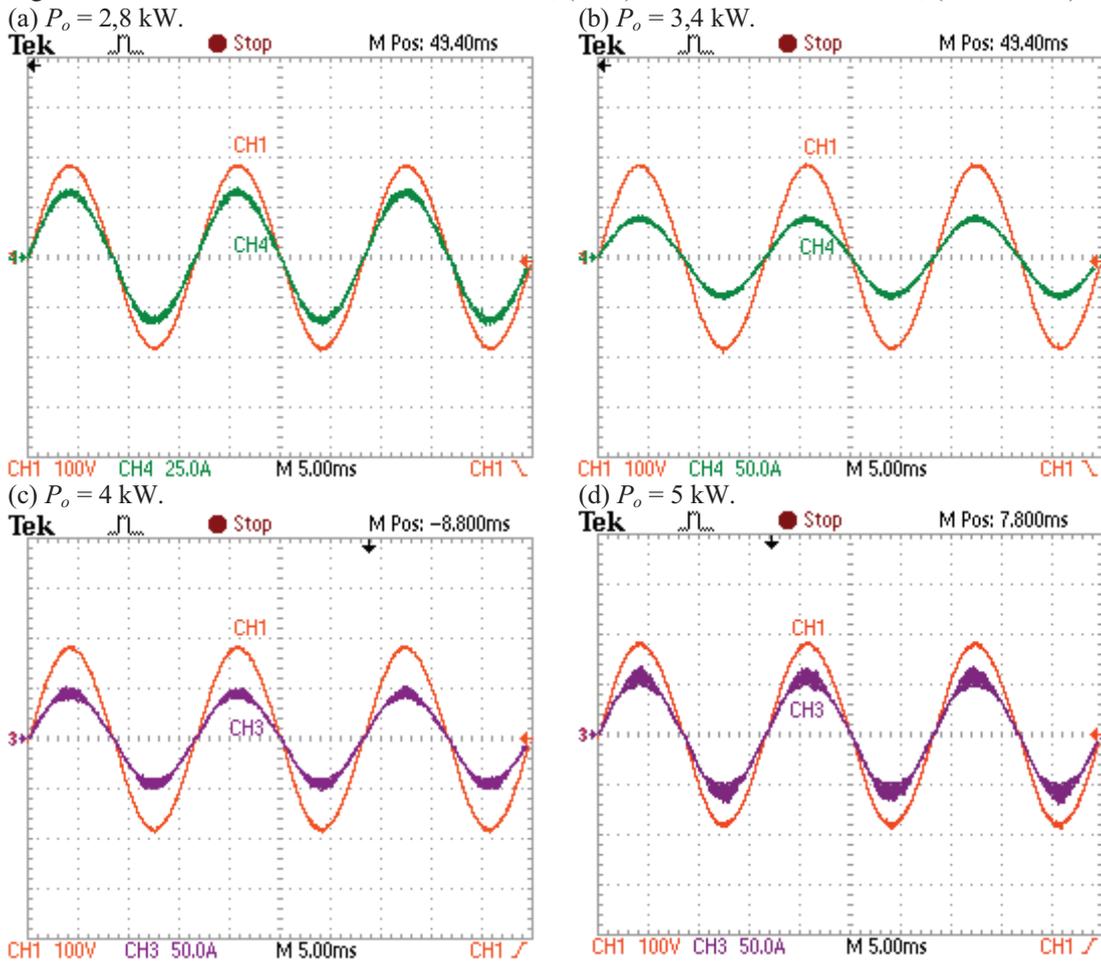
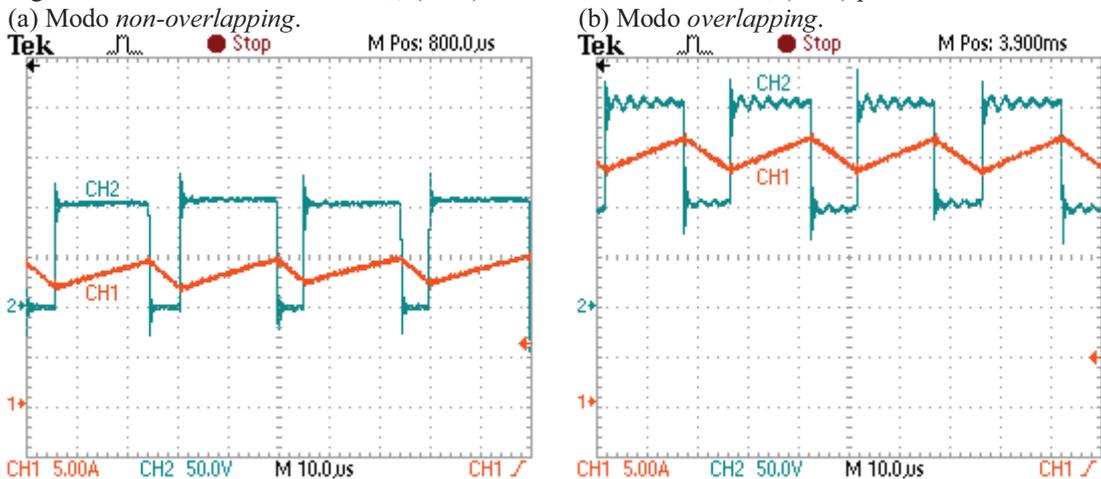
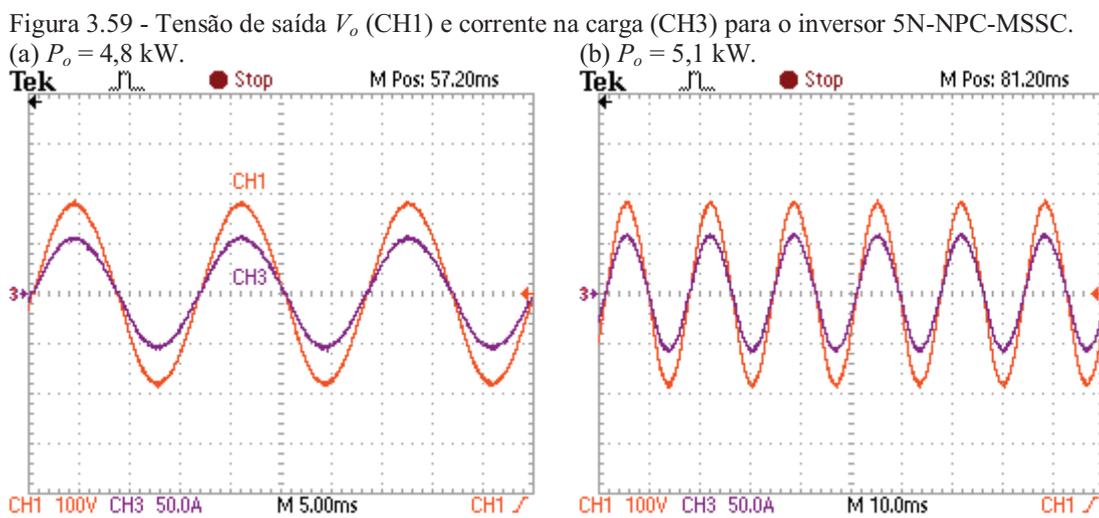


Figura 3.58 – Detalhes da tensão V_{AO} (CH2) e da corrente no indutor L_o (CH1) para o inversor.



Através das formas de onda representadas na Figura 3.57, verifica-se que a ondulação de alta frequência presente na corrente do indutor aumenta com o aumento da potência de saída do conversor, embora este aumento seja menos notório em relação àquele verificado para o inversor 3N-NPC-PCC. Através da Figura 3.58, verifica-se que ambas as formas de onda da tensão V_{AO} e da corrente no indutor L_o apresentam uma frequência de ondulação igual ao dobro da frequência de comutação dos interruptores ($2.F_s = 40$ kHz).

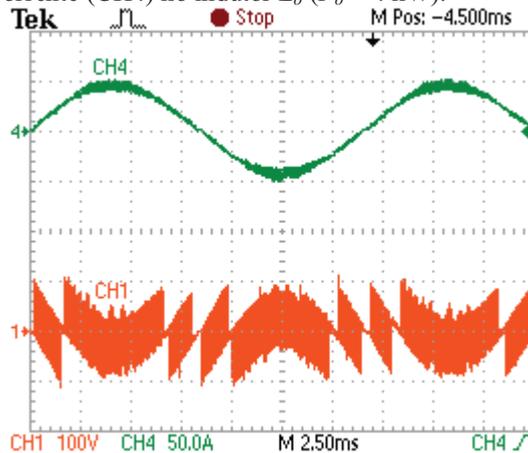
As formas de onda da tensão de saída V_o e da corrente na carga para o inversor 5N-NPC-MSSC estão representadas na Figura 3.59.



3.11.2 Tensão e corrente no indutor

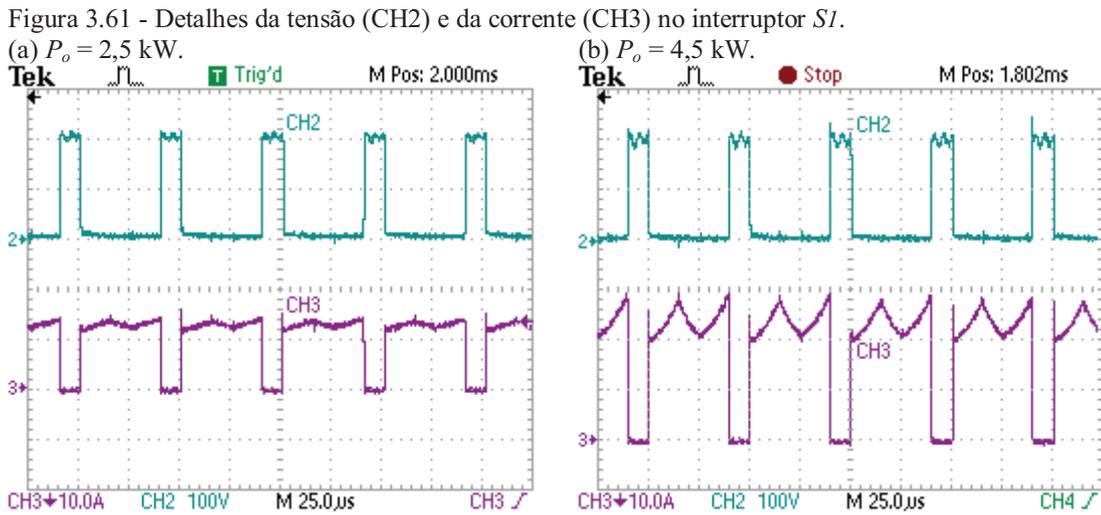
As formas de onda da tensão e corrente no indutor estão representadas na Figura 3.60 para uma potência de saída igual a 4 kW.

Figura 3.60 – Formas de onda da tensão (CH1) e da corrente (CH4) no indutor L_o ($P_o = 4$ kW).



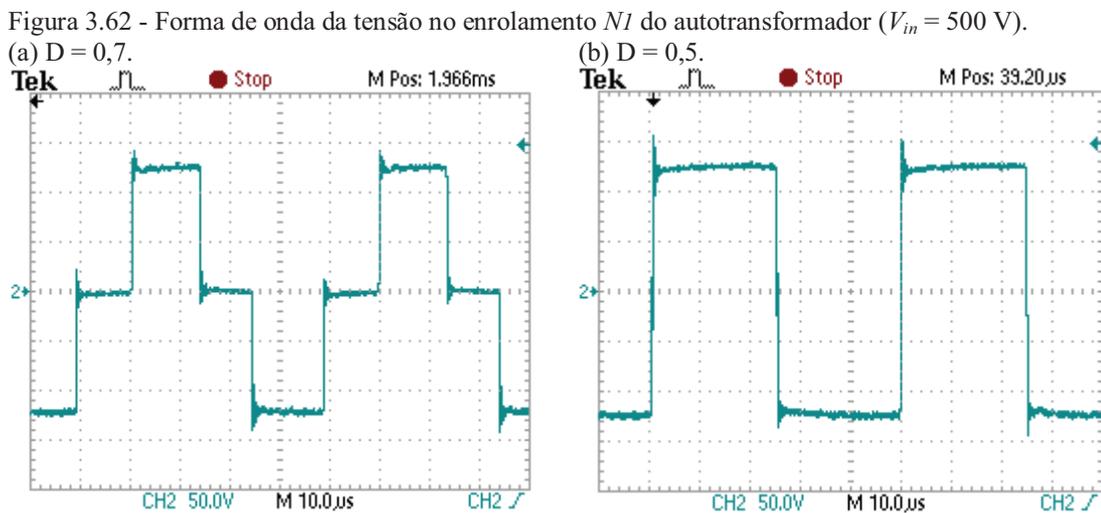
3.11.3 Tensão e corrente nos interruptores

As formas de onda da tensão e corrente no interruptor $S1$, vistas em detalhes, para o modo *overlapping* de operação, estão representadas na Figura 3.61 para dois valores de potência de saída. Através desta figura, verifica-se que a frequência de comutação dos interruptores é igual a 20 kHz ($T_s = 50 \mu\text{s}$). Verifica-se também que a ondulação da corrente no interruptor se eleva à medida que a potência do conversor aumenta.



3.11.4 Tensão e corrente nos enrolamentos do autotransformador

A forma de onda da tensão no enrolamento $N1$ do autotransformador, para dois valores de razão cíclica dos interruptores, está representada na Figura 3.62, através da qual se verifica uma frequência de operação de 20 kHz no componente magnético.

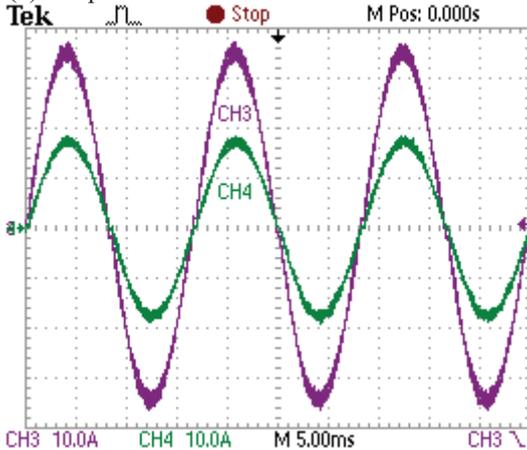


Através da Figura 3.62, também se verifica que a amplitude da tensão nos enrolamentos do autotransformador é igual a um quarto da tensão de entrada ($V_{in}/4 = 125\text{ V}$), conforme a análise teórica realizada.

As formas de onda das correntes no indutor L_o e no enrolamento $N1$ do autotransformador estão representadas na Figura 3.63 e as formas de onda das correntes nos enrolamentos estão representadas na Figura 3.64. Observando estas Figuras, verifica-se que as correntes nos enrolamentos do autotransformador são praticamente as mesmas e iguais à metade da corrente no indutor L_o . Verifica-se também que o valor da ondulação de alta frequência nas correntes dos enrolamentos do autotransformador é igual à metade do respectivo valor na corrente do indutor L_o e que a frequência desta ondulação nas correntes de todos os componentes é igual ao dobro da frequência de comutação dos interruptores ($2.F_s = 40\text{ kHz}$), comprovando a análise realizada nos itens anteriores deste capítulo.

Figura 3.63 - Formas de onda das correntes no indutor (CH3) e no enrolamento $N1$ (CH4).

(a) Frequência da tensão de saída.



(b) Frequência de comutação.

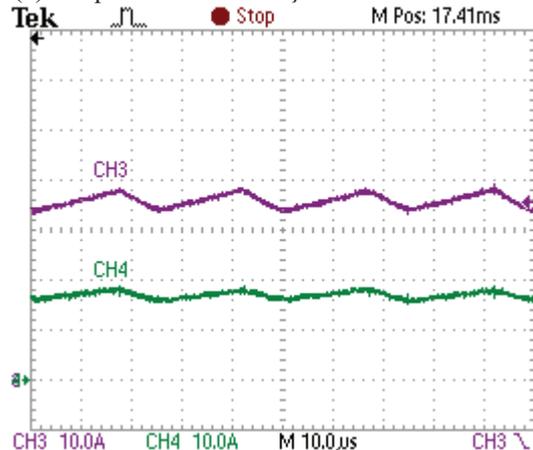
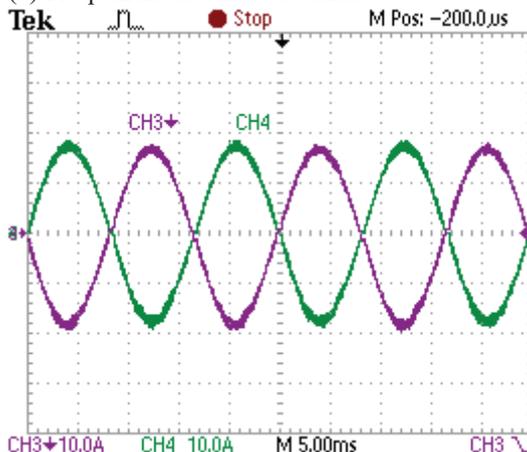
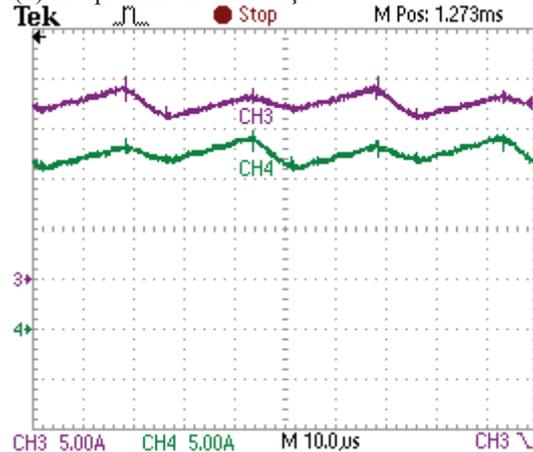


Figura 3.64 - Formas de onda das correntes nos enrolamentos do autotransformador.

(a) Frequência da tensão de saída.



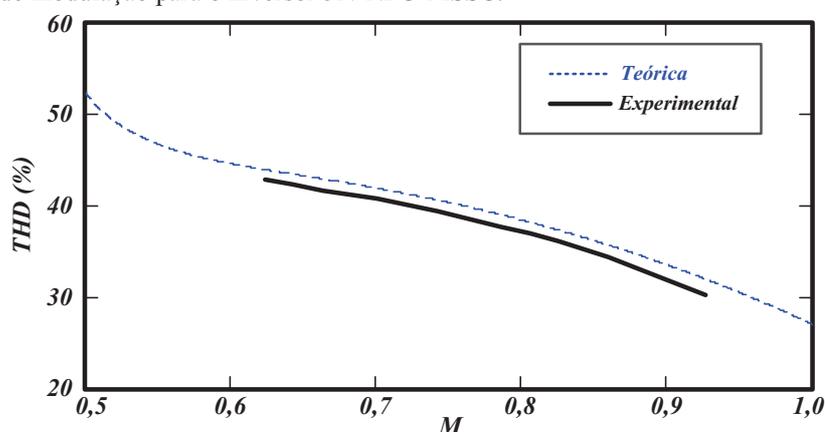
(b) Frequência de comutação.



3.11.5 Curva da THD em função do índice de modulação

A curva de variação da THD da tensão de saída V_{AO} , antes do filtro, obtida experimentalmente para o inversor 5N-NPC-MSSC, em função do índice de modulação, está representada na Figura 3.65, na qual se verifica que a mesma está em conformidade com curva teórica obtida a partir da equação (3.49), validando os cálculos realizados durante a análise da THD desta tensão.

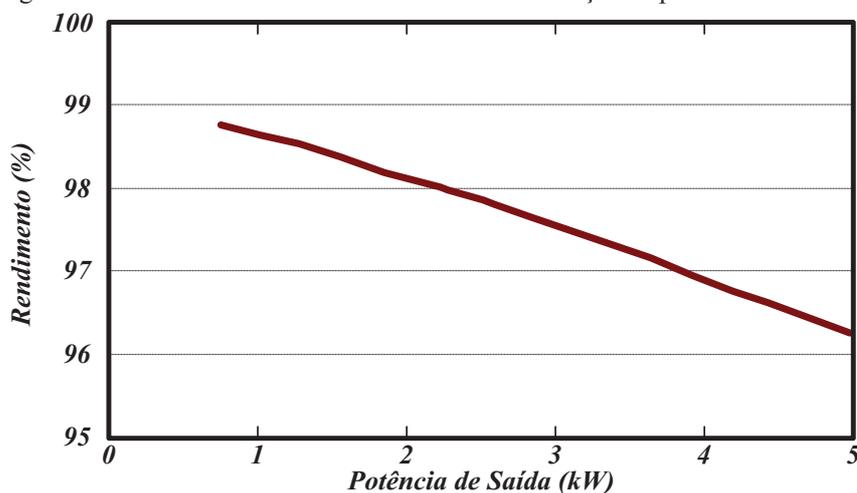
Figura 3.65 - Variação da THD da tensão de saída V_{AO} em função do índice de modulação para o inversor 5N-NPC-MSSC.



3.11.6 Curva de rendimento em função da potência de saída

A curva de rendimento, obtida experimentalmente para o inversor 5N-NPC-MSSC, está representada na Figura 3.66, na qual se verifica um rendimento aproximadamente igual ao valor de 96,2 % para a potência nominal de saída.

Figura 3.66 – Curva de rendimento do inversor em função da potência de saída.



3.12 Conclusão

Neste capítulo foram realizados o estudo e a análise do inversor monofásico de cinco níveis baseado na célula de comutação de múltiplos estados com grampeamento do ponto central (5N-NPC-MSSC). Os modos de operação e as etapas de funcionamento do inversor foram descritos em detalhes, verificando a existência de cinco níveis na tensão de saída. Um estudo quantitativo do conversor também foi realizado, no qual foram deduzidas equações fundamentais para o correto dimensionamento dos componentes do conversor e para o cálculo da distorção harmônica total (THD) na tensão de saída V_{AO} do inversor e da ondulação da corrente no indutor filtro L_o .

Um exemplo de projeto foi apresentado, no qual foram dimensionados os componentes do circuito de potência do inversor monofásico 5N-NPC-MSSC. O projeto do circuito de controle para este inversor também foi realizado, utilizando para tal o modelo linearizado da chave PWM.

Objetivando verificar o funcionamento do inversor 5N-NPC-MSSC e comprovar as equações deduzidas, foi realizada uma simulação numérica para o inversor projetado. Os resultados obtidos em simulação estão de acordo com a análise teórica realizada e comprovam a presença de cinco níveis na tensão de saída V_{AO} do inversor sem filtro, proporcionando uma distorção harmônica reduzida na forma de onda desta tensão. Outra grande vantagem deste inversor é o valor reduzido das correntes e conseqüentemente das perdas em condução nos interruptores e diodos. Esta redução é devida a divisão uniforme da corrente de carga através dos enrolamentos do autotransformador. Verifica-se também que a ondulação de alta frequência na corrente de cada enrolamento do autotransformador é a metade da ondulação de alta frequência na corrente do indutor filtro. As perdas em comutação também são reduzidas, pelo fato da frequência de comutação nos interruptores ser a metade da frequência de oscilação da tensão de saída.

Resultados experimentais, obtidos a partir de um protótipo de 5 kW montado em laboratório para o inversor 5N-NPC-MSSC, também foram apresentados, os quais estão de acordo com a análise teórica realizada e com os resultados obtidos em simulação, comprovando o funcionamento desta topologia que utiliza um autotransformador para realizar a conexão entre os braços individuais do conversor.

Finalmente, foram apresentadas a curva de variação da THD da tensão de saída V_{AO} e a curva de rendimento, obtidas experimentalmente, para o inversor 5N-NPC-MSSC.

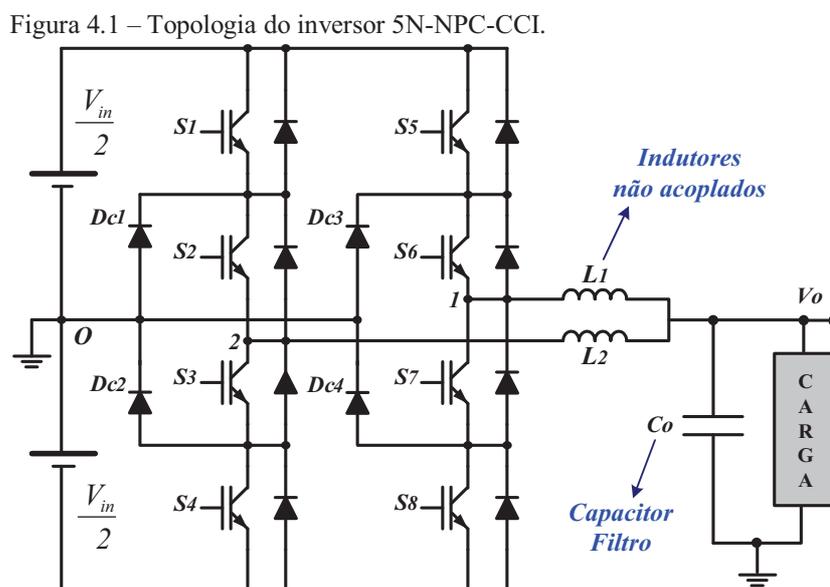
4 INVERSOR DE CINCO NÍVEIS MONOFÁSICO COM GRAMPEAMENTO DO PONTO CENTRAL BASEADO EM CÉLULAS DE COMUTAÇÃO INTERCALADAS

4.1 Introdução

Neste capítulo é analisada a topologia do inversor de cinco níveis monofásico com grampeamento do ponto central baseado em células de comutação intercaladas (5N-NPC-CCI). Esta topologia apresenta grandes similaridades em relação ao inversor 5N-NPC-MSSC, quanto ao funcionamento, componentes, volume e eficiência dos mesmos, podendo, desta forma, ser realizada uma avaliação comparativa adequada da topologia que utiliza um autotransformador com uma topologia similar que utiliza indutores não acoplados. Utilizando os mesmos parâmetros adotados para o inversor 5N-NPC-MSSC, é realizado um exemplo de projeto para o inversor 5N-NPC-CCI, a partir do qual são apresentados resultados de simulação obtidos para este conversor. Resultados experimentais, obtidos a partir do protótipo de 5 kW montado em laboratório para o inversor 5N-NPC-CCI, também são apresentados.

4.2 Topologia do inversor 5N-NPC-CCI

A topologia do inversor 5N-NPC-CCI, que utiliza indutores não acoplados, está representada na Figura 4.1, na qual se podem observar similaridades com a topologia do inversor 5N-NPC-MSSC, que utiliza um autotransformador.



O número de semicondutores utilizado para o inversor 5N-NPC-CCI é o mesmo que para o inversor 5N-NPC-MSSC. A técnica de modulação e o circuito comparador PWM também são os mesmos, com os sinais de comando dos interruptores correspondentes de cada braço defasados de 180° .

A diferença da topologia do inversor 5N-NPC-CCI em relação à do inversor 5N-NPC-MSSC, consiste na utilização de dois indutores não acoplados, de modo a realizar a conexão dos braços intercalados e ao mesmo tempo executar a filtragem da tensão e corrente de saída do conversor. A maneira como esta filtragem é realizada é descrita na próxima seção.

4.3 Circuito equivalente de saída do inversor 5N-NPC-CCI

Na Figura 4.2 estão representados os circuitos individuais de saída para cada braço do inversor 5N-NPC-CCI. Aplicando os teoremas de Norton e Thévenin para os circuitos individuais de saída, obtém-se o circuito equivalente de saída para o inversor 5N-NPC-CCI, de acordo com a representação da Figura 4.3.

Figura 4.2 – Circuitos individuais de saída para o inversor 5N-NPC-CCI.

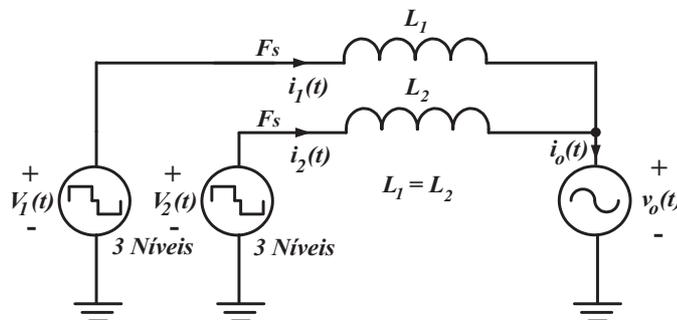
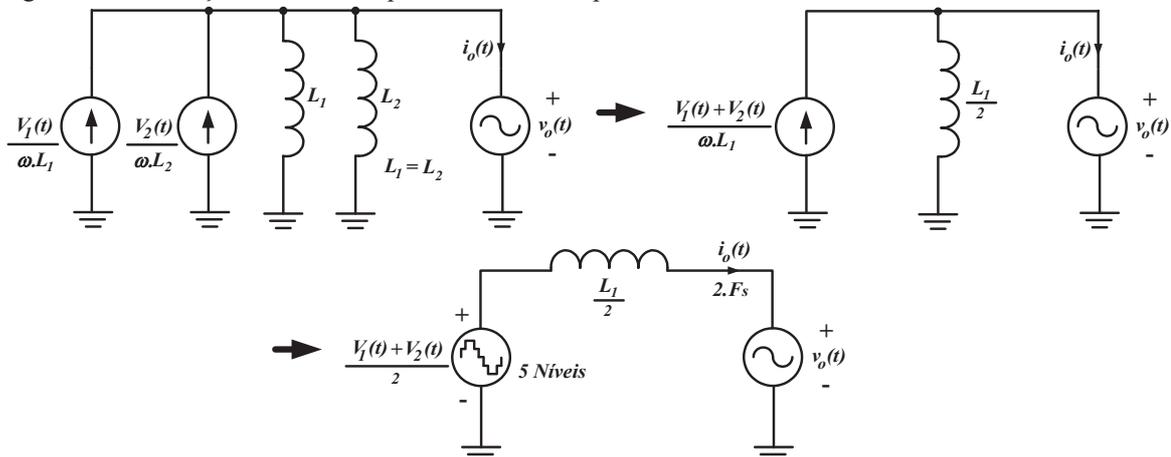
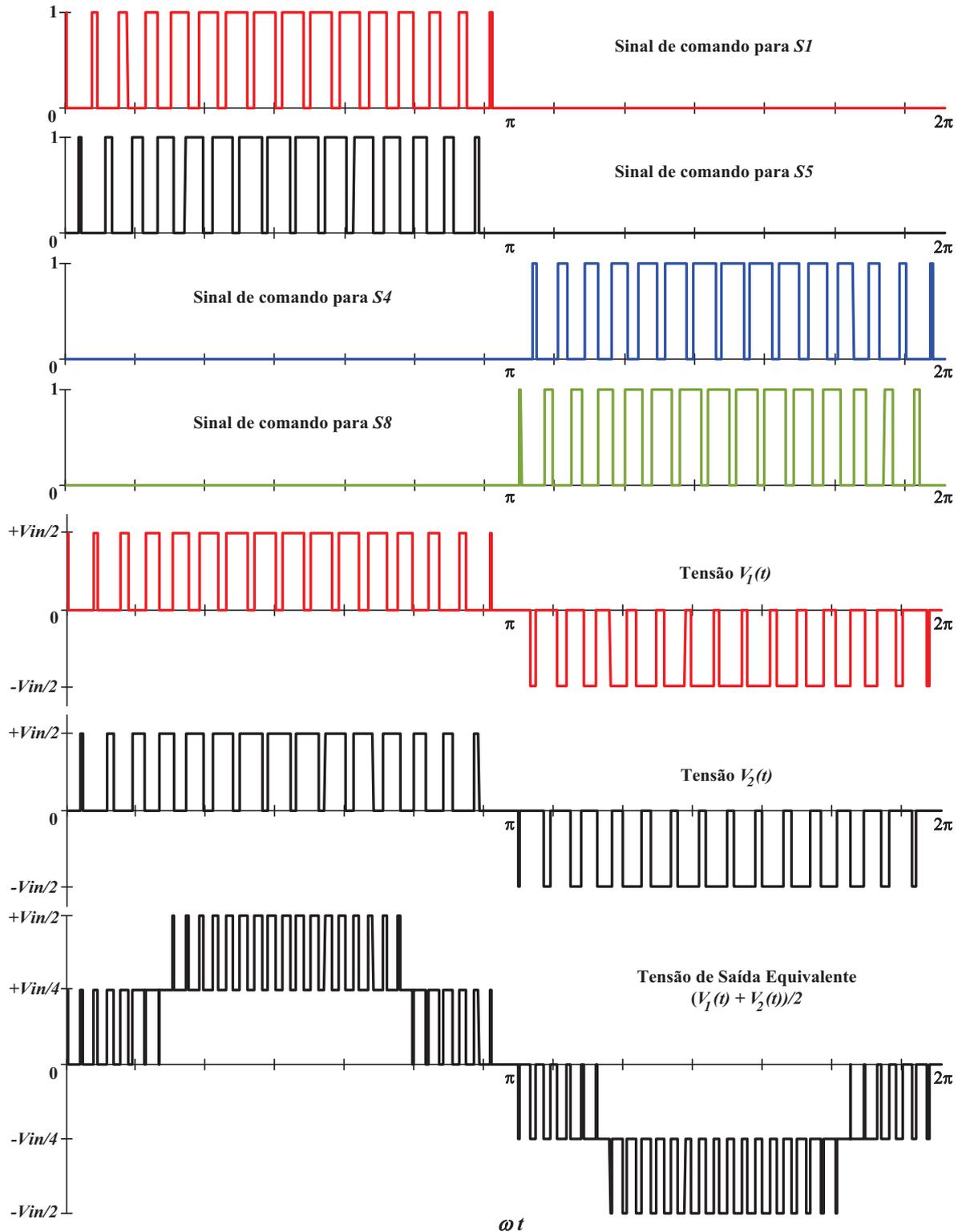


Figura 4.3 – Obtenção do circuito equivalente de saída para o inversor 5N-NPC-CCI.



As formas de onda teóricas dos sinais de comando dos interruptores $S1$, $S4$, $S5$ e $S8$, da tensão de saída em cada braço $V_1(t)$ e $V_2(t)$ e da tensão de saída equivalente para o inversor 5N-NPC-CCI, estão representadas na Figura 4.4.

Figura 4.4 – Formas de onda teóricas para o inversor 5N-NPC-CCI.



Observando a Figura 4.4, verifica-se que a forma de onda da tensão de saída equivalente do inversor 5N-NPC-CCI é idêntica à forma de onda da tensão de saída V_{AO} do inversor 5N-NPC-MSSC. As duas formas de onda apresentam, inclusive, os mesmos valores de THD e frequência de oscilação, o que comprova também a similaridade entre as topologias sob o aspecto da tensão de saída das mesmas.

Comparando os circuitos equivalentes de saída do inversor 5N-NPC-MSSC e do inversor 5N-NPC-CCI, representados nas Figuras 3.27 e 4.3, respectivamente, observa-se que para uma filtragem equivalente da tensão e corrente de saída nos dois conversores, é necessário apenas que a equação (4.1) seja satisfeita.

$$L_1 = L_2 = 2L_o \quad (4.1)$$

Na equação (4.1), L_1 e L_2 representam os valores das indutâncias dos indutores não acoplados do inversor 5N-NPC-CCI e L_o representa o valor da indutância do indutor filtro do inversor 5N-NPC-MSSC. Os valores das capacitâncias e as dimensões dos capacitores filtro são os mesmos para as duas topologias.

4.4 Ondulação da corrente de saída do inversor 5N-NPC-CCI

De acordo com os circuitos individuais de saída para cada braço do inversor 5N-NPC-CCI, representados na Figura 4.2, as tensões nos indutores L_1 e L_2 são definidas pelas equações (4.2) e (4.3), respectivamente.

$$v_{L_1}(t) = L_1 \frac{di_1(t)}{dt} = V_1(t) - v_o(t) \quad (4.2)$$

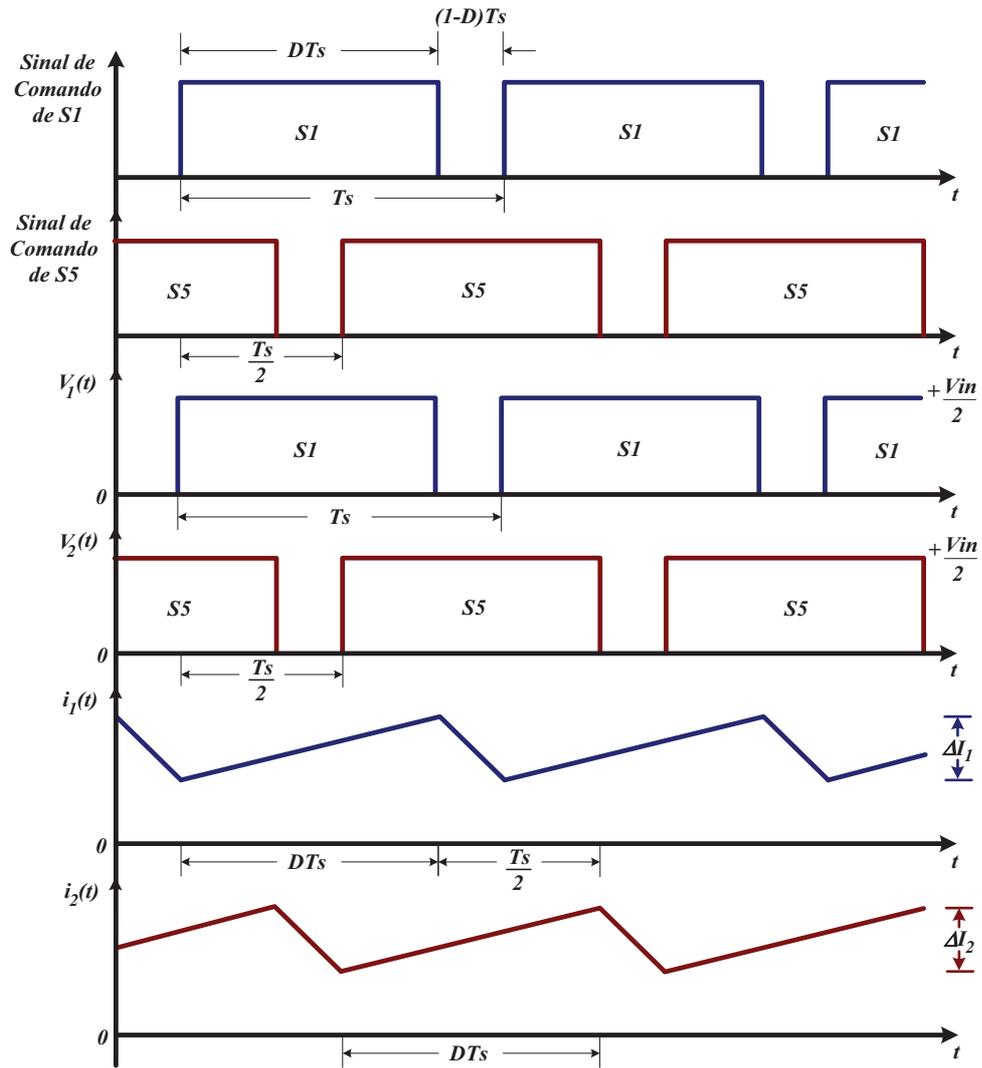
$$v_{L_2}(t) = L_2 \frac{di_2(t)}{dt} = V_2(t) - v_o(t) \quad (4.3)$$

As formas de onda da tensão $V_1(t)$, da tensão $V_2(t)$ e dos sinais de comando dos interruptores $S1$ e $S5$ estão novamente representadas na Figura 4.5, na qual estão também representadas as formas de onda teóricas das correntes nos indutores L_1 e L_2 , defasadas de meio período de comutação dos interruptores.

Aplicando o intervalo de tempo em que o interruptor $S1$ conduz na equação (4.2), resulta na equação (4.4).

$$\frac{V_{in}}{2} - v_o(t) = L_1 \frac{\Delta I_1}{DT_s} \quad (4.4)$$

Figura 4.5 – Formas de onda teóricas, vistas em detalhes, para o inversor 5N-NPC-CCI.



Isolando ΔI_1 na equação (4.4) e substituindo o período pela frequência de chaveamento, obtém-se a equação (4.5).

$$\Delta I_1 = \frac{\left(\frac{V_{in}}{2} - v_o(t)\right) \cdot D}{L_1 \cdot F_s} \quad (4.5)$$

Substituindo as equações (3.61) e (3.62) na equação (4.5), resulta na equação (4.6), que representa a variação da ondulação da corrente no indutor L_1 em função de ωt . Pode-se ainda substituir a equação (4.1) na equação (4.6), resultando na equação (4.7).

$$\Delta I_1 = \frac{V_{in} (1 - M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{2 \cdot L_1 \cdot F_s} \quad (4.6)$$

$$\Delta I_1 = \frac{V_{in} (1 - M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{4 \cdot L_o \cdot F_s} \quad (4.7)$$

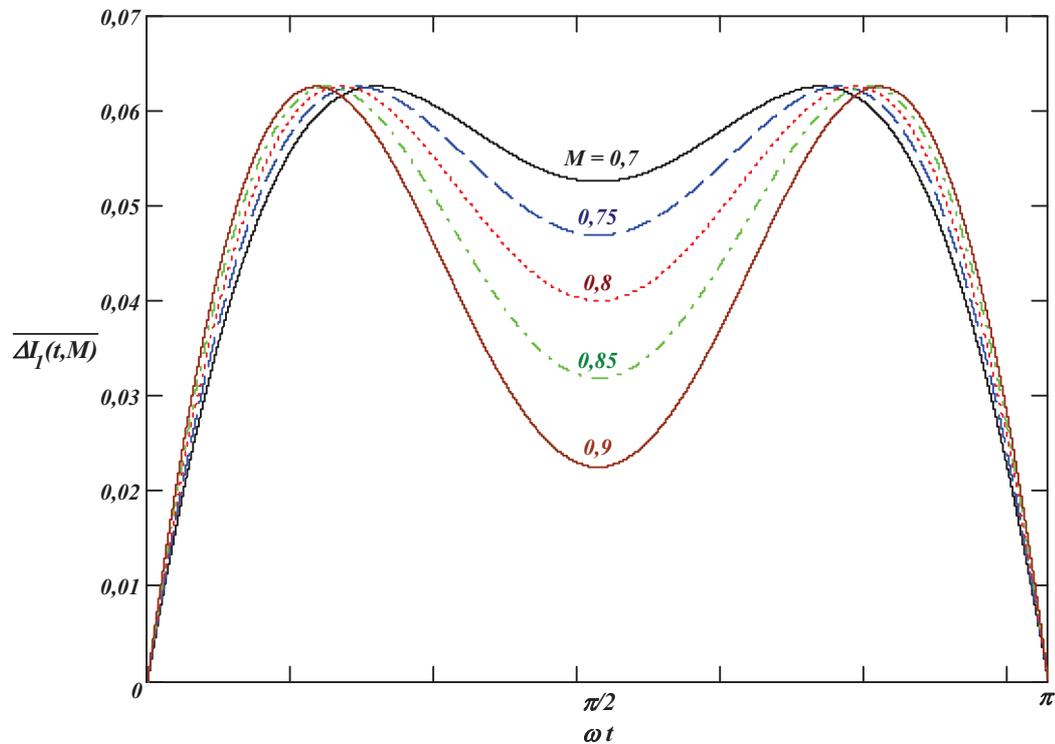
A equação parametrizada da ondulação da corrente no indutor L_1 , definida pela equação (4.8), está representada na equação (4.9).

$$\overline{\Delta I_1} = \frac{\Delta I_1 \cdot L_o \cdot F_s}{V_{in}} \quad (4.8)$$

$$\overline{\Delta I_1} = \frac{(1 - M \cdot \text{sen}(\omega t)) \cdot M \cdot \text{sen}(\omega t)}{4} \quad (4.9)$$

A equação (4.9) está representada graficamente na Figura 4.6, para alguns valores do índice de modulação e durante meio ciclo da tensão de saída do inversor.

Figura 4.6 – Ondulação parametrizada da corrente no indutor L_1 , para alguns valores de M e durante meio-ciclo da tensão de saída do inversor.



Através do gráfico da Figura 4.6, observa-se que existem dois instantes em que a ondulação da corrente no indutor L_1 atinge um valor máximo, a cada semi-ciclo da tensão de saída do inversor. Estes instantes podem ser obtidos, derivando-se a equação (4.9) em relação ao tempo e igualando a zero, de acordo com a equação (4.10).

$$\frac{d}{dt} \left(\frac{M}{4} \text{sen}(\omega t) - \frac{M^2}{4} \text{sen}^2(\omega t) \right) = 0 \quad (4.10)$$

Resolvendo a equação (4.10), obtém-se a equação (4.11).

$$\text{sen}(\omega t) = \frac{1}{2M} \quad (4.11)$$

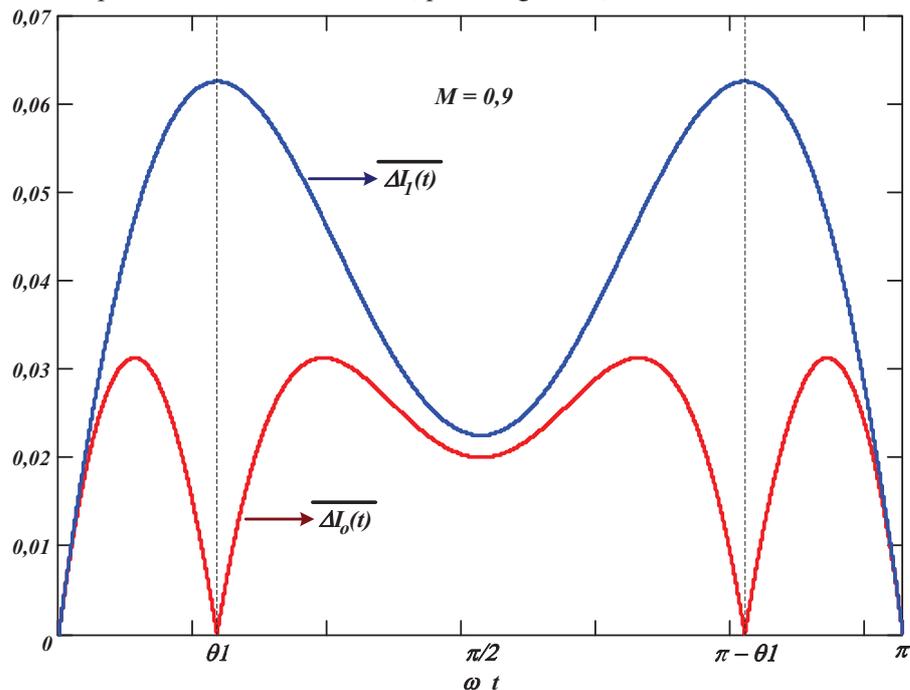
Com a equação (4.1) sendo satisfeita ($L_1 = L_2 = 2.L_o$), a ondulação da corrente total de saída para o inversor 5N-NPC-CCI é exatamente igual à ondulação da corrente no indutor filtro para o inversor 5N-NPC-MSSC, cujas curvas parametrizadas estão representadas na Figura 3.29. Conseqüentemente, a ondulação da corrente total de saída do inversor 5N-NPC-CCI também apresenta valores nulos nos instantes correspondentes a $\omega t = \theta_1$ e $\omega t = \pi - \theta_1$, no qual o valor de θ_1 está definido pela equação (4.12).

$$\text{sen } \theta_1 = \frac{I}{2M} \quad (4.12)$$

Igualando-se as equações (4.11) e (4.12), conclui-se que a ondulação da corrente no indutor L_1 possui valores máximos exatamente nos instantes em que a ondulação da corrente total de saída possui valores nulos, ou seja, em $\omega t = \theta_1$ e $\omega t = \pi - \theta_1$. Esta conclusão pode ser verificada na Figura 4.7, na qual estão representadas as ondulações parametrizadas da corrente no indutor L_1 e da corrente total de saída para o inversor 5N-NPC-CCI, variando durante um semi-ciclo e para um valor do índice de modulação igual a 0,9.

Verifica-se também que a ondulação da corrente no indutor L_1 possui valores máximos elevados em relação aos respectivos valores da ondulação da corrente total de saída e que para $\omega t = \pi/2$, no pico da senóide, as duas ondulações possuem valores mínimos próximos um do outro.

Figura 4.7 – Ondulações parametrizadas da corrente no indutor L_1 e da corrente total de saída para o inversor 5N-NPC-CCI, para M igual a 0,9.



4.5 Exemplo de projeto para o inversor 5N-NPC-CCI

No exemplo de projeto para o inversor 5N-NPC-CCI utilizaram-se os mesmos parâmetros adotados no projeto do inversor 5N-NPC-MSSC apresentado no capítulo 3. Conseqüentemente, devido às similaridades das topologias, foram utilizados também os mesmos circuitos de potência, comando e controle para os dois conversores, com a exceção da substituição do autotransformador e do indutor filtro na topologia 5N-NPC-MSSC, por dois indutores não acoplados na topologia 5N-NPC-CCI. Os valores das indutâncias dos indutores não acoplados são calculados através da equação (4.1).

$$L_1 = L_2 = 2 \cdot L_o = 2 \times 185 \mu H = 370 \mu H \quad (4.13)$$

4.5.1 Cálculo da ondulação da corrente nos indutores não acoplados

O valor da ondulação da corrente nos indutores não acoplados, para $\omega t = \pi/2$, é calculado substituindo os valores de projeto na equação (4.6).

$$\Delta I_1(\omega t = \pi/2) = \frac{500 \cdot (1 - 0,72) \cdot 0,72}{2 \times 370 \times 10^{-6} \times 20 \times 10^3} = 6,81 A \quad (4.14)$$

O valor máximo da ondulação da corrente nos indutores não acoplados, para $\omega t = \theta_1$, é calculado substituindo os valores de projeto na equação (4.6).

$$\Delta I_1(\omega t = \theta_1) = \frac{500 \cdot (1 - 0,72 \cdot \text{sen}(43,98^\circ)) \cdot 0,72 \cdot \text{sen}(43,98^\circ)}{2 \times 370 \times 10^{-6} \times 20 \times 10^3} = 8,44 A \quad (4.15)$$

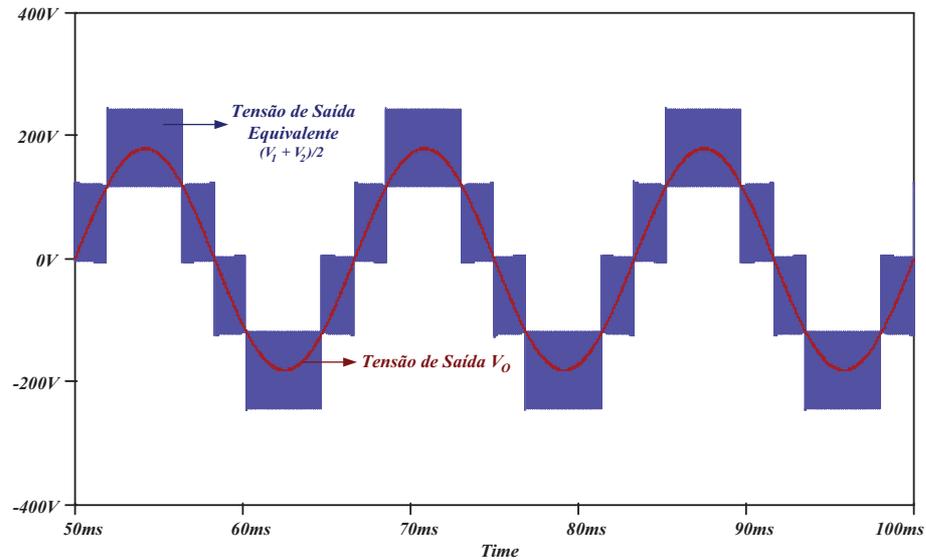
O valor de pico da corrente nos semicondutores do inversor 5N-NPC-CCI pode ser calculado, acrescentando o valor correspondente da ondulação da corrente no indutor L_1 , para $\omega t = \pi/2$, ao valor calculado pela equação (3.73).

$$I_{S_pico} = 27,84 + \frac{\Delta I_1(\omega t = \pi/2)}{2} = 27,84 + \frac{6,81}{2} = 31,24 A \quad (4.16)$$

4.6 Simulação numérica do inversor 5N-NPC-CCI

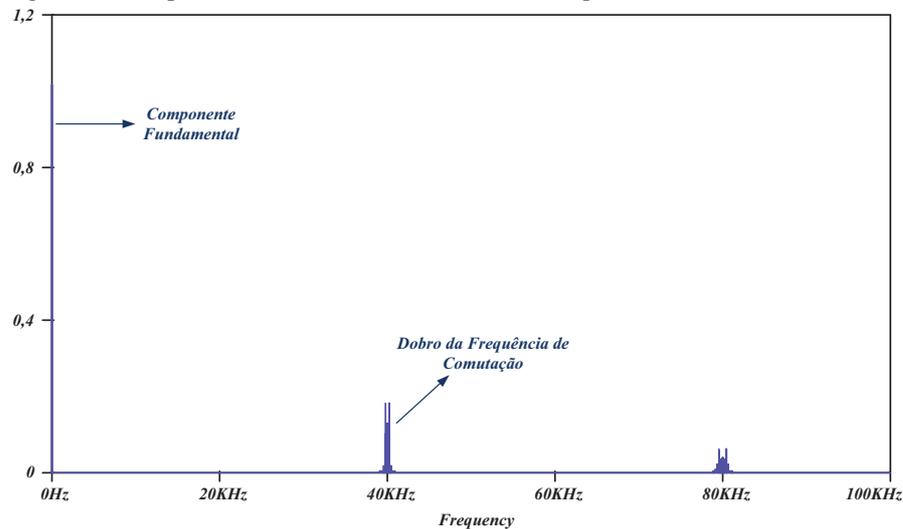
Com o objetivo de verificar o funcionamento do inversor NPC intercalado, utilizando indutores não acoplados, foi realizada uma simulação numérica do conversor com os parâmetros adotados e os valores obtidos no exemplo de projeto. Na Figura 4.8 estão representadas as formas de onda da tensão de saída equivalente do inversor, antes da filtragem, e da tensão de saída V_o , após a filtragem.

Figura 4.8 – Formas de onda da tensão de saída equivalente e da tensão de saída V_o no inversor 5N-NPC-CCI.



O espectro harmônico da tensão de saída equivalente está representado na Figura 4.9, na qual se verifica que, assim como para a tensão V_{AO} do inversor 5N-NPC-MSSC, a componente de alta frequência é também o dobro da frequência de comutação dos interruptores.

Figura 4.9 – Espectro harmônico da tensão de saída equivalente no inversor.



As formas de onda da tensão de saída V_o e da corrente total de saída estão representadas na Figura 4.10 e as formas de onda da corrente total de saída e das correntes nos indutores não acoplados estão representadas na Figura 4.11, na qual se verifica que a ondulação de alta frequência presente na forma de onda da corrente em cada indutor é superior à existente na corrente total de saída do conversor. As formas de onda, vistas em

detalhes, da corrente total de saída e das correntes nos indutores, para $\omega t = \theta_1$ e $\omega t = \pi/2$, estão representadas na Figura 4.12 e na Figura 4.13, respectivamente.

Figura 4.10 – Tensão de saída V_o e corrente total de saída no inversor.

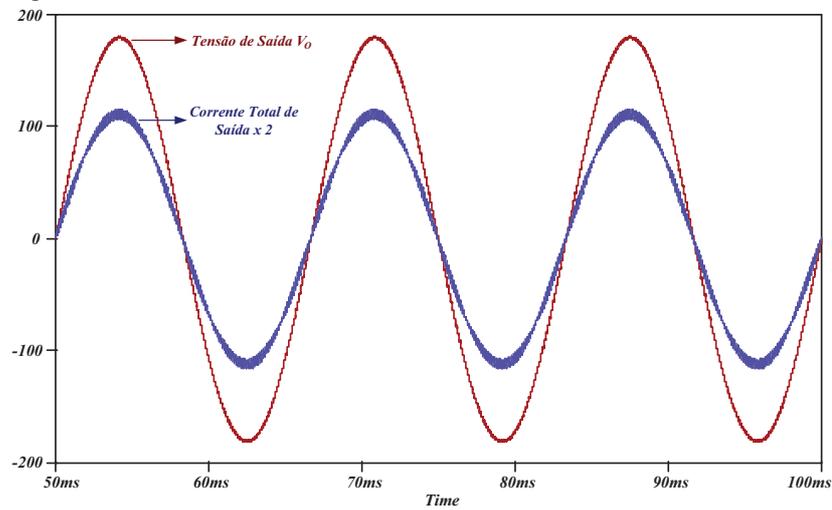


Figura 4.11 – Corrente total de saída e correntes nos indutores do inversor.

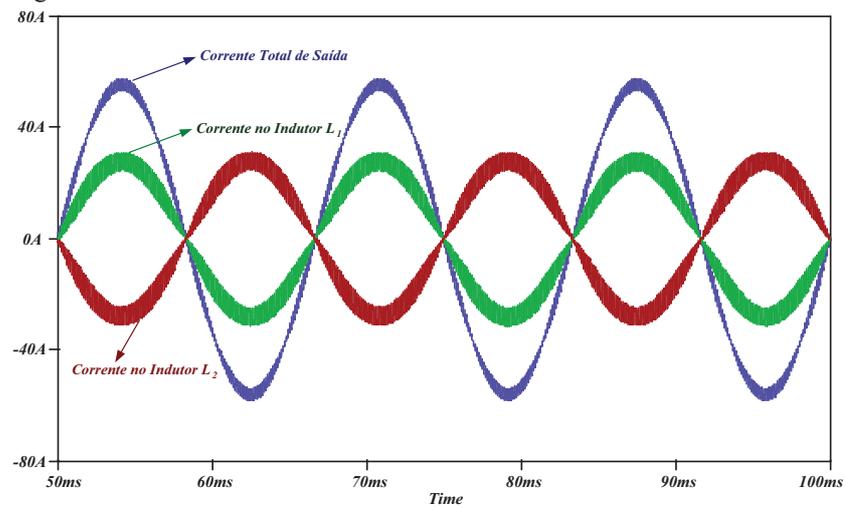


Figura 4.12 – Detalhes das correntes no inversor, para $\omega t = \theta_1$.

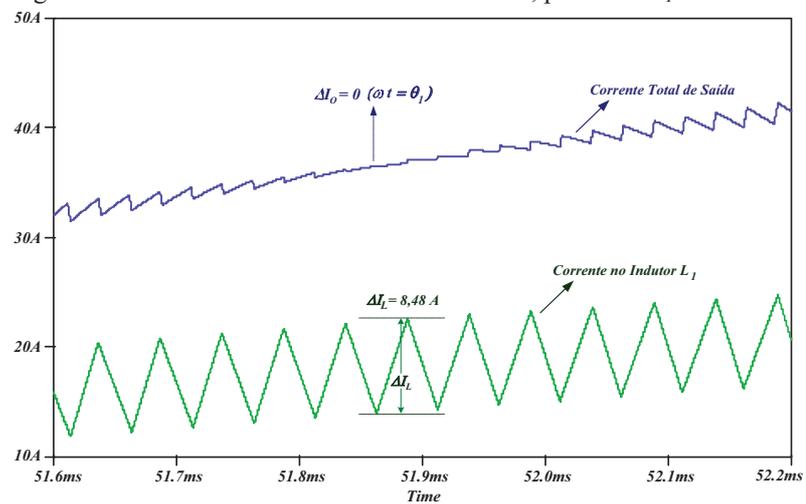
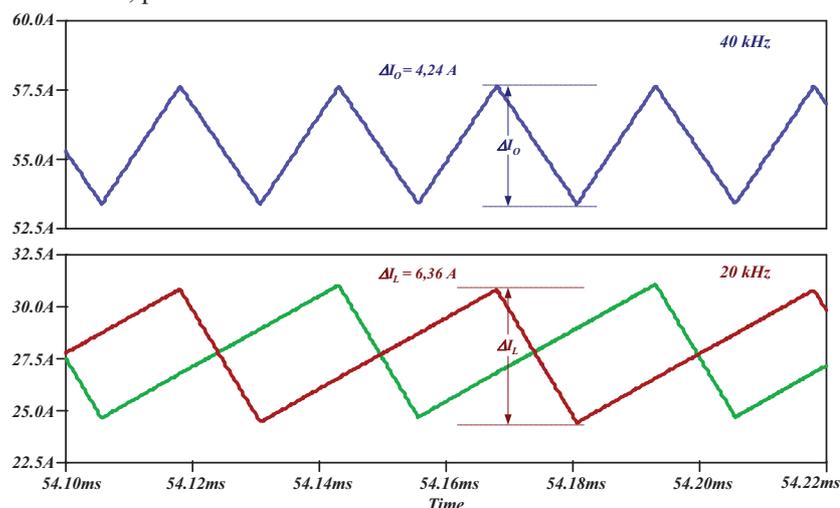
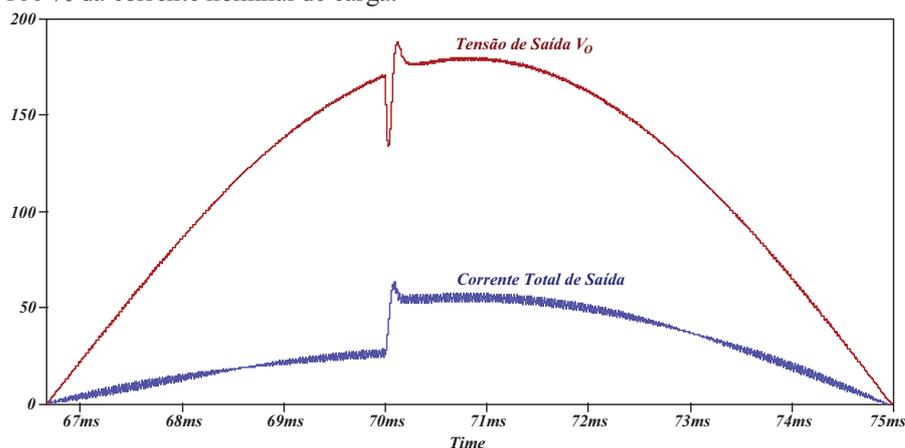


Figura 4.13 – Detalhes da corrente total de saída e das correntes nos indutores do inversor, para $\omega t = \pi/2$.



Objetivando também verificar a dinâmica do sistema de controle elaborado no capítulo 3, um degrau na corrente de carga foi aplicado ao inversor 5N-NPC-CCI no instante de tempo igual a 70 ms. As formas de onda da tensão de saída V_o e da corrente total de saída são mostradas na Figura 4.14 para um degrau de 50 % a 100 % da corrente nominal de carga. O tempo de resposta do sistema compensado para este degrau foi também de aproximadamente 220 μ s.

Figura 4.14 - Formas de onda no inversor 5N-NPC-CCI, para um degrau de 50 % a 100 % da corrente nominal de carga.



A Tabela 4.1 apresenta uma comparação entre os valores calculados com as equações deduzidas no capítulo 3 e os valores obtidos por simulação computacional para o inversor 5N-NPC-CCI. Verifica-se que, devido à ondulação da corrente nos indutores, os valores obtidos em simulação para o inversor 5N-NPC-CCI são levemente superiores em relação aos respectivos valores para o inversor 5N-NPC-MSSC.

Tabela 4.1 – Comparação entre os valores calculados e os obtidos por simulação.

| Parâmetro | Valor Calculado | Valor Obtido por Simulação |
|------------------------------------|-----------------|----------------------------|
| I_{S1_MED} | 5,01 A | 5,46 A |
| I_{S1_EF} | 10,88 A | 11,39 A |
| I_{S2_MED} | 8,86 A | 9,29 A |
| I_{S2_EF} | 13,92 A | 14,31 A |
| I_{S_pico} | 31,24 A | 30,83 A |
| I_{Dc1_MED} | 3,85 A | 3,82 A |
| I_{Dc1_EF} | 8,68 A | 8,65 A |
| $\Delta I_o (\omega t = \pi/2)$ | 4,162 A | 4,240 A |
| $\Delta I_l (\omega t = \pi/2)$ | 6,81 A | 6,36 A |
| $\Delta I_l (\omega t = \theta_l)$ | 8,44 A | 8,48 A |

4.7 Cálculo das perdas nos semicondutores do inversor 5N-NPC-CCI

Utilizando os valores das correntes obtidos em simulação para o inversor 5N-NPC-CCI (Tabela 4.1), obtêm-se os valores das perdas totais nos interruptores do conversor, de acordo com o cálculo a seguir. Essas perdas são calculadas para o IGBT *IRGP50B60PD1*.

- Perdas de condução nos interruptores

$$P_{COND_S1} = I_{S1_MED} \cdot V_{CE(on)} = 10,92 W \quad (4.17)$$

$$P_{COND_S2} = I_{S2_MED} \cdot V_{CE(on)} = 18,58 W \quad (4.18)$$

- Perdas de comutação nos interruptores

$$P_{COM_S1} = \frac{I_{S_pico}}{4\pi} \cdot V_{in} \cdot (t_r + t_f) \cdot F_s = 0,69 W \quad (4.19)$$

$$P_{COM_S2} = 0 \quad (4.20)$$

- Perdas totais nos interruptores

$$P_{totais_S1} = P_{COND_S1} + P_{COM_S1} = 11,61 W \quad (4.21)$$

$$P_{totais_S2} = P_{COND_S2} + P_{COM_S2} = 18,58 W \quad (4.22)$$

$$P_{totais_S} = 4 \cdot P_{totais_S1} + 4 \cdot P_{totais_S2} = 120,76 W \quad (4.23)$$

De forma semelhante, são calculados os valores das perdas totais para o diodo de grampeamento *30EPH06*.

- Perdas de condução no diodo *Dc1*

$$P_{COND_Dc1} = I_{Dc1_MED} \cdot V_F = 7,64 W \quad (4.24)$$

- Perdas de comutação no diodo *Dc1*

$$P_{COM_Dc1} = \frac{1}{4} \cdot V_{in} \cdot I_{RMM} \cdot t_{rr} \cdot F_s = 0,27 W \quad (4.25)$$

- Perdas totais nos diodos de grampeamento

$$P_{\text{totais_Dc1}} = P_{\text{COND_Dc1}} + P_{\text{COM_Dc1}} = 7,91W \quad (4.26)$$

$$P_{\text{totais_Dc}} = 4 \cdot P_{\text{totais_Dc1}} = 31,64W \quad (4.27)$$

As perdas totais nos semicondutores do inversor 5N-NPC-CCI são então calculadas através da equação (4.28).

$$P_{\text{totais}} = P_{\text{totais_S}} + P_{\text{totais_Dc}} = 120,76 + 31,64 = 152,4W \quad (4.28)$$

O volume do dissipador necessário para os semicondutores do inversor 5N-NPC-CCI será calculado no capítulo 5.

4.8 Resultados experimentais para o inversor 5N-NPC-CCI

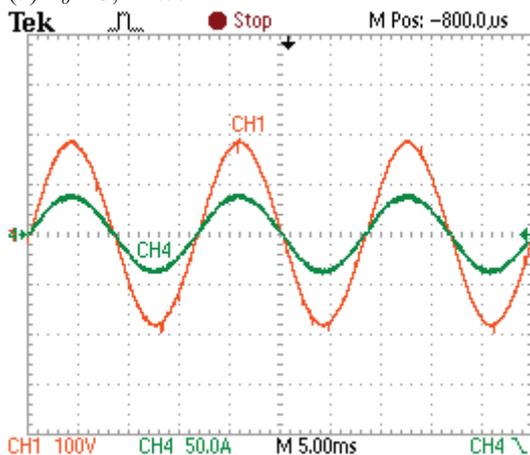
Nesta seção, serão apresentados os resultados experimentais obtidos para o inversor 5N-NPC-CCI, a partir do protótipo de 5 kW desenvolvido em laboratório. Com a utilização do mesmo circuito de comando e do mesmo circuito de potência (semicondutores) para o inversor 5N-NPC-CCI, as formas de ondas obtidas para estes circuitos também são as mesmas em relação às respectivas formas de ondas obtidas para o inversor 5N-NPC-MSSC.

4.8.1 Tensão de saída e corrente total de saída

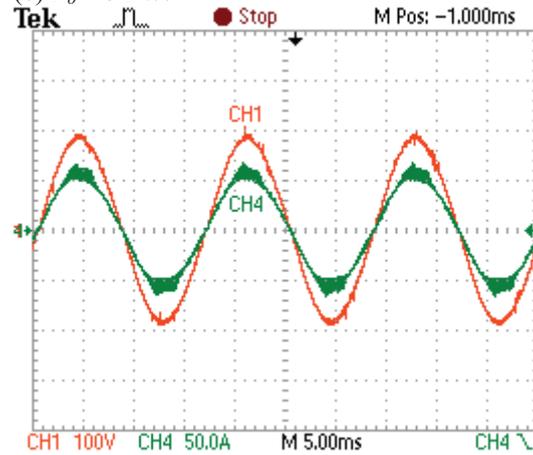
As formas de onda da tensão de saída V_o e da corrente total de saída para o inversor 5N-NPC-CCI estão representadas na Figura 4.15, para dois valores de potência.

Figura 4.15 - Formas de onda da tensão de saída V_o (CH1) e da corrente total de saída (CH4) para o inversor 5N-NPC-CCI.

(a) $P_o = 3,4$ kW.



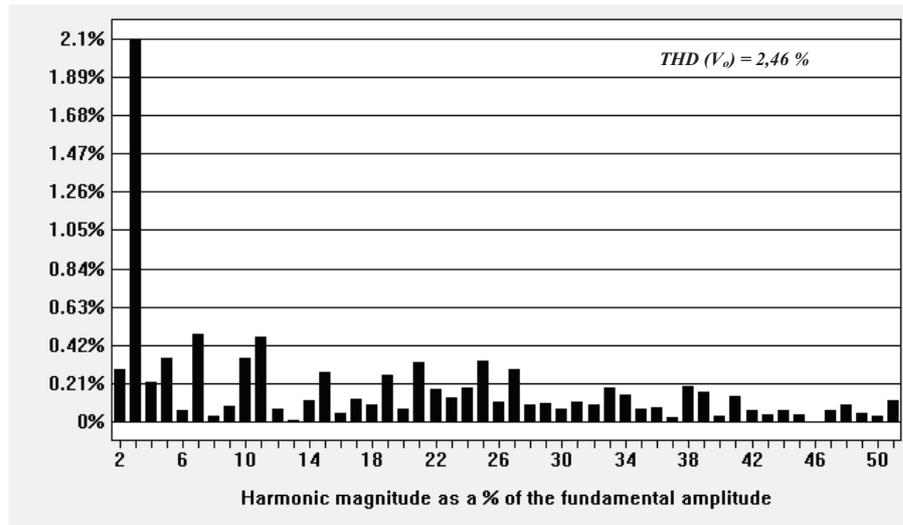
(b) $P_o = 5$ kW.



Através da Figura 4.15, se verifica que a ondulação de alta frequência presente na corrente total de saída se eleva à medida que a potência do conversor aumenta. Este comportamento é semelhante ao apresentado para o inversor 5N-NPC-MSSC.

O espectro harmônico da tensão de saída V_o no inversor 5N-NPC-CCI, para a potência nominal de saída, está representado na Figura 4.16, na qual se verifica uma THD igual a 2,46 %.

Figura 4.16 – Espectro harmônico da tensão de saída V_o no inversor 5N-NPC-CCI.

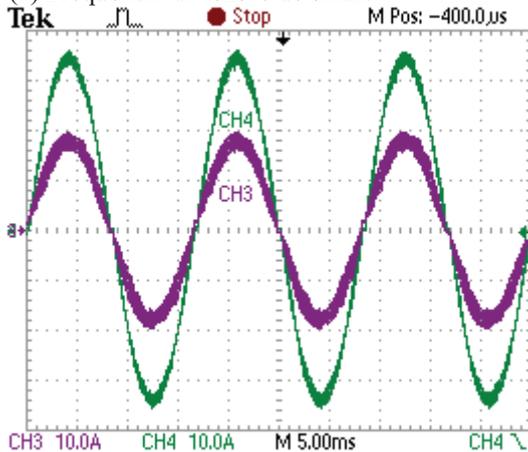


4.8.2 Corrente total de saída e corrente nos indutores

As formas de onda da corrente total de saída e da corrente no indutor $L1$ do inversor 5N-NPC-CCI estão representadas na Figura 4.17. As formas de onda das correntes nos indutores não acoplados do inversor estão representadas na Figura 4.18.

Figura 4.17 - Formas de onda da corrente total de saída (CH4) e da corrente no indutor $L1$ (CH3).

(a) Frequência da tensão de saída.



(b) Frequência de comutação.

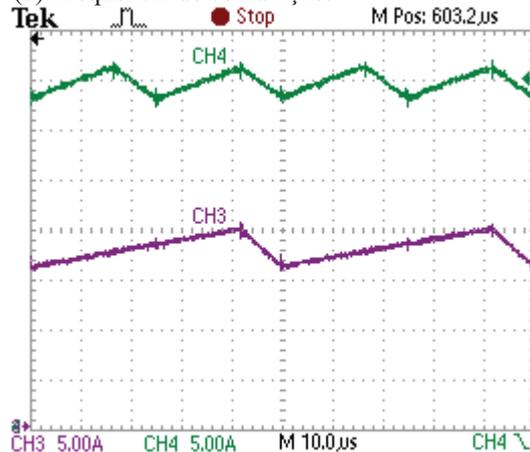
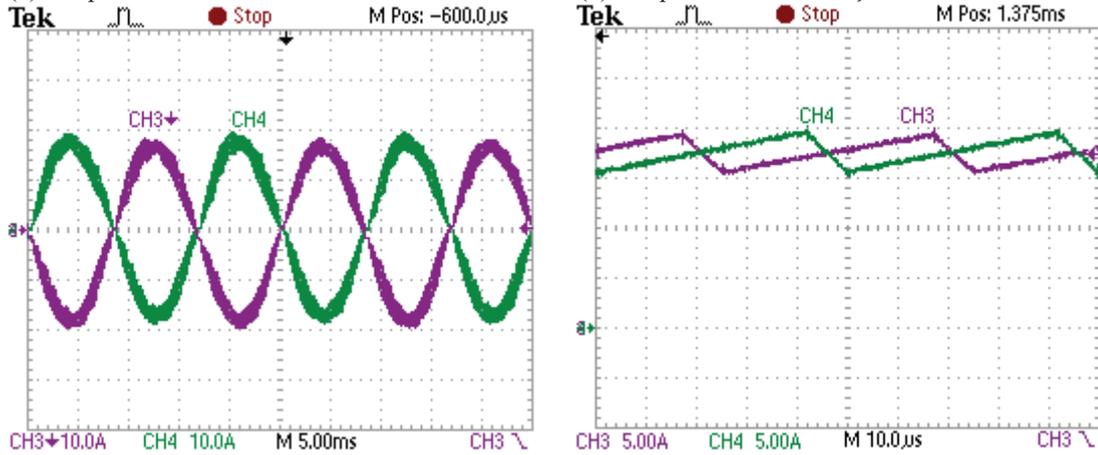


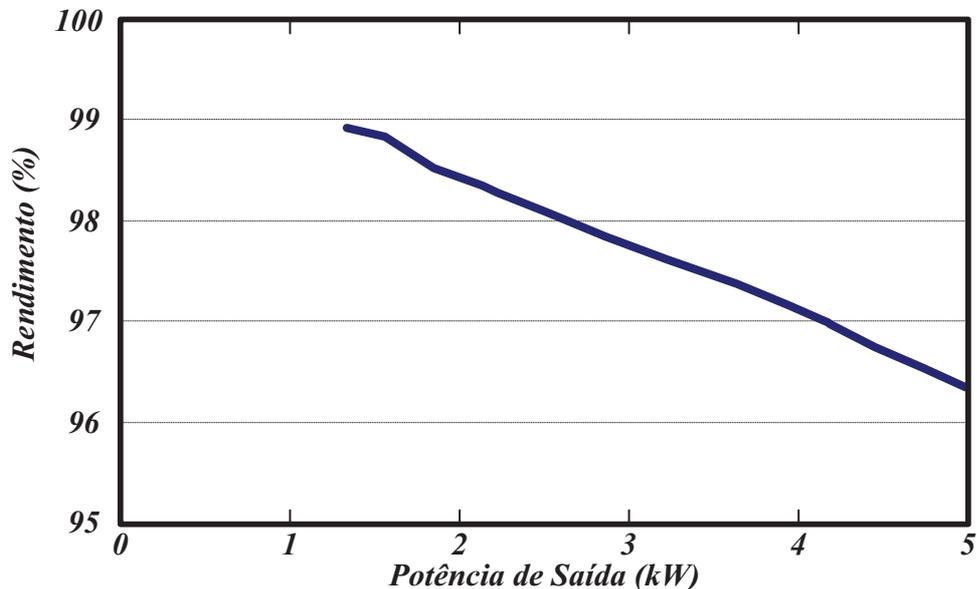
Figura 4.18 - Formas de onda das correntes nos indutores não acoplados do inversor 5N-NPC-CCI.



Observando as Figuras 4.17 e 4.18, verifica-se que o valor da ondulação de alta frequência nas correntes dos indutores não acoplados é maior que o respectivo valor na corrente total de saída e que as formas de onda das correntes nos indutores encontram-se defasadas de 180 graus dentro de um período de comutação. Verifica-se também que, embora a frequência de ondulação das correntes nos indutores seja igual à frequência de comutação dos interruptores ($F_s = 20$ kHz), a frequência de ondulação da corrente total de saída no inversor 5N-NPC-CCI é igual ao dobro da frequência de comutação ($2.F_s = 40$ kHz), assim como para a corrente total de saída no inversor 5N-NPC-MSSC.

A curva de rendimento do inversor 5N-NPC-CCI em função da potência de saída, obtida experimentalmente, está representada na Figura 4.19, na qual se verifica um rendimento aproximadamente igual a 96,25 % para a potência nominal de saída.

Figura 4.19 – Curva de rendimento para o inversor 5N-NPC-CCI.



4.9 Conclusão

Este capítulo apresentou a análise da topologia do inversor 5N-NPC-CCI que apresenta grandes similaridades em relação ao inversor 5N-NPC-MSSC, quanto ao funcionamento, componentes, volume e eficiência dos mesmos. O inversor 5N-NPC-CCI utiliza dois braços intercalados, conectados através de indutores não acoplados, podendo, desta forma, ser realizada uma avaliação comparativa adequada de uma topologia de inversor multinível que utiliza um autotransformador com uma topologia similar que utiliza indutores não acoplados. O circuito equivalente de saída do inversor 5N-NPC-CCI foi obtido, no qual se verificou também a grande similaridade com o respectivo circuito do inversor 5N-NPC-MSSC. Utilizando os mesmos parâmetros adotados para o inversor 5N-NPC-MSSC, foi realizado um exemplo de projeto para o inversor 5N-NPC-CCI e os resultados de simulação apresentados para este conversor também comprovam a análise teórica realizada.

Resultados experimentais, obtidos a partir de um protótipo de 5 kW montado em laboratório para o inversor 5N-NPC-CCI, também foram apresentados, os quais estão de acordo com a análise teórica realizada e com os resultados obtidos em simulação.

Foram também apresentados o espectro harmônico da tensão de saída V_o e a curva de rendimento em função da potência de saída para o inversor 5N-NPC-CCI, os quais também apresentaram grande similaridade com os resultados obtidos para o inversor 5N-NPC-MSSC.

Uma análise comparativa entre as três topologias de inversores estudadas será realizada no próximo capítulo, no qual serão apresentadas novamente algumas curvas particulares de cada conversor para efeito de comparação.

5 ANÁLISE COMPARATIVA DOS INVERSORES

5.1 Introdução

Neste capítulo é realizada uma avaliação comparativa dos inversores multiníveis monofásicos estudados nos capítulos anteriores deste trabalho: o inversor 5N-NPC-MSSC, estudado no capítulo 3, que utiliza um autotransformador, o inversor 5N-NPC-CCI, estudado no capítulo 4, que utiliza indutores não acoplados, e o inversor 3N-NPC-PCC, estudado no capítulo 2, que utiliza a ligação direta entre os braços individuais do conversor. É importante ressaltar que nos dois primeiros inversores, os sinais de comando dos interruptores correspondentes de cada braço estão defasados de 180 graus (dentro de um período de comutação), e no terceiro inversor os sinais de comando dos interruptores correspondentes de cada braço estão em fase. Nesta comparação, a frequência de comutação dos interruptores é mantida constante para os três inversores, e os parâmetros avaliados são o volume dos dissipadores e dos elementos passivos, a THD da tensão de saída, a densidade de potência e o rendimento de cada conversor.

5.2 Análise comparativa teórica dos inversores

5.2.1 Perdas nos semicondutores do inversor 3N-NPC-PCC

O valor das perdas totais nos semicondutores do inversor 3N-NPC-PCC, obtido através da equação (2.47), está novamente aqui representado pela equação (5.1).

$$P_{\text{totais_PCC}} = P_{\text{totais_S}} + P_{\text{totais_Dc}} = 118,36 + 31,08 = 149,44W \quad (5.1)$$

5.2.2 Perdas nos semicondutores do inversor 5N-NPC-MSSC

O valor das perdas totais nos semicondutores do inversor 5N-NPC-MSSC é obtido, adicionando-se os valores encontrados nas equações (3.82) e (3.90).

$$P_{\text{totais_MSSC}} = P_{\text{totais_S}} + P_{\text{totais_Dc}} = 113,44 + 31,88 = 145,32W \quad (5.2)$$

5.2.3 Perdas nos semicondutores do inversor 5N-NPC-CCI

O valor das perdas totais nos semicondutores do inversor 5N-NPC-CCI, obtido através da equação (4.28), está novamente aqui representado pela equação (5.3).

$$P_{\text{totais_CCI}} = P_{\text{totais_S}} + P_{\text{totais_Dc}} = 120,76 + 31,64 = 152,4W \quad (5.3)$$

5.2.4 Cálculo do volume dos dissipadores

Os volumes dos dissipadores necessários para os semicondutores dos inversores 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC são avaliados pelo mesmo índice de desempenho com sistema de resfriamento (“*Cooling System Performance Index*” – CSPI), no qual é assumida certa condutância térmica por volume de dissipador (DROFENIK; KOLAR, 2006). Este modelo térmico adota um valor fixo de temperatura do dissipador de 80° C.

- Cálculo da resistência térmica do dissipador para o inversor 3N-NPC-PCC

$$R_{\text{th_DA_PCC}} = \frac{T_D - T_A}{P_{\text{totais_PCC}}} = \frac{80^\circ C - 40^\circ C}{149,44W} = 0,268^\circ C/W = 0,268 K/W \quad (5.4)$$

- Cálculo da resistência térmica do dissipador para o inversor 5N-NPC-MSSC

$$R_{\text{th_DA_MSSC}} = \frac{T_D - T_A}{P_{\text{totais_MSSC}}} = \frac{80^\circ C - 40^\circ C}{145,32W} = 0,275^\circ C/W = 0,275 K/W \quad (5.5)$$

- Cálculo da resistência térmica do dissipador para o inversor 5N-NPC-CCI

$$R_{\text{th_DA_CCI}} = \frac{T_D - T_A}{P_{\text{totais_CCI}}} = \frac{80^\circ C - 40^\circ C}{152,4W} = 0,262^\circ C/W = 0,262 K/W \quad (5.6)$$

- Cálculo do volume do dissipador para o inversor 3N-NPC-PCC

Para um típico dissipador de alumínio com um valor de índice de desempenho com sistema de resfriamento CSPI igual a 17,88 mW/K.cm³, o volume do dissipador necessário para os semicondutores do inversor 3N-NPC-PCC é calculado através da equação (5.7).

$$Vol_{D_PCC} = (CSPI \cdot R_{\text{th_DA_PCC}})^{-1} = 208,69 \text{ cm}^3 \quad (5.7)$$

- Cálculo do volume do dissipador para o inversor 5N-NPC-MSSC

De maneira análoga, o volume do dissipador necessário para os semicondutores do inversor 5N-NPC-MSSC é calculado através da equação (5.8).

$$Vol_{D_MSSC} = (CSPI \cdot R_{\text{th_DA_MSSC}})^{-1} = 203,38 \text{ cm}^3 \quad (5.8)$$

- Cálculo do volume do dissipador para o inversor 5N-NPC-CCI

O volume do dissipador necessário para os semicondutores do inversor 5N-NPC-CCI é calculado através da equação (5.9).

$$Vol_{D_CCI} = (CSPI \cdot R_{th_DA_CCI})^{-1} = 213,47 \text{ cm}^3 \quad (5.9)$$

5.2.5 Componentes magnéticos para os inversores

Os parâmetros de cada componente magnético projetado para os inversores são apresentados na Tabela 5.1. Em todos os projetos foi utilizada a mesma densidade de corrente ($J = 380 \text{ A/cm}^2$) e o núcleo selecionado para cada componente magnético também foi o mesmo (NEE-65/33/52 IP12-*Thorton*). O indutor L_3 , utilizado como indutor filtro para o inversor 3N-NPC-PCC, foi implementado com dois indutores L_o conectados em série.

Tabela 5.1 – Parâmetros dos componentes magnéticos – NEE-65/33/52, $J = 380 \text{ A/cm}^2$.

| Componente | Volume de Cobre (cm^3) | Número de Espiras | Fio Utilizado |
|---------------------------------|-----------------------------------|-------------------|---------------|
| Autotransformador (5N-NPC-MSSC) | 34,14 | $N1 = N2 = 12$ | 40 x 26AWG |
| Indutor L_o (5N-NPC-MSSC) | 42,67 | 15 | 80 x 26AWG |
| Indutor L_1 (5N-NPC-CCI) | 36,98 | 26 | 40 x 26AWG |
| Indutor L_2 (5N-NPC-CCI) | 36,98 | 26 | 40 x 26AWG |

O cálculo das perdas nos componentes magnéticos utilizados nos inversores 3N-NPC-PCC, 5N-NPC-MSSC e 5N-NPC-CCI está descrito em detalhes no Apêndice A deste trabalho. As perdas no cobre, as perdas no núcleo e as perdas totais em cada componente magnético são apresentadas na Tabela 5.2.

Tabela 5.2 – Perdas nos componentes magnéticos.

| Componente | Perdas no Cobre (W) | Perdas no Núcleo (W) | Perdas Totais (W) |
|---------------------------------|---------------------|----------------------|-------------------|
| Autotransformador (5N-NPC-MSSC) | 8,08 | 5,66 | 13,74 |
| Indutor L_o (5N-NPC-MSSC) | 10,10 | 0,21 | 10,31 |
| Indutor L_1 (5N-NPC-CCI) | 8,76 | 0,87 | 9,63 |
| Indutor L_2 (5N-NPC-CCI) | 8,76 | 0,87 | 9,63 |
| Indutor L_3 (3N-NPC-PCC) | 20,20 | 1,34 | 21,54 |

Na Tabela 5.2, observa-se que as perdas no núcleo do indutor L_o são desprezíveis em relação às perdas nos enrolamentos do componente (2%). Deve-se isto ao fato da

ondulação de alta frequência presente na forma de onda da corrente do indutor L_o ter um valor máximo reduzido quando comparado ao valor de pico desta corrente ($\Delta I_o \cong 7,5\% \cdot I_{pico}$). Verifica-se também que as perdas no núcleo dos indutores L_1 , L_2 e L_3 são bastante reduzidas em relação às respectivas perdas nos enrolamentos (10% para L_1 e L_2 e 6,6% para L_3).

5.2.6 Tabela comparativa entre os inversores

A Tabela 5.3 apresenta alguns valores utilizados e obtidos teoricamente para cada inversor. Observando-se estes valores, pode-se notar que mesmo utilizando o indutor filtro L_o no inversor 5N-NPC-MSSC, o rendimento deste conversor é aproximadamente igual ao dos conversores 5N-NPC-CCI e 3N-NPC-PCC. A densidade de potência do inversor 5N-NPC-MSSC, que utiliza um autotransformador, é também aproximadamente igual à densidade de potência do inversor 5N-NPC-CCI, que utiliza indutores não acoplados, sendo estas levemente superiores à densidade de potência do inversor 3N-NPC-PCC, que utiliza apenas um indutor. Todos os cálculos foram realizados a partir das mesmas especificações de projeto: $V_{in} = 500 \text{ V}$, $V_o = 127 \text{ V}_{rms}$, $P_o = 5 \text{ kW}$, $F_s = 20 \text{ kHz}$ e $M = 0,72$.

Tabela 5.3 – Comparação das topologias: 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC.

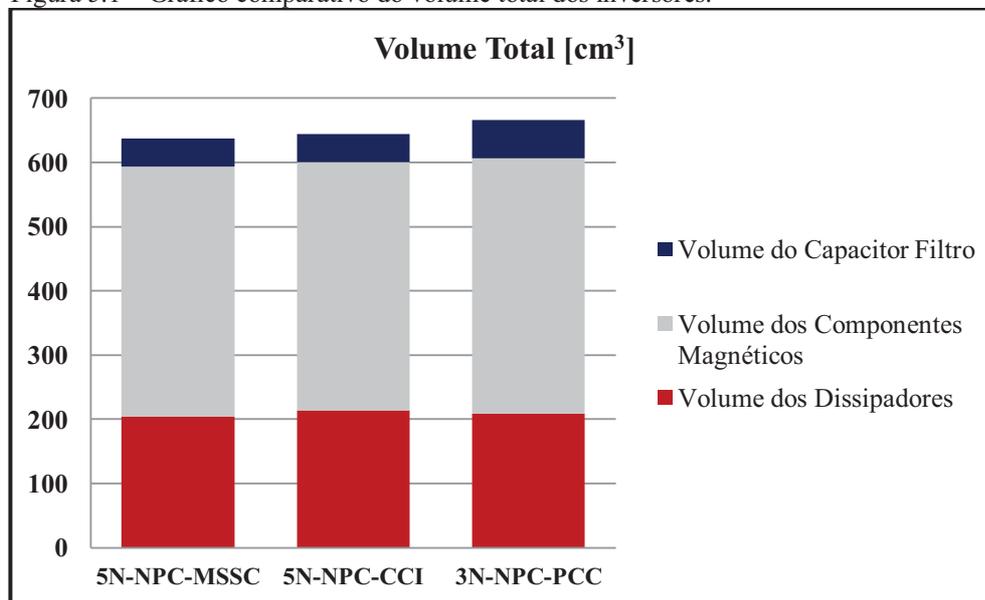
| Topologia | 5N-NPC-MSSC | 5N-NPC-CCI | 3N-NPC-PCC |
|--|-------------------------|-------------------------------|-------------------------|
| Indutância do filtro de saída | $L_o = 185 \mu\text{H}$ | $L_1 = L_2 = 370 \mu\text{H}$ | $L_3 = 370 \mu\text{H}$ |
| Capacitância do filtro de saída | $C_o = 10 \mu\text{F}$ | $C_o = 10 \mu\text{F}$ | $C_3 = 20 \mu\text{F}$ |
| Perdas totais nos semicondutores (W) | 145,32 | 152,4 | 149,44 |
| Volume dos dissipadores – CSPI (cm ³) | 203,38 | 213,47 | 208,69 |
| Volume dos componentes magnéticos (cm ³) | 389,61 | 386,76 | 398,14 |
| Volume do capacitor filtro (cm ³) | 43,82 | 43,82 | 59,65 |
| Perdas totais no autotransformador (W) | 13,74 | - | - |
| Perdas totais nos indutores (W) | 10,31 | 19,26 | 21,54 |
| Volume total (cm ³) | 636,81 | 644,05 | 666,48 |
| Densidade de potência (kW/dm ³) | 7,85 | 7,76 | 7,5 |
| Rendimento (%) | 96,72 | 96,68 | 96,69 |
| THD (tensão de saída antes do filtro) | 41,27 % | 41,27 % | 87,66 % |

5.2.7 Curvas e gráficos comparativos entre os inversores

O gráfico comparativo do volume total dos inversores, construído de acordo com os valores apresentados na Tabela 5.3, está representado na Figura 5.1, na qual se verifica certa equivalência entre os volumes totais de cada conversor. Verifica-se também que, para as

três topologias analisadas, o volume do dissipador necessário para os semicondutores é praticamente a metade do volume dos componentes magnéticos utilizados.

Figura 5.1 – Gráfico comparativo do volume total dos inversores.



O gráfico comparativo das perdas totais nos inversores, construído de acordo com os valores apresentados na Tabela 5.2 e na Tabela 5.3, está representado na Figura 5.2, na qual se verifica que as perdas nos componentes magnéticos do inversor 5N-NPC-MSSC são superiores em relação às respectivas perdas nos inversores 5N-NPC-CCI ($\cong 20\%$) e 3N-NPC-PCC ($\cong 10\%$), entretanto as perdas nos semicondutores do inversor 5N-NPC-MSSC são inferiores em relação às respectivas perdas nos inversores 5N-NPC-CCI ($\cong 5\%$) e 3N-NPC-PCC ($\cong 3\%$), resultando também em uma equivalência das perdas totais nos conversores, uma vez que as perdas nos semicondutores de cada conversor representam aproximadamente 86% das perdas totais nos mesmos.

As curvas de variação da THD da tensão de saída V_{AO} , antes do filtro, para os inversores 3N-NPC-PCC e 5N-NPC-MSSC e da tensão de saída equivalente para o inversor 5N-NPC-CCI, em função do índice de modulação, estão novamente representadas na Figura 5.3, na qual se verifica uma sensível redução na THD da tensão de saída dos inversores de cinco níveis em relação ao inversor de três níveis, comprovando a importância das formas de onda multiníveis na redução do conteúdo harmônico da tensão de saída e, conseqüentemente, na redução do peso e volume dos elementos passivos dos conversores.

Figura 5.2 – Gráfico comparativo das perdas totais nos inversores.

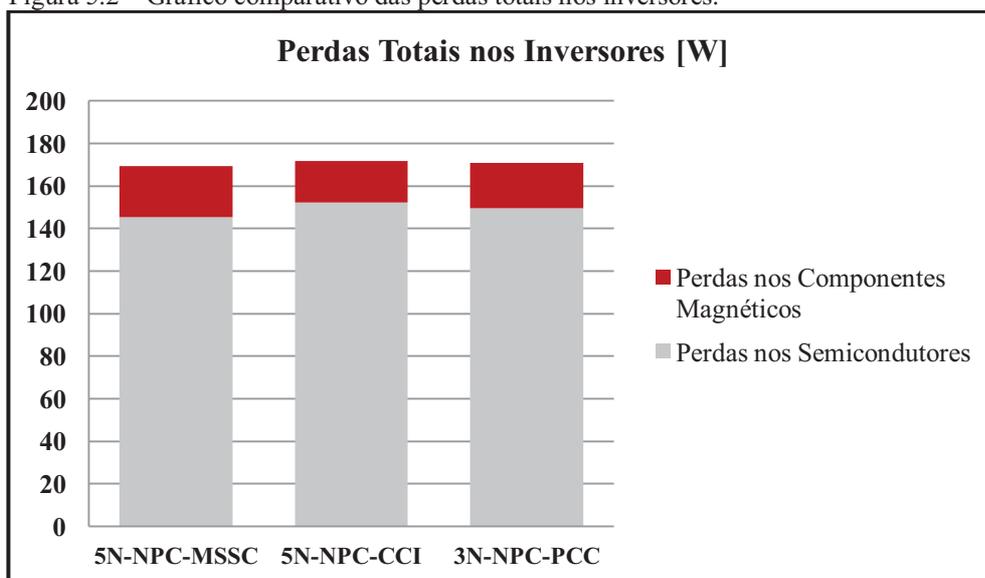
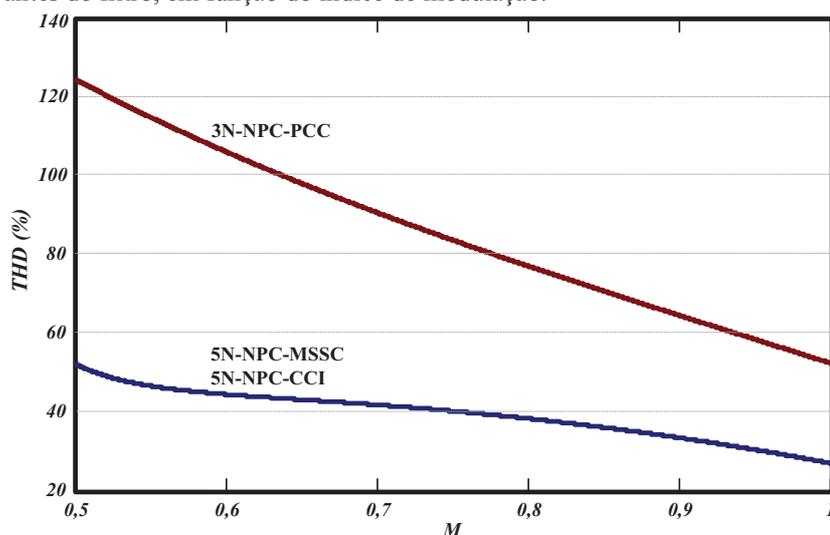


Figura 5.3 – Curvas de variação da THD da tensão de saída dos inversores, antes do filtro, em função do índice de modulação.



5.3 Resultados experimentais comparativos entre os inversores

Os espectros harmônicos da tensão de saída V_o nos inversores 3N-NPC-PCC, 5N-NPC-MSSC e 5N-NPC-CCI, para a potência nominal de saída, estão representados na Figura 5.4, na Figura 5.5 e na Figura 5.6, respectivamente, nas quais se verifica uma THD igual a 2,46 % para os inversores de cinco níveis e uma THD igual a 2,71 % para o inversor de três níveis. Comprova-se, desta forma, a equivalência entre os filtros utilizados na saída dos conversores.

As formas de onda da tensão de saída V_o e da corrente total de saída nos inversores analisados, para a potência nominal de saída, estão novamente representadas na

Figura 5.7, na qual se verifica uma ondulação de alta frequência reduzida nas formas de onda das correntes dos inversores de cinco níveis em relação à respectiva ondulação de corrente presente no inversor de três níveis. Os espectros harmônicos das respectivas correntes nos inversores estão representados nas Figuras 5.8, 5.9 e 5.10.

Figura 5.4 – Espectro harmônico da tensão de saída V_o para o inversor 3N-NPC-PCC.

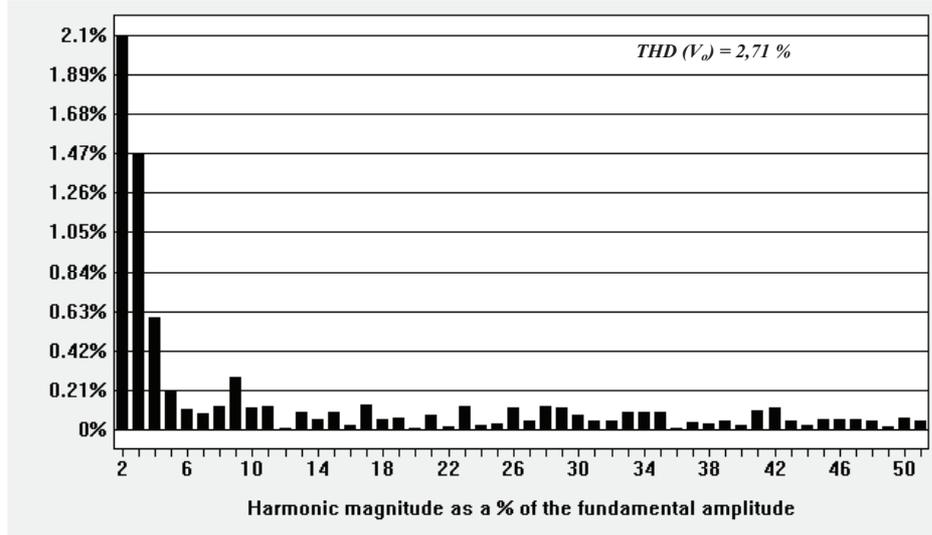


Figura 5.5 – Espectro harmônico da tensão de saída V_o para o inversor 5N-NPC-MSSC.

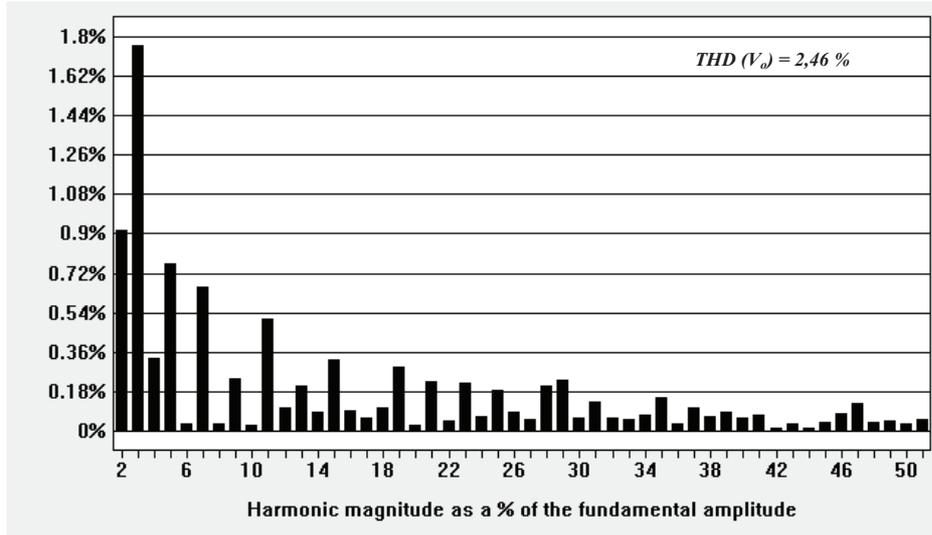


Figura 5.6 – Espectro harmônico da tensão de saída V_o para o inversor 5N-NPC-CCI.

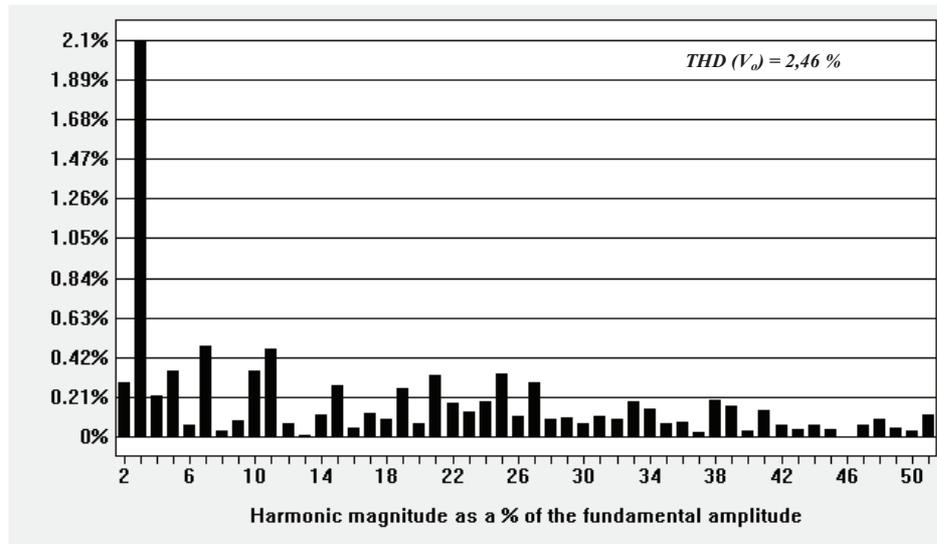
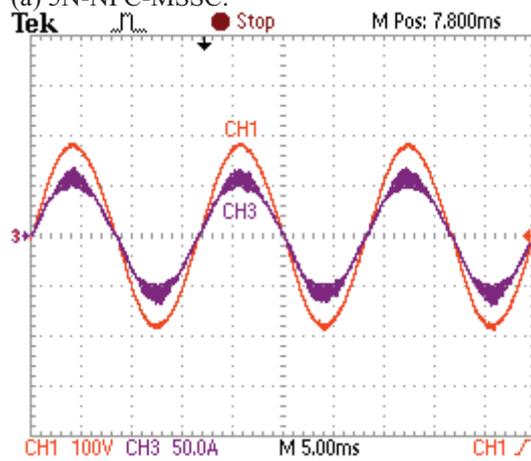
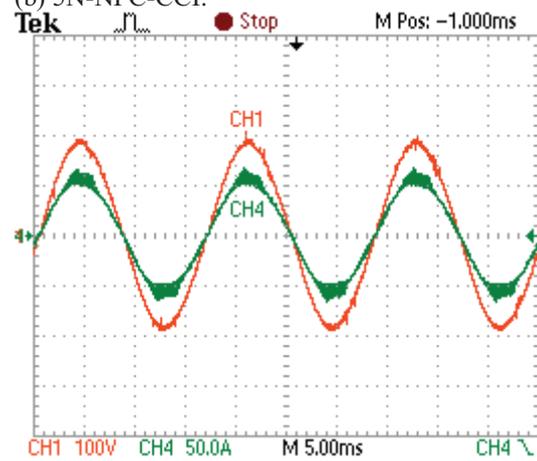


Figura 5.7 – Tensão de saída V_o (CH1) e corrente total de saída (CH3 e CH4) nos inversores.

(a) 5N-NPC-MSSC.



(b) 5N-NPC-CCI.



(c) 3N-NPC-PCC.

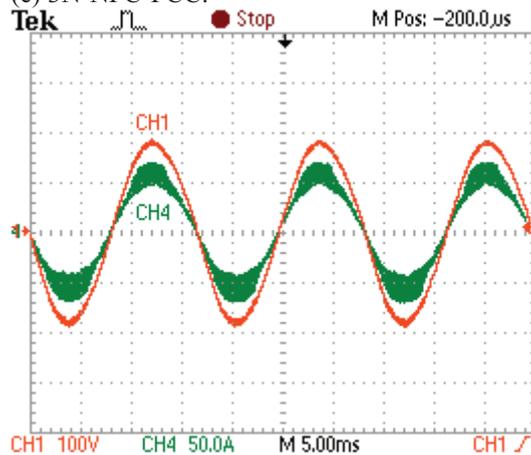


Figura 5.8 – Espectro harmônico da corrente total de saída no inversor 5N-NPC-MSSC.

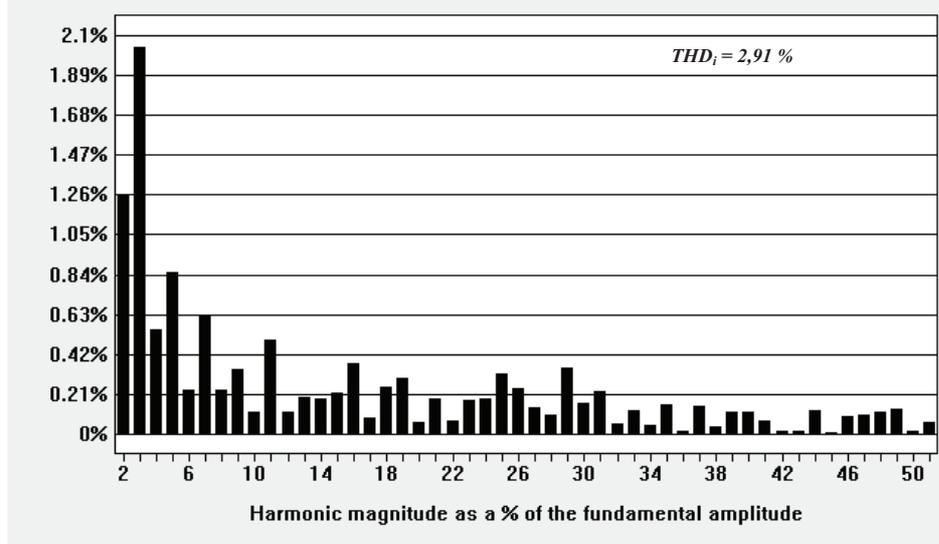


Figura 5.9 – Espectro harmônico da corrente total de saída no inversor 5N-NPC-CCI.

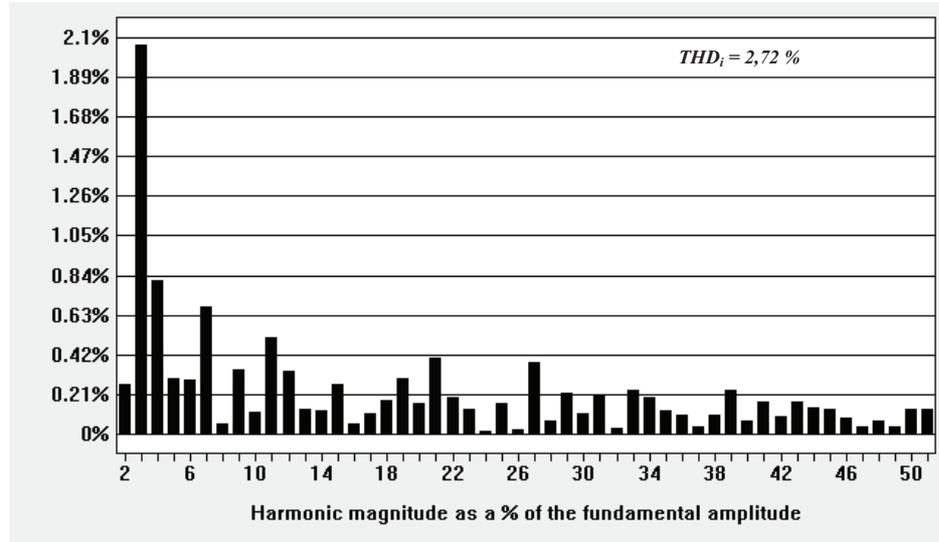
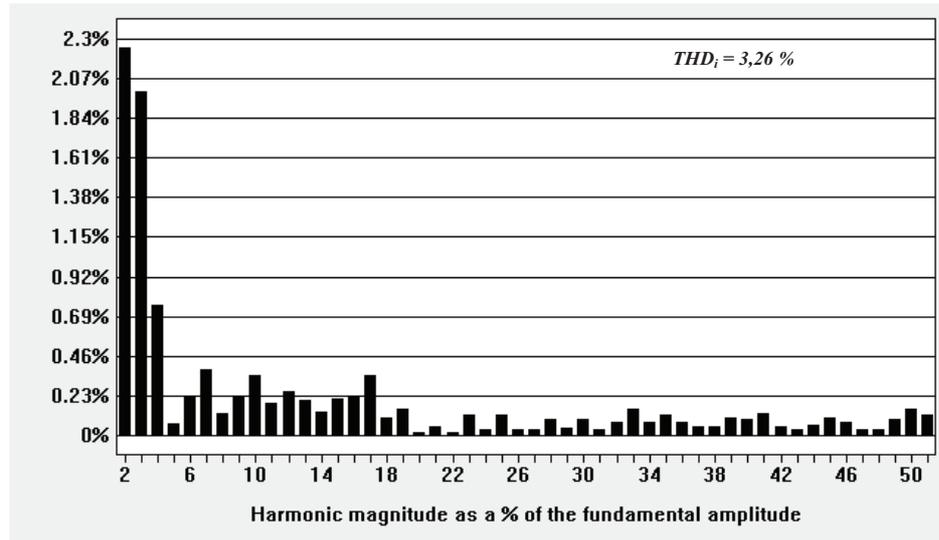


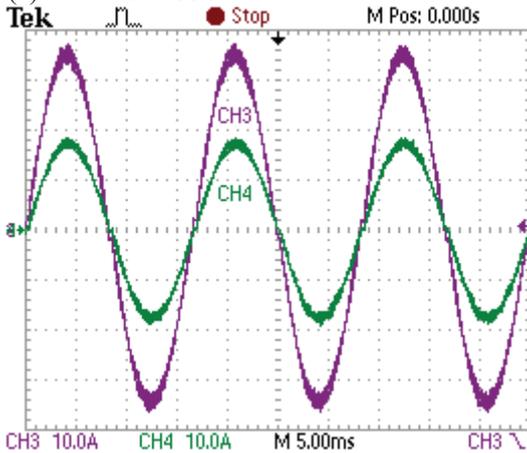
Figura 5.10 – Espectro harmônico da corrente total de saída no inversor 3N-NPC-PCC.



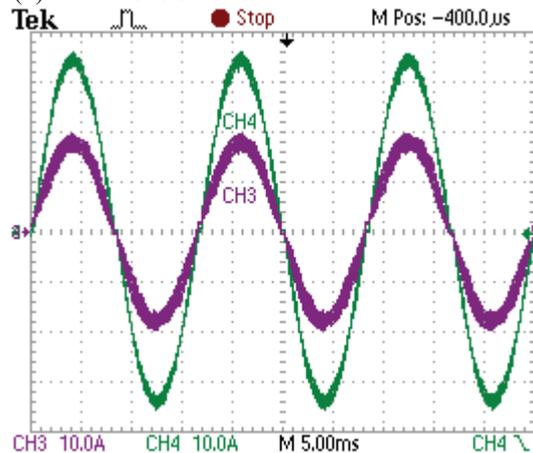
As formas de onda das correntes no indutor L_o e no enrolamento N_I do autotransformador para o inversor 5N-NPC-MSSC são apresentadas na Figura 5.11(a), e as formas de onda da corrente total de saída e da corrente no indutor L_I para o inversor 5N-NPC-CCI são apresentadas na Figura 5.11(b), nas quais nota-se que apesar da corrente total de saída para os dois inversores apresentarem uma ondulação de alta frequência equivalente, a forma de onda da corrente no enrolamento N_I do autotransformador para o inversor 5N-NPC-MSSC apresenta uma ondulação reduzida em relação à apresentada pela corrente no indutor L_I para o inversor 5N-NPC-CCI. As formas de onda das correntes no inversor 3N-NPC-PCC são novamente apresentadas na Figura 5.11(c), na qual se observa a presença de picos de corrente em um dos braços do inversor devido à diferença nos parâmetros de comutação dos interruptores conectados diretamente em paralelo, conforme comentado anteriormente.

Figura 5.11 - Formas de onda das correntes: (a) no indutor L_o (CH3) e no enrolamento N_I do autotransformador (CH4) para o inversor 5N-NPC-MSSC, (b) corrente total de saída (CH4) e no indutor L_I (CH3) para o inversor 5N-NPC-CCI e (c) no indutor L_3 (CH4) e nos braços individuais (CH2 invertido e CH3) para o inversor 3N-NPC-PCC.

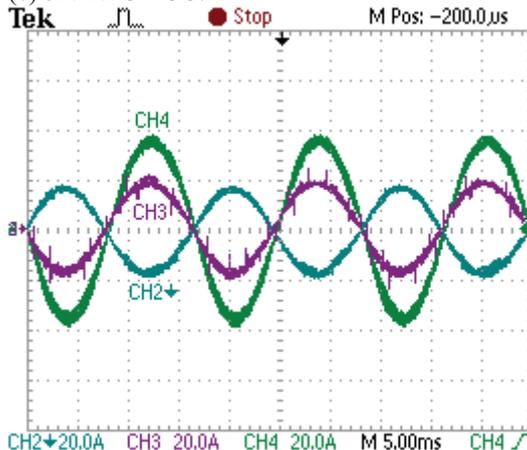
(a) 5N-NPC-MSSC.



(b) 5N-NPC-CCI.

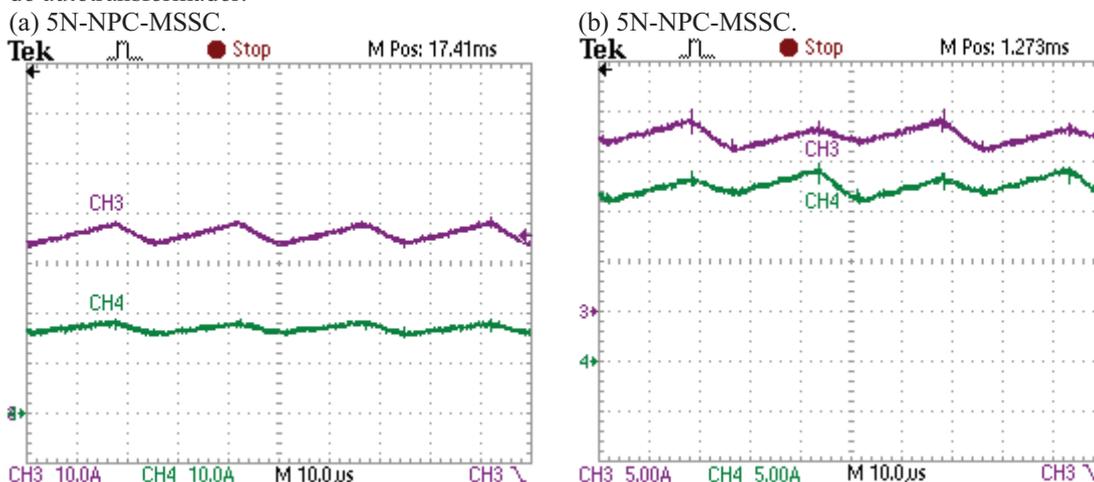


(c) 3N-NPC-PCC.



As formas de onda, vistas em detalhes, das correntes no indutor L_o e no enrolamento N_I do autotransformador para o inversor 5N-NPC-MSSC são mostradas na Figura 5.12(a), na qual se verifica que a ondulação da corrente em cada enrolamento do autotransformador é a metade da ondulação da corrente no indutor L_o . As formas de onda das correntes nos enrolamentos do autotransformador, vistas em detalhes, são mostradas na Figura 5.12(b), para $\omega t = \pi/2$, na qual pode ser verificado que estas correntes estão em fase. Pode também ser verificado que a frequência de oscilação presente em todas as correntes do inversor 5N-NPC-MSSC é igual ao dobro da frequência de comutação dos interruptores ($2.F_s = 40$ kHz).

Figura 5.12 – Formas de onda das correntes no inversor 5N-NPC-MSSC, vistas em detalhes ($\omega t = \pi/2$): (a) no indutor L_o (CH3) e no enrolamento N_I do autotransformador (CH4) e (b) nos enrolamentos do autotransformador.



As formas de onda, vistas em detalhes, da corrente total de saída e da corrente no indutor L_I para o inversor 5N-NPC-CCI estão representadas na Figura 5.13(a), para $\omega t = \pi/2$. As formas de onda das correntes nos indutores não acoplados, vistas em detalhes, estão representadas na Figura 5.13(b), na qual pode ser verificado que estas correntes estão defasadas de 180° dentro de um período de comutação. Através da Figura 5.13, também pode ser verificado que a frequência de ondulação das correntes nos indutores é igual à frequência de comutação dos interruptores ($F_s = 20$ kHz), enquanto que a frequência de ondulação da corrente total de saída é o dobro da frequência de comutação ($2.F_s = 40$ kHz).

As formas de onda, vistas em detalhes, das correntes no inversor 3N-NPC-PCC estão representadas na Figura 5.14, na qual nota-se a presença de picos de corrente em um dos braços do inversor nos intervalos de tempo em que ocorre a comutação dos interruptores, conforme já mencionado anteriormente.

Figura 5.13 - Formas de onda das correntes no inversor 5N-NPC-CCI, vistas em detalhes ($\omega t = \pi/2$):

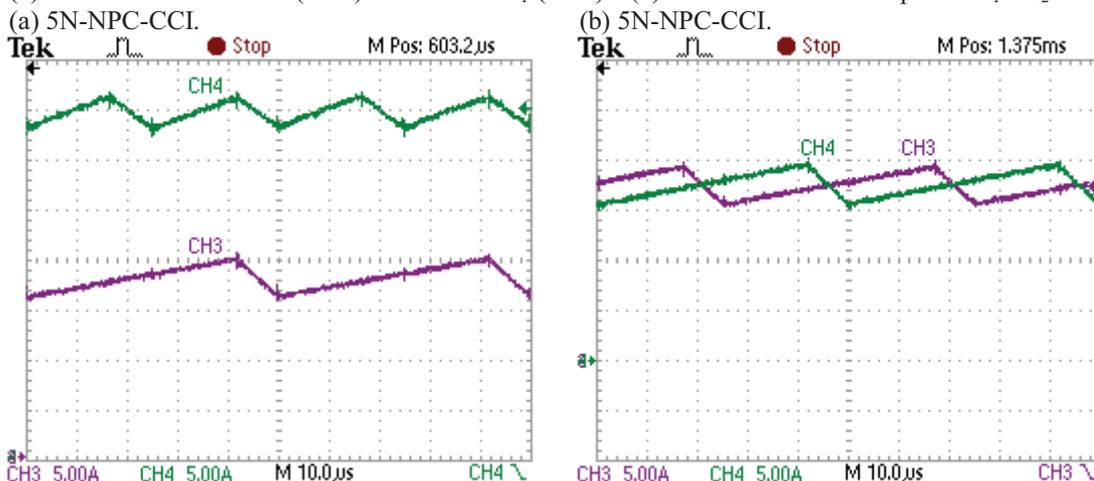
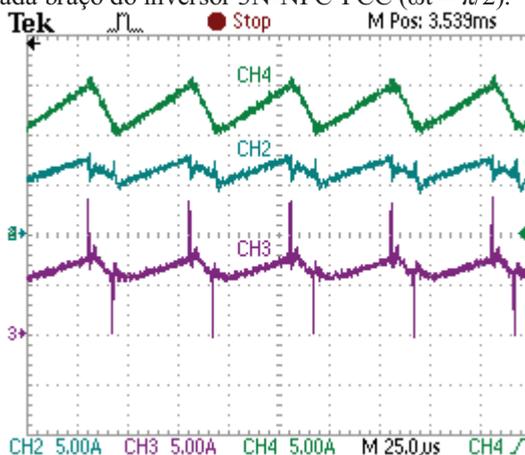
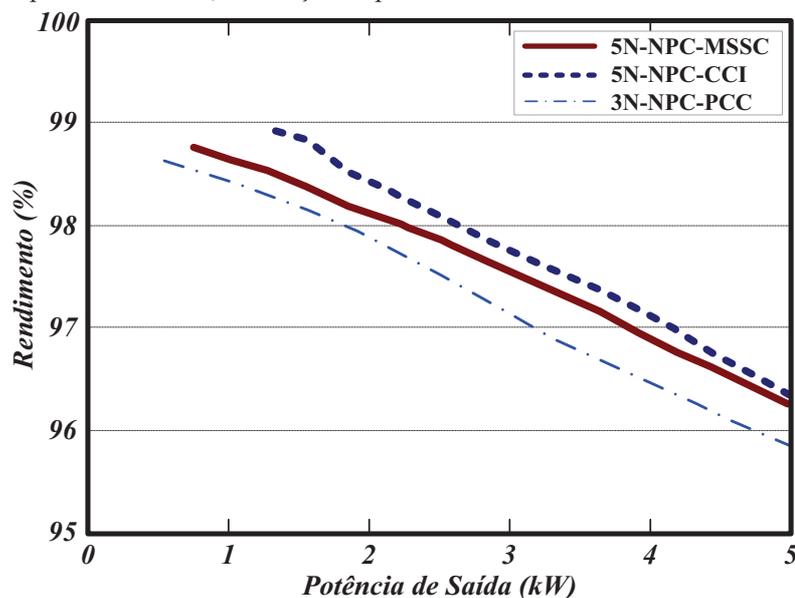


Figura 5.14 - Formas de onda, vistas em detalhes, da corrente no indutor L_3 (CH4) e das correntes de saída individuais (CH2 e CH3) no ponto médio de cada braço do inversor 3N-NPC-PCC ($\omega t = \pi/2$).



As curvas de rendimento, obtidas experimentalmente, para os inversores 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC, em função da potência de saída, estão representadas na Figura 5.15. Nota-se que os rendimentos dos inversores de cinco níveis são bastante próximos e maiores que 96,2 % para a potência nominal de saída. Entretanto, observa-se uma redução no rendimento do inversor de três níveis devido às perdas em comutação nos interruptores conectados diretamente em paralelo no conversor.

Figura 5.15 - Curvas de rendimento para os inversores, obtidas experimentalmente, em função da potência de saída.



5.4 Conclusão

Este capítulo apresentou uma análise comparativa entre os inversores 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC. Para esta comparação, a frequência de comutação dos interruptores foi mantida constante e com um mesmo valor para os inversores avaliados.

Comparando o volume e peso, foi observado que os inversores de cinco níveis têm aproximadamente os mesmos valores para estas grandezas. Entretanto, o inversor de três níveis apresenta volume e peso maiores comparado com os respectivos valores dos inversores de cinco níveis, devido ao fato do filtro de saída do inversor 3N-NPC-PCC estar submetido apenas à frequência de comutação dos interruptores. Para esta comparação, as perdas nos semicondutores de cada inversor foram calculadas e os volumes dos dissipadores necessários foram avaliados pelo mesmo índice de desempenho com sistema de resfriamento CSPI. Os componentes passivos foram calculados de acordo com o circuito equivalente de saída de cada configuração, apresentados nos capítulos anteriores deste trabalho.

Foram apresentados tabelas e gráficos comparativos que evidenciam a equivalência entre as topologias, no que se refere ao volume e rendimento dos conversores.

Foram apresentados os espectros harmônicos, obtidos experimentalmente, para a tensão de saída V_o e para a corrente total de saída nos inversores, através dos quais pode ser verificada a equivalência entre os filtros utilizados na saída de cada conversor.

As formas de onda das correntes nos inversores, já apresentadas nos capítulos específicos que analisaram cada conversor de forma individual, foram novamente apresentadas neste capítulo, tendo como objetivo a visualização comparativa de tais formas de onda que evidenciam as principais diferenças entre as técnicas de intercalamento utilizadas.

Finalmente, foram apresentadas as curvas de rendimento, obtidas experimentalmente, para os inversores 5N-NPC-MSSC, 5N-NPC-CCI e 3N-NPC-PCC, em função da potência de saída. Foi verificado que as topologias de cinco níveis apresentaram curvas de rendimento semelhantes com valores acima de 96,2 % para a potência nominal de saída e que a topologia de três níveis apresentou uma redução no rendimento devido às perdas em comutação nos interruptores conectados diretamente em paralelo do conversor.

Em laboratório foi observado que os inversores 5N-NPC-CCI e 3N-NPC-PCC são mais susceptíveis ao desbalanceamento da corrente através dos componentes, devido a pequenas variações na razão cíclica, resistores de *gate* e outras não idealidades, especialmente nos *layouts* dos protótipos. Desta forma, algumas precauções adicionais devem ser realizadas durante a implementação destes dois conversores.

6 CIRCUITOS DE COMANDO E CONTROLE DOS CONVERSORES

6.1 Introdução

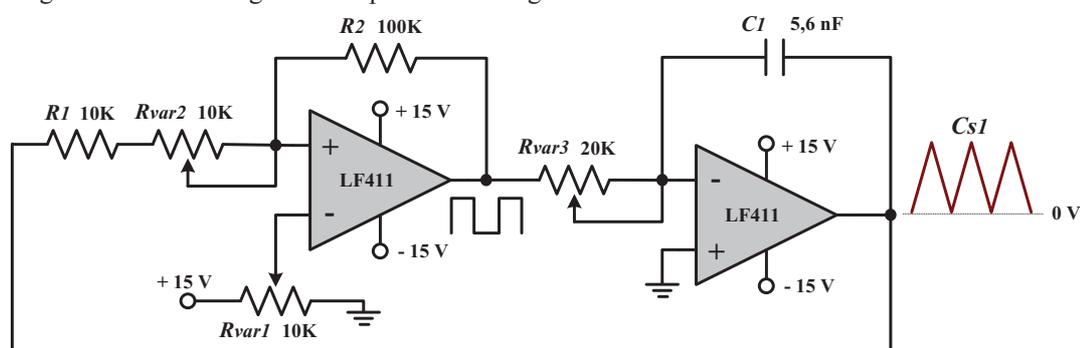
Este capítulo apresenta primeiramente o diagrama esquemático dos circuitos comparadores PWM utilizados na geração dos sinais de comando dos interruptores dos conversores implementados neste trabalho. Em seguida, é apresentado o projeto e a implementação da malha de controle de tensão diferencial necessária para o balanceamento adequado das tensões no barramento cc. Finalmente, são apresentados os resultados de simulação e experimentais provenientes da integração da malha de controle projetada nos capítulos anteriores para a regulação da tensão de saída ca com a malha de controle diferencial para o balanceamento das tensões no barramento cc de entrada.

6.2 Circuito gerador dos sinais PWM

6.2.1 Circuito gerador das portadoras triangulares

O circuito gerador da forma de onda da portadora triangular $Cs1$ está representado na Figura 6.1, o qual é constituído por um circuito comparador em histerese e um circuito integrador ligados seqüencialmente. Os potenciômetros $Rvar1$, $Rvar2$ e $Rvar3$ são utilizados para ajustar o *offset*, a amplitude e a frequência da forma de onda triangular, respectivamente.

Figura 6.1 – Circuito gerador da portadora triangular $Cs1$.



A partir do sinal da portadora triangular $Cs1$ são gerados os sinais das demais portadoras triangulares, de acordo com o diagrama esquemático da Figura 6.2. Desta forma, os sinais das portadoras triangulares, representados na Figura 6.3, estão dispostos de maneira adequada para serem aplicados aos circuitos comparadores PWM.

Figura 6.2 – Circuito gerador das demais portadoras triangulares ($Cs2$, $Cs5$ e $Cs6$).

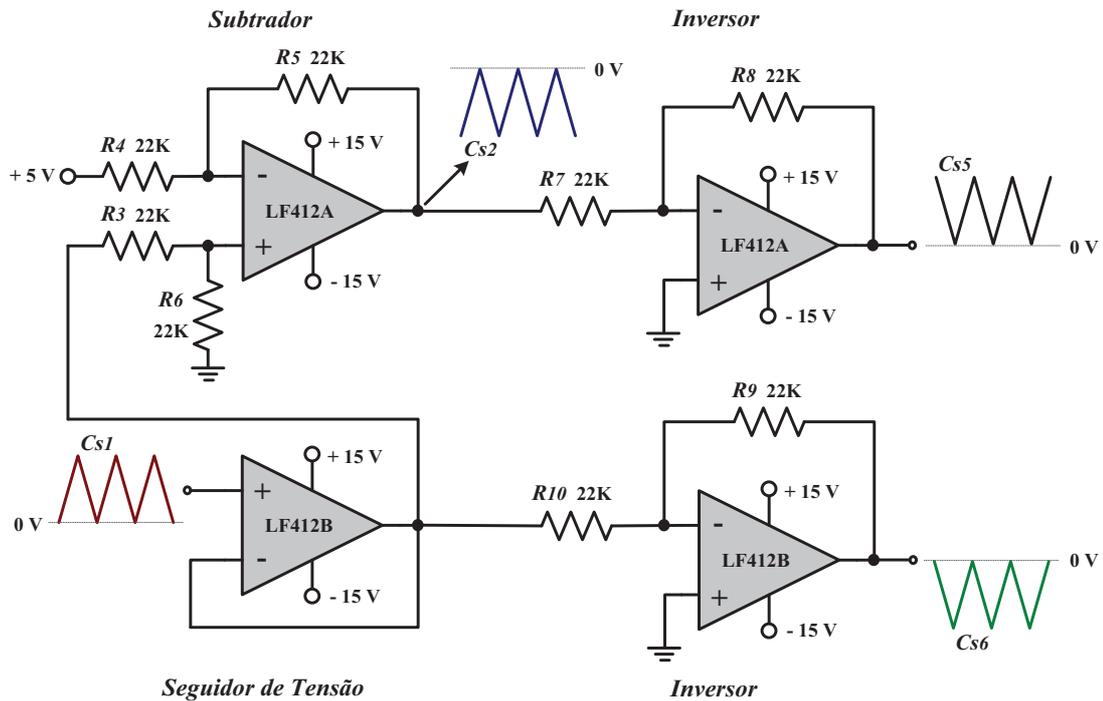
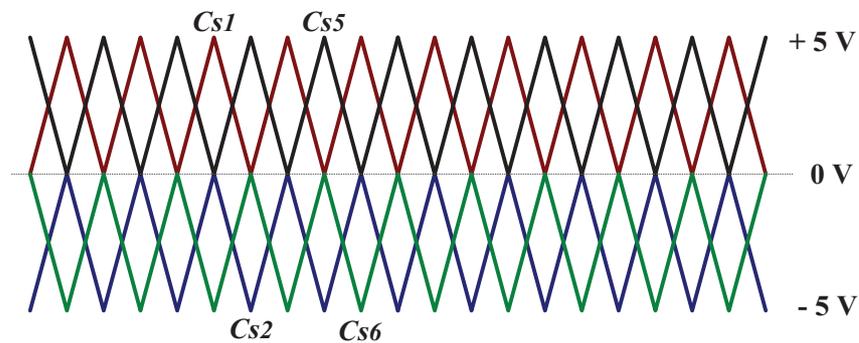


Figura 6.3 – Disposição das portadoras triangulares.

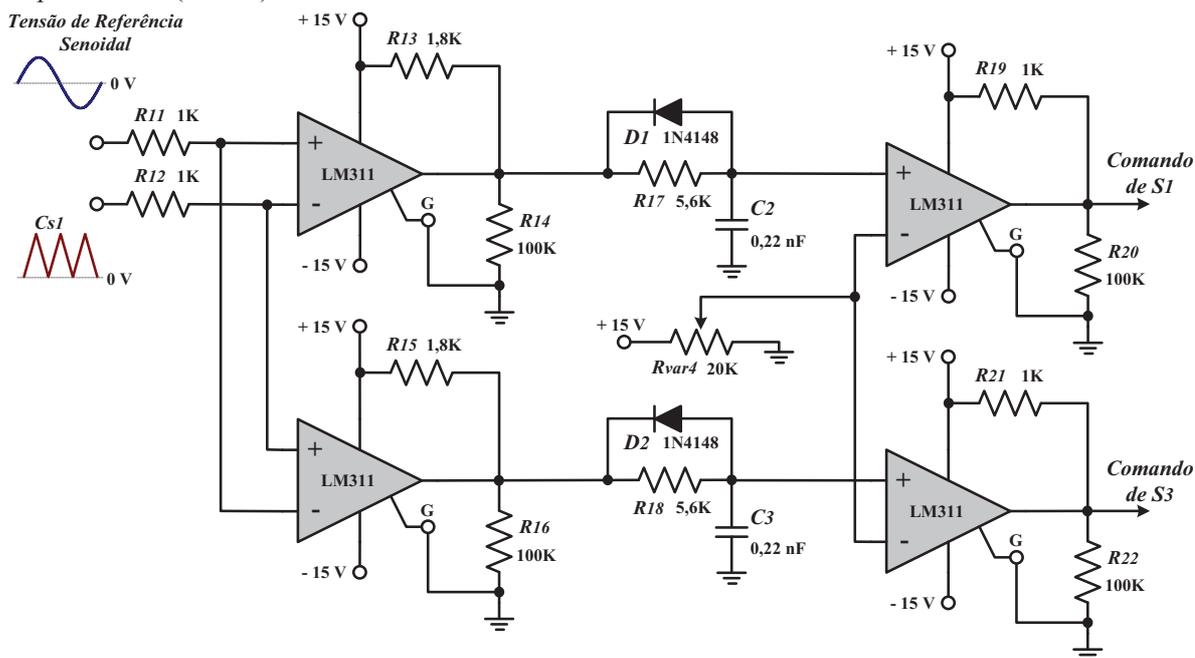


6.2.2 Circuitos comparadores de tensão

Os circuitos comparadores de tensão responsáveis pela geração dos sinais PWM de comando dos interruptores foram desenvolvidos com a utilização do circuito integrado LM311 (BOYLESTAD; NASHESKY, 1998). Na Figura 6.4 está representado diagrama esquemático do circuito comparador utilizado para gerar os sinais de comando de um par de interruptores complementares ($S1$ e $S3$) a partir dos sinais da tensão de referência senoidal e da portadora triangular $Cs1$. É utilizado um circuito adicional para geração do tempo morto entre os sinais complementares, no qual o potenciômetro $Rvar4$ controla o valor deste intervalo de tempo. Os sinais de comando para os pares de interruptores complementares $S2$ e $S4$, $S5$ e $S7$ e $S6$ e $S8$ são obtidos de maneira análoga, a partir dos sinais da tensão de

referência senoidal e das portadoras triangulares $Cs2$, $Cs5$ e $Cs6$, respectivamente. O diagrama esquemático completo do circuito gerador das portadoras triangulares e dos circuitos comparadores de tensão que constituem o circuito gerador dos sinais PWM de comando dos interruptores está representado no Anexo B deste trabalho.

Figura 6.4 – Circuito comparador utilizado para gerar os sinais de comando de um par de interruptores complementares ($S1$ e $S3$).



6.2.3 Resultados experimentais obtidos para o circuito gerador PWM

Na Figura 6.5 é apresentada a foto do circuito gerador PWM montado em laboratório.

Na Figura 6.6 estão representados os sinais obtidos na saída do circuito gerador das portadoras triangulares. Os sinais de comando dos interruptores $S4$ e $S8$ e da tensão de referência senoidal estão representados na Figura 6.7. Os sinais de comando destes interruptores, vistos em detalhes, para os modos *overlapping* e *non-overlapping* de operação, estão representados nas Figuras 6.8(a) e 6.8(b), respectivamente.

Os sinais de comando dos interruptores $S4$ e $S2$ e da tensão de referência senoidal estão representados na Figura 6.9. Os sinais de comando destes interruptores, vistos em detalhes, para o modo *non-overlapping* de operação, estão representados na Figura 6.10(a). O tempo morto utilizado para os sinais de comando dos interruptores complementares é aproximadamente igual a 840 ns, como pode ser verificado na Figura 6.10(b).

Figura 6.5 – Circuito gerador PWM montado em laboratório.

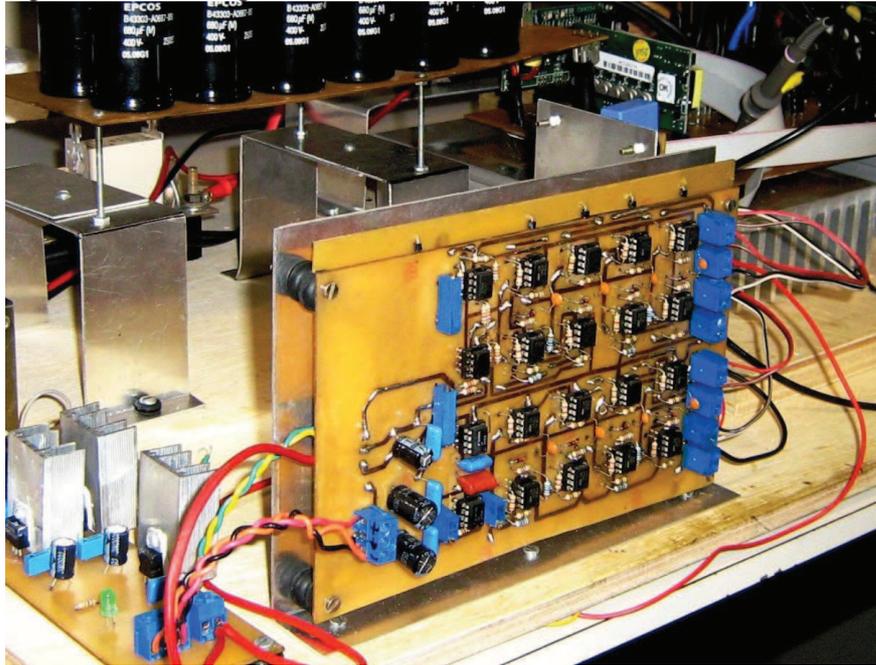


Figura 6.6 – Sinais das portadoras triangulares utilizadas no circuito de comando dos inversores.

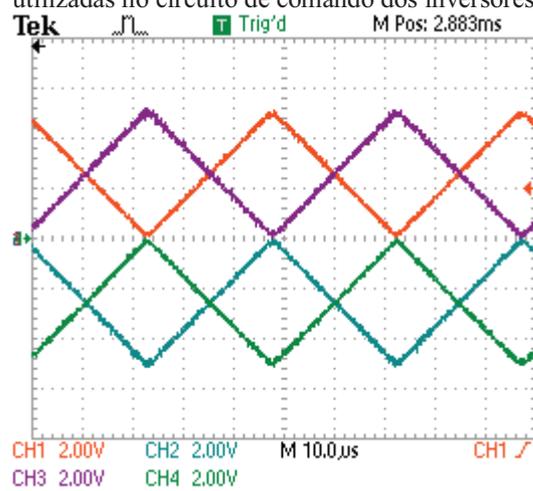


Figura 6.7 – Sinais de comando dos interruptores S_4 (CH2) e S_8 (CH4) e da tensão de referência senoidal (CH1).

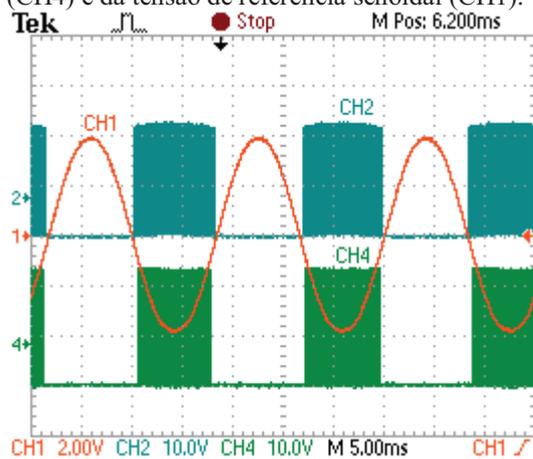


Figura 6.8 – Sinais de comando dos interruptores S_4 (CH2) e S_8 (CH4), vistos em detalhes.

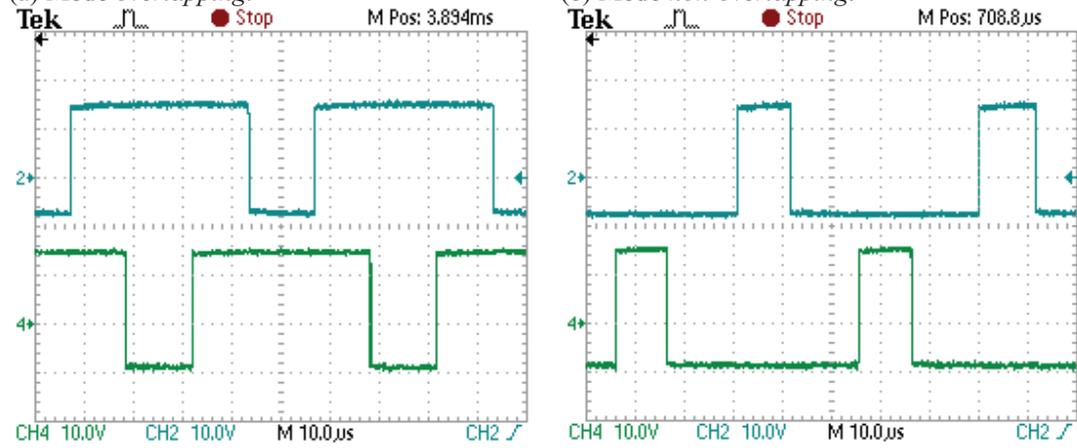


Figura 6.9 – Sinais de comando dos interruptores S_4 (CH2) e S_2 (CH4) e da tensão de referência senoidal (CH1).

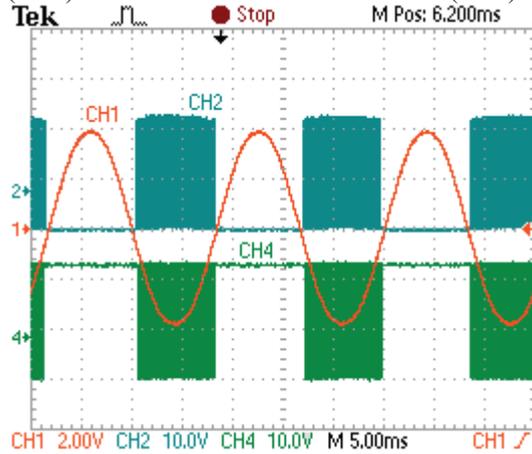
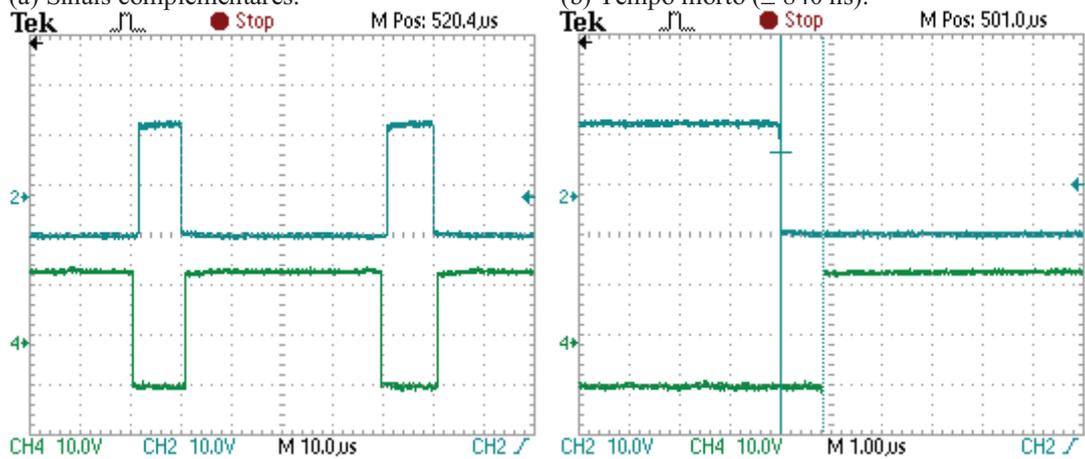
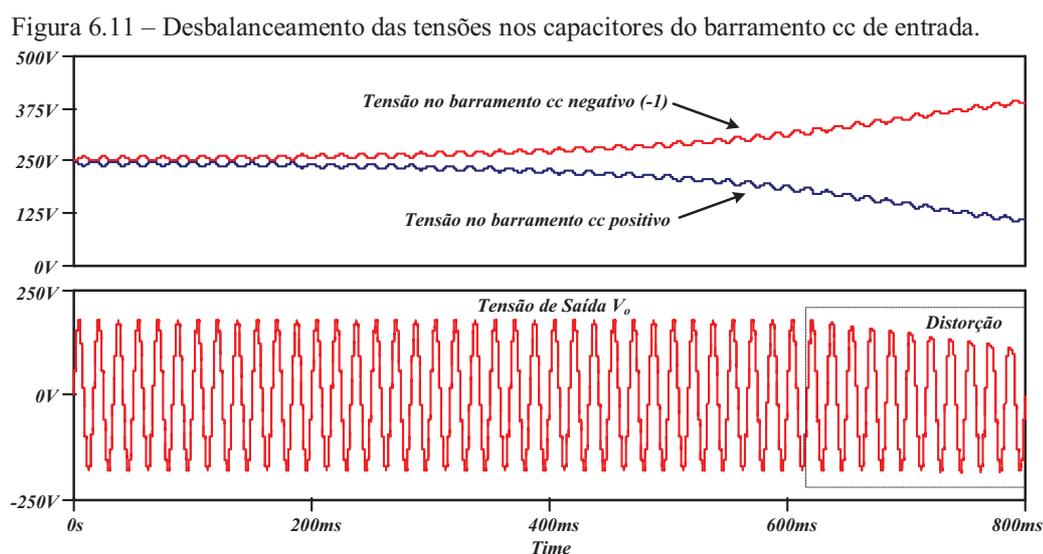


Figura 6.10 – Sinais de comando dos interruptores S_4 (CH2) e S_2 (CH4), vistos em detalhes.



6.3 Malha de controle da tensão diferencial

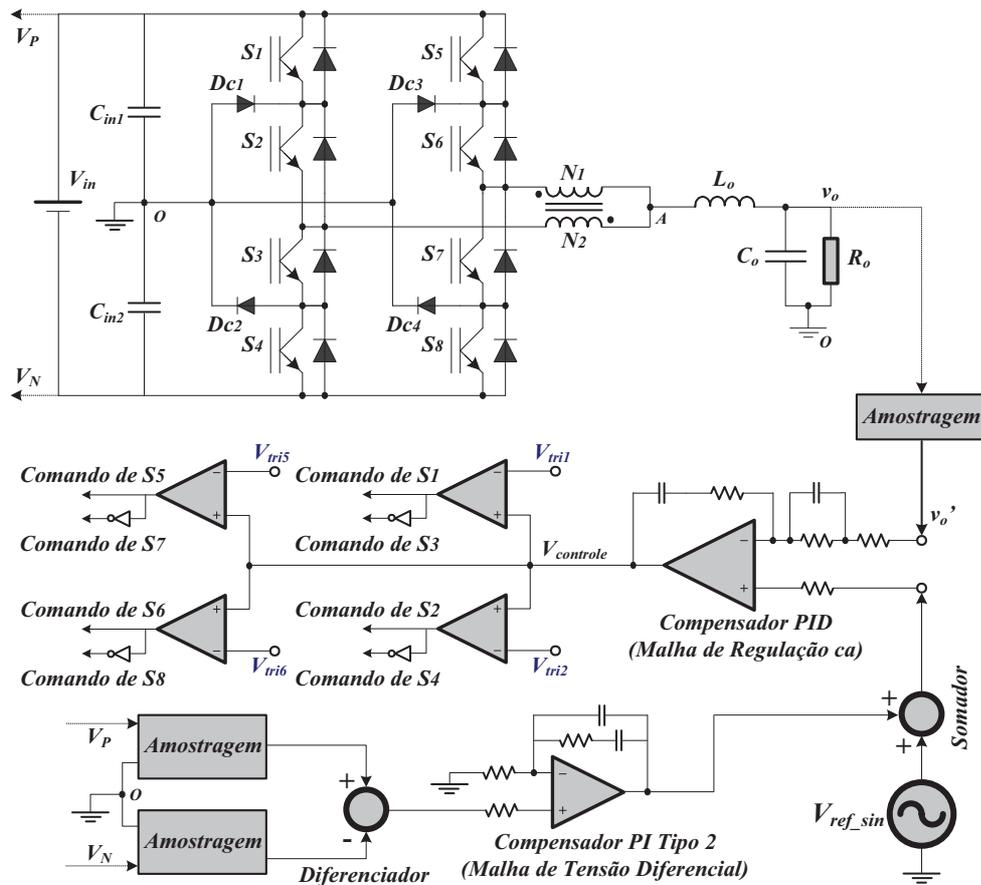
Os circuitos de controle projetados nos capítulos anteriores para regulação da tensão de saída ca apresentaram um bom desempenho, como pôde ser verificado nos resultados obtidos em simulação computacional. Entretanto, estes resultados foram obtidos utilizando-se poucos ciclos da tensão alternada (0ms – 100ms). Aplicando-se um tempo maior de simulação pode-se verificar através da Figura 6.11, que ocorre o desbalanceamento das tensões nos capacitores que formam o barramento cc de entrada. Este desbalanceamento, também observado nos ensaios em laboratório, provoca uma distorção da tensão de saída ca, como pode ser também verificado na Figura 6.11. Desta forma, torna-se necessário adicionar no sistema de controle dos conversores uma malha de tensão externa para manter as tensões nos capacitores que formam o barramento cc iguais.



6.3.1 Descrição do sistema de controle

O sistema de controle dos inversores utilizados neste trabalho deve realizar as funções de regular a tensão de saída ca no valor desejado e manter as tensões nos capacitores que formam o barramento cc iguais. Sendo assim, o sistema de controle proposto é formado por duas malhas, sendo uma malha interna para regulação da tensão ca e uma malha externa para o controle da tensão diferencial no barramento cc. Na Figura 6.12 está representado o diagrama simplificado do sistema de controle proposto para o inversor 5N-NPC-MSSC.

Figura 6.12 – Diagrama do sistema de controle proposto para o inversor 5N-NPC-MSSC.

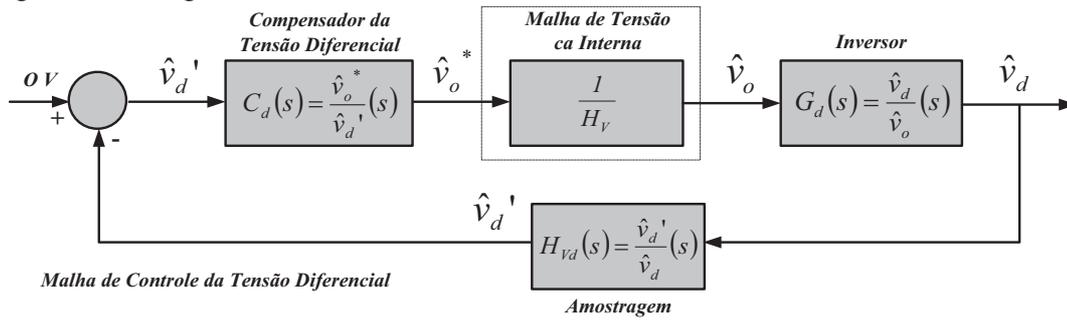


A malha de tensão interna controla os interruptores do conversor, conforme está descrito no capítulo 3, enquanto que a outra malha de tensão externa deve manter as tensões nos capacitores do barramento cc iguais, ou seja, a tensão diferencial entre estes capacitores deve ser igual a zero. A malha de tensão diferencial, formada por um circuito de amostragem, um circuito diferenciador e um circuito compensador de tensão, injeta um nível cc na referência da tensão senoidal para manter equilibradas as tensões nos capacitores C_{in1} e C_{in2} (NODARI, 2011).

6.3.2 Projeto do sistema de controle da malha de tensão diferencial

O diagrama de blocos do sistema de controle da malha de tensão diferencial para o inversor 5N-NPC-MSSC está representado na Figura 6.13. Esta malha de controle injeta um nível cc no sinal de referência da malha de tensão interna, de modo que um capacitor se carrega ou descarrega mais que o outro para corrigir desequilíbrios de tensão entre os capacitores do barramento cc.

Figura 6.13 – Diagrama de blocos do sistema de controle da malha de tensão diferencial.



6.3.2.1 Função de transferência da planta (inversor)

A função de transferência da planta (inversor) $G_d(s)$ é definida pela equação (6.1).

$$G_d(s) = \frac{\hat{v}_d}{\hat{v}_o}(s) \quad (6.1)$$

Multiplicando-se o denominador e o numerador da equação (6.1) por \hat{i}_L , resulta na equação (6.2), na qual \hat{i}_L representa o valor da corrente no indutor filtro de saída para pequenos sinais.

$$G_d(s) = \frac{\hat{v}_d}{\hat{v}_o} = \frac{\hat{v}_d}{\hat{i}_L} \cdot \frac{\hat{i}_L}{\hat{v}_o} \quad (6.2)$$

O primeiro termo da equação (6.2) é definido de acordo com a equação (6.3) (NODARI, 2011).

$$G_{d1}(s) = \frac{\hat{v}_d}{\hat{i}_L} = \frac{I}{S \cdot C_{in} + 2 \cdot \frac{P_{in}}{V_{in}^2}} \quad (6.3)$$

Na qual:

$$C_{in} = C_{in1} = C_{in2} = 8,2 \text{ mF};$$

$$V_{in} = 500 \text{ V};$$

$$P_{in} = P_o/\eta = 5000/0,96 = 5,208 \text{ kW}.$$

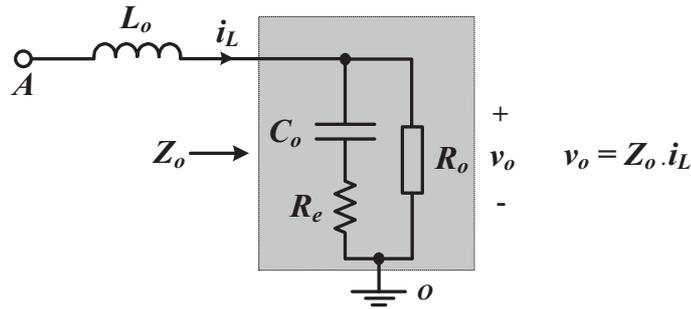
No cálculo de P_{in} , P_o representa a potência nominal de saída e η o rendimento teórico do inversor.

O segundo termo da equação (6.2) pode ser obtido a partir das características do circuito de saída do inversor, representado na Figura 6.14, resultando na equação (6.4).

$$G_{d2}(s) = \frac{\hat{i}_L}{\hat{v}_o} = \frac{I}{Z_o} = \frac{I + s \cdot C_o \cdot (R_e + R_o)}{(I + s \cdot C_o \cdot R_e) \cdot R_o} \quad (6.4)$$

Substituindo as equações (6.3) e (6.4) em (6.2), resulta na equação (6.5).

Figura 6.14 – Circuito de saída para o inversor 5N-NPC-MSSC.



$$G_d(s) = \frac{\hat{v}_d}{\hat{v}_o} = \frac{I}{s \cdot C_{in} + 2 \cdot \frac{P_{in}}{V_{in}^2}} \cdot \frac{I + s \cdot C_o \cdot (R_e + R_o)}{(I + s \cdot C_o \cdot R_e) \cdot R_o} \quad (6.5)$$

A equação (6.5) representa, portanto, a função de transferência da planta para o inversor 5N-NPC-MSSC dentro da malha de controle da tensão diferencial e pode ser também utilizada para o inversor 5N-NPC-CCI neste mesmo sistema de controle. Para o inversor 3N-NPC-PCC, deve-se substituir C_o por C_3 na equação (6.5), embora os efeitos desta substituição sejam insignificantes sob o ponto de vista da dinâmica do sistema de controle. Neste caso, a equação (6.6) pode ser utilizada de forma generalizada como função de transferência da planta para os três inversores dentro da malha de controle da tensão diferencial.

$$G_d(s) = \frac{\hat{v}_d}{\hat{v}_o} = \frac{I}{s \cdot C_{in} + 2 \cdot \frac{P_{in}}{V_{in}^2}} \cdot \frac{I}{R_o} \quad (6.6)$$

6.3.2.2 Função de transferência do circuito de amostragem

A função de transferência do circuito de amostragem é um valor constante que representa o ganho dos sensores de tensão utilizados. Para um valor de amostragem da tensão de cada capacitor de entrada igual a 2,5 V, o ganho é calculado a seguir.

$$H_{vd} = \frac{2,5V}{250V} = 0,01 \quad (6.7)$$

6.3.2.3 Função de transferência da malha de tensão ca interna

Para realizar o projeto do sistema de controle da malha de tensão diferencial, a malha de tensão ca interna pode ser substituída por um ganho ($1/H_V$), pois a malha de tensão diferencial externa é significativamente mais lenta que a malha de tensão interna. Sendo

assim, a partir do valor de H_V calculado pela equação (3.103), o ganho que representa a função de transferência da malha de tensão ca interna dentro da malha de controle da tensão diferencial é determinado pela equação (6.8).

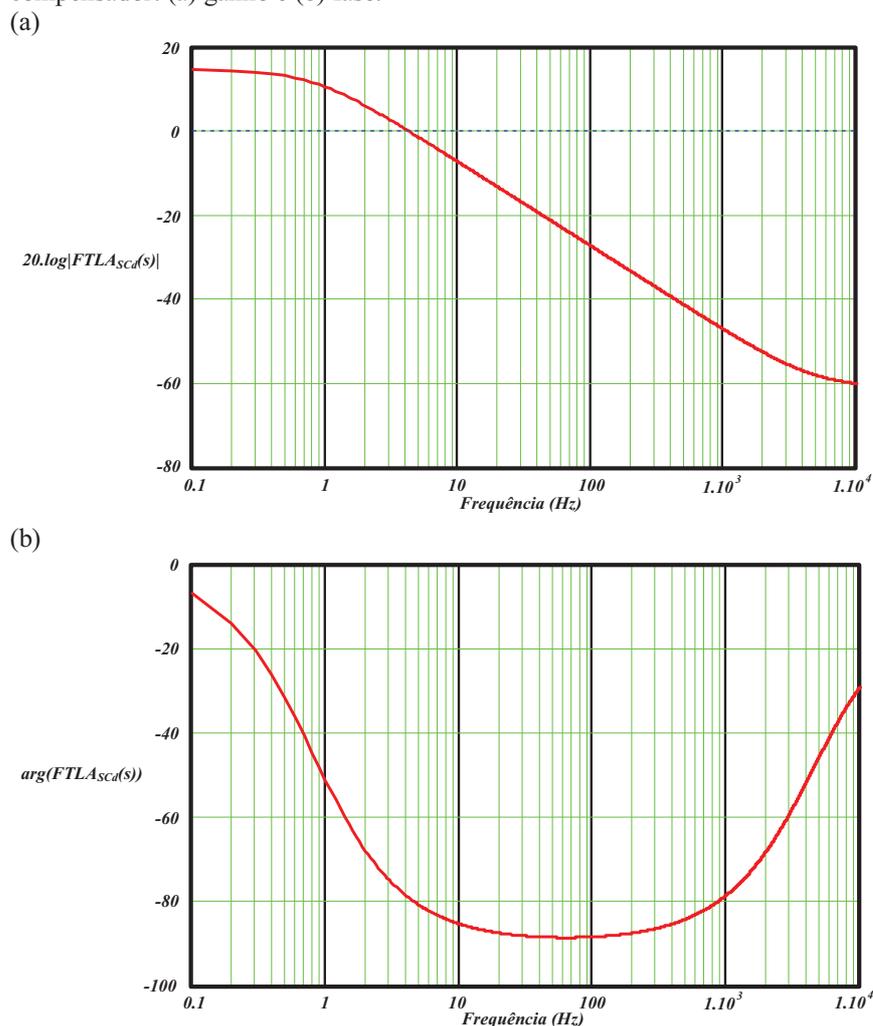
$$\frac{1}{H_V} = \frac{1}{0,0278} = 35,97 \quad (6.8)$$

6.3.2.4 Função de transferência de laço aberto sem compensador

A função de transferência de laço aberto sem compensador do sistema de controle da malha de tensão diferencial está representada na equação (6.9). O diagrama de Bode para esta função de transferência está representado na Figura 6.15.

$$FTLA_{SCd}(s) = H_{vd} \cdot \frac{1}{H_V} \cdot G_d(s) \quad (6.9)$$

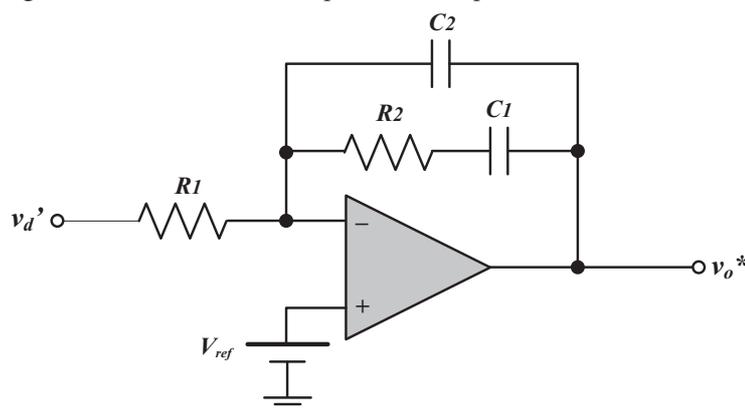
Figura 6.15 – Diagrama de Bode da função de transferência de laço aberto sem compensador: (a) ganho e (b) fase.



6.3.2.5 Função de transferência do circuito compensador de tensão

Com o objetivo de atender às necessidades do sistema de controle da malha de tensão diferencial é selecionado o compensador PI tipo 2. O circuito deste compensador está representado na Figura 6.16 (OGATA, 2003). A função de transferência do circuito do compensador PI tipo 2 está representada pela equação (6.10).

Figura 6.16 – Circuito do compensador PI tipo 2.



$$C_d(s) = \frac{I}{R1 \cdot C2} \cdot \frac{\left(s + \frac{I}{R2 \cdot C1}\right)}{s \cdot \left(s + \frac{C1 + C2}{R2 \cdot C1 \cdot C2}\right)} \quad (6.10)$$

De acordo com a equação (6.10), o compensador PI tipo 2 apresenta em sua função de transferência um zero e dois pólos. Os critérios utilizados para a alocação dos pólos e zeros são descritos a seguir:

A frequência de cruzamento da função de transferência de laço aberto com o compensador incluso da malha de tensão diferencial é definida em 20 Hz.

$$f_{cd} = 20 \text{ Hz} \quad (6.11)$$

O zero do compensador é alocado uma década abaixo da frequência de cruzamento da malha de tensão diferencial.

$$f_{zd} = \frac{f_{cd}}{10} = \frac{20 \text{ Hz}}{10} = 2 \text{ Hz} \quad (6.12)$$

O primeiro pólo é alocado automaticamente na origem objetivando minimizar o erro estático. O segundo pólo do compensador é alocado em 60 Hz.

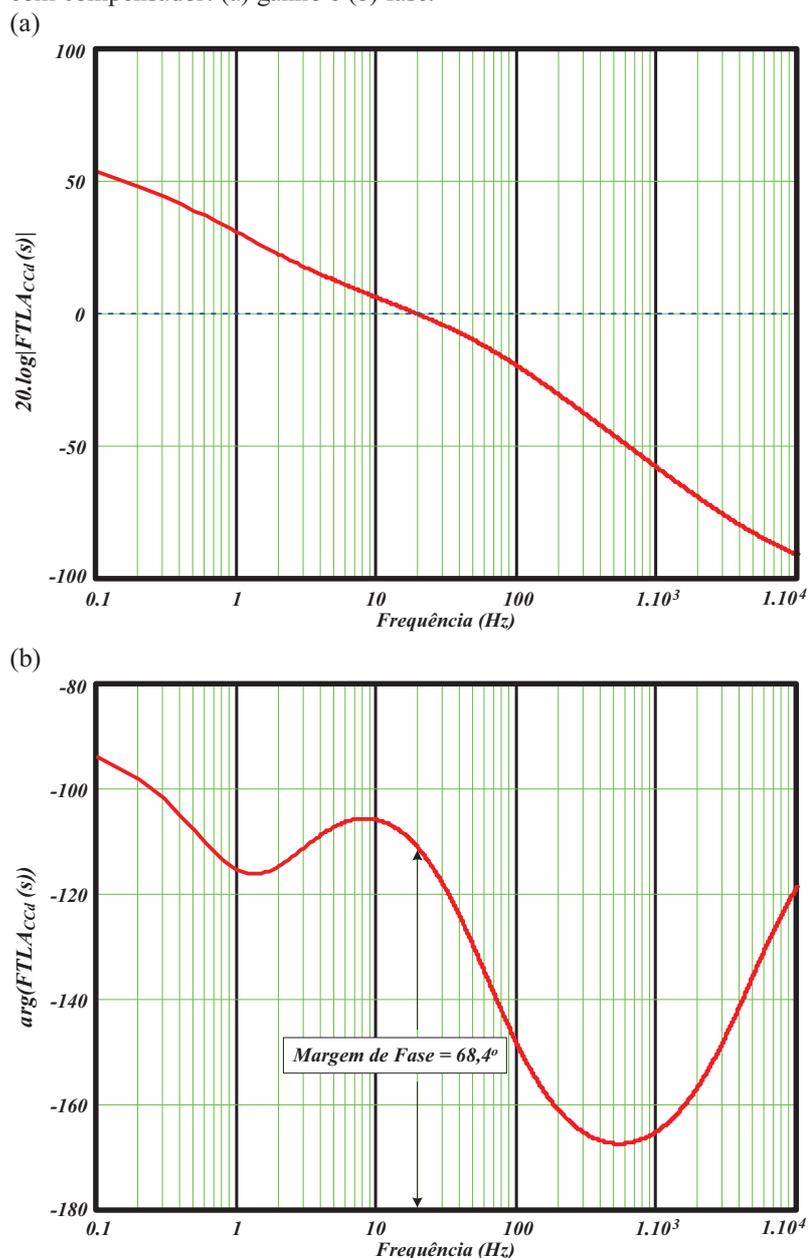
Utilizando estes critérios, os valores calculados para os componentes do compensador da malha de tensão diferencial foram os seguintes:

$R1 = 33 \text{ k}\Omega$ (assumido), $R2 = 150 \text{ k}\Omega$, $C1 = 0,52 \text{ }\mu\text{F}$ e $C2 = 18 \text{ nF}$.

A função de transferência de laço aberto com compensador do sistema de controle da malha de tensão diferencial está representada na equação (6.13). O diagrama de Bode para esta função de transferência está representado na Figura 6.17.

$$FTLA_{CCd}(s) = FTLA_{SCd}(s) \cdot C_d(s) \quad (6.13)$$

Figura 6.17 – Diagrama de Bode da função de transferência de laço aberto com compensador: (a) ganho e (b) fase.

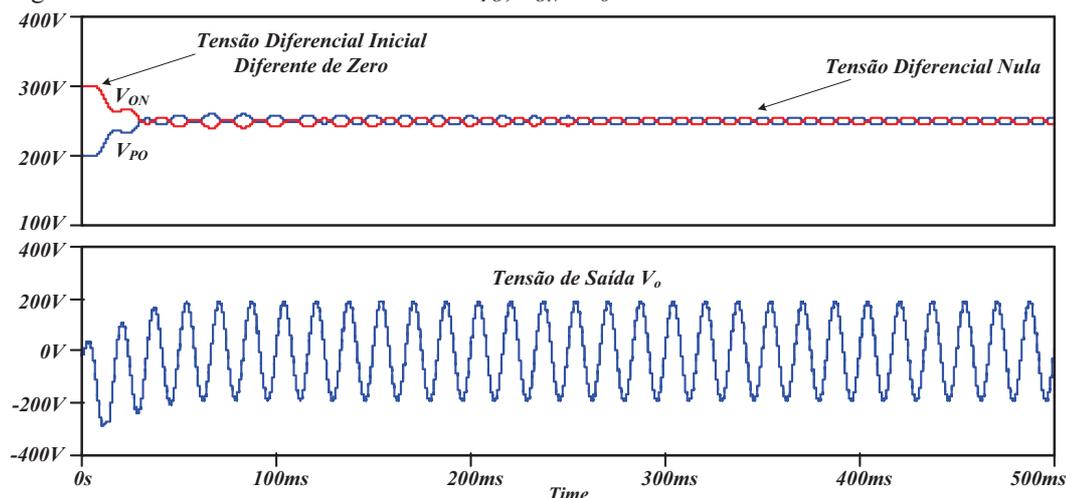


A partir do diagrama de Bode da Figura 6.17, verifica-se que a curva do ganho da $FTLA_{CCd}(s)$ cruza com o valor de 0 dB em 20 Hz ($f_{Cd} = 20$ Hz).

6.3.3 Simulação numérica da malha de controle da tensão diferencial

Com o objetivo de verificar o sistema de controle projetado para a malha de tensão diferencial, foi realizada uma simulação numérica com os valores calculados no projeto. O circuito completo utilizado em simulação para o inversor 5N-NPC-MSSC, com a malha de tensão ca interna e a malha de tensão diferencial externa, está representado no anexo C deste trabalho. Na Figura 6.18 estão representadas as formas de onda da tensão V_{PO} no capacitor C_{in1} , da tensão V_{ON} no capacitor C_{in2} e da tensão de saída V_o no inversor, para uma tensão diferencial inicial nos capacitores do barramento cc de entrada diferente de zero. Verifica-se que, com a atuação do sistema de controle, a tensão diferencial nos capacitores torna-se nula, mantendo o barramento cc equilibrado e a tensão de saída V_o no inversor regulada e sem distorções.

Figura 6.18 – Formas de onda das tensões V_{PO} , V_{ON} e V_o no inversor 5N-NPC-MSSC.



Os sinais de tensão produzidos na saída do compensador da malha interna de tensão ca e na saída do compensador da malha externa de tensão diferencial estão representados na Figura 6.19.

Na Figura 6.20 estão representadas as formas de onda da tensão V_{PO} , da tensão V_{ON} , da tensão de saída V_o e da corrente no indutor L_o para o inversor 5N-NPC-MSSC, durante a aplicação de um degrau de 50 % a 100 % da corrente nominal de carga, no instante de tempo igual a 200 ms. A resposta dinâmica da malha de tensão diferencial deve ser suficientemente lenta, de forma que a ondulação na tensão de entrada não seja suprimida, mantendo o formato senoidal da tensão de saída e respeitando o balanço das potências instantâneas do sistema (BORGONOVO, 2005). Na Figura 6.21 estão representados os sinais

presentes nas saídas dos compensadores de tensão durante a aplicação do referido degrau de carga.

Figura 6.19 – Sinais presentes nas saídas dos compensadores da malha de tensão ca e da malha de tensão diferencial.

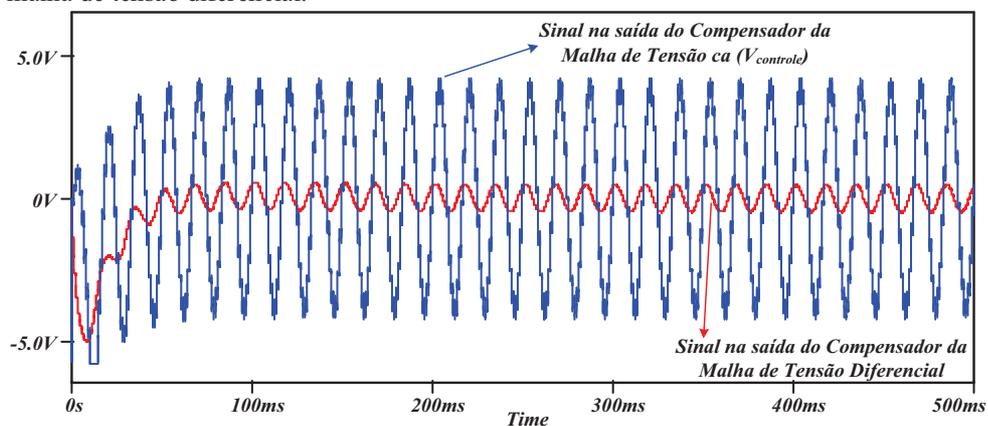


Figura 6.20 – Formas de onda no inversor 5N-NPC-MSSC para um degrau de 50 % a 100 % da corrente nominal de carga.

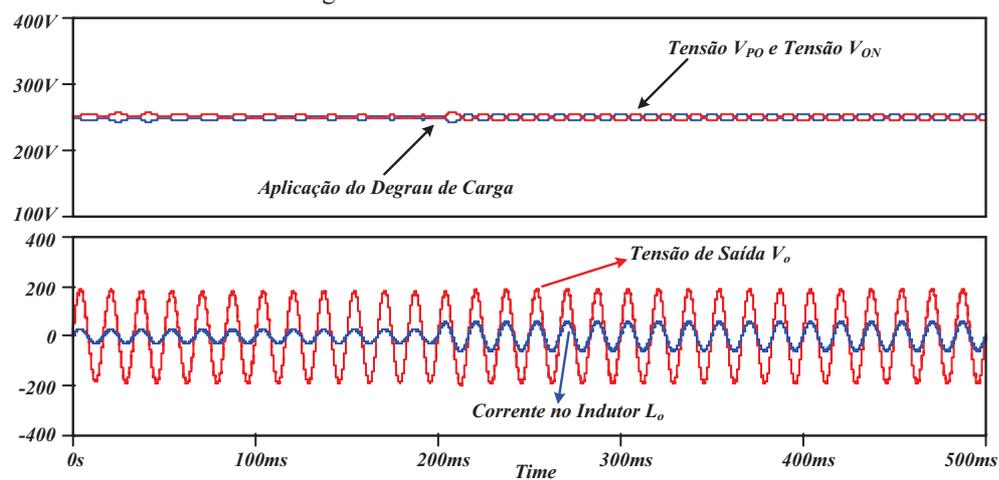
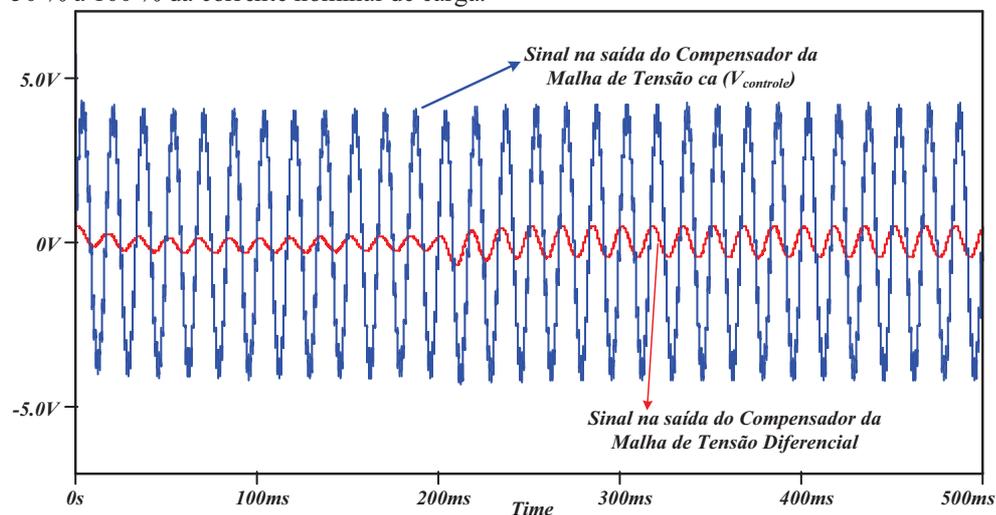


Figura 6.21 – Sinais presentes nas saídas dos compensadores de tensão para um degrau de 50 % a 100 % da corrente nominal de carga.



6.3.4 Resultados experimentais para a malha de controle da tensão diferencial

Na Figura 6.22 é apresentada a foto do circuito de controle implementado para os inversores, vista em detalhes, e na Figura 6.23 é apresentada a foto do mesmo circuito de controle dentro do protótipo completo montado em laboratório para o inversor 5N-NPC-MSSC. O diagrama esquemático completo do circuito de controle dos inversores também está representado no Anexo B deste trabalho.

Figura 6.22 – Circuito de controle implementado para os inversores.

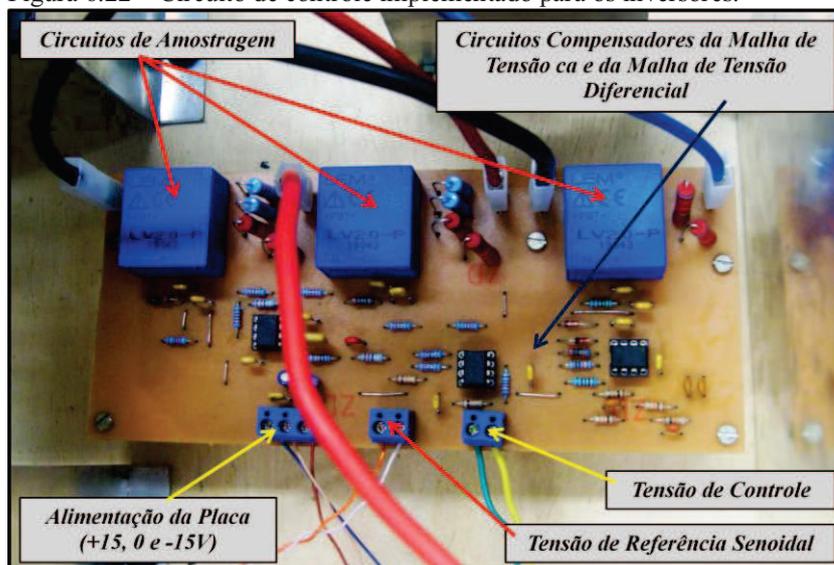
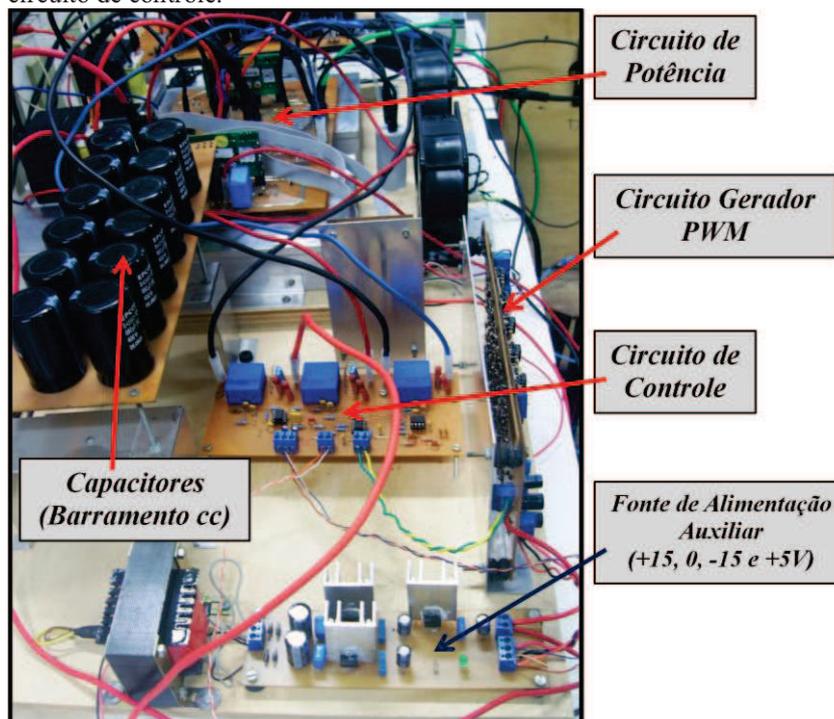


Figura 6.23 – Protótipo de 5 kW para o inversor 5N-NPC-MSSC com o circuito de controle.



Na Figura 6.24 estão representadas as formas de onda da tensão V_{PO} , da tensão V_{ON} , da tensão V_{AO} e da tensão de saída V_o no inversor 5N-NPC-MSSC para um índice de modulação igual a 0,86 e na Figura 6.25 está representado o espectro harmônico da tensão de saída V_o , através do qual é calculado uma THD de 0,766 % para esta tensão. Desta forma, verifica-se uma sensível redução na THD da tensão de saída V_o com a utilização da malha de controle da tensão diferencial.

Na Figura 6.26 está representada a forma de onda da tensão de controle do inversor ($V_{controle}$) que está presente na saída do compensador da malha de tensão ca. Observa-se que esta tensão de controle está limitada a um valor máximo de 5V que é igual ao valor de pico das portadoras triangulares.

Figura 6.24 – Formas de onda das tensões V_{PO} (CH3), V_{ON} (CH4), V_{AO} (CH2) e V_o (CH1) no inversor 5N-NPC-MSSC.

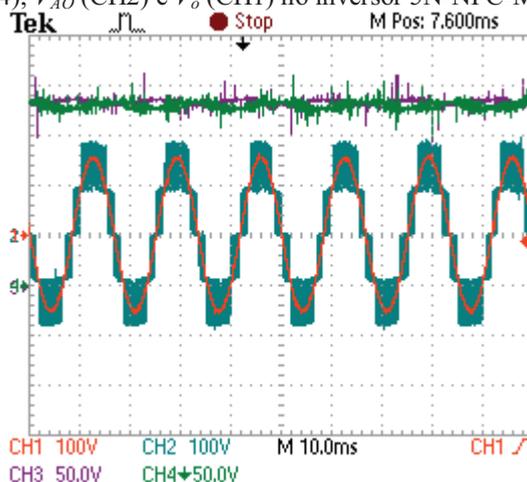


Figura 6.25 – Espectro harmônico da tensão de saída V_o no inversor 5N-NPC-MSSC.

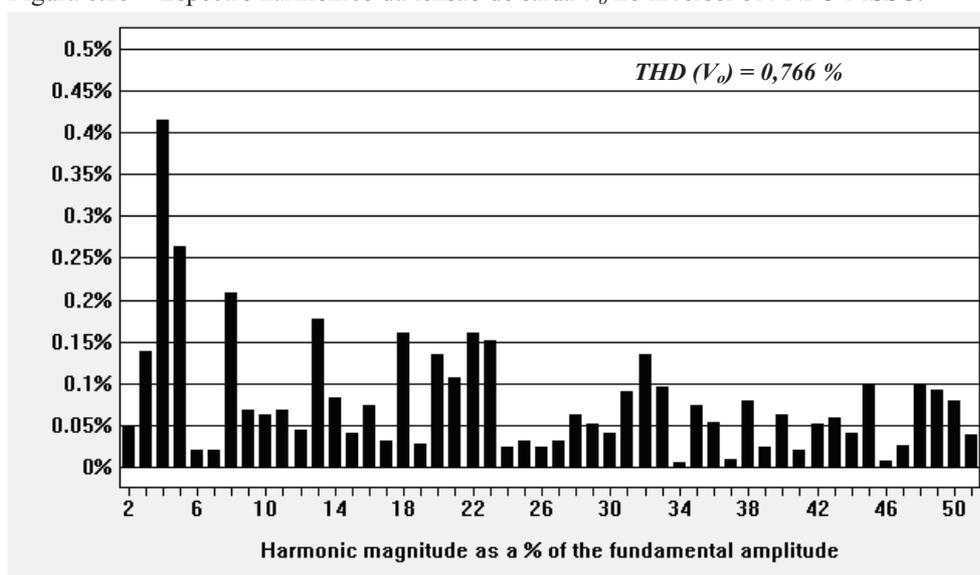
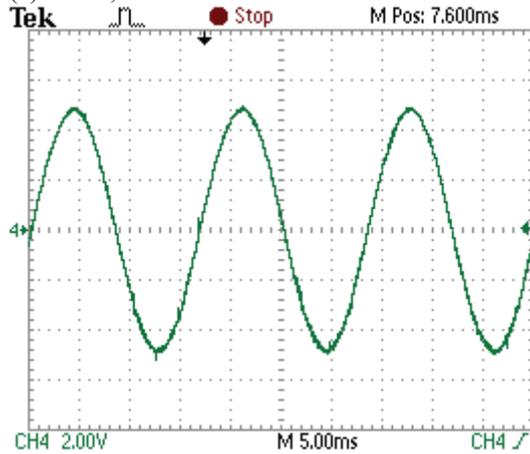
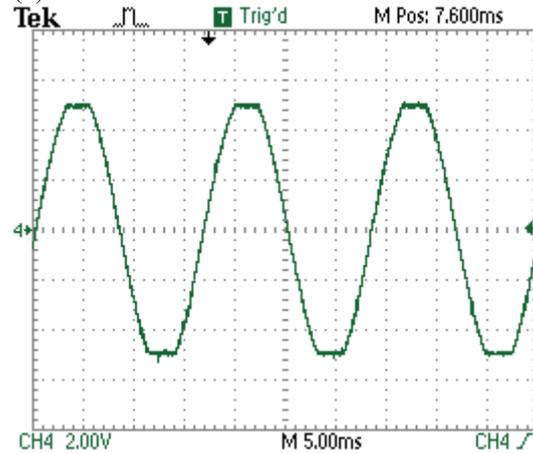


Figura 6.26 – Forma de onda da tensão de controle do inversor ($V_{controle}$).

(a) $M = 0,96$.



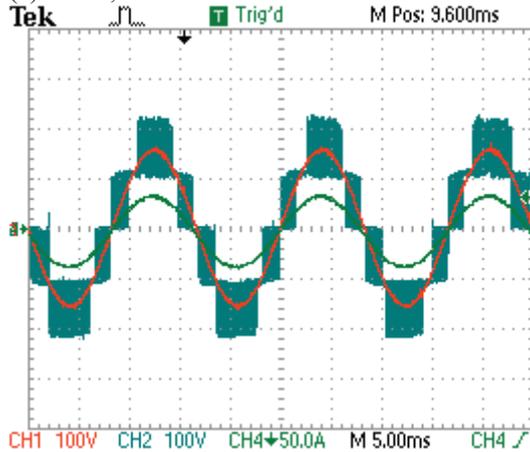
(b) $M > 1$.



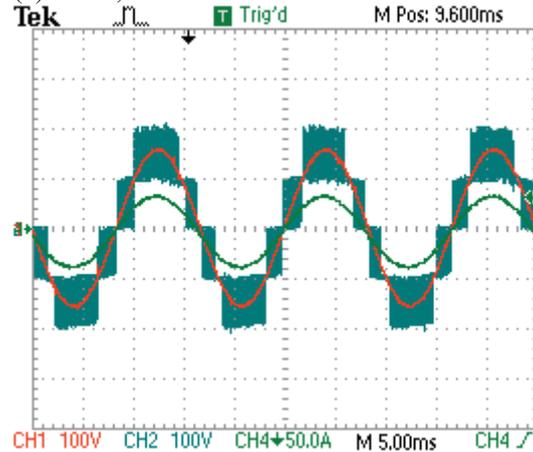
A Figura 6.27 mostra as formas de onda da tensão V_{AO} , da tensão de saída V_o e da corrente de carga no inversor 5N-NPC-MSSC para quatro valores do índice de modulação.

Figura 6.27 – Formas de onda da tensão V_{AO} (CH2), da tensão V_o (CH1) e da corrente de carga (CH4) no inversor 5N-NPC-MSSC.

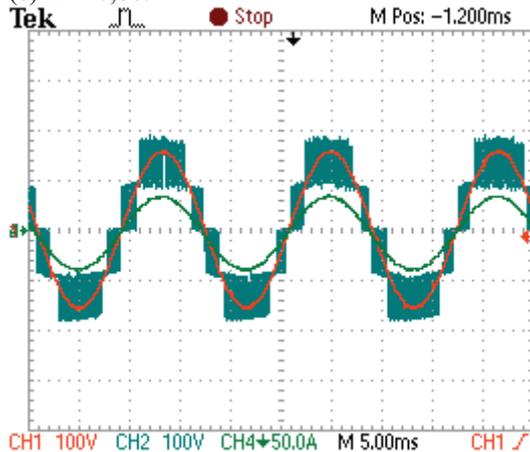
(a) $M = 0,72$.



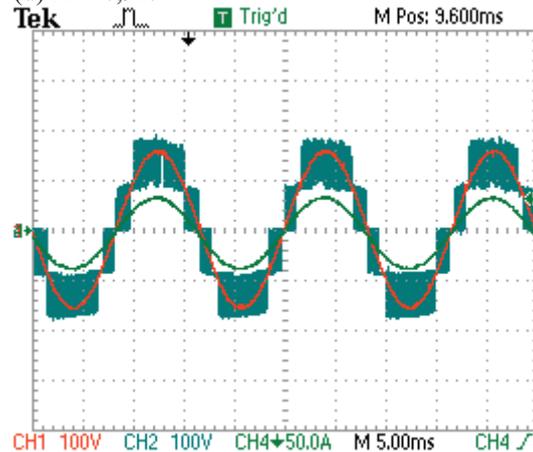
(b) $M = 0,82$.



(c) $M = 0,86$.



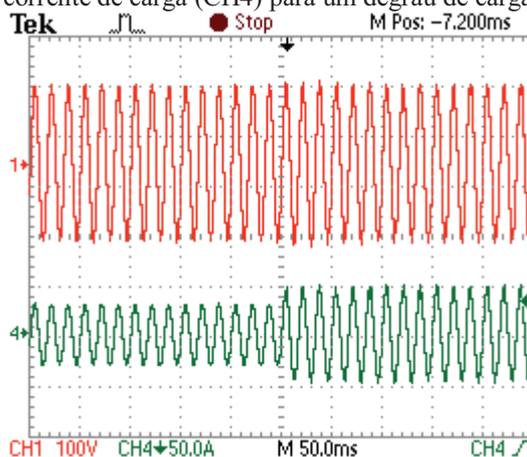
(d) $M = 0,91$.



Verifica-se que, quando a tensão V_{in} de entrada diminui, a tensão de controle e consequentemente o índice de modulação aumentam, mantendo a tensão de saída V_o do inversor regulada.

Na Figura 6.28 estão representadas as formas de onda da tensão de saída V_o e da corrente de carga no inversor 5N-NPC-MSSC durante a aplicação de um degrau de 53 % a 90 % do valor nominal da corrente de carga. Verifica-se que, após a aplicação do referido degrau, ocorre primeiramente uma pequena oscilação na amplitude da tensão de saída V_o e finalmente a regulação desta tensão em aproximadamente 100 ms. Este é o tempo de resposta do sistema de controle da malha de tensão diferencial que deve ter uma dinâmica suficientemente lenta para manter o formato senoidal da tensão de saída e respeitar o balanço das potências instantâneas do sistema, conforme mencionado anteriormente.

Figura 6.28 – Formas de onda da tensão de saída V_o (CH1) e da corrente de carga (CH4) para um degrau de carga.



6.4 Conclusão

Neste capítulo foram apresentados primeiramente os diagramas esquemáticos simplificados do circuito gerador das portadoras triangulares e dos circuitos comparadores de tensão que constituem o circuito gerador dos sinais PWM de comando dos interruptores dos inversores. Em seguida, foi apresentado o projeto e a implementação do sistema de controle da malha de tensão diferencial necessária para o balanceamento adequado das tensões no barramento cc de entrada. Finalmente, foram apresentados os resultados de simulação e experimentais provenientes da integração da malha de controle interna para a regulação da tensão de saída ca com a malha de controle diferencial externa para o balanceamento das tensões no barramento cc de entrada. Estes resultados estão de acordo com a resposta

dinâmica esperada para o sistema, validando, desta forma, a estratégia de controle e a metodologia de projeto apresentada para controlar a tensão de saída ca e a tensão diferencial de entrada cc nos inversores utilizados neste trabalho.

Foi possível também verificar uma sensível redução na THD da tensão de saída V_o do inversor com a utilização da malha de controle da tensão diferencial.

7 INVERSOR TRIFÁSICO 5N-NPC-MSSC

7.1 Introdução

Neste capítulo é apresentada a proposta trifásica para o inversor de cinco níveis baseado na célula de comutação de múltiplos estados com grampeamento do ponto central (5N-NPC-MSSC). O funcionamento do circuito de cada fase é similar ao circuito monofásico apresentado no capítulo 3, sendo que, deve haver um defasamento de 120 graus entre as tensões senoidais de referência e conseqüentemente entre as tensões de saída em cada fase do conversor trifásico. Uma análise teórica é realizada, na qual são apresentadas as formas de onda das tensões de fase e de linha na saída do conversor. Resultados de simulação, utilizando a técnica de modulação por largura de pulso senoidal (SPWM), também são apresentados para verificar o funcionamento do inversor trifásico.

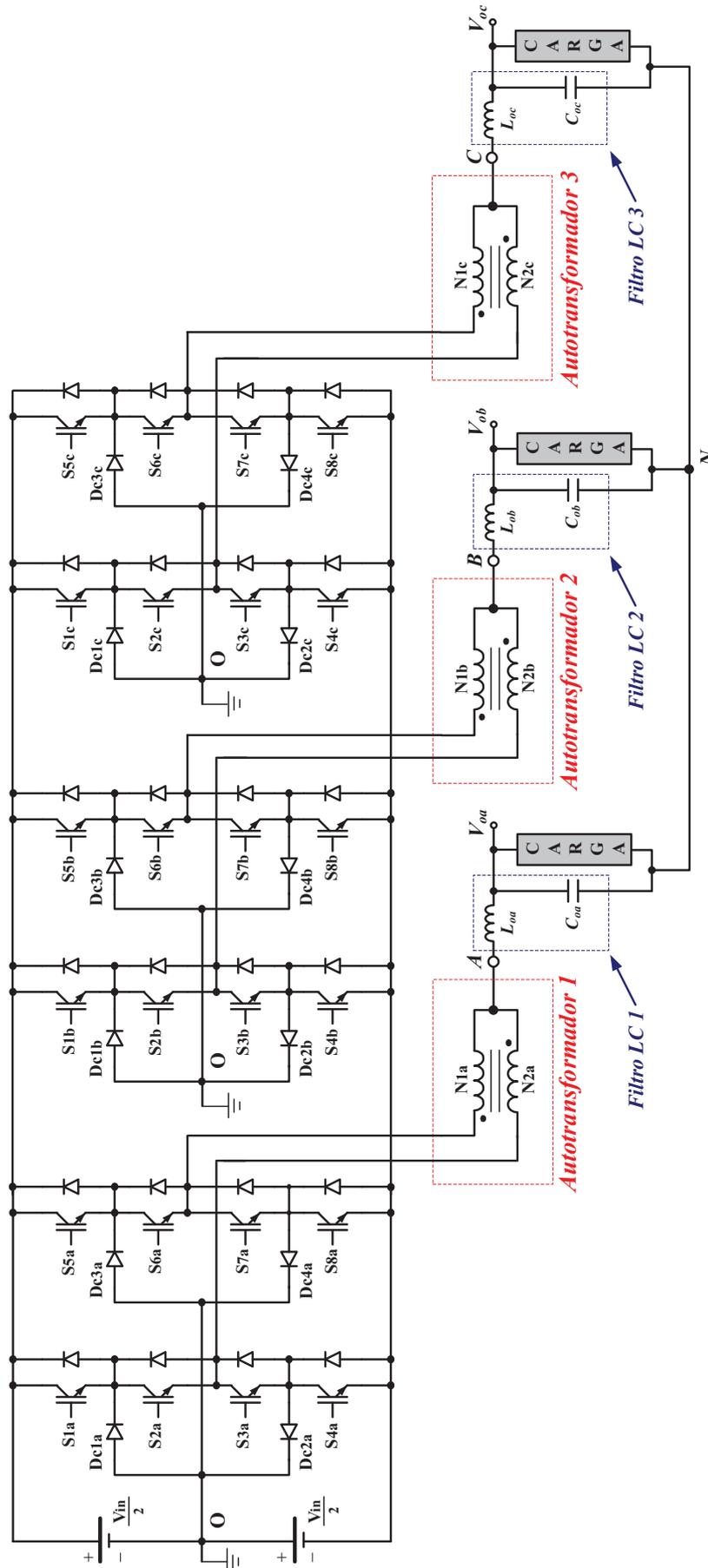
7.2 Topologia do inversor trifásico 5N-NPC-MSSC

A topologia do inversor de cinco níveis trifásico baseado na célula de comutação de múltiplos estados com grampeamento do ponto central (5N-NPC-MSSC) está representada na Figura 7.1. Este conversor é constituído por 12 diodos de grampeamento ($Dc1a - Dc4c$), 24 interruptores controlados ($S1a - S8c$), com seus respectivos diodos em antiparalelo intrínsecos, 3 autotransformadores, com dois enrolamentos cada um ($N1a = N1b = N1c = N2a = N2b = N2c$) e três filtros passivos para reduzir as componentes de alta frequência na tensão de saída de cada fase.

O princípio de funcionamento para cada fase do conversor trifásico é similar ao descrito para o conversor monofásico sendo que as tensões senoidais de referência devem apresentar uma defasagem de 120 graus entre si.

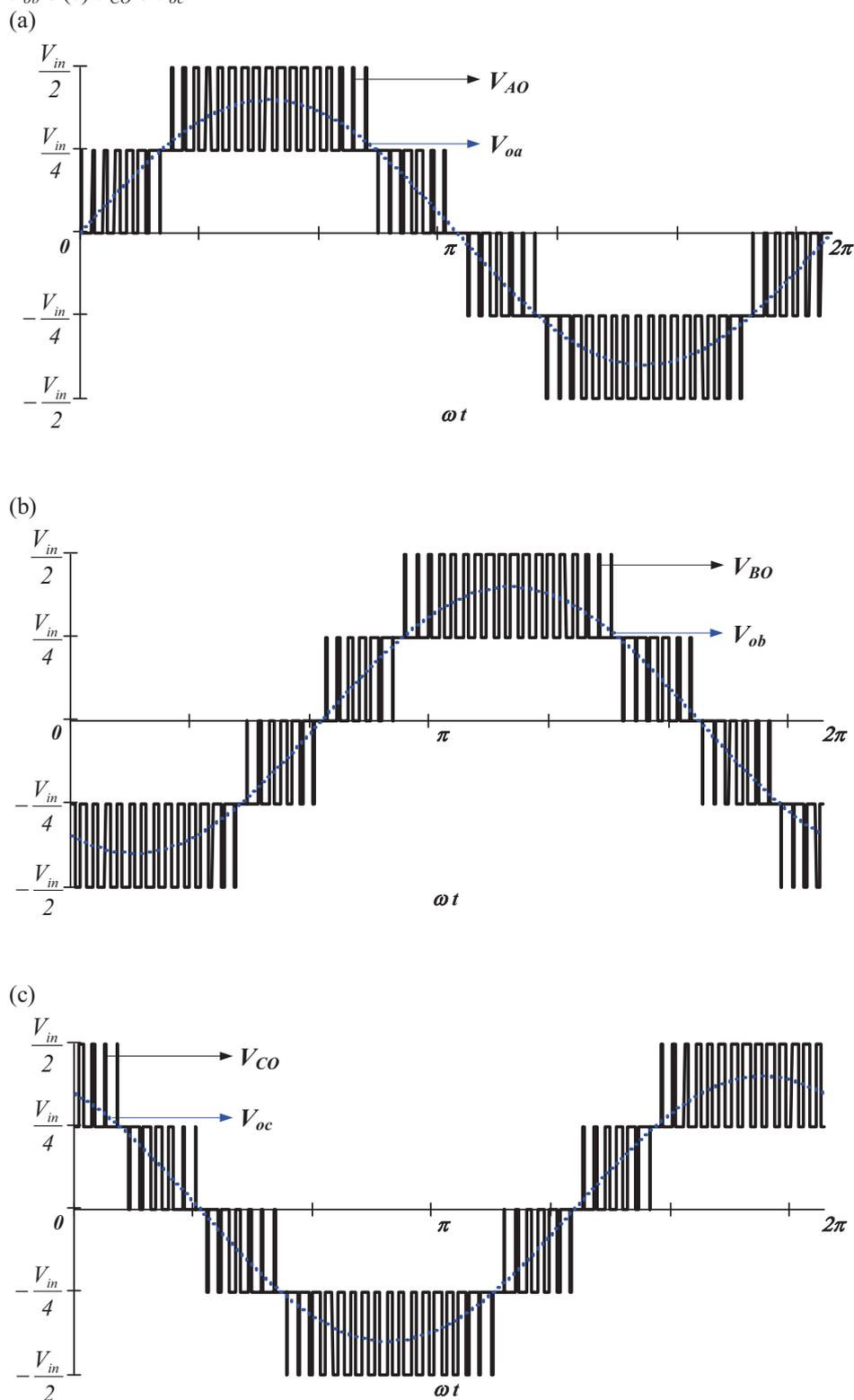
É importante mencionar que a tensão de saída que apresenta cinco níveis em sua forma de onda é medida no ponto antes do indutor filtro (ponto k , para $k = A, B$ ou C) em relação ao ponto central do barramento cc (ponto O) e a tensão de saída senoidal é medida no ponto após o indutor filtro em relação ao ponto neutro da carga (ponto N).

Figura 7.1 – Topologia do inversor trifásico 5N-NPC-MSSC.



Sendo assim, as tensões de saída de cada fase do conversor V_{AO} , V_{BO} e V_{CO} também devem apresentar um defasamento de 120 graus entre si, como pode ser verificado nas formas de onda representadas na Figura 7.2.

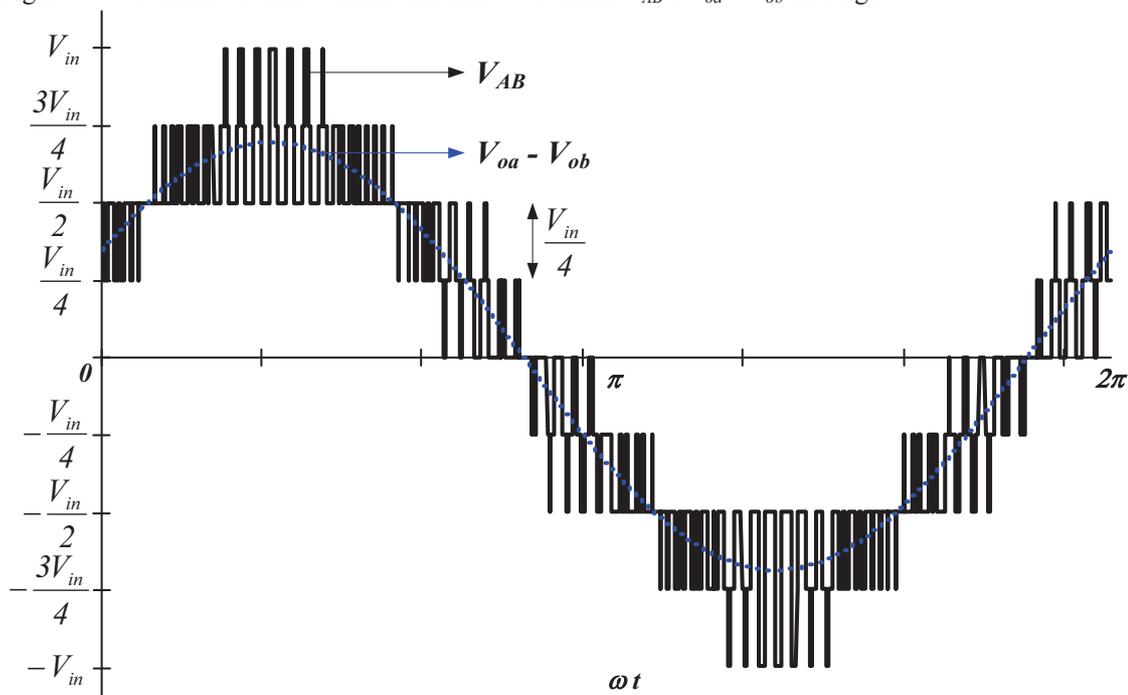
Figura 7.2 – Formas de onda das tensões na saída do inversor: (a) V_{AO} e V_{oa} , (b) V_{BO} e V_{ob} e (c) V_{CO} e V_{oc} .



A tensão de linha V_{AB} na carga é obtida como auxílio da equação (7.1). A forma de onda teórica dessa tensão está representada na Figura 7.3.

$$V_{AB} = V_{AO} - V_{BO} \quad (7.1)$$

Figura 7.3 – Formas de onda teóricas das tensões de linha V_{AB} e $V_{oa} - V_{ob}$ na carga.



Observa-se que a tensão de linha V_{AB} apresenta nove níveis em sua forma de onda, sendo que cada degrau possui um valor de $V_{in}/4$.

Para um sistema balanceado, a tensão V_{AN} entre o ponto A e o ponto neutro da carga, é definida pela equação (7.2) (HOLMES; LIPO, 2003).

$$V_{AN} = \frac{2V_{AO}}{3} - \frac{V_{BO} + V_{CO}}{3} \quad (7.2)$$

A tensão de modo comum V_{NO} pode ser obtida com o auxílio da equação (7.3).

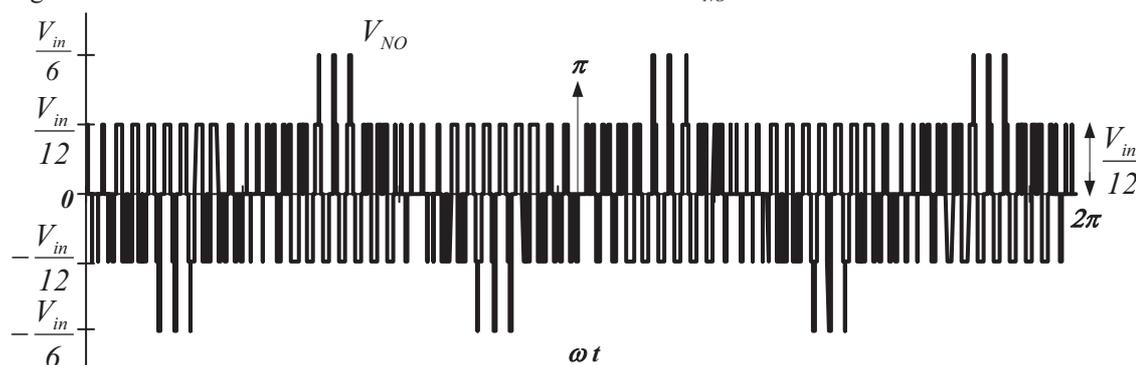
$$V_{NO} = V_{AO} - V_{AN} \quad (7.3)$$

Substituindo a equação (7.2) em (7.3), obtém-se a equação (7.4).

$$V_{NO} = \frac{V_{AO} + V_{BO} + V_{CO}}{3} \quad (7.4)$$

A forma de onda teórica da tensão de modo comum V_{NO} , para o inversor de 5 níveis trifásico baseado na célula de comutação de múltiplos estados com grampeamento do ponto central, está representada na Figura 7.4.

Figura 7.4 – Forma de onda teórica da tensão de modo comum V_{NO} .



Verifica-se que a tensão de modo comum V_{NO} apresenta 5 níveis em sua forma de onda com um valor igual a $V_{in}/12$ para cada degrau.

Cada braço do inversor NPC clássico, contendo 4 interruptores controlados, possui três estados possíveis. Desta forma, existem nove estados topológicos possíveis para cada fase do inversor 5N-NPC-MSSC e 729 estados topológicos possíveis para a estrutura trifásica desse conversor.

Para cada estado topológico, representado na Figura 7.5, é possível determinar o valor da tensão de saída V_{ko} de cada fase do conversor (onde $k = A, B$ ou C) e os valores das tensões nos enrolamentos do autotransformador. A Tabela 7.1 apresenta esses valores para cada estado topológico de uma fase do conversor.

Apesar de existirem 9 estados topológicos possíveis para cada fase do inversor, apenas 7 estados são implementados na prática. Com a utilização da técnica de modulação descrita no capítulo 3, os interruptores $S1k$ e $S5k$ estão sempre bloqueados durante o semiciclo negativo da tensão de saída da fase k do inversor e os interruptores $S4k$ e $S8k$ estão sempre bloqueados durante o semiciclo positivo desta tensão. Sendo assim os estados topológicos (3) e (7), representados na Figura 7.5, não são implementados na prática com a técnica de modulação utilizada.

A Tabela 7.2 apresenta os estados de condução dos interruptores para cada estado topológico de uma fase do inversor.

Figura 7.5 – Estados topológicos possíveis para cada fase do inversor 5N-NPC-MSSC.

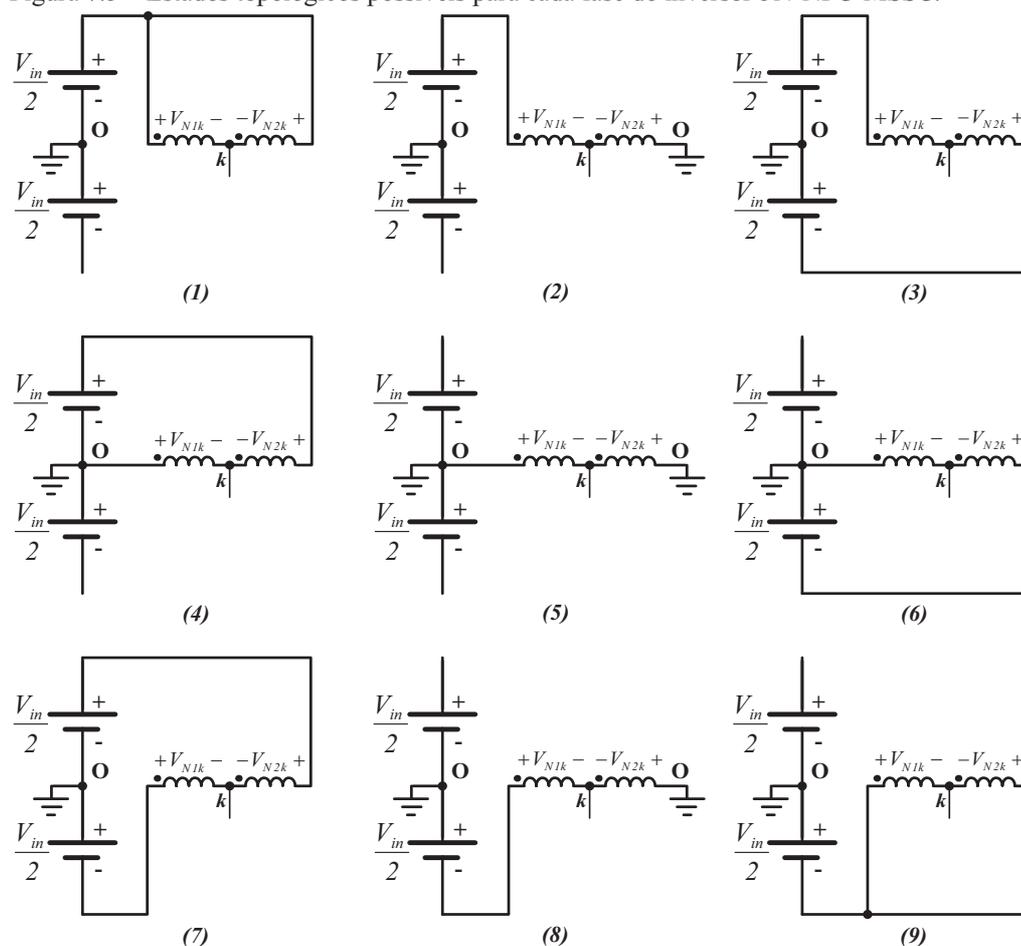


Tabela 7.1 – Valores das tensões para cada estado topológico.

| Estado topológico | Tensão V_{kO} | Tensão V_{N1k} | Tensão V_{N2k} |
|-------------------|-----------------|------------------|------------------|
| (1) | $+V_{in}/2$ | 0 | 0 |
| (2) | $+V_{in}/4$ | $+V_{in}/4$ | $-V_{in}/4$ |
| (3) | 0 | $+V_{in}/2$ | $-V_{in}/2$ |
| (4) | $+V_{in}/4$ | $-V_{in}/4$ | $+V_{in}/4$ |
| (5) | 0 | 0 | 0 |
| (6) | $-V_{in}/4$ | $+V_{in}/4$ | $-V_{in}/4$ |
| (7) | 0 | $-V_{in}/2$ | $+V_{in}/2$ |
| (8) | $-V_{in}/4$ | $-V_{in}/4$ | $+V_{in}/4$ |
| (9) | $-V_{in}/2$ | 0 | 0 |

Tabela 7.2 – Estado de condução dos interruptores para cada estado topológico.

| Estado topológico | $S1k$ | $S5k$ | $S4k$ | $S8k$ | Tensão V_{kO} |
|-------------------|-------|-------|-------|-------|-----------------|
| (1) | 1 | 1 | 0 | 0 | $+V_{in}/2$ |
| (2) | 1 | 0 | 0 | 0 | $+V_{in}/4$ |
| (4) | 0 | 1 | 0 | 0 | $+V_{in}/4$ |
| (5) | 0 | 0 | 0 | 0 | 0 |
| (6) | 0 | 0 | 0 | 1 | $-V_{in}/4$ |
| (8) | 0 | 0 | 1 | 0 | $-V_{in}/4$ |
| (9) | 0 | 0 | 1 | 1 | $-V_{in}/2$ |

7.3 Simulação numérica do inversor trifásico 5N-NPC-MSSC

Com o intuito de verificar o funcionamento e as formas de onda teóricas do inversor de 5 níveis trifásico baseado na célula de comutação de múltiplos estados com grampeamento do ponto central, foi realizada uma simulação numérica do conversor. Os parâmetros e valores utilizados para cada fase do inversor trifásico coincidem com os utilizados no inversor monofásico. O diagrama esquemático de simulação do circuito comparador PWM utilizado no inversor trifásico 5N-NPC-MSSC está representado na Figura 7.6. Na Figura 7.7 está representado o diagrama esquemático dos circuitos de potência e controle utilizados na simulação do conversor.

As formas de onda da tensão de saída de cada fase do inversor (V_{AO} , V_{BO} , V_{CO} , V_{oa} , V_{ob} e V_{oc}), obtidas em simulação, estão representadas na Figura 7.8. Observa-se o mesmo conteúdo harmônico na tensão de saída de cada fase do inversor trifásico e na tensão de saída do inversor monofásico.

As formas de onda das tensões de linha V_{AB} e $V_{oa} - V_{ob}$ na carga estão representadas na Figura 7.9. Pode-se notar que a forma de onda da tensão de linha V_{AB} apresenta 9 níveis em sua composição e conseqüentemente um menor conteúdo harmônico em relação à tensão de saída V_{AO} . Observa-se também que cada degrau na forma de onda da tensão V_{AB} apresenta um valor igual a $V_{in}/4$, o que está de acordo com a análise teórica.

Figura 7.6 – Diagrama esquemático do circuito comparador PWM para o inversor trifásico 5N-NPC-MSSC.

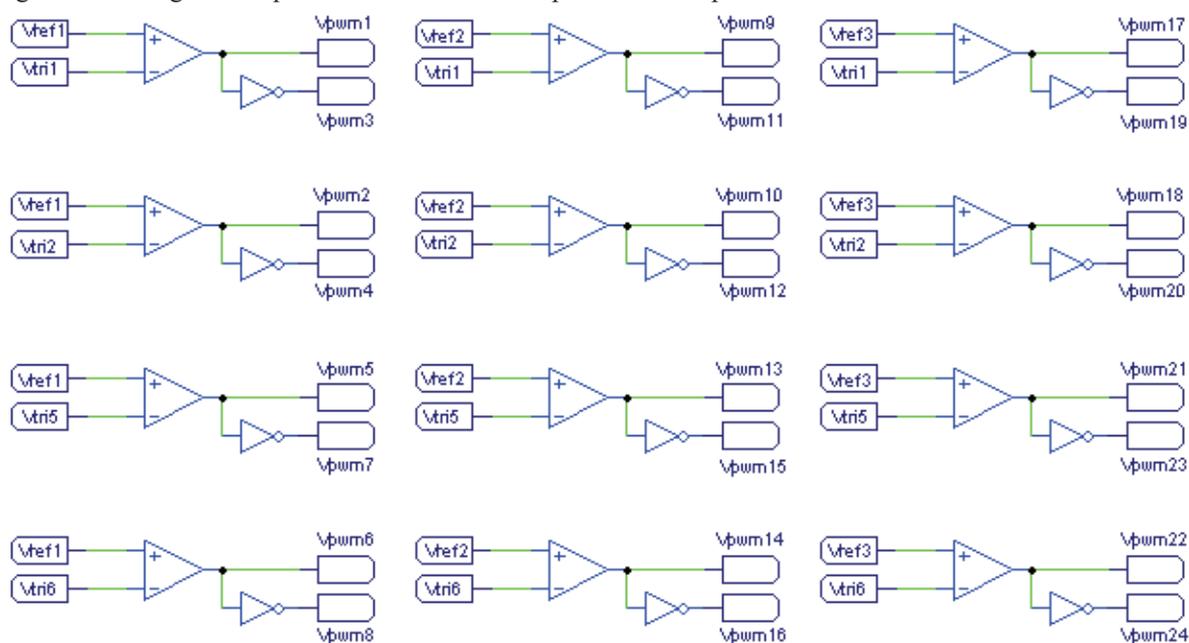


Figura 7.7 – Diagrama esquemático do inversor trifásico 5N-NPC-MSSC utilizado em simulação.

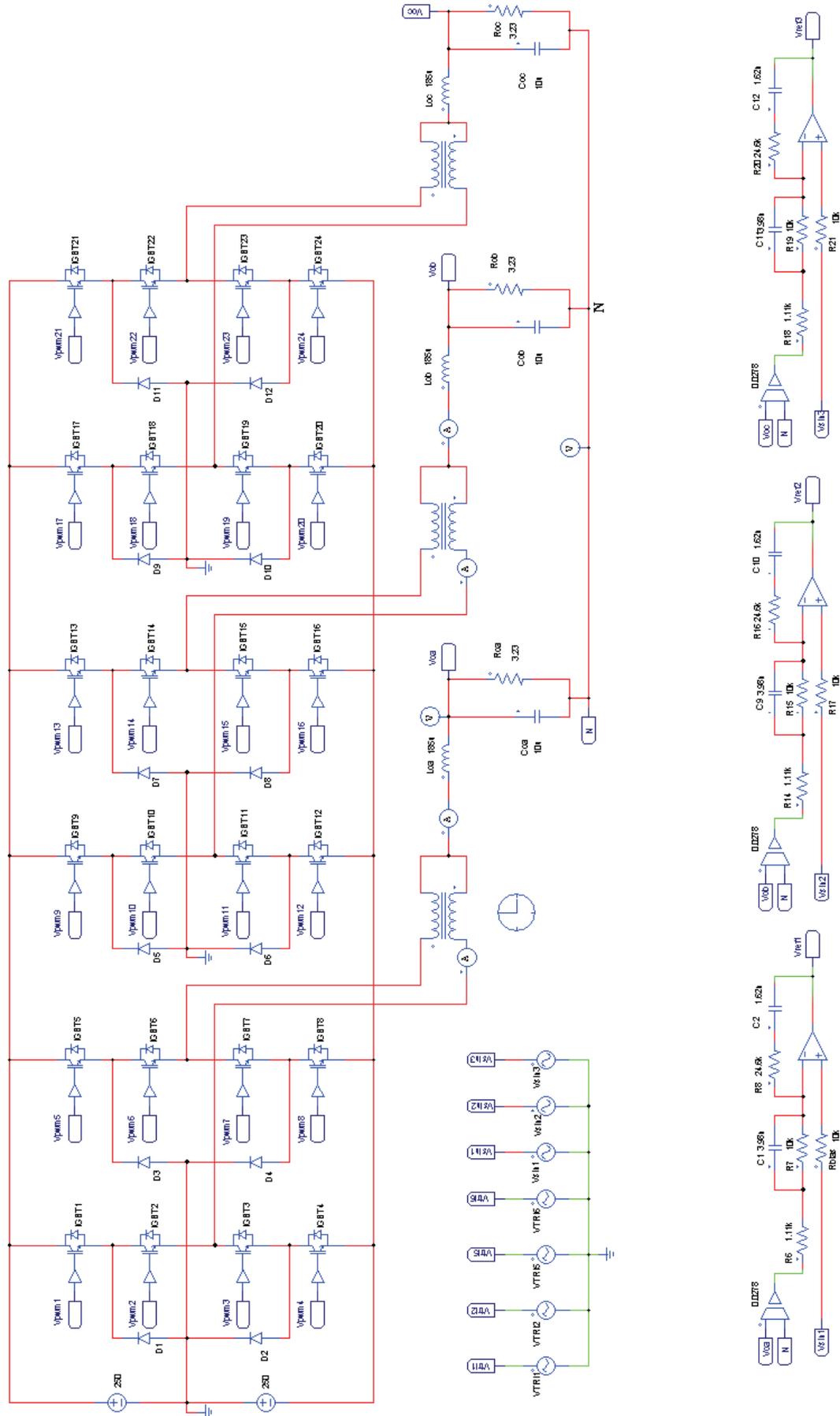


Figura 7.8 – Formas de onda da tensão de saída em cada fase do inversor trifásico 5N-NPC-MSSC.

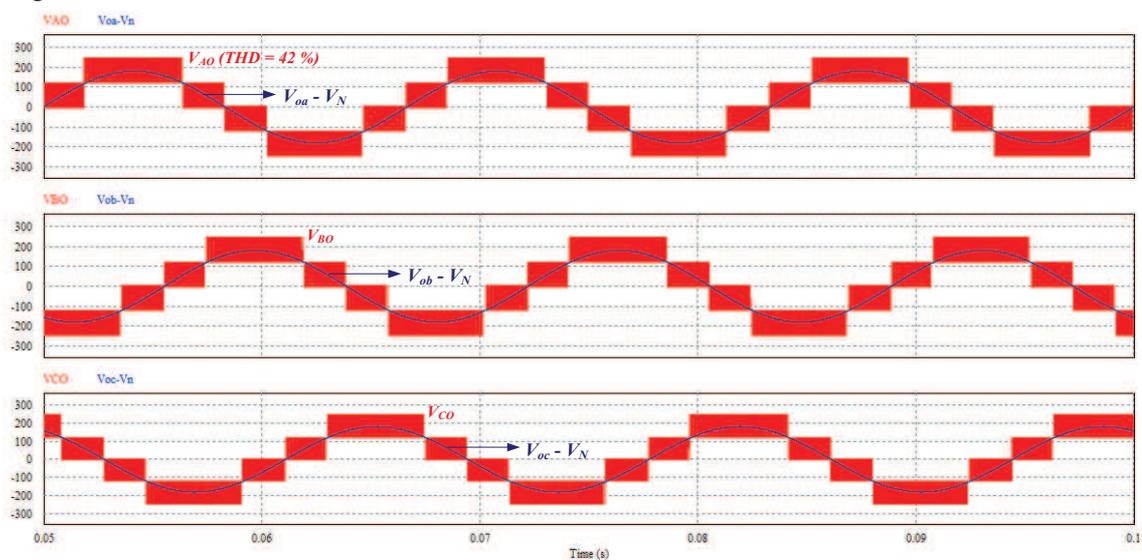
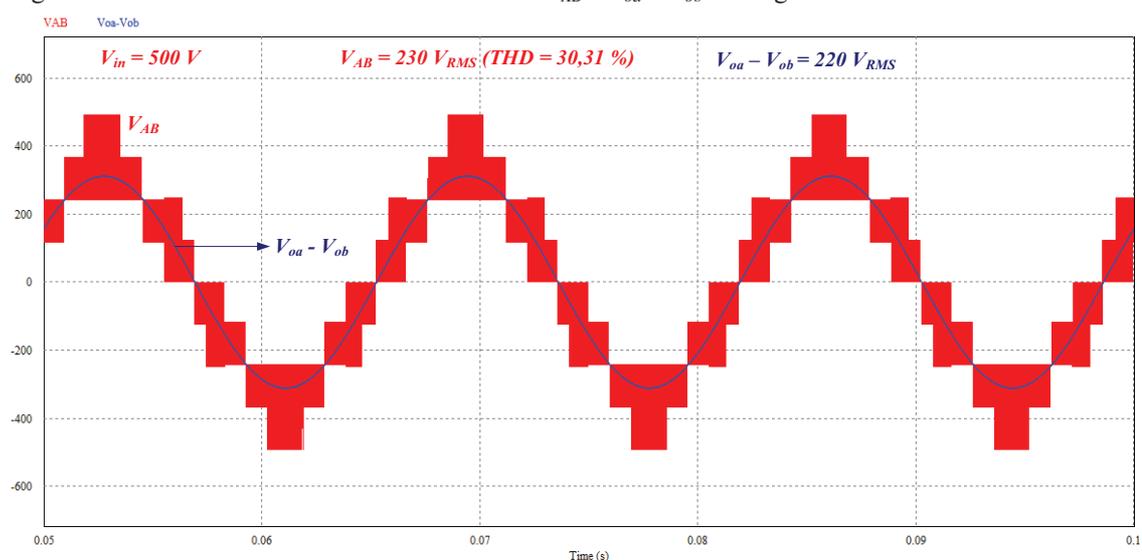


Figura 7.9 – Formas de onda das tensões de linha V_{AB} e $V_{oa} - V_{ob}$ na carga.



As formas de onda da tensão de saída V_{AN} , medida no ponto A em relação ao ponto neutro da carga, e da tensão de modo comum V_{NO} estão representadas na Figura 7.10. Observa-se um conteúdo harmônico reduzido na forma de onda da tensão V_{AN} em relação ao conteúdo harmônico presente na forma de onda da tensão V_{AO} .

As formas de onda das correntes nos indutores filtros de saída em cada fase do inversor e das correntes nos enrolamentos primários dos autotransformadores estão representadas na Figura 7.11. Verifica-se que a corrente em cada enrolamento do autotransformador é igual à metade da corrente no indutor filtro de saída correspondente.

Figura 7.10 – Formas de onda da tensão V_{AN} e da tensão V_{NO} .

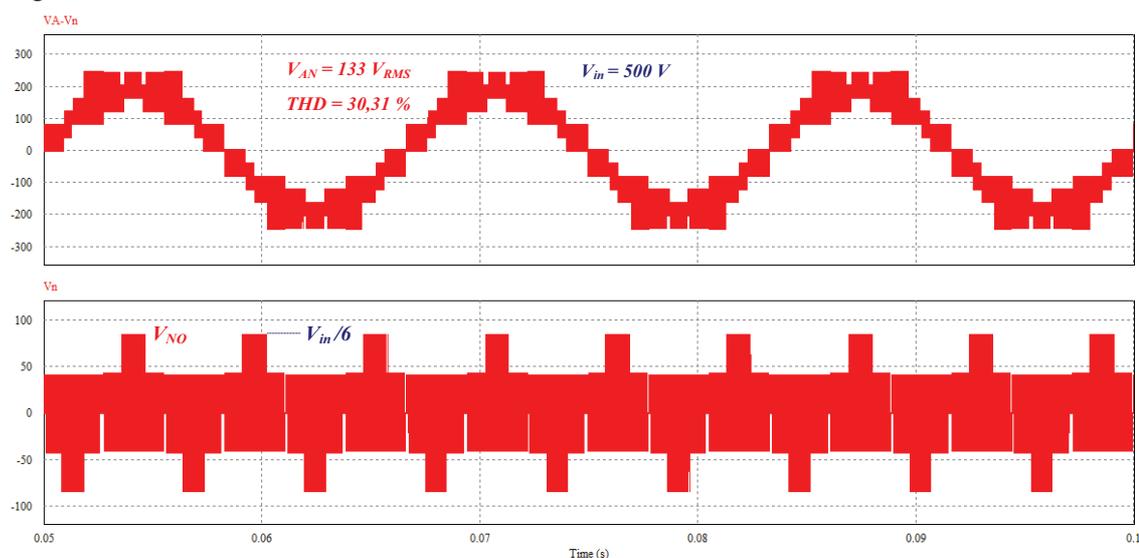
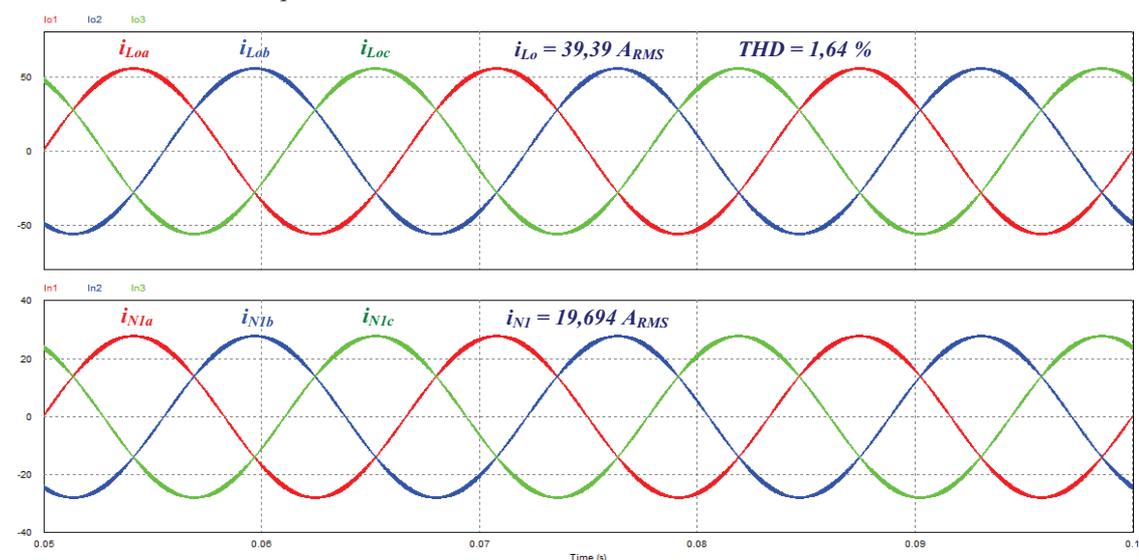


Figura 7.11 – Formas de onda das correntes nos indutores filtros de saída e nos enrolamentos primários dos autotransformadores para o inversor trifásico 5N-NPC-MSSC.



7.4 Conclusão

Neste capítulo foi apresentada a topologia do inversor de 5 níveis trifásico baseado na célula de comutação de múltiplos estados com grampeamento do ponto central. O princípio de funcionamento de cada fase do inversor trifásico é similar ao correspondente conversor monofásico, sendo que as tensões senoidais de referência estão defasadas de 120 graus entre si. As formas de onda teóricas das tensões de saída do inversor foram apresentadas, assim como os estados topológicos possíveis para cada fase do conversor trifásico.

Resultados de simulação também foram apresentados, comprovando a análise teórica realizada e verificando um conteúdo harmônico reduzido na tensão de saída de cada fase do conversor em relação ao ponto neutro quando comparado com a tensão de saída de cada fase em relação ao ponto O .

CONCLUSÃO GERAL

Neste trabalho foi apresentada uma análise individual e comparativa de três inversores multiníveis monofásicos com grampeamento do ponto central (NPC), denominados de inversor de três níveis NPC baseado no paralelismo de células de comutação (3N-NPC-PCC), inversor de cinco níveis NPC baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC) e inversor de cinco níveis NPC baseado em células de comutação intercaladas (5N-NPC-CCI). Estes conversores apresentam como característica comum, a divisão da corrente total de saída entre os braços individuais e conseqüentemente entre os semicondutores de cada conversor. Com esta técnica, obtém-se uma elevação na capacidade da corrente total de saída dos conversores, sem aumentar os esforços de corrente nos semicondutores.

Primeiramente, foi realizada uma revisão bibliográfica sobre os conversores multiníveis, na qual as principais topologias, técnicas de modulação e algumas aplicações para estes conversores foram exemplificadas. Em seguida, foram apresentadas algumas técnicas utilizadas para aumentar a capacidade de corrente dos conversores multiníveis, as quais consistem no intercalamento de conversores individuais conectados através de indutores acoplados. Foram também descritas algumas diferenças relevantes entre o acoplamento magnético realizado através de indutores ou utilizando um autotransformador. Finalmente, foram apresentadas quatro topologias de conversores multiníveis baseados nas células de comutação de múltiplos estados.

Foram realizados o estudo e a análise do inversor de cinco níveis NPC monofásico baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC), que utiliza um autotransformador. Os modos de operação e as etapas de funcionamento para este inversor foram descritos em detalhes, verificando a existência de cinco níveis na tensão de saída. Um estudo quantitativo do conversor também foi realizado, no qual foram desenvolvidas as equações para o cálculo das principais grandezas do conversor. Um exemplo de projeto seguido de simulação computacional foi apresentado, na qual foram observadas algumas formas de onda importantes que caracterizam o funcionamento do inversor. Finalmente, foram apresentados resultados experimentais obtidos a partir de um protótipo de 5 kW montado em laboratório para o inversor 5N-NPC-MSSC.

Estudos semelhantes também foram realizados para os inversores 5N-NPC-CCI e 3N-NPC-PCC, nos quais foram observadas as semelhanças e as principais vantagens e desvantagens entre as topologias analisadas. Foram também apresentados resultados

experimentais obtidos a partir de protótipos de 5 kW desenvolvidos em laboratório para os inversores 5N-NPC-CCI e 3N-NPC-PCC.

Os resultados experimentais obtidos a partir dos protótipos desenvolvidos em laboratório comprovaram a análise teórica realizada. Os conversores de cinco níveis desenvolvidos apresentaram um elevado rendimento, uma alta densidade de potência e uma baixa distorção harmônica total (THD) na tensão de saída dos inversores, antes do filtro. Comparando o volume e peso, foi verificado que os inversores de cinco níveis apresentam praticamente o mesmo valor. Entretanto, o inversor de três níveis apresenta maior peso e volume comparado com os inversores de cinco níveis devido ao filtro de saída ficar submetido apenas à frequência de comutação dos interruptores.

Resultados experimentais demonstram curvas de rendimento similares para os inversores de cinco níveis, porém verificaram uma redução no rendimento do inversor de três níveis devido às perdas de comutação nos interruptores conectados diretamente em paralelo. Em termos de valores eficazes, o inversor 5N-NPC-CCI apresenta maiores correntes nos semicondutores e componentes magnéticos.

Em laboratório foi observado que os inversores 5N-NPC-CCI e 3N-NPC-PCC são mais susceptíveis ao desbalanceamento de correntes através dos componentes devido a pequenas variações de razão cíclica, pequenas diferenças de valores nos resistores de gatilho e outras não idealidades, especialmente nos *layouts* dos protótipos. Desta forma, algumas precauções adicionais devem ser realizadas durante a implementação destes dois conversores.

Os circuitos de comando e controle utilizados nos conversores foram descritos. Também foi apresentado o projeto, a implementação e a verificação experimental da malha de controle da tensão diferencial necessária para o balanceamento adequado da tensão cc na entrada dos inversores. Através da implementação da malha de controle da tensão diferencial, verificou-se que a resposta dinâmica do sistema é suficientemente lenta, de forma que a ondulação na tensão cc de entrada não seja suprimida, mantendo o formato senoidal da tensão de saída e respeitando o balanço das potências instantâneas do sistema. Verificou-se também uma sensível redução na THD da tensão de saída V_o com a utilização desta técnica de controle. A implementação da malha de controle da tensão diferencial é também uma das importantes contribuições do trabalho.

Finalmente foi apresentada a proposta trifásica do inversor 5N-NPC-MSSC com resultados obtidos em simulação.

TRABALHOS FUTUROS

Como proposta para trabalhos futuros pode-se citar a utilização da célula de comutação de múltiplos estados (MSSC) aplicada aos conversores 3N-SNPC e 3N-ASNPC (FLORICAU; GATEAU; LEREDDE, 2010), resultando nos conversores 5N-SNPC-MSSC e 5N-ASNPC-MSSC e uma análise comparativa envolvendo estes conversores e o conversor 5N-NPC-MSSC. Pode-se citar também a implementação experimental da proposta trifásica para o inversor 5N-NPC-MSSC.

REFERÊNCIAS

- ACUNA, P. F.; MORÁN, L. A.; WEISHAUPT, C. A.; DIXON, J. W. An Active Power Filter Implemented with Multilevel Single-Phase NPC Converters. In: **Proc. IEEE IECON 2011**, pp. 4367-4372, November 2011.
- BARBI, I. **Teoria Fundamental do Motor de Indução**. Florianópolis: Editora da UFSC-Eletróbrás, 1985.
- BARBOSA, P.; STEIMER, P.; STEINKE, J.; MEYSENC, L.; WINKELNKEMPER, M.; CELANOVIC, N. Active Neutral-Point-Clamped Multilevel Converters. In: **Proc. Power Electron. Spec. Conf.**, Recife, Brazil, pp. 2296-2301, June 2005.
- BASCOPE, G. V. T. **Nova Família de Conversores PWM CC-CC Não-isolados Utilizando a Célula de Comutação de Três Estados**. Florianópolis, 2001. Tese de Doutorado, Universidade Federal de Santa Catarina.
- BASCOPE, G. V. T.; BARBI, I. Generation of a Family of Non-Isolated DC -DC PWM Converters Using New Three-State Switching Cells. In: **Proc. IEEE PESC'2000**, vol. 2, pp. 858-863, June 2000.
- BASCOPE, R. P. T.; PERIN, A. J. **O Transistor IGBT Aplicado em Eletrônica de Potência**. Porto Alegre: Sagra Luzzato, 1997.
- BATISTA, F. A. B. **Modulação Vetorial Aplicada A Retificadores Trifásicos PWM Unidirecionais**. Florianópolis, 2006. Tese de Doutorado, Universidade Federal de Santa Catarina.
- BOOST, M. A.; ZIOGAS, P. D. State-of-the-Art Carrier PWM Techniques: A Critical Evaluation. **IEEE Transactions on Industry Applications**, vol. 24, no. 2, pp. 271-280, March/April 1988.
- BORGONOVO, D. **Análise Modelagem e Controle de Retificadores PWM Trifásicos**. Florianópolis, 2005. Tese de Doutorado, Universidade Federal de Santa Catarina.
- BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 6^a Edição, Rio de Janeiro: Prentice-Hall do Brasil, 1998.
- BRAGA, H. A. C.; BARBI, I. A New Technique for Parallel Connection of Commutation Cells: Analysis, Design, and Experimentation. **IEEE Transactions on Power Electronics**, vol. 12, no. 2, pp. 387-395, March 1997.
- BRUCKNER, T.; BERNET, S.; GÜLDNER, H. The Active NPC Converter and Its Loss-Balancing Control. **IEEE Transactions on Industrial Electronics**, vol. 52, no. 3, pp. 855-868, June 2005.
- CARRARA, G.; GARDELLA, S.; MARCHESONI, M.; SALUTARI, R.; SCIUTTO, G. A new multilevel PWM method: A theoretical analysis. **IEEE Trans. Power Electron.**, vol. 7, pp. 497-505, July 1992.
- COUGO, B. **Design and Optimization of Intercell Transformers for Parallel Multicell Converters**. France, 2010. PhD Dissertation, INP Toulouse.
- DIXON, J.; MORÁN, L. High-Level Multistep Inverter Optimization Using a Minimum Number of Power Transistors. **IEEE Transactions on Power Electronics**, vol. 21, no. 2, pp. 330-337, March 2006.

- DROFENIK, U.; KOLAR, J. W. Analyzing the Theoretical Limits of Forced Air-Cooling by Employing Advanced Composite Materials with Thermal Conductivities $> 400\text{W/mK}$. **IEEE CIPS**, Naples, Italy, June 2006.
- EWANCHUK, J.; VAFAKHAH, B.; SALMON, J. A Five/Nine-Level Twelve-Switch Neutral Point Clamped Inverter for High Speed Electric Drives. **IEEE ECCE2010 Conf. Rec.**, pp. 2333-2340, September 2010.
- FLORICAU, D.; FLORICAU, E.; GATEAU, G. New Multilevel Converters with Coupled Inductors: Properties and Control. **IEEE Transactions on Industrial Electronics**, vol. 58, no. 12, pp. 5344-5351, December 2011.
- FLORICAU, D.; GATEAU, G.; DUMITRESCU, M.; TEODORESCU, R. A New Stacked NPC Converter: 3L-Topology and Control. In: **Proc. 12th EPE**, Aalborg, Denmark, pp. 1-10, September 2007.
- FLORICAU, D.; GATEAU, G.; LEREDDE, A. New Active Stacked NPC Multilevel Converter: Operation and Features. **IEEE Transactions on Industrial Electronics**, vol. 57, no. 7, pp. 2272-2278, July 2010.
- FOREST, F.; LABOURÉ, E.; MEYNARD, T. A.; SMET, V. Design and Comparison of Inductors and Intercell Transformers for Filtering of PWM Inverter Output. **IEEE Transactions on Power Electronics**, vol. 24, no. 3, pp. 812-821, March 2009.
- GATEAU, G.; MEYNARD, T. A.; FOCH, H. Stacked Multicell Converter (SMC): Properties and Design. In: **Proc. Power Electron. Spec. Conf.**, Vancouver, BC, Canada, pp. 1583-1588, June 2001.
- HAUSMANN, R.; BARBI, I. Three-Phase Multilevel Bidirectional DC-AC Converter Using Three-Phase Coupled Inductors. In: **Proc. Energy Convers. Congr. Expo.**, San Jose, CA, pp. 2160–2167, September 2009.
- HAUSMANN, R.; SILVA, R.; BARBI, I. Three-Phase NPC Inverter Using Three-Phase Coupled Inductor. In: **Proc. Energy Convers. Congr. Expo.**, San Jose, CA, pp. 913–918, September 2009.
- HELDWEIN, M. L.; MUSSA, S. A.; BARBI, I. Three-Phase Multilevel PWM Rectifiers Based on Conventional Bi-directional Converters. **IEEE Transactions on Power Electronics**, vol. ??, no. ??, 2009.
- HOLMES, G.; LIPO, T. **Pulse Width Modulation for Power Converters**, New York: IEEE Press/Wiley, 2003.
- HOLTZ, J. Pulsewidth Modulation – A Survey. **IEEE Transactions on Industrial Electronics**, vol. 39, no. 5, pp. 410-420, December 1992.
- HOLTZ, J. Pulsewidth modulation for power converters. In: **Proc. IEEE**, vol. 82, pp. 1194–1214, August 1994.
- IEC-61800-5. Norma da IEC (*International Electrotechnical Commission*) para Inversores CA.
- IEEE 519-1992. Guia para Controle de Harmônicos e Compensação Reativa dos Conversores de Potência Estáticos.
- JOÓS, G.; HUANG, X.; OOI, B. T. Direct-Coupled Multilevel Cascaded Series Var Compensators. **IEEE Transactions on Industry Applications**, vol. 34, no. 5, pp. 1156-1163, September/October 1998.

- KLABUNDE, M.; ZHAO, Y.; LIPO, T. A. Current Control of a 3 Level Rectifier/Inverter Drive System. In: **Conf. Rec. IEEE-IAS Annu. Meeting**, pp. 2348-2356, October 1994.
- KOLAR, J. W.; DROFENIK, U.; ZACH, F. C. Current Handling Capacity of the Neutral Point of a Three-Phase/Switch/Level Boost Type PWM (Vienna) Rectifier. In: **Proc. IEEE PESC'96**, Baveno, Italy, pp. 1329-1336, June, 1996.
- LABOURÉ, E.; CUNIÈRE, A.; MEYNARD, T.; FOREST, F.; SARRAUTE, E. A Theoretical Approach to Intercell Transformers, Application to Interleaved Converters. **IEEE Transactions on Power Electronics**, vol. 23, no. 23, pp. 464–474, January 2008.
- LAI, J.-S.; PENG, F. Z. Multilevel Converters – A New Breed of Power Converters. **IEEE Trans. Ind. Applicat.**, vol. 32, pp. 509-517, May/June 1996.
- LI, L.; CZARKOWSKI, D.; LIU, Y.; PILLAY, P. Multilevel selective harmonic elimination PWM technique in series connected voltage inverters. **IEEE Trans. Ind. Appl.**, vol. 36, pp. 160–170, January/February 2000.
- LINARD, F. M. A. **Sistema Ininterrupto de Energia de Dupla Conversão com Integração do Retificador e do Inversor**. Fortaleza, 2009. Dissertação de Mestrado, Universidade Federal do Ceará.
- MARTINS, D. C.; BARBI, I. **Introdução ao Estudo dos Conversores CC-CA**. Edição do Autor, Florianópolis, 2005.
- MCGRATH, B. P.; HOLMES, D. G.; LIPO, T. A. Optimised Space Vector Switching Sequences for Multilevel Inverters. **IEEE Transactions on Power Electronics**, vol. 18, no. 6, pp. 1293-1301, November 2003.
- MEYNARD, T. A.; FOCH, H. Multi-level choppers for high voltage applications. In: **Proc. Eur. Conf. Power Electron. Appl.**, 1992, vol. 2, pp. 45–50.
- MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power Electronics: Converters, Applications, and Design**. 2nd Edition, New York: John Wiley & Sons, Inc., 1995.
- NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Trans. Ind. Appl.**, vol. IA-17, no. 5, pp. 518–523, September/October 1981.
- NODARI, L. M. **Sistema de Controle Digital com Rápida Resposta Transitória para um Retificador Monofásico Meia-Ponte**. Joinville-SC, 2011. Dissertação de Mestrado, Universidade Estadual de Santa Catarina.
- OGATA, K. **Engenharia de Controle Moderno**. 4^a Edição, São Paulo: Pearson Prentice Hall, 2003.
- PAICE, D. A. **Power Electronic Converter Harmonic Multipulse Methods for Clean Power**. New York: IEEE Press, 1996.
- PENG, F. Z.; LAI, J.-S. A Static Var Generator Using a Staircase Waveform Multilevel Voltage-Source Converter. In: **Proc. Seventh Int. Power Quality Conf.**, Dallas, TX, pp. 58-66, September 1994.
- PENG, F. Z.; LAI, J.-S. Dynamic Performance and Control of a Static Var Generator using Cascade Multilevel Inverters. **IEEE Trans. Ind. Applicat.**, vol. 33, pp. 748-755, May/June 1997.
- PENG, F. Z.; LAI, J.-S.; MCKEEVER, J. W.; VANCOEVERING, J. A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation. **IEEE Trans. Ind. Applicat.**, vol. 32, pp. 1130-1138, September/October 1996.

- PENG, F. Z.; MCKEEVER, J. W.; ADAMS, D. J. A Power Line Conditioner Using Cascade Multilevel Inverters for Distribution Systems. **IEEE Transactions On Industry Applications**, vol. 34, no. 6, pp. 1293-1298, November/December 1998.
- PERAÇA, M. T. **Conversores Utilizando Células de Comutação de Quatro Estados**. Florianópolis, 2008. Tese de Doutorado, Universidade Federal de Santa Catarina.
- PERAÇA, M. T.; BARBI, I. Three-Level Half-Bridge Inverter Based on the Three-State Switching Cell. **Presented at the INDUSCON**, Recife, Brazil, 2006.
- RIBEIRO, E. R. **Filtros Ativos Série para a Compensação de Harmônicas de Tensão**. Florianópolis, 2003. Tese de Doutorado, Universidade Federal de Santa Catarina.
- RODRIGUEZ, J.; BERNET, S.; WU, B.; PONTT, J. O.; KOURO, S. Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage drives. **IEEE Transactions on Industrial Electronics**, vol. 54, no. 6, pp. 2930-2945, December 2007.
- RODRIGUEZ, J.; DIXON, J.; ESPINOZA, J.; LEZANA, P. PWM Regenerative Rectifiers: State of the Art. **IEEE Trans. Ind. Electron.**, vol. 52, pp. 5-22, January/February 2005.
- RODRIGUEZ, J.; FRANQUELO, L. G.; KOURO, S. Multilevel Converters: An Enabling Technology for High-Power Applications. In: **Proceedings of the IEEE**, vol. 97, no. 11, pp. 1786-1817, November 2009.
- RODRIGUEZ, J.; LAI, J.-S.; PENG, F. Z. Multilevel Inverters: A Survey of Topologies, Controls, and Applications. **IEEE Transactions on Industrial Electronics**, vol. 49, no. 4, pp. 724-738, August 2002.
- SALMON, J.; KNIGHT, A. M.; EWANCHUK, J. Single-Phase Multilevel PWM Inverter Topologies Using Coupled Inductors. **IEEE Transactions on Power Electronics**, vol. 24, no. 5, pp. 1259-1266, May 2009.
- SCHWEIZER, M.; KOLAR, J. W. High Efficiency Drive System with 3-Level T-Type Inverter. **Proceedings of the 2011-14th European Conference on Power Electronics and Applications (EPE 2011)**.
- SEIXAS, F. J. M. **Conversores CA-CC de 12 kW com Elevado Fator de Potência Utilizando Autotransformador com Conexão Diferencial de Múltiplos Pulsos**. Florianópolis, 2001. Tese de Doutorado, Universidade Federal de Santa Catarina.
- SINHA, G.; LIPO, T. A. A Four Level Rectifier-Inverter System for Drive Applications. In: **Conf. Rec. IEEE-IAS Annu. Meeting**, pp. 980-987, October 1996.
- SOUZA, F. P. **Correção do Fator de Potência para Instalações de Baixa Potência Empregando Filtros Ativos**. Florianópolis, 2000. Tese de Doutorado, Universidade Federal de Santa Catarina.
- TEICHMANN, R.; BERNET, S. A Comparison of Three-Level Converters Versus Two-Level Converters for Low-Voltage Drives, Traction, and Utility Applications. **IEEE Transactions On Industry Applications**, vol. 41, no. 3, pp. 855-865, May/June 2005.
- TOLBERT, L. M.; PENG, F. Z.; HABELTLER, T. G. Multilevel Converters for Large Electric Drives. **IEEE Transactions On Industry Applications**, vol. 35, no. 1, pp. 36-44, January/February 1999.
- UEDA, F.; MATSUI, K.; ASAO, M.; TSUBOI, K. Parallel-Connections of Pulsewidth Modulated Inverters Using Current Sharing Reactors. **IEEE Transactions on Power Electronics**, vol. 10, no. 6, pp. 673-679, November 1995.

VAFAKHAH, B.; EWANCHUK, J.; SALMON, J. Multi-Carrier Interleaved PWM Strategies for a New Five-Level NPC Inverter Using a 3-Phase Coupled Inductor. **IEEE**, pp. 2312-2319, 2010.

VORPERIAN, V. Simplified Analysis of PWM Converters Using Model of PWM Switch Part I: Continuous Conduction Mode. **IEEE Trans. Aerosp. Electron. Syst.**, vol. 26, pp. 490-496, May 1990.

WU, B. **High-power converters and ac drives**. New Jersey: John Wiley & Sons, Inc., 2006.

YUAN, X.; STEMMLER, H.; BARBI, I. Investigation on the Clamping Voltage Self-Balancing of the Three-Level Capacitor Clamping Inverter. In: **Proc. IEEE PESC'99**, pp. 1059-1064, 1999.

ZHOU, K.; WANG, D. Relationship Between Space-Vector Modulation and Three-Phase Carrier-Based PWM: A Comprehensive Analysis. **IEEE Transactions on Industrial Electronics**, vol. 49, no. 1, pp. 186-196, February 2002.

ZIOGAS, P. D.; MORAN, L.; JOOS, G.; VINCENTI, D. A refined PWM scheme for voltage and current source converter. In: **Proc. IEEE PESC'90**, 1990, pp. 977-983.

ANEXO A - CÁLCULO TÉRMICO NOS COMPONENTES MAGNÉTICOS

A.1 Parâmetros e especificações do autotransformador

No projeto do inversor de cinco níveis monofásico com grampeamento do ponto central baseado na célula de comutação de múltiplos estados (5N-NPC-MSSC) foi utilizado um autotransformador com as seguintes especificações:

Núcleo: EE-65/33/52;

| | |
|--|---|
| $A_e = 10,64 \text{ cm}^2$ | Área da secção transversal do núcleo; |
| $A_w = 5,478 \text{ cm}^2$ | Área da janela do núcleo; |
| $A_e.A_w = 58,286 \text{ cm}^4$ | Produto $A_e.A_w$ do núcleo; |
| $V_e = 156,4 \text{ cm}^3$ | Volume do núcleo; |
| $N_e = 12$ | Número de espiras de cada enrolamento; |
| $l_t = 21,25 \text{ cm}$ | Comprimento médio de uma espira; |
| $S_{AWG26} = 0,00129 \text{ cm}^2$ | Área da secção transversal do fio sem isolamento; |
| $n_p = 40$ | Número de fios em paralelo; |
| $\rho_{Cu} = 2,11 \times 10^{-6} \Omega \cdot \text{cm}$ | Resistividade do cobre a 80°C. |

Os parâmetros de operação do autotransformador são os seguintes:

| | |
|-----------------------------|---|
| $V_{in} = 500 \text{ V}$ | Tensão de entrada no inversor; |
| $I_{RMS} = 19,68 \text{ A}$ | Valor eficaz da corrente em cada enrolamento; |
| $F_s = 20 \text{ kHz}$ | Frequência de operação do autotransformador. |

A.2 Perdas nos enrolamentos do autotransformador

Para o cálculo das perdas nos enrolamentos do autotransformador, por efeito Joule, a resistência elétrica equivalente de cada enrolamento é determinada inicialmente com o auxílio da equação (A.1).

$$R_{cobre} = \frac{\rho_{Cu} \cdot l_t \cdot N_e}{S_{AWG26} \cdot n_p} = \frac{2,11 \times 10^{-6} \times 21,25 \times 12}{0,00129 \times 40} = 0,01 \Omega \quad (\text{A.1})$$

Sendo assim as perdas nos enrolamentos do autotransformador são calculadas através da equação (A.2).

$$P_{cobre} = R_{cobre} \cdot I_{RMS}^2 \cdot 2 = 0,01 \times 19,68^2 \times 2 = 7,75 \text{ W} \quad (\text{A.2})$$

A.3 Perdas no núcleo do autotransformador

As perdas magnéticas por histerese e correntes parasitas no núcleo de ferrite do autotransformador são calculadas de forma empírica pela equação (A.3).

$$P_{nucleo} = \Delta B^x \cdot (K_H \cdot F_s + K_E \cdot F_s^2) \cdot V_e \quad (A.3)$$

Na qual:

ΔB – excursão da densidade de fluxo em Teslas;

$x = 2,329$ – coeficiente para o material ferrite IP12;

F_s – frequência de operação em Hz;

$K_H = 4 \times 10^{-5}$ – coeficiente de perdas por histerese (valor referencial para ferrite);

$K_E = 4 \times 10^{-10}$ – coeficiente de perdas por correntes parasitas (valor referencial);

V_e – volume do núcleo do autotransformador em cm^3 .

O valor de operação da excursão da densidade de fluxo é obtido, isolando o valor de ΔB na equação (2.57) e substituindo os valores dos parâmetros e especificações do autotransformador.

$$\Delta B = \frac{V_{in}}{8 \cdot Ae \cdot Ne \cdot F_s} \times 10^4 = \frac{500}{8 \times 10,64 \times 12 \times 20 \times 10^3} \times 10^4 = 0,245 \text{ T} \quad (A.4)$$

Substituindo os valores na equação (A.3), obtém-se o valor das perdas no núcleo do autotransformador.

$$P_{nucleo} = 0,245^{2,329} \cdot [4 \cdot 10^{-5} \cdot 20 \cdot 10^3 + 4 \cdot 10^{-10} \cdot (20 \cdot 10^3)^2] \cdot 156,4 = 5,66 \text{ W} \quad (A.5)$$

A.4 Perdas totais no autotransformador

As perdas totais no autotransformador são calculadas com o auxílio de (A.6).

$$P_{totais} = P_{cobre} + P_{nucleo} = 7,75 + 5,66 = 13,41 \text{ W} \quad (A.6)$$

A elevação de temperatura no autotransformador pode ser calculada utilizando-se a equação (A.7).

$$\Delta T = P_{totais} \cdot 59,28 \cdot V_e^{-0,544} = 13,41 \times 59,28 \times (156,4)^{-0,544} = 50,1 \text{ } ^\circ\text{C} \quad (A.7)$$

A.5 Parâmetros e especificações do indutor filtro L_o

Os parâmetros e especificações do indutor filtro de saída L_o , utilizado no inversor 5N-NPC-MSSC, são os seguintes:

Núcleo: EE-65/33/52;

| | |
|--|---|
| $A_e = 10,64 \text{ cm}^2$ | Área da secção transversal do núcleo; |
| $A_w = 5,478 \text{ cm}^2$ | Área da janela do núcleo; |
| $A_e.A_w = 58,286 \text{ cm}^4$ | Produto $A_e.A_w$ do núcleo; |
| $V_e = 156,4 \text{ cm}^3$ | Volume do núcleo; |
| $N_e = 15$ | Número de espiras do enrolamento; |
| $l_t = 21,25 \text{ cm}$ | Comprimento médio de uma espira; |
| $S_{AWG26} = 0,00129 \text{ cm}^2$ | Área da secção transversal do fio sem isolamento; |
| $n_p = 80$ | Número de fios em paralelo; |
| $\rho_{Cu} = 2,11 \times 10^{-6} \Omega \cdot \text{cm}$ | Resistividade do cobre a 80°C ; |
| $L_o = 185 \mu\text{H}$ | Valor da indutância. |

Os parâmetros de operação do indutor são os seguintes:

| | |
|--------------------------------|--|
| $V_{in} = 500 \text{ V}$ | Tensão de entrada no inversor; |
| $I_{RMS} = 39,37 \text{ A}$ | Valor eficaz da corrente no indutor; |
| $\Delta i_L = 4,162 \text{ A}$ | Ondulação máxima da corrente no indutor; |
| $F_{osc} = 40 \text{ kHz}$ | Frequência de operação do indutor. |

A.6 Perdas no enrolamento do indutor L_o

A resistência elétrica equivalente do enrolamento do indutor é determinada com o auxílio da equação (A.8).

$$R_{cobre} = \frac{\rho_{Cu} \cdot l_t \cdot N_e}{S_{AWG26} \cdot n_p} = \frac{2,11 \times 10^{-6} \times 21,25 \times 15}{0,00129 \times 80} = 6,52 \times 10^{-3} \Omega \quad (\text{A.8})$$

Desta forma, as perdas no enrolamento do indutor são calculadas através da equação (A.9).

$$P_{cobre} = R_{cobre} \cdot I_{RMS}^2 = 6,52 \times 10^{-3} \times 39,37^2 = 10,105 \text{ W} \quad (\text{A.9})$$

A.7 Perdas no núcleo do indutor L_o

A tensão aplicada sobre o indutor filtro é definida pela equação (A.10).

$$v_L = L_o \frac{\Delta i_L}{\Delta t} = N_e \frac{\Delta \phi}{\Delta t} = N_e \frac{\Delta B \cdot A_e}{\Delta t} \quad (\text{A.10})$$

Simplificando a equação (A.10) para ΔB , obtém-se a equação (A.11).

$$\Delta B = \frac{L_o \cdot \Delta i_L}{Ne \cdot Ae} \times 10^4 \quad (\text{A.11})$$

Substituindo os valores dos parâmetros e especificações do indutor na equação (A.11), encontra-se o valor de operação da excursão da densidade de fluxo no indutor L_o .

$$\Delta B = \frac{185 \times 10^{-6} \times 4,162}{15 \times 10,64} \times 10^4 = 0,048 \text{ T} \quad (\text{A.12})$$

Substituindo os valores adequados na equação (A.3), obtém-se o valor das perdas no núcleo do indutor L_o .

$$P_{\text{núcleo}} = 0,048^{2,329} \cdot [4 \cdot 10^{-5} \cdot 40 \cdot 10^3 + 4 \cdot 10^{-10} \cdot (40 \cdot 10^3)^2] \cdot 156,4 = 0,3 \text{ W} \quad (\text{A.13})$$

A.8 Perdas totais no indutor L_o

As perdas totais no indutor L_o são calculadas com o auxílio da equação (A.14).

$$P_{\text{totais}} = P_{\text{cobre}} + P_{\text{núcleo}} = 10,105 + 0,3 = 10,405 \text{ W} \quad (\text{A.14})$$

Verifica-se que as perdas no núcleo do indutor são desprezíveis em relação às perdas nos enrolamentos. Deve-se isto ao fato da ondulação de alta frequência presente na forma de onda da corrente no indutor ter um valor máximo reduzido quando comparado ao valor de pico.

A elevação de temperatura no indutor L_o do inversor 5N-NPC-MSSC pode ser calculada utilizando-se a equação (A.15).

$$\Delta T = P_{\text{totais}} \cdot 59,28 \cdot Ve^{-0,544} = 10,405 \times 59,28 \times (156,4)^{-0,544} = 39,49 \text{ } ^\circ\text{C} \quad (\text{A.15})$$

A.9 Parâmetros e especificações dos indutores L_1 e L_2

Os parâmetros e especificações dos indutores não acoplados L_1 e L_2 , utilizados no projeto do inversor 5N-NPC-CCI, são os seguintes:

Núcleo: EE-65/33/52;

$$Ae = 10,64 \text{ cm}^2$$

Área da secção transversal do núcleo;

$$Aw = 5,478 \text{ cm}^2$$

Área da janela do núcleo;

$$Ae \cdot Aw = 58,286 \text{ cm}^4$$

Produto $Ae \cdot Aw$ do núcleo;

$$Ve = 156,4 \text{ cm}^3$$

Volume do núcleo;

$$Ne = 26$$

Número de espiras do enrolamento;

$$l_t = 21,25 \text{ cm}$$

Comprimento médio de uma espira;

| | |
|---|---|
| $S_{AWG26} = 0,00129 \text{ cm}^2$ | Área da secção transversal do fio sem isolamento; |
| $n_P = 40$ | Número de fios em paralelo; |
| $\rho_{Cu} = 2,11 \times 10^{-6} \text{ } \Omega \cdot \text{cm}$ | Resistividade do cobre a 80°C; |
| $L_1 = L_2 = 370 \text{ } \mu\text{H}$ | Valor da indutância de cada indutor. |

Os parâmetros de operação dos indutores L_1 e L_2 são os seguintes:

| | |
|-------------------------------|---|
| $V_{in} = 500 \text{ V}$ | Tensão de entrada no inversor; |
| $I_{RMS} = 19,685 \text{ A}$ | Valor eficaz da corrente nos indutores; |
| $\Delta i_L = 8,44 \text{ A}$ | Ondulação máxima da corrente nos indutores; |
| $F_s = 20 \text{ kHz}$ | Frequência de operação dos indutores. |

A.10 Perdas nos enrolamentos dos indutores L_1 e L_2

A resistência elétrica equivalente dos enrolamentos dos indutores L_1 e L_2 é determinada com o auxílio da equação (A.16).

$$R_{cobre} = \frac{\rho_{Cu} \cdot l_t \cdot Ne}{S_{AWG26} \cdot n_P} = \frac{2,11 \times 10^{-6} \times 21,25 \times 26}{0,00129 \times 40} = 0,0226 \text{ } \Omega \quad (\text{A.16})$$

Desta forma, as perdas nos enrolamentos dos indutores L_1 e L_2 são calculadas através da equação (A.17).

$$P_{cobre} = R_{cobre} \cdot I_{RMS}^2 = 0,0226 \times 19,685^2 = 8,757 \text{ W} \quad (\text{A.17})$$

A.11 Perdas no núcleo dos indutores L_1 e L_2

A tensão aplicada sobre os indutores L_1 e L_2 é definida pela equação (A.18).

$$v_L = L_1 \frac{\Delta i_L}{\Delta t} = Ne \frac{\Delta \phi}{\Delta t} = Ne \frac{\Delta B \cdot Ae}{\Delta t} \quad (\text{A.18})$$

Simplificando a equação (A.18) para ΔB , obtém-se a equação (A.19).

$$\Delta B = \frac{L_1 \cdot \Delta i_L}{Ne \cdot Ae} \times 10^4 \quad (\text{A.19})$$

Substituindo os valores dos parâmetros e especificações dos indutores L_1 e L_2 na equação (A.19), encontra-se o valor de operação da excursão da densidade de fluxo nos indutores.

$$\Delta B = \frac{370 \times 10^{-6} \times 8,44}{26 \times 10,64} \times 10^4 = 0,113 \text{ T} \quad (\text{A.20})$$

Substituindo os valores adequados na equação (A.3), obtém-se o valor das perdas no núcleo dos indutores L_1 e L_2 .

$$P_{nucleo} = 0,113^{2,329} \cdot [4 \cdot 10^{-5} \cdot 20 \cdot 10^3 + 4 \cdot 10^{-10} \cdot (20 \cdot 10^3)^2] \cdot 156,4 = 0,936 \text{ W} \quad (\text{A.21})$$

A.12 Perdas totais nos indutores L_1 e L_2

As perdas totais em cada indutor do inversor 5N-NPC-CCI são calculadas com o auxílio da equação (A.22).

$$P_{totais} = P_{cobre} + P_{nucleo} = 8,757 + 0,936 = 9,693 \text{ W} \quad (\text{A.22})$$

Verifica-se que as perdas no núcleo dos indutores L_1 e L_2 são bastante reduzidas em relação às perdas nos enrolamentos.

A elevação de temperatura em cada indutor do inversor 5N-NPC-CCI pode ser calculada utilizando-se a equação (A.23).

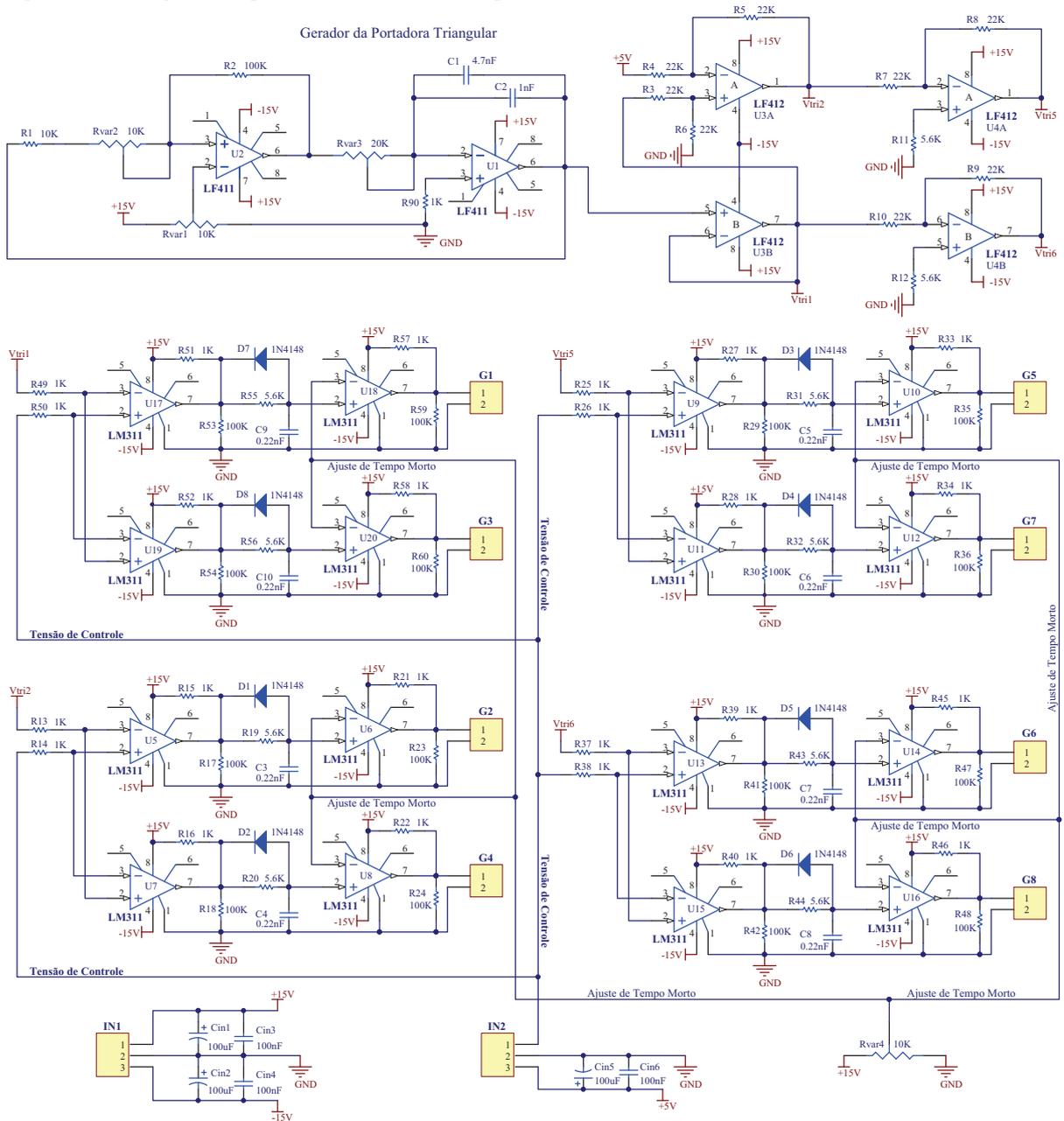
$$\Delta T = P_{totais} \cdot 59,28 \cdot Ve^{-0,544} = 9,693 \times 59,28 \times (156,4)^{-0,544} = 36,79 \text{ } ^\circ\text{C} \quad (\text{A.23})$$

ANEXO B – DIAGRAMAS ESQUEMÁTICOS DAS PLACAS DE CIRCUITO IMPRESSO UTILIZADAS NOS PROTÓTIPOS

B.1 Diagrama esquemático do circuito comparador PWM

O diagrama esquemático do circuito gerador das portadoras triangulares e do circuito comparador PWM utilizado nos conversores está representado na Figura B.1.

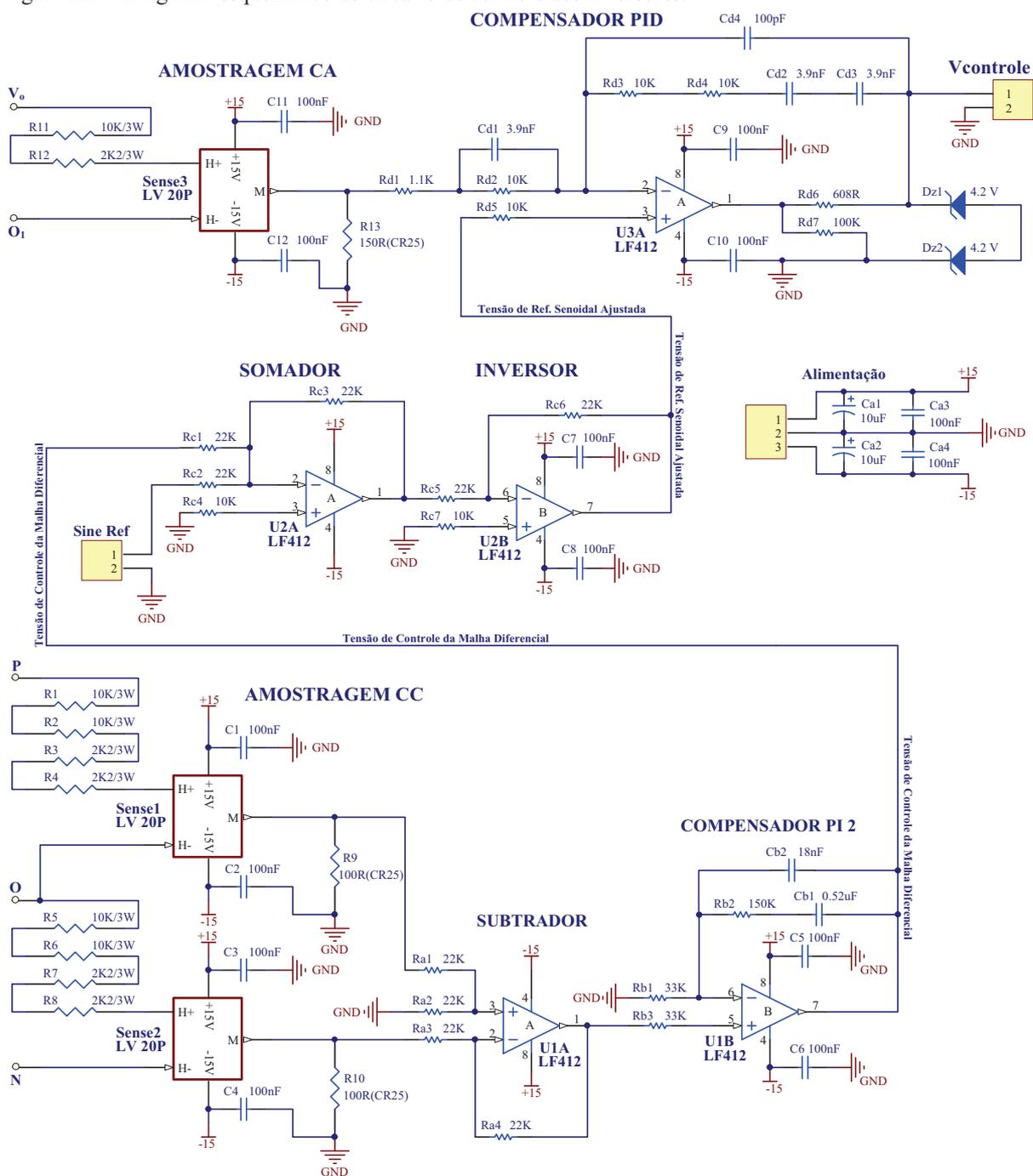
Figura B.1 – Diagrama esquemático do circuito comparador PWM.



B.2 Diagrama esquemático do circuito de controle dos inversores

O diagrama esquemático completo do circuito de controle dos inversores está representado na Figura B.2.

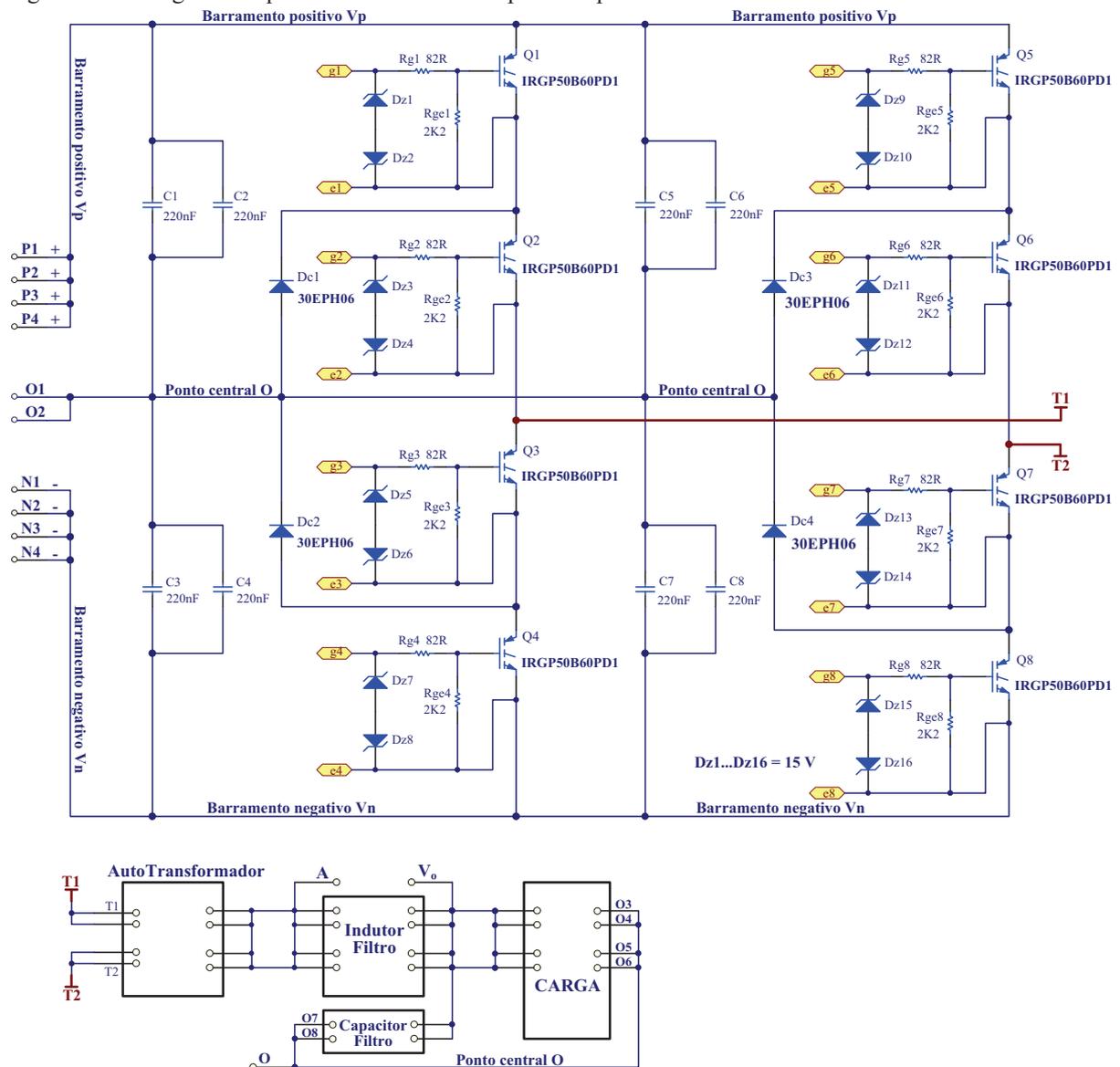
Figura B.2 – Diagrama esquemático do circuito de controle dos inversores.



B.3 Diagrama esquemático do circuito de potência dos inversores

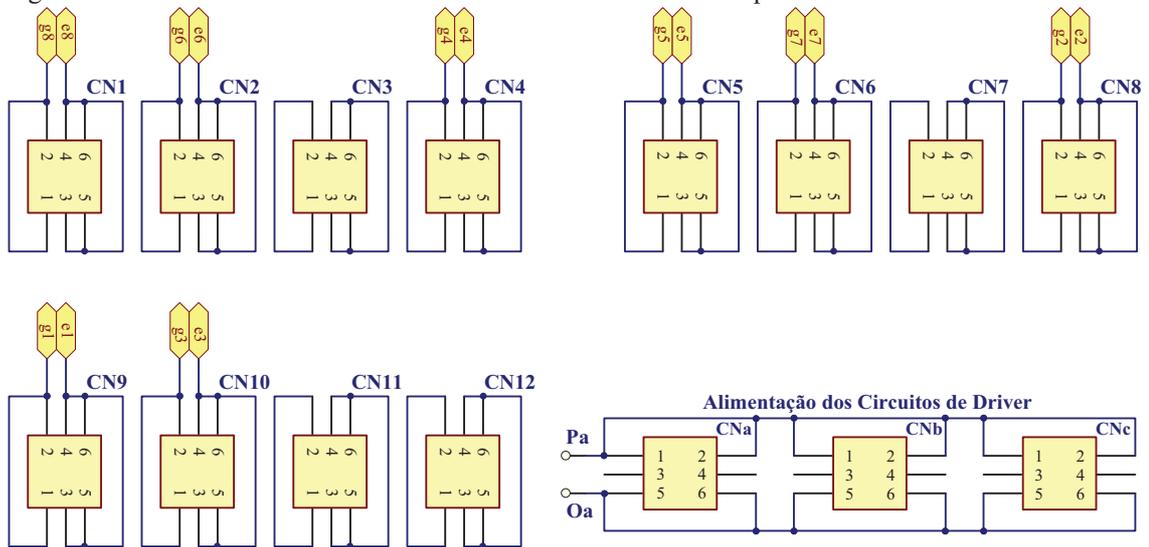
O diagrama esquemático do circuito de potência para o inversor 5N-NPC-MSSC está representado na Figura B.3. Para o inversor 5N-NPC-CCI, o indutor L_1 deve ser ligado diretamente entre os terminais T_1 e V_o do circuito de potência, enquanto que o indutor L_2 deve ser ligado diretamente entre os terminais T_2 e V_o . O terminal A não é utilizado para o inversor 5N-NPC-CCI. Para o inversor 3N-NPC-PCC, os terminais T_1 e T_2 são curto-circuitados com o terminal A e o indutor L_3 é conectado entre os terminais A e V_o do circuito de potência.

Figura B.3 – Diagrama esquemático do circuito de potência para o inversor 5N-NPC-MSSC.



Na Figura B.4 estão representados os terminais de conexão dos circuitos de *driver* dos interruptores que são inseridos na placa do circuito de potência dos inversores.

Figura B.4 – Terminais de conexão dos circuitos de *driver* dos interruptores.



ANEXO C – DIAGRAMAS ESQUEMÁTICOS DOS CIRCUITOS UTILIZADOS EM SIMULAÇÃO PARA OS INVERSORES

C.1 Circuito utilizado em simulação para o inversor 5N-NPC-MSSC

O diagrama esquemático do circuito de potência utilizado em simulação para o inversor 5N-NPC-MSSC está representado na Figura C.1. O diagrama esquemático do circuito de controle está representado na Figura C.2.

Figura C.1 – Diagrama esquemático do circuito de potência para o inversor 5N-NPC-MSSC.

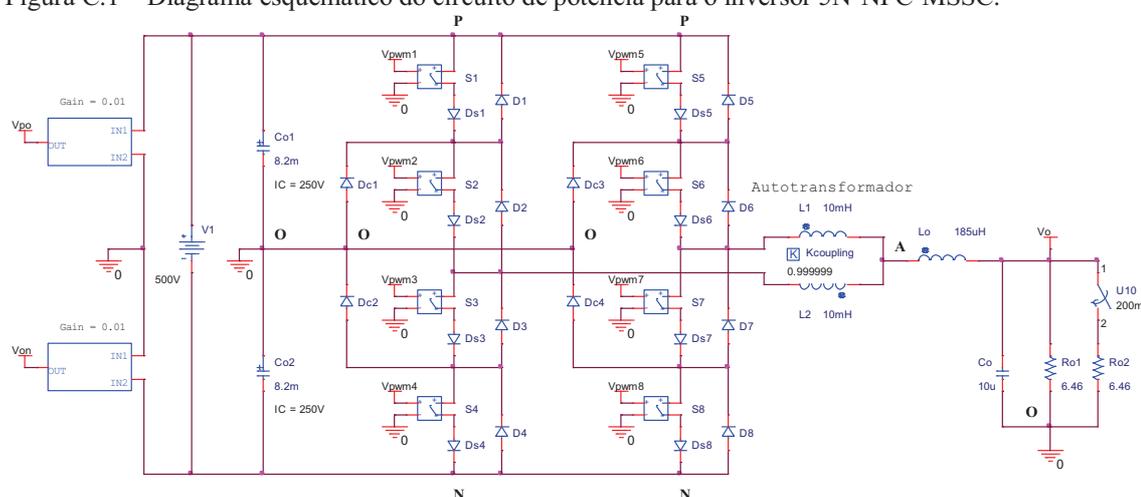
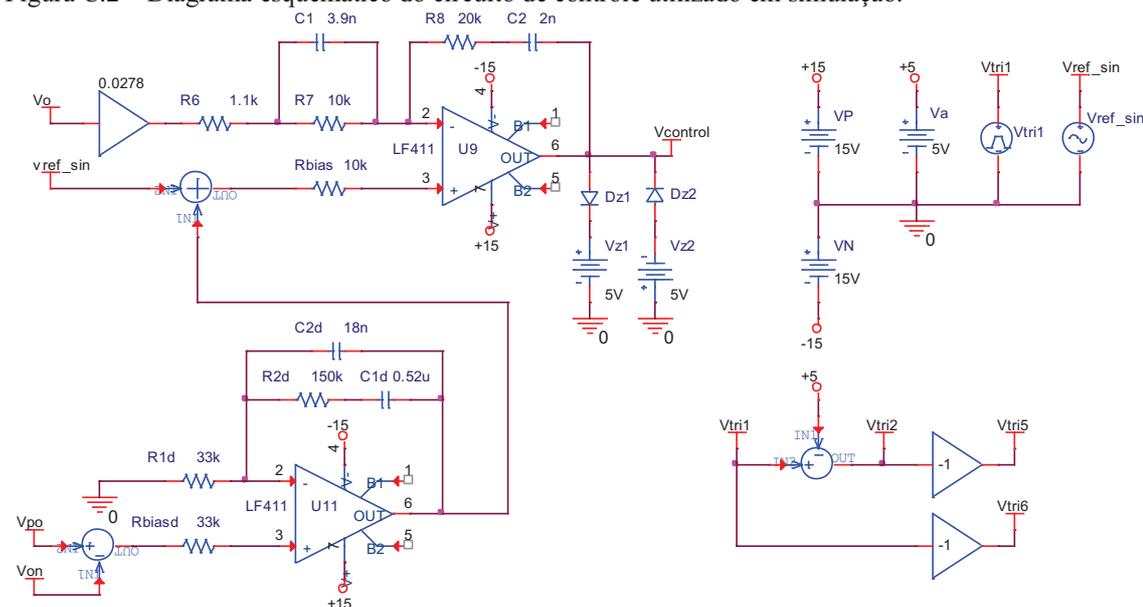
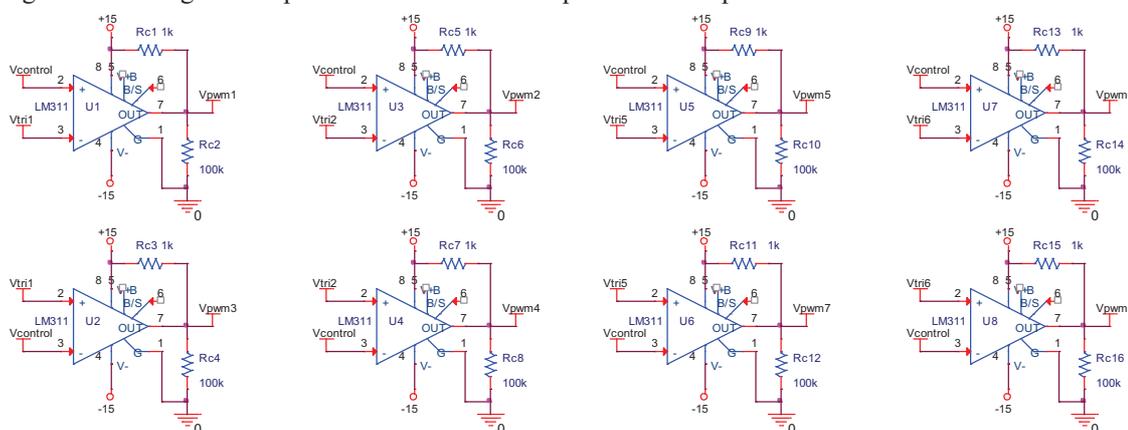


Figura C.2 – Diagrama esquemático do circuito de controle utilizado em simulação.



O diagrama esquemático do circuito comparador PWM utilizado em simulação para o inversor 5N-NPC-MSSC está representado na Figura C.3.

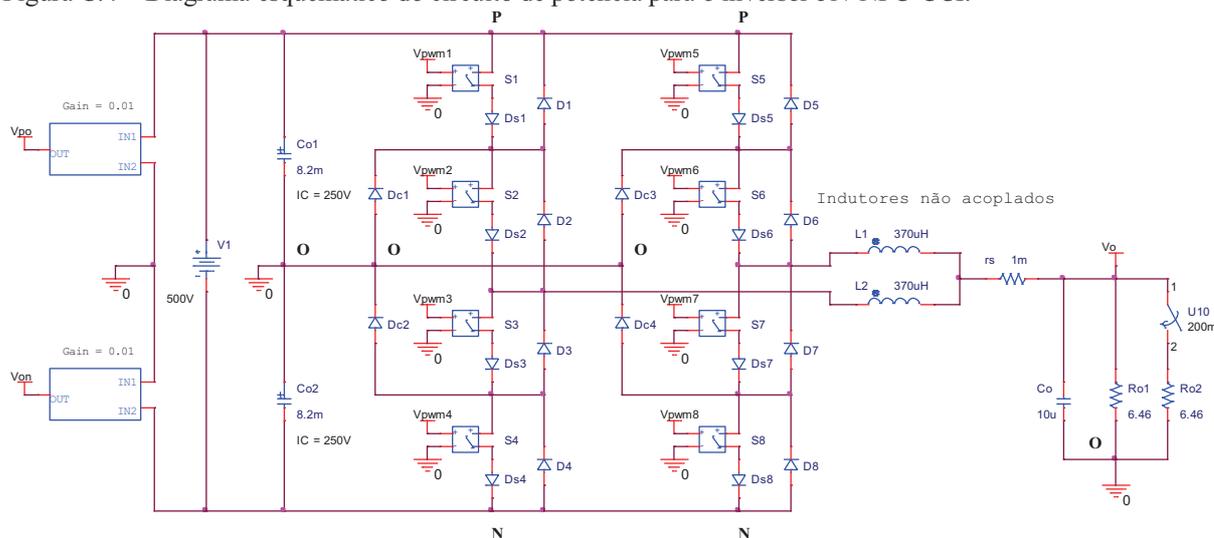
Figura C.3 – Diagrama esquemático do circuito comparador PWM para o inversor 5N-NPC-MSSC.



C.2 Circuito utilizado em simulação para o inversor 5N-NPC-CCI

O diagrama esquemático do circuito de potência utilizado em simulação para o inversor 5N-NPC-CCI está representado na Figura C.4. Os esquemáticos dos circuitos de controle e comparador PWM são os mesmos utilizados para o inversor 5N-NPC-MSSC.

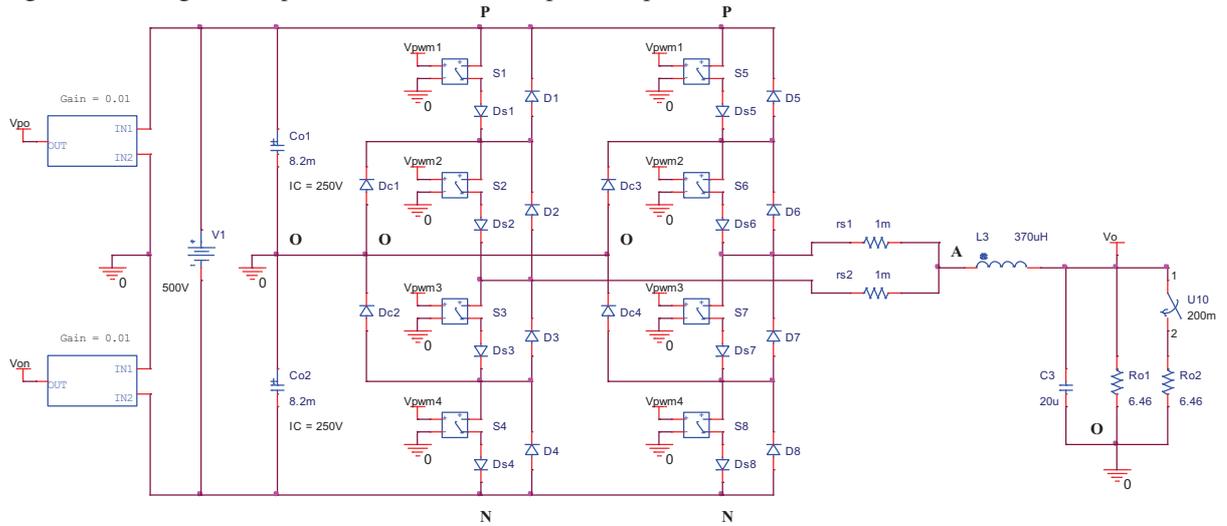
Figura C.4 – Diagrama esquemático do circuito de potência para o inversor 5N-NPC-CCI.



C.3 Circuito utilizado em simulação para o inversor 3N-NPC-PCC

O diagrama esquemático do circuito de potência utilizado em simulação para o inversor 3N-NPC-PCC está representado na Figura C.5.

Figura C.5 - Diagrama esquemático do circuito de potência para o inversor 3N-NPC-PCC.



O diagrama esquemático do circuito de controle e comparador PWM para o inversor 3N-NPC-PCC está representado na Figura C.6.

Figura C.6 – Diagrama esquemático do circuito de controle e comparador PWM para o inversor 3N-NPC-PCC.

