

YURY PONTES

# CONVERSOR CC-CC DE ALTO GANHO PARA APLICAÇÕES FOTOVOLTAICAS E INJEÇÃO DE CORRENTE EM NANORREDES CC

SOBRAL-CE 2019

#### YURY PONTES

# CONVERSOR CC-CC DE ALTO GANHO PARA APLICAÇÕES FOTOVOLTAICAS E INJEÇÃO DE CORRENTE EM NANORREDES CC

Dissertação apresentada ao Programa de Pós-Graduação em engenharia elétrica e de computação da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Mestre em Engenharia Elétrica e Computação. Área de concentração: Eletrônica de Potência.

Orientador: Prof. Dr. Carlos Elmano de Alencar e Silva

Coorientador: Prof. Dr. Edilson Mineiro Sá Júnior

#### YURY PONTES

# CONVERSOR CC-CC DE ALTO GANHO PARA APLICAÇÕES FOTOVOLTAICAS E INJEÇÃO DE CORRENTE EM NANORREDES CC

Dissertação apresentada ao Programa de Pós-Graduação em engenharia elétrica e de computação da Universidade Federal do Ceará, como requisito parcial à obtenção do título de Mestre em Engenharia Elétrica e Computação. Área de concentração: Eletrônica de Potência.

Aprovada em: \_\_/\_\_/\_\_\_.

Yury Pontes

**Orientador:** 

Prof. Carlos Elmano de Alencar e Silva, Dr.

**Coorientador:** 

Prof. Edilson Mineiro Sá Junior, Dr.

Banca examinadora:

Prof. Paulo Peixoto Praça, Dr.

Prof. Marcus Rogério de Castro, Dr.

A Deus. À família e amigos.

#### AGRADECIMENTOS

Agradeço primeiramente a Deus pelo dom da vida e pela oportunidade. Agradeço a minha família, em especial minha mãe e minha avó que cuidaram de minha criação e educação.

Agradeço ao prof. Dr. Edilson Mineiro o qual apesar de não ser formalmente orientador, prontamente aceitou me orientar durante essa jornada, sempre disposto a ofertar seu tempo, seu conhecimento e também por ter disponibilizado material, espaço e os equipamentos utilizados durante o trabalho.

Agradeço ao meu coorientador prof. Dr. Carlos Elmano pelo apoio, sabedoria e pela confiança depositada.

Agradeço a todos os professores do programa de pós-graduação em engenharia elétrica e de computação pelo excelente trabalho.

Agradeço a minha namorada Lívia Sousa pelo apoio, compreensão e carinho.

Agradeço a FUNCAP pelo aporte financeiro.

Ao laboratório do GPEM pelo espaço, materiais e equipamentos.

"Quando desistir não é uma opção,

o sucesso é inevitável."

(Thomas Edison)

#### **RESUMO**

Este trabalho apresenta o estudo e desenvolvimento de um conversor cc-cc de alto ganho de tensão com saída com característica de fonte de corrente para aplicações fotovoltaicas e injeção de corrente em nanorredes cc. As análises qualitativas e quantitativas do conversor são apresentadas. Para comprovar o desempenho do conversor, um protótipo de 200 W foi construído, sendo projetado para receber a energia proveniente de um módulo fotovoltaico e injetar potência em um barramento de tensão de 380 V. O conversor proposto possui poucos componentes e utiliza indutor acoplado e capacitores chaveados para obtenção de alto ganho de tensão sem que haja a necessidade de operar com elevadas razões cíclicas. As indutâncias de dispersão do indutor acoplado possibilitam que o interruptor controlado inicie sua condução com a corrente reduzida, diminuindo as perdas por comutação. Um rendimento máximo de 96,8% foi obtido.

**Palavras-chave**: Módulo Fotovoltaico; Conversor cc-cc de alto ganho; Nanorredes cc; Indutor acoplado; Geração distribuída.

#### ABSTRACT

This work presents the study and development of a DC-DC converter with high voltage gain with current source characteristic for photovoltaic applications and current injection in DC nanogrids. The qualitative and quantitative analyzes of the converter are presented. To verify the performance of the converter, a prototype of 200 W was constructed, being designed to receive the energy coming from a photovoltaic module and to inject power in a 380 voltage bus. The proposed converter has few components and uses coupled inductor and switched capacitors to achieve gain high voltage gain without the need to operate with high cyclic ratios. The dispersion inductance of the coupled inductor enables the controlled switch to start driving with the reduced current, reducing switching losses. A maximum efficiency of 96.8% was obtained.

**Keywords**: Photovoltaic module; High-gain DC-DC converter; DC nanogrids; Coupled inductor; Distributed generation.

## LISTA DE FIGURAS

Figura 1.1 - Perdas no setor elétrico brasileiro2
Figura 1.2 - Diagrama funcional de uma microrrede ca4
Figura 1.3 - Estrutura de uma nanorrede5
Figura 1.4 - Microrrede construída com múltiplas nanorredes6
Figura 1.5 - Diagrama de blocos de uma nanorrede ca6
Figura 1.6 - Diagrama de blocos de uma nanorrede cc7
Figura 1.7 - Evolução da capacidade instalada acumulada de geradores fotovoltaicos
distribuídos9
Figura 1.8 - Mapa anual de irradiação direta normal, em kwh/m²/ano no Brasil10
Figura 1.9 - Conexão string de módulos FV em uma nanorrede cc11
Figura 1.10 - Diagrama de conexão de módulos FV com conversores cc-cc individuais ligados
em série e conversor cc-ca centralizado em uma nanorrede cc12
Figura 1.11 - Diagrama de conexão de módulos FV com conversores cc-cc individuais ligados
em paralelo e conversor cc-ca centralizado em uma nanorrede cc12
Figura 2.1 - Principais técnicas para elevação de tensão14
Figura 2.2 - Estrutura prática e estrutura básica de um conversor boost clássico15
Figura 2.3 - Curva de ganho estático do conversor boost considerando a relação entre $R_L$ e $R_C.$
Figura 2.4 - Conversor boost de dois estágios16
Figura 2.5 - Conversor boost de três estágios17
Figura 2.6 - Conversor boost quadrático de três níveis
Figura 2.7 - Circuito generalizado do típico posicionamento do CMT e algumas estruturas CMT.
Figura 2.8 - Diagramas funcionais de exemplos de circuitos retificadores multiplicadores de
tensão19
Figura 2.9 - Diagrama funcional do Multiplicador de tensão de Cockcroft–Walton20
Figura 2.10 - Diagramas esquemáticos dos conversores com CMT e RMT, (a) circuito do tipo
CMT 1, (b) circuito do tipo RMT dobrador de tensão e (c) circuito do tipo RMT quadruplicador
de tensão
Figura 2.11 - Diagrama funcional de um conversor boost intercalado22
Figura 2.12 - (a) conversor boost intercalado com multiplicador de tensão tipo CMT (b)
conversores boost intercalado com multiplicador de tensão tipo CMT e indutor acoplado22

Figura 2.13 - Conversor boost intercalado com multiplicadores de tensão tipo CMT em cascata.
Figura 2.14 - Estrutura funcional de uma célula básica de capacitor comutado23
Figura 2.15 - Instantes de operação de uma célula básica de capacitor comutado24
Figura 2.16 - Conversor com capacitores comutados24
Figura 2.17 - Conversor à capacitor comutado com estágios de ganho baseados em células tipo
diodo/capacitor
Figura 2.18 - Conversor boost com estágio multinível
Figura 2.19 - Diagrama funcional de um conversor boost com indutores comutados27
Figura 2.20 - Diagramas funcionais de células de indutores comutados com tensão de
sustentação
Figura 2.21 - Conversor boost com indutor acoplado
Figura 2.22 - Curvas de ganho estático do conversor boost com e sem indutor acoplado (a
dispersão é desconsiderada)
Figura 2.23 - Diagrama funcional de um conversor boost com indutor acoplado e grampeamento
ativo
Figura 2.24 - Diagrama funcional do conversor boost com indutor acoplado com grampeamento
regenerativo
Figura 2.25 - Diagrama funcional do conversor boost com indutor acoplado e reposicionamento
do capacitor de grampeio
Figura 2.26 - Diagramas funcionais do conversor boost com indutor acoplado e grampeamento,
com opções de reposicionamento dos capacitores do circuito
Figura 3.1 - Conversor proposto com indutor acoplado
Figura 3.2 - Diagrama funcional do conversor proposto utilizando o modelo do transformador
em substituição ao modelo ideal dos indutores acoplados
Figura 3.3 - Principais formas de onda do conversor
Figura 3.4 - Diagrama funcional da primeira etapa de operação
Figura 3.5 - Diagrama funcional da segunda etapa de operação40
Figura 3.6 - Diagrama funcional da terceira etapa de operação
Figura 3.7 - Diagrama funcional da quarta etapa de operação
Figura 3.8 - Diagrama funcional da quinta etapa de operação
Figura 3.9 - Curva de ganho estático do conversor proposto com diferentes fatores de
acoplamento47
Figura 3.10 - Curva de ganho estático do conversor boost clássico e dos conversores propostos

em: (ARAB ANSARI; MOGHANI, 2018; DE ARAÚJO et al., 2017; FOROUZES	SH et al.,
2018; LAKSHMI; HEMAMALINI, 2017; SATHYAN et al., 2016)	48
Figura 3.11 - Modelo elétrico equivalente do indutor acoplado sem dispersões	50
Figura 3.12 - Perdas elétricas no conversor à plena carga	62
Figura 4.1 - Dados utilizados para emulação do módulo FV KD210GX-LPU no softwa	re PSIM.
	64
Figura 4.2 - Dados utilizados no modelo do transformador no software PSIM	65
Figura 4.3 - Diagrama esquemático da simulação do conversor no software PSIM	65
Figura 4.4 - Tensão e corrente na saída do conversor	66
Figura 4.5 - Tensão e corrente na saída do módulo FV	66
Figura 4.6 - Corrente na entrada do conversor	67
Figura 4.7 - Corrente e tensão em S_1, evidenciando a comutação e o grampear	nento no
interruptor	67
Figura 4.8 - Tensão nos capacitores do conversor	68
Figura 4.9 - Tensão nos diodos do conversor	68
Figura 4.10 - Corrente nos diodos do conversor	68
Figura 4.11 - Corrente nos diodos do conversor	69
Figura 5.1 - Emulador de módulo FV	70
Figura 5.2 - Modelo equivalente do emulador de módulo FV com fonte de tensão e de	corrente
externas	71
Figura 5.3 - Emulador nanorrede cc	72
Figura 5.4 - Protótipo do conversor	72
Figura 5.5 - Esquemático da montagem implementada em laboratório	73
Figura 5.6 - Ensaio do conversor	74
Figura 5.7 - Tensão e corrente na saída do módulo FV	75
Figura 5.8 - Tensão e corrente na saída do conversor	75
Figura 5.9 - Tensão e corrente na saída do conversor	76
Figura 5.10 - (a) Tensão e corrente no interruptor S_1 e (b) detalhes da comutação	76
Figura 5.11 - (a) Tensão e corrente no diodo D_1 e (b) detalhes da comutação	77
Figura 5.12 - (a) Tensão e corrente no diodo D_2 e (b) detalhes da comutação	78
Figura 5.13 - (a) Tensão e corrente no diodo D_3 e (b) detalhes da comutação	78
Figura 5.14 - Curva de eficiência experimental e simulada do conversor	80

## LISTA DE TABELAS

Tabela 1 - Comparação entre modelos ideais dos conversores da Figura 3.10 e proposto48
Tabela 2 - Parâmetros nominais de operação do conversor proposto
Tabela 3 - Parâmetros do indutor acoplado. 52
Tabela 4 - Parâmetros do indutor de saída54
Tabela 5 - Esforços no interruptor $S_I$ para as condições nominais de operação do conversor. 55
Tabela 6 - Esforços no diodo $D_1$ para as condições nominais de operação do conversor 56
Tabela 7 - Esforços no diodo $D_2$ para as condições nominais de operação do conversor57
Tabela 8 - Esforços no diodo $D_3$ para as condições nominais de operação do conversor 58
Tabela 9 - Valores especificados dos parâmetros dos capacitores para condição nominal de
operação59
Tabela 10 - Especificação das medições do indutor acoplado60
Tabela 11 - Especificações do indutor de saída. 60
Tabela 12 - Semicondutores escolhidos para o conversor. 61
Tabela 13 - Capacitores escolhidos para o conversor. 61
Tabela 14 - Potência dissipada nos semicondutores e magnéticos do conversor.    61
Tabela 15 - Comparação dos valores experimentais com os valores calculados e de simulação.

# LISTA DE ABREVIATURAS E SIGLAS

GD	Geração Distribuída
GC	Geração Centralizada
ANEEL	Agência Nacional de Energia Elétrica
CCEE	Câmera de Comercialização de Energia Elétrica
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico
	Nacional
CC	Corrente Contínua
CA	Corrente Alternada
FV	Fotovoltaico
LED	Light-Emitting Diode
MOSFET	Metal-Oxide-Semiconductor Field Effect Transistor
SMD	Surface Mounting Device
UPS	Uninterruptible Power Supply
TUST	Tarifa do Uso do Sistema de Transmissão
TUSD	Tarifa do Uso do Sistema de Distribuição
EPE	Empresa de Pesquisa Energética
MPPT	Maximum Power Point Tracking
CCM	Continuous Conduction Mode
CMT	Célula Multiplicadora de Tensão
RMT	Retificador Multiplicador de Tensão
ZCS	Zero Current Switching
VLSI	Voltage Lift Switched Inductor Cells
RMS	Root Mean Square

# LISTA DE SÍMBOLOS

$P_{IN}$	Potência de entrada nominal do conversor
$L_1 - L_P$	Indutância do enrolamento primário
$L_2 - L_S$	Indutância do enrolamento secundário
$N_1$	Número de espiras no enrolamento primário
$N_2$	Número de espiras no enrolamento secundário
n	Relação de transformação entre $N_1$ e $N_2$
$L_m$	Indutância de magnetização
$L_{KP}$	Indutância de dispersão do enrolamento primário
$L_{KS}$	Indutância de dispersão do enrolamento secundário
$D_1, D_2, D_3$	Diodos 1, 2 e 3 do conversor
$C_1, C_2, C_3$	Capacitores 1, 2 e 3 do conversor
<i>S</i> <sub>1</sub>	Interruptor controlado do conversor
L <sub>o</sub>	Indutor de saída do conversor
Co	Capacitor de saída
$R_O$	Carga de saída
$C_{PV}$	Capacitor de saída do modulo fotovoltaico
М	Indutância mútua
D	Razão cíclica
$D_{m \acute{a} x}$	Razão cíclica máxima para a tensão minima do módulo
$D_{min}$	Razão cíclica mínima para a tensão máxima do módulo
Т	Período de comutação
k	Fator de acoplamento do indutor acoplado
$f_S$	Frequência de comutação
$V_{IN}$	Tensão de entrada do conversor
V <sub>OUT</sub>	Tensão de saída do conversor
$v_{L_m}(t)$	Tensão instantânea no indutor de magnetização
$v_{L_S}(t)$	Tensão instantânea no indutor secundário
$V_{C_1}, V_{C_2}, V_{C_3}$	Tensão sobre os capacitores $C_1$ , $C_2$ e $C_3$
$v_{L_{KP}}(t)$	Tensão instantânea na dispersão primária
$V_{L_{KS}}(t)$	Tensão instantânea na dispersão secundária

$V_{L_0}(t)$	Tensão instantânea no indutor de saída
$I_{L_m}$	Corrente no indutor de magnetização
$I_{L_P}$	Corrente no indutor primário
$I_{L_S}$	Corrente no indutor secundário
$\Delta I_{L_m}$	Ondulação de corrente na indutância de magnetização
$I_{L_{max}}$	Corrente máxima na Indutância de magnetização
$I_{L_{min}}$	Corrente mínima na Indutância de magnetização
I <sub>LSmax</sub>	Corrente máxima na Indutância secundária para potência nominal de
	operação
$I_{L_{S_{min}}}$	Corrente mínima na Indutância secundária para potência nominal de
	operação
$I_{L_O}$	Corrente no indutor de saída
$\Delta I_{Lo}$	Ondulação de corrente no indutor de saída
I <sub>Lomax</sub>	Corrente máxima no indutor de saída para potência nominal de operação
$I_{L_{O_{min}}}$	Corrente mínima no indutor de saída para potência nominal de operação
$V_{S_{1\_pico}}$	Tensão de pico no interruptor $S_1$
$V_{S_{1\_MED}}$	Tensão média no interruptor $S_1$
$V_{S_{1\_RMS}}$	Tensão eficaz no interruptor $S_1$
$I_{S_{1\_pico}}$	Corrente de pico no interruptor $S_1$
$I_{S_{1\_MED}}$	Corrente média no interruptor $S_1$
$I_{S_{1\_RMS}}$	Corrente eficaz no interruptor $S_1$
$V_{D_{1\_pico}}$	Tensão de pico no diodo $D_1$
$V_{D_{1\_MED}}$	Tensão média no diodo $D_1$
$V_{D_{1\_RMS}}$	Tensão eficaz no diodo $D_1$
$I_{D_{1\_pico}}$	Corrente de pico no diodo $D_1$
$I_{D_{1\_MED}}$	Corrente média no diodo $D_1$
$I_{D_{1\_RMS}}$	Corrente eficaz no diodo $D_1$
$V_{D_{2\_pico}}$	Tensão de pico no diodo $D_2$
$V_{D_{2}\_MED}$	Tensão média no diodo $D_2$
$V_{D_{2\_RMS}}$	Tensão eficaz no diodo $D_2$

$I_{D_{2_pico}}$	Corrente de pico no diodo $D_2$
$I_{D_2\_MED}$	Corrente média no diodo $D_2$
I <sub>D2_RMS</sub>	Corrente eficaz no diodo $D_2$
$V_{D_{3_pico}}$	Tensão de pico no diodo $D_3$
$V_{D_{3}\_MED}$	Tensão média no diodo $D_3$
V <sub>D3_RMS</sub>	Tensão eficaz no diodo $D_3$
$I_{D_{3_pico}}$	Corrente de pico no diodo $D_3$
I <sub>D3_MED</sub>	Corrente média no diodo $D_3$
I <sub>D3_RMS</sub>	Corrente eficaz no diodo $D_3$
$V_{C_{1\_pico}}$	Tensão de pico no capacitor $C_1$
$V_{C_{2\_pico}}$	Tensão de pico no capacitor $C_2$
$V_{C_{3_pico}}$	Tensão de pico no capacitor $C_3$

# SUMÁRIO

1. IN	ΓRODUÇÃO	1
1.1	Motivação e contextualização	1
1.2	Microrredes e Nanorredes	4
1.3	Tipos de Nanorrede	6
1.3.1	Nanorredes	7
1.3.2	Nanorredes cc x ca	8
1.3.3	Geração fotovoltaica no Brasil	9
1.3.4	Sistemas FV em nanorredes cc	. 11
1.4	Estrutura do trabalho	. 13
2. TÉ	CNICAS PARA ELEVAÇÃO DE TENSÃO	.14
2.1	Conversores cc-cc elevadores não-isolados	. 14
2.2	Cascateamento de conversores cc-cc elevadores	. 16
2.3	Multiplicadores de tensão	. 18
2.4	Conversores cc-cc elevadores Intercalados	. 21
2.5	Capacitor comutado (switched capacitor)	. 23
2.6	Conversores multiníveis	. 25
2.7	Indutores comutados (switched inductor)	. 26
2.8	Conversores cc-cc elevadores não-isolados com indutor acoplado	. 28
2.9	Considerações finais	. 33
3. CC	NVERSOR PROPOSTO	.35
3.1	Descrição do conversor proposto	. 35
3.2	Princípio de operação	. 37
3.2.1	Primeira etapa de operação	. 39
3.2.2	Segunda etapa de operação	. 40
3.2.3	Terceira etapa de operação	. 40
3.2.4	Quarta etapa de operação	. 41
3.2.5	Quinta etapa de operação	. 42
3.3	Modelagem do conversor	. 43
3.3.1	Ganho estático	. 43
3.3.2	Comparação do conversor proposto com outros conversores	. 47
3.3.3	Projeto do indutor acoplado	. 50
3.3.4	Dimensionamento do indutor de saída	. 53
3.3.5	Dimensionamento do interruptor <b>S1</b>	. 54
3.3.6	Dimensionamento do diodo <b>D1</b>	. 56

3.3.7	Dimensionamento do diodo <b>D2</b>	57
3.3.8	Dimensionamento do diodo <b>D3</b>	58
3.3.9	Dimensionamento dos capacitores <b>C1</b> , <b>C2</b> , e <b>C3</b>	59
3.4	Especificação dos componentes escolhidos para o conversor	60
3.5	Perdas estimadas no conversor	61
3.6	Considerações finais	
4. RE	SULTADOS DE SIMULAÇÃO	63
4.1	Módulo FV escolhido	63
4.2	Simulação do conversor	64
4.3	Considerações finais	69
5. RE	SULTADOS EXPERIMENTAIS	70
5.1	Emulador de módulo FV	70
5.2	Emulador de Nanorrede cc	71
5.3	Ensaio do conversor proposto	
5.4	Resultados obtidos no ensaio do conversor	74
5.5	Rendimento do conversor	80
5.6	Considerações finais	81
6. CO	NCLUSÃO	
REFER	ÊNCIAS	83
APÊND	ICE A –DIMENSIONAMENTO E PERDAS DO INDUTOR ACOPLADO	
APÊND	DICE B – DIMENSIONAMENTO E PERDAS DO INDUTOR DE SAÍDA .	
APÊND	DICE C – PERDAS NO <i>MOSFET</i>	
APÊND	PICE D – PERDAS NOS DIODOS	111
APÊND	DICE E – DIMENSIONAMENTO DE $C_{PV}$ E $C_O$	117
APÊND	DICE F – MODELO ELÉTRICO DE UM MÓDULO FV	

## 1. INTRODUÇÃO

#### 1.1 Motivação e contextualização

O avanço tecnológico tem proporcionado cada vez mais o desenvolvimento de novos dispositivos eletroeletrônicos. Nas últimas décadas, a quantidade de cargas eletrônicas (residenciais, comerciais e industriais) que operam em corrente contínua (cc) aumentou de forma considerável. Entretanto, a transmissão e a distribuição de energia elétrica se dão essencialmente através das redes de corrente alternada (ca), tornando necessário um estágio retificador com um circuito para correção do fator de potência em cada carga eletrônica.

A disputa entre a corrente contínua e a corrente alternada não é novidade e, como se sabe, a corrente alternada foi estabelecida devido principalmente às limitações técnicas existentes na época em que tentou-se expandir a rede cc (BURMESTER et al., 2017). Contudo, o crescente desenvolvimento da tecnologia de semicondutores possibilitou uma nova perspectiva sobre como a distribuição de energia elétrica em cc pode ser mais bem aproveitada. Um sistema de distribuição em cc pode trazer benefícios, dentre os quais se sobressai o aumento do rendimento dos equipamentos eletroeletrônicos devido à retirada do circuito retificador e do circuito para correção do fator de potência, consequentemente, reduzindo os custos de fabricação.

Atualmente, no Brasil, as infraestruturas energéticas apresentam um modelo centralizado de geração de energia, fazendo uso de longas linhas de transmissão e distribuição em ca para fornecer energia aos consumidores em geral. Dessa forma, o fornecimento de energia está susceptível a interrupções devido a eventos ambientais (como: chuva e ventos fortes) e não ambientais (como: falha de equipamento) (MALISZEWSKI; LARSON; PERRINGS, 2012).

Muitas vezes, as grandes centrais geradoras de energia utilizam combustíveis fósseis para obter energia elétrica, liberando no meio ambiente cerca de 30,8 bilhões de toneladas de dióxido de carbono todos os anos (BURMESTER et al., 2017). Outra questão importante é a estimativa de 1,2 bilhões de pessoas no mundo que não têm acesso à eletricidade, estando a maioria delas isoladas ou localizadas em zonas rurais onde a extensão da rede de distribuição é considerada antieconômica (AKINYELE; RAYUDU; NAIR, 2015).

O sistema elétrico brasileiro é dividido em geração, transmissão e distribuição. As perdas no sistema são referentes a energia elétrica gerada mas que, por um motivo ou por outro, não chega ao consumidor final, ficando retida ao longo das linhas de transmissão (rede básica) e das redes de distribuição. Esta energia que se perde pode ser dividida em: perdas técnicas ou perdas não técnicas. Consideram-se perdas técnicas a transformação da energia elétrica em

energia térmica nos condutores (efeito joule), dissipação nos núcleos dos transformadores, perdas dielétricas e etc. As perdas não técnicas estão relacionadas principalmente a furtos de energia (ligações clandestinas, adulterações nos medidores, etc.).

As perdas na rede básica (linhas de transmissão) são calculadas a partir da diferença entre a energia gerada e a energia entregue às redes de distribuição. Essas perdas são apuradas mensalmente pela Câmara de Comercialização de Energia Elétrica (CCEE). Os custos dessas perdas são definidos anualmente nos processos tarifários, sendo dividido em 50% para geração e 50% para os consumidores. As perdas e os percentuais regulatórios das redes de distribuição são definidos pela ANEEL e são calculados de acordo com o módulo 7 do PRODIST. Assim, o consumidor regular arca com a conta de quem furta energia através das tarifas de regulação que são incluídas na conta de energia (ANEEL, 2018a). A Figura 1.1 mostra uma esquematização dos tipos e da quantidade de perdas no setor elétrico brasileiro.

Figura 1.1 - Perdas no setor elétrico brasileiro.



Fonte: (ANEEL, 2018a).

Estima-se que 17% da energia gerada no Brasil é perdida. Aproximadamente 4% das perdas derivam da rede básica e 13,5% das redes de distribuição, sendo 7,5% perdas técnicas e 6% perdas não técnicas. As perdas inerentes a geração centralizada são elevadas e reduzem muito o rendimento do setor elétrico (USKI; KIM, 2015). Assim, por razões ambientais, sociais e econômicas, a geração distribuída (GD) é uma alternativa a geração centralizada (GC) (JOHN et al., 2013).

Um sistema de GD permite que a energia seja produzida próxima ao ponto de consumo, reduzindo a necessidade de transmitir energia a longas distâncias, elevando o rendimento do sistema e diminuindo as interrupções causadas por eventos ambientais e não ambientais, tornando-o mais robusto (CAO et al., 2016; RAE; BRADLEY, 2012). Um sistema de GD permite ao consumidor a produção de energia em sua propriedade, possibilitando que os consumidores que vivem em comunidades rurais ou isolados tenham um acesso mais fácil à energia elétrica (SIVARASU; SEKARAN; KARTHIK, 2015). Além disso, muitas vezes, a GD utiliza fontes de energia renováveis (por exemplo, solar e eólica), reduzindo as emissões de carbono no meio ambiente (DESCATEAUX; ASTUDILLO; BEN, 2016).

Em 17 de abril de 2012 entrou em vigor no Brasil a resolução normativa (REN) n° 482/2012 da ANEEL (atualizada pela REN n° 687/2015) que permite que o consumidor brasileiro gere sua própria energia a partir de fontes renováveis ou cogeração qualificada, podendo inclusive fornecer o excedente para a rede de distribuição de sua localidade (ANEEL, 2018b). Denominou-se de microgeração distribuída a central geradora com potência instalada de até 75 kW e de minigeração distribuída a de potência instalada acima de 75 kW e menor ou igual a 5 MW.

Neste sentido, uma forte penetração de fontes de GD com caráter intermitente na matriz energética de um país pode trazer problemas ao sistema elétrico, já que inicialmente não foi projetado para trabalhar com um fluxo bidirecional de energia. Além disso, grandes variações de potência injetadas na rede elétrica podem provocar flutuações de tensão local, podendo ocasionar danos aos dispositivos conectados, afetar os procedimentos de proteção e até sobrecarregar as linhas de distribuição e transmissão (RIBEIRO DE OLIVEIRA, 2016). Dessa forma, há a necessidade de um sistema de controle que possa otimizar e gerenciar a oferta e a demanda de energia produzida no sistema de GD, realizando com maior segurança a interconexão com a rede de distribuição da concessionária local (rede principal). Atualmente, existem alguns sistemas de controle populares neste campo de pesquisa como as microrredes e as nanorredes.

#### **1.2 Microrredes e Nanorredes**

Uma microrrede (ou *microgrid*) pode ser definida como um pequeno sistema elétrico independente composto por fontes de GD, cargas locais e sistemas de armazenamento, podendo atender a demanda de energia de pequenas comunidades, hospitais, edifícios, campi universitários, etc. Além disso, uma microrrede é capaz de suavizar o comportamento intermitente das fontes renováveis, se desconectar da rede principal durante falhas e promover um melhor controle e despacho de energia (LASSETER, 2011). A Figura 1.2 mostra o diagrama funcional de uma estrutura hipotética de uma microrrede com barramento em corrente alternada.



Figura 1.2 - Diagrama funcional de uma microrrede ca.

Fonte: Elaborada pelo Autor.

Atualmente, os consumidores residenciais e comerciais representam cerca de 40% a 50% do consumo de energia nacional e mundial, sendo estes consumidores o principal foco das políticas de GD (RIBEIRO DE OLIVEIRA, 2016). Nesses ambientes, quando a potência instalada das fontes de GD é menor que 25 kW o termo nanorrede (*ou nanogrid*) pode ser empregado (BOROYEVICH et al., 2010; SCHÖNBERGER et al., 2006). Na literatura é possível encontrar diferentes definições para microrrede e nanorrede. Uma definição interessante para a nanorrede é a de um sistema de distribuição de energia para uma única casa/edifício pequeno, com a capacidade de se conectar e desconectar da rede da concessionária de energia local através de uma "interface bidirecional de potência" (BURMESTER et al.,

2017). Neste sentido, a estrutura de uma nanorrede pode ser representada como na Figura 1.3.Figura 1.3 - Estrutura de uma nanorrede.



Fonte: Adaptada de (BURMESTER et al., 2017).

De acordo com (BRYAN; DUKE; ROUND, 2004; NAG et al., 2013), uma nanorrede é composta por:

- Produção local de energia a partir de fontes renováveis (solar e eólica, por exemplo) e/ou não renováveis (geradores a diesel, células a combustível, etc.);
- Ao menos uma carga local suprida pela nanorrede, como: aquecedor de água, sistemas de iluminação, forno, televisão, etc;
- Uma interface de potência bidirecional capaz de conectar a nanorrede com outra rede, possibilitando se desconectar completamente e operar no modo ilhado;
- Sistema de armazenamento de energia. Banco de baterias são muito utilizados, porém, o armazenamento de energia é opcional;
- Controlador da nanorrede. Possibilita a coordenação de múltiplas fontes de geração, otimizando a produção e o consumo. Assim como o sistema de armazenamento, o controlador da nanorrede é opcional.

Tendo em vista que a nanorrede é destinada a fornecer energia para uma única residência, ela pode ser distinguida da microrrede por apresentar menores níveis de potência. Além disso, os custos para implantar uma nanorrede são baixos comparados ao de uma microrrede. Dessa forma, a natureza modular da nanorrede possibilita conectar várias nanorredes para formar uma microrrede. A Figura 1.4 mostra a obtenção da estrutura de uma microrrede a partir da conexão de várias nanorredes:



Figura 1.4 - Microrrede construída com múltiplas nanorredes.

Fonte: adaptada de (BURMESTER et al., 2017).

#### **1.3 Tipos de Nanorrede**

Uma nanorrede fornece energia para as cargas através de um barramento de tensão que pode ser em cc (DONG et al., 2011), ca (AHMADI et al., 2015) ou híbrido (cc e ca) (CHANDRASENA et al., 2014). A Figura 1.5 mostra o diagrama de blocos básico de uma nanorrede ca e a Figura 1.6 mostra o diagrama de blocos de uma nanorrede cc.

Figura 1.5 - Diagrama de blocos de uma nanorrede ca.



Fonte: Adaptada de (BURMESTER et al., 2017).



Figura 1.6 - Diagrama de blocos de uma nanorrede cc.

Fonte: Adaptada de (BURMESTER et al., 2017).

#### **1.3.1** Nanorredes

Em uma nanorrede ca a energia produzida pela fonte de geração distribuída passa por três estágios de conversão antes de chegar até a carga. Normalmente, o primeiro estágio consiste em um conversor cc-cc que eleva o nível da tensão gerada pela fonte GD (NAG et al., 2013), formando um barramento cc tipicamente de 380 V para o estágio seguinte (DONG et al., 2010; SILVA et al., 2013). O segundo estágio é composto por um conversor cc-ca que inverte a tensão do barramento, possibilitando a injeção de corrente no link ca (barramento da nanorrede ca). O terceiro estágio é composto por um conversor ca-cc que retifica a tensão alternada (transforma em contínua novamente), ajusta (abaixa ou eleva) e regula para os níveis de tensão da carga. Em geral, o terceiro estágio de conversão está contido no interior da carga, como por exemplo em uma TV, micro-ondas, lâmpadas LED, aparelho de som, etc.

Considerando o diagrama de blocos da nanorrede cc da Figura 1.6, existem apenas dois estágios de conversão cc-cc entre a fonte GD e a carga. Dependendo do nível de tensão do barramento da nanorrede cc (link cc), pode não haver a necessidade de um segundo estágio de conversão, dispensando o uso de um circuito de ajuste e de regulação da tensão no interior da carga. O nível de tensão do barramento cc da nanorrede pode variar de acordo com os critérios da estrutura, como por exemplo, o tipo de carga.

Algumas estruturas (BOROYEVICH et al., 2010; GARBESI et al., 2011; SALOMONSSON; SANNINO, 2007; WU et al., 2011) empregam o uso de um barramento principal com um nível de tensão entre 380 e 400 Vcc, destinado à interligação dos elementos principais da nanorrede, podendo haver também um barramento de menor tensão (tipicamente entre 12 e 48 Vcc) destinado à alimentação de cargas de menor potência. Os níveis de tensão padrão considerados para o barramento principal em instalações cc concentram-se em 120 V, 230 V, 300 V, 325 V, 340 V, 380 V e 400 V (RIBEIRO DE OLIVEIRA, 2016). O uso de barramentos de maior tensão permite a redução dos níveis de corrente, além de facilitar o

emprego de dispositivos de proteção.

#### **1.3.2** Nanorredes cc x ca

Existem diversos fatores a serem considerados ao se comparar essas duas topologias de nanorrede (cc e ca) e o rendimento do sistema é um dos principais. No primeiro estágio, ambas as topologias utilizam um conversor cc-cc com rendimentos semelhantes. As duas topologias também possuem um conversor cc-ca, porém, localizados em pontos distintos da estrutura.

O conversor cc-ca da nanorrede cc está localizado entre o barramento cc e a rede da concessionária, possuindo a função de injetar o excedente de energia produzida pela fonte GD na rede da concessionária. Já o conversor cc-ca da nanorrede ca está localizado entre o conversor cc-cc do primeiro estágio e o barramento ca da nanorrede ca, sempre participando do processo de transferência de energia da fonte GD para a carga e, também, da fonte GD para a rede da concessionária.

Além disso, a nanorrede ca possui um terceiro estágio que consiste em um conversor ca-cc que possui a função de retificar, ajustar e regular a tensão na carga. A maior perda de energia em uma nanorrede ca ocorre no estágio de conversão ca-cc, sendo em média 14% (GARBESI et al., 2011). Assim, o uso de uma distribuição local em cc tende a promover uma redução do número de conversões de energia realizadas para alimentar cargas eletrônicas, diminuindo as perdas nos estágios de conversão e elevando o rendimento do sistema, como demonstram vários estudos conduzidos por indústrias e universidades.

Em (FORTENBERY, 2008), um sistema de alimentação ininterrupto (*Uninterruptible Power Supplies – UPS*) de um *data center* (ambiente projetado para abrigar servidores e outros componentes) foi modificado, eliminando o transformador e o circuito retificador. O *data center* que antes operava em 120/210 Vac passou a operar com um barramento cc de 380 V, sendo constatado um aumento de 20% no rendimento em relação a instalação antiga em ca.

Em (KAKIGANO; NOMURA; ISE, 2010), um estudo foi realizado sobre um complexo residencial composto por 20 casas com o intuito de avaliar o impacto da implantação de uma microrrede cc com tensão de +/- 200 V. Concluiu-se que é possível obter uma redução de aproximadamente 15% das perdas em relação ao sistema ca equivalente.

Em (BOEKE, 2015), o sistema de iluminação LED de um prédio comercial inicialmente alimentado em 230 Vca foi modificado, passando a operar com um barramento cc de 380 V, constatando-se uma redução de 2% das perdas.

Não obstante as vantagens, existem alguns obstáculos que impedem a adoção generalizada desse tipo de distribuição, tais como: falta de profissionais com experiência no projeto, instalação e manutenção de sistemas em cc, indisponibilidade de produtos compatíveis com a alimentação em tensão contínua junto a não existência de um padrão internacional de nível de tensão a ser utilizado, além da dificuldade de proteção dos circuitos contra faltas e extinções de arcos elétricos (RIBEIRO DE OLIVEIRA, 2016). Para equacionar esses problemas, diversos projetos piloto estão sendo implantados no mundo, principalmente voltados para ambientes comerciais (ALLIANCE, 2018), campi universitários (ZHANG, 2015) e *data centers* (FORTENBERY, 2008).

#### 1.3.3 Geração fotovoltaica no Brasil

A geração distribuída é um tema muito discutido no planejamento energético do Brasil e do mundo, sendo uma alternativa para expandir e diversificar a matriz energética. Diante das possíveis formas de geração de energia, a geração fotovoltaica (FV) pode ser considerada uma alternativa atrativa, como veremos a seguir.

O gráfico da Figura 1.7 mostra a previsão da evolução da capacidade instalada de geradores fotovoltaicos distribuídos no país até o ano de 2023 (EPE, 2014).

Figura 1.7 - Evolução da capacidade instalada acumulada de geradores fotovoltaicos distribuídos.



Fonte: (EPE, 2014).

Estima-se que em 2023 o Brasil apresente 835 MWp de potência instalada de geradores fotovoltaicos distribuídos. Nos últimos anos, diversas formas de incentivo a fontes solares foram adotadas com o objetivo de expandir a geração de energia renovável. Alguns desses incentivos governamentais podem ser destacados (NASCIMENTO, 2017):

• Redução de imposto de renda;

- Abatimento na tarifa de uso dos sistemas de transmissão (TUST) e na tarifa de uso dos sistemas de distribuição (TUSD);
- Sistema de compensação de energia elétrica para a micro e minigeração distribuídas;
- Condições diferenciadas de financiamento.

O Brasil é um país com grande potencial para geração de energia através dos raios solares, apresentando elevados índices de irradiação direta normal. A Figura 1.8 apresenta o mapa anual de irradiação direta normal, em kwh/m²/ano (EPE, 2014).

Figura 1.8 - Mapa anual de irradiação direta normal, em kwh/m²/ano no Brasil.



Fonte: (EPE, 2014).

Observa-se que cerca de 25% da área total do país apresenta níveis de irradiação direta normal acima de 2.000 kWh/m²/ano, estando as áreas mais industrializadas inclusas. Diante disso tudo, a energia solar é sem dúvida uma das melhores alternativas para geração de energia, destacando-se por ser limpa, ecológica e em abundância, assim, considerando a realidade brasileira, o uso de fontes baseadas em energia solar fotovoltaica em nanorredes é interessante, pois, apresenta menores restrições técnicas e econômicas para as instalações residenciais e comerciais quando comparada à eólica e a biomassa, por exemplo.

#### **1.3.4** Sistemas FV em nanorredes cc

A conexão de sistemas FV na rede elétrica comercial em aplicações residenciais e comerciais cresce cada vez mais no mercado de energias renováveis. Tipicamente, as tensões fornecidas pelos módulos FV são baixas (entre 15 e 50 V), dessa forma, uma solução convencional consiste em conectar módulos em série (ligação *string*), para atender aos requisitos de tensão (380 - 400 V) dos conversores cc-ca usualmente utilizados para conexão com a rede elétrica comercial (SCHMITZ, 2015). Nessa estratégia, um conversor cc-cc básico pode ser utilizado para rastrear o ponto de máxima potência da conexão dos módulos (*MPPT – Maximum Power Point Tracking*) e controlar a tensão no barramento da nanorrede cc. A Figura 1.9 mostra o digrama típico desta ligação.

Figura 1.9 - Conexão string de módulos FV em uma nanorrede cc.



Fonte: Elaborada pelo autor.

O sistema apresentado na Figura 1.9 é amplamente empregado, contudo, problemas de sombreamento podem reduzir drasticamente a potência de saída dos módulos FV, fazendo o sistema operar com uma potência inferior a potência teórica disponível (LI, Wuhua; HE, 2011). Além disso, outros fatores podem diminuir ainda mais a potência disponível, como: conexão de módulos FV de diferentes fabricantes (causando envelhecimento desigual), diferentes orientações entre os módulos FV, sujeira, etc. (KASPER; BORTIS; KOLAR, 2014).

Normalmente, o rastreio do ponto de máxima potência é implementado pelo conversor cc-cc, assim, este problema pode ser solucionado utilizando um conversor cc-cc dedicado para cada módulo FV. Neste caso, se apenas um dos módulos FV de uma rede de conexão for sombreado, por exemplo, os demais permanecem operando em seu ponto de máxima potência individual. Assim, as seguintes formas de conexão podem ser consideradas:

Figura 1.10 - Diagrama de conexão de módulos FV com conversores cc-cc individuais ligados em série e conversor cc-ca centralizado em uma nanorrede cc.



Fonte: Elaborada pelo autor.

Figura 1.11 - Diagrama de conexão de módulos FV com conversores cc-cc individuais ligados em paralelo e conversor cc-ca centralizado em uma nanorrede cc.



Fonte: Elaborada pelo autor.

A configuração mostrada na Figura 1.10 pode ser implementada utilizando conversores cc-cc básicos, assim como a estrutura apresentada na Figura 1.9. Porém, em casos de sombreamento severo, é possível que os conversores cc-cc não consigam atingir a tensão mínima de operação do conversor cc-ca (ZHOU; ZHAO; HAN, 2015). Além disso, devido ao ganho estático limitado dos conversores cc-cc básicos, existe um número mínimo de módulos FV para manter a tensão mínima de operação do barramento cc (SCHMITZ, 2015).

A configuração apresentada na Figura 1.11 utiliza conversores cc-cc em paralelo. Nesta ligação não há um número mínimo de módulos FV necessários para manter a tensão do barramento cc. Dessa forma, a operação individual no ponto de máxima potência de cada módulo FV é garantida pelo respectivo conversor cc-cc associado. Este tipo de ligação é flexível e tem sido muito utilizada em aplicações de baixa e média potências, apresentando um melhor aproveitamento da energia gerada pelos módulos FV, maior segurança, baixo custo de instalação e manutenção, tornando o sistema modular (ESSAKIAPPAN; BALOG, 2011; HARB et al., 2013). Dessa forma, o conversor proposto neste trabalho é adequado para esta configuração.

#### 1.4 Estrutura do trabalho

A ligação de módulos FV com conversores cc-cc individuais e em paralelo proporciona um melhor aproveitamento da energia solar que incide nos painéis, pois permite que cada módulo FV possa operar no ponto de máxima potência. Contudo, conversores cc-cc de elevado ganho estático e elevado rendimento são necessários nesta ligação.

O tema nanorrede é relativamente recente e poucos são os trabalhos nesta linha de pesquisa, porém, a tecnologia é promissora e cada vez mais debatida. Assim, este trabalho propõe o estudo e o desenvolvimento de um conversor cc-cc com rendimento e ganho estático elevados, tendo como motivação aplicações fotovoltaicas e injeção de corrente em nanorredes cc.

O texto está organizado em seis capítulos. No primeiro capítulo discutiu-se sobre o sistema de geração distribuída e suas vantagens, enfatizando-se as tecnologias das nanorredes e microrredes. Comentou-se sobre a diferença de um sistema de distribuição em corrente contínua e outro em corrente alternada. As possíveis formas de conexão de um sistema em corrente contínua foram apresentadas, concluindo-se que a adoção de um sistema com a conexão dos módulos FV com conversores cc-cc individuais ligados em paralelo e conversor cc-ca centralizado é mais viável e, portanto, um conversor de alto ganho de tensão e de alto rendimento se faz necessário.

O capítulo 2 apresenta uma revisão da literatura sobre as principais técnicas de elevação de tensão, diferenciando-as quanto ao número de componentes, complexidade de acionamento e perdas nos semicondutores. No capítulo 3 o conversor proposto neste trabalho é apresentado junto de sua respectiva análise qualitativa e quantitativa. O capítulo 4 mostra os resultados da simulação do conversor no *software* PSIM e o capítulo 5 mostra os resultados experimentais, os resultados de ambos consideram a operação do conversor em carga nominal. O rendimento experimental do conversor é obtido e comparado com o rendimento da simulação. O capítulo 6 apresenta as conclusões deste trabalho e algumas propostas de continuidade. O texto também possui alguns apêndices que fornecem detalhes importantes do conteúdo discutido durante os capítulos.

# 2. TÉCNICAS PARA ELEVAÇÃO DE TENSÃO

A atual tecnologia de módulos FV apresenta um baixo rendimento de conversão da energia solar para energia elétrica (ACCIARI; GRACI; SCALA, 2011; CHEN et al., 2018; KONJARE, 2015). O uso de conversores para elevar a tensão de saída de um módulo FV reduz ainda mais o rendimento dos sistemas de conversão de energia solar em energia elétrica, o que torna o rendimento do conversor utilizado um parâmetro ainda mais importante nesse tipo de aplicação. A Figura 2.1 mostra algumas das principais técnicas de elevação de tensão encontradas na literatura.

Figura 2.1 - Principais técnicas para elevação de tensão.



Fonte: Adaptada de (FOROUZESH et al., 2017).

Conversores cc-cc elevadores não-isolados têm sido muito empregados em aplicações fotovoltaicas, pois proporcionam a obtenção de bons rendimentos com baixo custo e alta densidade de potência. Neste capítulo, as principais técnicas de elevação de tensão empregadas em conversores cc-cc não isolados são discutidas.

## 2.1 Conversores cc-cc elevadores não-isolados

O conversor *boost* clássico, ilustrado na Figura 2.2, é muito utilizado em aplicações de baixa/média potência em que se deseja obter uma tensão de saída superior a tensão de entrada. Ele tem sido utilizado em aplicações fotovoltaicas principalmente por apresentar entrada com característica de fonte de corrente, permitindo a obtenção de uma baixa ondulação de corrente na entrada, característica importante para um melhor rastreamento do ponto de máxima potência dos módulos FV. Além disso, sua simplicidade de operação associada aos poucos componentes possibilita a redução de custos e de volume.



Figura 2.2 - Estrutura prática e estrutura básica de um conversor boost clássico.

Fonte: Elaborada pelo autor.

Contudo, em aplicações em que um elevado ganho estático é desejado o conversor boost tradicional opera com razões cíclicas extremas, acarretando um grave problema de recuperação reversa no diodo de saída, o que reduz significativamente o desempenho do conversor, provoca elevado estresse de tensão no interruptor e redução da sua eficiência. Além disso, seu ganho estático, que idealmente tenderia ao infinito, passa a apresentar uma forte dependência da relação entre a resistência série do indutor ( $R_L$ ) e a resistência de carga ( $R_C$ ). A expressão (ERICKSON, 2001) que relaciona o ganho estático do conversor boost ( $G_B$ ) levando em consideração esta relação é:

$$G_{B} = \frac{1}{1 - D} \cdot \frac{1}{1 + \frac{\beta}{(1 - D)^{2}}}$$
(1)

Onde:

$$\beta = \frac{R_L}{R_C} \tag{2}$$

A Figura 2.3 mostra a curva de ganho estático do conversor *boost* para diferentes relações entre a resistência série do indutor e a resistência de carga.

Figura 2.3 - Curva de ganho estático do conversor boost considerando a relação entre R<sub>L</sub> e R<sub>C</sub>.



Fonte: Elaborada pelo autor.

Pode-se observar na Figura 2.3 que quanto maior o valor de  $\beta$  maior é o prejuízo ao ganho estático do conversor *boost* clássico. Ademais, trabalhar com razões cíclicas elevadas é arriscado pois o conversor pode entrar em uma região pouco linear da curva de ganho, o que dificulta a implantação de um controle eficaz.

A fim de contornar tais limitações do conversor boost tradicional várias técnicas têm sido propostas (FOROUZESH et al., 2017). Dentre elas se destacam o cascateamento de conversores, o uso de células multiplicadoras de tensão e o uso de indutores acoplados (LI, Wuhua; HE, 2011), as quais serão abordadas a seguir.

#### 2.2 Cascateamento de conversores cc-cc elevadores

A conexão de conversores *boost* em cascata (CHENG, 1998) é uma alternativa simples e direta para obtenção de um ganho estático mais elevado sem a necessidade de operar com razão cíclica extrema. A Figura 2.4 mostra o diagrama funcional de um conversor *boost* cascateado de dois estágios.

Figura 2.4 - Conversor boost de dois estágios.



Fonte: Adaptada de (CHENG, 1998).

Para simplificar o acionamento, o interruptor *S1* do conversor da Figura 2.4. a) pode ser substituído por um diodo, como mostra a Figura 2.4. (b) na qual *D3* substitui S1. De forma análoga ao conversor de dois estágios, um conversor boost de três estágios (LUO, F L; YE, 2004) pode ser obtido inserindo um terceiro estágio *boost* nessa estrutura. A Figura 2.5 mostra a estrutura do conversor boost de três estágios.

Figura 2.5 - Conversor boost de três estágios.



Fonte: Adaptada de (LUO, F L; YE, 2004).

Embora o cascateamento de estágios proporcione maiores ganhos de tensão ao conversor *boost* sem leva-lo a uma operação com razões cíclicas exacerbadas, em contrapartida, essa estratégia aumenta significativamente o número de componentes, elevando o custo e reduzindo o rendimento do conversor. Além disso, o interruptor controlado fica submetido a elevados estresses de tensão, impossibilitando o uso de *MOSFETS* (*Metal Oxide Semiconductor Field Effect Transistor*) de baixo  $R_{DS on}$ .

Buscando contornar esse revés, em (NOVAES, 2007) um conversor boost denominado de conversor quadrático de três níveis, proposto originalmente para aplicações com células combustíveis, é apresentado como alternativa ao conversor *boost* de dois estágios em cascata. O propósito principal deste conversor é diminuir o número de diodos no circuito e reduzir o estresse de tensão no interruptor controlado, possibilitando o uso de *MOSFETS* com baixo  $R_{DS_on}$  e, consequentemente, proporcionar um maior rendimento. A Figura 2.6 mostra o diagrama funcional deste conversor.

Figura 2.6 - Conversor boost quadrático de três níveis.



Fonte: Adaptada de (NOVAES, 2007).

Como pode ser visto, um diodo foi substituído por um interruptor controlado, de forma que cada interruptor processa uma parte da potência. Contudo, o problema de recuperação reversa do diodo de saída impede a obtenção de maiores rendimentos e, além disso, como este conversor é obtido a partir da associação de conversores *boost*, na prática, o seu ganho estático também apresenta uma forte dependência da resistência série dos indutores do circuito.

#### 2.3 Multiplicadores de tensão

Os circuitos multiplicadores de tensão são uma solução clássica para a obtenção de elevados ganhos de tensão em conversores de alta frequência, sendo aplicáveis em diversas topologias de conversores (AXELROD, B.; BERKOVICH; IOINOVICI, 2003; FOROUZESH et al., 2017; LUO, Fang Lin; MEMBER, 2009; PAPPALARDO; INTRODUCTION, 2010). Podem ser divididos em dois grupos: célula multiplicadora de tensão (CMT) e retificadores multiplicadores de tensão (RMT) (FOROUZESH et al., 2017).

Os circuitos do tipo CMT são frequentemente utilizados como estágio intermediário de conversores, logo após o interruptor principal, proporcionando ganho de tensão e redução do estresse de tensão no interruptor. A Figura 2.7 apresenta os diagramas funcionais de alguns circuitos do tipo CMT e seu típico posicionamento na estrutura dos conversores em geral.

Figura 2.7 - Circuito generalizado do típico posicionamento do CMT e algumas estruturas CMT.



Fonte: Adaptada de (FOROUZESH et al., 2017).

Pode-se observar na Figura 2.7 que alguns desses circuitos são compostos apenas por capacitores e diodos, como o CMT 1 e CMT 2, assim, alguns autores utilizam a terminologia capacitor/diodo comutado para se referir ao uso desses circuitos em conversores cc-cc de alta frequência. Outros circuitos possuem outros componentes associados, como a estrutura CMT 3, introduzida por (AXELROD, B.; BERKOVICH; IOINOVICI, 2003), que possui um interruptor auxiliar e foi utilizada em (DE ARAÚJO et al., 2017) para promover ganho de tensão, bem como grampear e reduzir o estresse de tensão no interruptor principal. Já os circuitos CMT 5 e CMT 6 (FARDOUN; ISMAIL, 2010) usam indutores para promover maior ganho de tensão. Por sua vez, o circuito CMT 4 (PRUDENTE; PFITSCHER, 2005) introduz
uma pequena indutância, identificada na Figura 2.7 por  $L_k$ , que auxilia na comutação do interruptor principal e dos diodos do circuito, possibilitando alcançar a condição de comutação sob corrente nula (ZCS – *zero current switching*) nos interruptores, reduzindo as perdas e aumentando o rendimento.

Os circuitos do tipo RMT são muito utilizados como estágio retificador de conversores que utilizam transformadores e indutores acoplados, podendo retificar e elevar tensões do tipo ca e cc pulsadas. São frequentemente empregados como estágio de saída de conversores de alto ganho, eliminando a necessidade de grampear a tensão no diodo de saída. São utilizados em conversores de diversas aplicações, tais como: sistemas fotovoltaicos, sistemas de banco de baterias, sistemas de energia ininterrupta (*UPS – Uninterruptible Power System*), estágio de entrada para inversores, etc. (EVEN; WALTON, 2010; LEE et al., 2013; LUKAS; KIMBALL, 2015; SAHA, 2017). A Figura 2.8 mostra alguns exemplos de estruturas tipo RMT.

Figura 2.8 - Diagramas funcionais de exemplos de circuitos retificadores multiplicadores de tensão.



Fonte: Adaptada de (FOROUZESH et al., 2017).

O dobrador de meia onda da Figura 2.8 é muito conhecido e utilizado como estágio retificador de fontes que utilizam transformadores (SIWAKOTI et al., 2014). Sua principal desvantagem é o elevado estresse de tensão sobre os diodos e o fato de o capacitor de saída ficar submetido à mesma tensão de saída do circuito.

O dobrador de onda completa possibilita diminuir o estresse de tensão no capacitor de saída pela metade, mesmo assim, os diodos do circuito continuam sob o mesmo estresse de

tensão do dobrador de meia onda. Dessa forma, o dobrador de tensão melhorado possibilita que o estresse de tensão sobre todos os componentes seja reduzido à metade da tensão de saída, porém acrescenta mais componentes ao circuito (LI, W; WU; YANG, 2012).

Um circuito bastante popular é o multiplicador de tensão de Cockcroft–Walton (BHASKAR, 2014), cujo diagrama funcional é apresentado na Figura 2.9.

Figura 2.9 - Diagrama funcional do Multiplicador de tensão de Cockcroft-Walton.



Fonte: Adaptada de (FOROUZESH et al., 2017).

O circuito multiplicador de tensão de Cockcroft–Walton é obtido a partir do cascateamento de dobradores de tensão do tipo meia onda. Assim, a tensão de saída é dada pela soma das tensões nos capacitores, de forma que os diodos e capacitores ficam submetidos a no máximo duas vezes a tensão de entrada do circuito. O multiplicador de Cockcroft–Walton em conversores cc-cc de alta frequência permite elevar o ganho de tensão tanto quanto se queira, aumentando a densidade de potência e contribuindo com a redução do volume do circuito. Apesar de sua simplicidade, deve-se levar em consideração o fato de que quanto maior o ganho de tensão requisitado, maior a quantidade de diodos e capacitores, portanto, menor o rendimento.

Circuitos tipo CMT e RMT são encontrados em conversores de diversos autores. Em (DE ARAÚJO et al., 2017) foi proposto um conversor de alto ganho com indutor acoplado para aplicações FV que utiliza uma célula do tipo CMT 1 para aumentar o ganho de tensão e reduzir o estresse de tensão no interruptor controlado. Em (PARK et al., 2012) foi proposto um conversor de alto ganho com indutor acoplado e uma estrutura RMT dobradora de tensão. Em (SATHYAN et al., 2016) foi proposto um conversor de alto ganho com indutor acoplado para sistemas FV para aplicações em microgrid cc, utilizando em sua saída uma estrutura RMT quadruplicadora de tensão. A Figura 2.10 mostra os conversores desses autores destacando o respectivo estágio CMT/RMT empregado.

Figura 2.10 - Diagramas esquemáticos dos conversores com CMT e RMT, (a) circuito do tipo CMT 1, (b) circuito do tipo RMT dobrador de tensão e (c) circuito do tipo RMT quadruplicador de tensão.



Fonte: (a) adaptada de (DE ARAÚJO et al., 2017), (b) adaptada de (PARK et al., 2012), (c) adaptada de (SATHYAN et al., 2016).

#### 2.4 Conversores cc-cc elevadores Intercalados

Nos conversores cc-cc não-isolados elevadores a corrente de entrada é superior à corrente de saída. Em aplicações de alta potência, os conversores elevadores com um único interruptor controlado convencionais sofrem com o aumento da ondulação de corrente, elevando as perdas por condução (KADALGI, 2018). Assim, a técnica de intercalação (*interleaving*) consiste na conexão de conversores elevadores em paralelo, permitindo reduzir a ondulação de corrente nos interruptores e, com isso, elevar a eficiência. A Figura 2.11 mostra o diagrama funcional de um conversor *boost* intercalado.





Fonte: Adaptada de (FOROUZESH et al., 2017).

Contudo, pode haver situações em que um maior ganho de tensão é solicitado e, dessa forma, o conversor intercalado teria que operar com razão cíclica extrema, apresentando as mesmas limitações do conversor *boost* convencional: tensão no interruptor controlado igual à tensão de saída, elevadas perdas por comutação no interruptor controlado e elevada corrente de recuperação reversa no diodo de saída.

Diante disso, surgem na literatura propostas de conversores que permitam maior ganho de tensão com menor estresse de tensão nos interruptores controlados. Em (GULES; FRANCO, 2003) e (FRANCO; PFITSCHER; GULES, 2003) são propostos conversores cc-cc intercalados elevadores com multiplicadores de tensão tipo CMT. Em (GIRAL; MARTINEZ-SALAMERO, 1998) foram utilizados indutores acoplados a fim de otimizar o uso do núcleo magnético proporcionando e o consequente aumento da densidade de potência. A Figura 2.12 elenca os diagramas funcionais dos conversores supracitados.

Figura 2.12 - (a) conversor boost intercalado com multiplicador de tensão tipo CMT (b) conversores boost intercalado com multiplicador de tensão tipo CMT e indutor acoplado.



Fonte: (a) adaptada de (GULES; FRANCO, 2003), (b) adaptado de (GIRAL; MARTINEZ-SALAMERO, 1998).

Em (KADALGI, 2018) é proposto um conversor boost intercalado de alto ganho com indutor acoplado. São utilizados dois multiplicadores de tensão tipo CMT em cascata para

elevar o ganho de tensão, grampear e reduzir o estresse de tensão nos interruptores principais. A indutância de dispersão designada por  $L_k$  auxilia na comutação dos interruptores do circuito. A Figura 2.13 mostra o diagrama funcional desse conversor.

Figura 2.13 - Conversor boost intercalado com multiplicadores de tensão tipo CMT em cascata.



Fonte: Adaptada de (KADALGI, 2018).

A redução da ondulação de corrente foi obtida através da intercalação dos indutores de entrada  $L_a$  e  $L_b$ , porém, a presença de dois interruptores controlados no circuito torna seu acionamento mais complexo. Além disso, há muitos magnéticos e interruptores no circuito, o que pode comprometer o rendimento do conversor.

## **2.5** Capacitor comutado (*switched capacitor*)

Essa técnica proporciona a elevação de tensão a partir da transferência de energia entre capacitores, destacando-se como vantagens a sua modularidade e a possibilidade de operar sem nenhum elemento magnético (FOROUZESH et al., 2017). A Figura 2.14 mostra a estrutura básica de um circuito com capacitor comutado.

Figura 2.14 - Estrutura funcional de uma célula básica de capacitor comutado.



Fonte: Adaptada de (FOROUZESH et al., 2017).

Este conversor opera com a comutação simultânea dos dois interruptores, perfazendo duas etapas de operação. Na primeira etapa ambos os interruptores estão na posição "a" de tal forma que o capacitor  $C_1$  é carregado diretamente a partir da fonte de entrada  $V_{IN}$  e o capacitor  $C_2$  fornece energia à saída. Na segunda etapa, ambos os interruptores assumem a posição "b", o capacitor  $C_1$  é posto em série com a fonte de entrada, fornecendo energia à saída e carregando o capacitor  $C_2$  sob a soma dos potencias de  $V_{IN}$  e  $C_1$ ,. A Figura 2.15 ilustra os diagramas das duas etapas de operação.

Figura 2.15 - Instantes de operação de uma célula básica de capacitor comutado.



Fonte: Adaptada de (FOROUZESH et al., 2017).

A tensão de saída neste circuito é idealmente duas vezes a tensão de entrada. Assim, a partir dessa estratégia, maiores ganhos de tensão podem ser obtidos com a adição de mais células de capacitor comutado. Dessa forma, a tensão de saída é um múltiplo da tensão de entrada. A Figura 2.16 ilustra o circuito funcional e as duas etapas de operação de um conversor composto por capacitores comutados com a tensão de saída sendo cinco vezes maior que a tensão de entrada (MAKOWSKI, 1995). Na primeira etapa de operação, os capacitores  $C_1$  a  $C_4$ estão carregando enquanto  $C_5$  fornece energia à saída. Na segunda etapa de operação,  $C_1$  a  $C_4$ estão em série com  $V_{IN}$ , carregando  $C_5$  e fornecendo energia à saída.

Figura 2.16 - Conversor com capacitores comutados.



Fonte: Adaptada de (MAKOWSKI, 1995).

A principal desvantagem desse tipo de conversor é a elevada quantidade de interruptores no circuito, tornando o seu acionamento mais complexo, principalmente devido ao fato de alguns interruptores não possuírem a mesma referência da fonte de entrada (SEEMAN, 2008).

A Figura 2.17 mostra a estrutura proposta em (LAW; CHENG; YEUNG, 2005) na

qual apenas dois interruptores controlados são utilizados, reduzindo a complexidade do acionamento e as perdas no circuito, e um pequeno indutor ressonante é utilizado para promover melhorias na comutação dos interruptores do circuito.

Figura 2.17 - Conversor à capacitor comutado com estágios de ganho baseados em células tipo diodo/capacitor.



Fonte: Adaptada de (LAW; CHENG; YEUNG, 2005).

A maioria dos conversores à capacitores comutados necessita de um circuito de acionamento relativamente complexo e, além disso, quanto maior o ganho de tensão requisitado, maior a quantidade de interruptores/diodos/capacitores utilizados, elevando as perdas no circuito e restringindo-os às aplicações de baixa potência.

# 2.6 Conversores multiníveis

Os conversores multiníveis podem ser construídos com poucos ou nenhum elemento magnético no circuito, possibilitando a redução do tamanho e do peso do conversor, o que eleva a densidade de potência. Algumas de suas principais aplicações envolvem o uso em veículos elétricos, módulos FV e sistemas com baterias. A Figura 2.18 (a) mostra o circuito de um conversor com estágio *boost* na entrada e um estágio multinível na saída (FOROUZESH et al., 2017). A Figura 2.18 (b) apresenta o circuito de um conversor multinível que utiliza dois interruptores controlados e nenhum elemento indutivo.

Figura 2.18 - Conversor boost com estágio multinível.



Fonte: Adaptada de (FOROUZESH et al., 2017).

As principais vantagens dos conversores multiníveis compreendem sua simplicidade de operação, modularidade e flexibilidade de aplicações. Entretanto, aplicações de alto ganho de tensão requerem um estágio multinível com muitos semicondutores, o que eleva a quantidade de componentes, podendo comprometer o rendimento do conversor.

# 2.7 Indutores comutados (switched inductor)

As técnicas empregadas pela maioria das células multiplicadoras de tensão e capacitores comutados podem ser descritas em duas etapas. Na primeira etapa, os capacitores são carregados paralelamente a partir de uma fonte de tensão. Na segunda etapa, os capacitores são conectados em série, elevando a tensão e fornecendo-a para o estágio seguinte. Essa técnica pode ser aplicada de forma análoga só que com indutores comutados. A Figura 2.19 mostra os diagramas funcionais de um conversor *boost* com uma célula básica de indutores comutados e das suas duas etapas de operação.



Figura 2.19 - Diagrama funcional de um conversor boost com indutores comutados.

Fonte: Adaptada de (AXELROD, Boris; BERKOVICH; IOINOVICI, 2008).

Na 1<sup>a</sup> etapa, o interruptor *S* está fechado, os diodos  $D_2$  e  $D_4$  estão bloqueados enquanto os diodos  $D_1$  e  $D_3$  conduzem, carregando os indutores  $L_1$  e  $L_2$ , os quais se conectam em paralelo com fonte de entrada. O capacitor  $C_1$  fornece energia à saída. Na 2<sup>a</sup> etapa, o interruptor *S* está aberto, os diodos  $D_1$  e  $D_3$  deixam de conduzir, enquanto os diodos  $D_2$  e  $D_4$ conduzem, permitindo que os indutores  $L_1$  e  $L_2$  sejam descarregados em série, transferindo energia para o capacitor  $C_1$  e para a saída. Os indutores  $L_1$  e  $L_2$  possuem parâmetros idênticos, portanto, podem ser montados sobre um mesmo núcleo para reduzir o peso e o volume do conversor (AXELROD, Boris; BERKOVICH; IOINOVICI, 2008).

Outras células baseadas na comutação de indutores podem ser utilizadas entre os terminas *A* e *B* do conversor da Figura 2.19 para promover ganho de tensão. Além disso, capacitores podem ser associados à células de indutor comutado, proporcionando um ganho de tensão ainda maior, dando origem a novas células que são frequentemente denominadas na literatura de células de indutor comutado com sustentação de tensão - VLSI (*voltage lift switched inductor cells*) (FOROUZESH et al., 2017; ZHU, 2011). A Figura 2.20 mostra dois exemplos de estruturas VLSI.

Figura 2.20 - Diagramas funcionais de células de indutores comutados com tensão de sustentação.



Fonte: Adaptada de (ZHU, 2011).

Na célula da estrutura 1, durante a 1<sup>a</sup> etapa, todos os diodos conduzem com exceção de  $D_2$ . Os indutores  $L_1$  e  $L_2$  e o capacitor  $C_1$  são carregados em paralelo a partir da fonte de tensão no terminal A. Na 2<sup>a</sup> etapa, apenas  $D_2$  conduz, conectando  $L_1$  e  $L_2$  e  $C_1$  em série, proporcionando ganho de tensão. Na estrutura 2, durante a 1<sup>a</sup> etapa, todos os diodos conduzem enquanto interruptor  $S_0$  está bloqueado. Os indutores  $L_1$  e  $L_2$  e os capacitores  $C_1$  e  $C_2$  são carregados em paralelo a partir da fonte de tensão no terminal A. Na 2<sup>a</sup> etapa, apenas  $S_0$  conduz, conectando  $L_1$  e  $L_2$  e  $C_1$  e  $C_2$  em série, proporcionando ganho de tensão.

Assim como nos circuitos com capacitores comutados e nos multiplicadores de tensão, quanto maior o ganho de tensão requisitado, maior a quantidade de estágios e, portanto, mais componentes são necessários. Dessa forma, um conversor cujo estágio de ganho é unicamente baseado em capacitores/indutores/diodos comutados pode ter seu rendimento comprometido.

#### 2.8 Conversores cc-cc elevadores não-isolados com indutor acoplado

O uso de indutores acoplados em conversores cc-cc de alto ganho tem atraído diversos autores, pois possibilita a obtenção de um elevado ganho estático com poucos componentes no circuito e sem a necessidade de operar com razões cíclicas extremas (SCHMITZ; MARTINS; COELHO, 2017).

Idealmente, um conversor cc-cc baseado em indutor acoplado permitiria a obtenção

de qualquer ganho de tensão através do ajuste da sua relação de transformação. Contudo, elevadas relações de transformação implicam em elevadas tensões no diodo de saída e em maiores indutâncias de dispersão, consequências que, na prática, limitam a relação de transformação desse tipo de conversor. A fim de contornar tais limitações, outras técnicas podem ser empregadas em conjunto com o uso de indutores acoplados, como o cascateamento e o uso de multiplicadores de tensão.

Os conversores de (ZHAO, Q.; TAO; LEE, 2001) e (ZHAO, Qun; LEE, 2003) compõe os primeiros trabalhos desenvolvidos que relacionam o uso indutor acoplado em conversores cc-cc não isolados para obtenção de elevado ganho de tensão. A estrutura de um conversor *boost* com indutor acoplado é mostrada na Figura 2.21.

Figura 2.21 - Conversor boost com indutor acoplado.



Fonte: Adaptada de (ZHAO, Q.; TAO; LEE, 2001).

A indutância de dispersão  $(L_k)$  do indutor acoplado foi inteiramente atribuída ao enrolamento primário. Nesse conversor N é a relação entre as espiras dos enrolamentos secundário  $(N_2)$  e primário  $(N_1)$  que equivale à raiz quadrada da relação entre a indutâncias  $L_2$  e  $L_1$ , como mostra a equação (3).

$$N = \frac{N_2}{N_1} = \sqrt{\frac{L_2}{L_1}}$$
(3)

Além disso, considerando  $L_m$  a indutância de magnetização do indutor acoplado, o fator de acoplamento (*k*) é dado pela equação (4).

$$k = \frac{L_m}{L_m + L_k} \tag{4}$$

Portanto, considerando *D* o ciclo de trabalho do interruptor *S*, o ganho estático deste conversor é dado por:

$$\frac{V_{OUT}}{V_{IN}} = \frac{1 + N \cdot D \cdot k}{1 - D}$$
(5)

Desconsiderando o efeito da dispersão, ou seja, para um fator de acoplamento ideal (k = 1), o ganho estático do conversor é dado por:

$$\frac{V_{OUT}}{V_{IN}} = \frac{1 + N \cdot D}{1 - D} \tag{6}$$

O ganho estático ideal do conversor *boost* com indutor acoplado é consideravelmente superior ao ganho estático ideal do conversor *boost* convencional, como mostra a Figura 2.22, a qual permite comparar a curva de ganho estático ideal (G) do conversor *boost* sem e com o uso do indutor acoplado para diferentes relações de transformação.

Figura 2.22 - Curvas de ganho estático do conversor boost com e sem indutor acoplado (a dispersão é desconsiderada).



Fonte: Elaborada pelo autor.

O ganho de tensão proporcionado pelo uso do indutor acoplado é notável, entretanto, por melhor que seja a qualidade da confecção do indutor acoplado é fisicamente impossível a obtenção de um fator de acoplamento unitário, reduzindo o ganho estático e acarretando no surgimento de indutância de dispersão. Com isso, cada vez que o interruptor *S* é desligado a energia armazenada em  $L_k$  é transferida para a capacitância intrínseca do interruptor *S*, causando ressonância e, consequentemente, sobretensões, reduzindo consideravelmente o rendimento do conversor e inviabilizando sua operação.

Uma forma de amenizar o problema das sobretensões no interruptor é utilizar um circuito amortecedor *(snubber)* para dissipar a energia da indutância de dispersão, porém, o rendimento do conversor continua comprometido. Outra alternativa mais eficiente consiste em utilizar um circuito de grampeamento *(clamper)* ativo para limitar a tensão no interruptor e regenerar parte da energia da indutância de dispersão. A Figura 2.23 mostra o conversor

proposto por (SATHYAN et al., 2016), destacando o circuito de grampeamento ativo utilizado. Figura 2.23 - Diagrama funcional de um conversor boost com indutor acoplado e grampeamento ativo.



Fonte: Adaptada de (SATHYAN et al., 2016).

O circuito formado por  $S_2$  e  $C_1$  permite regenerar a energia da indutância de dispersão  $L_k$  e possibilita que o interruptor  $S_1$  conduza sob condição de corrente nula (ZCS). Por outro lado, a adição de outro interruptor controlado no circuito eleva o custo e a complexidade do seu acionamento.

Em (ZHAO, Q.; TAO; LEE, 2001) um circuito de grampeamento composto por um diodo e um capacitor é utilizado para absorver a energia da indutância de dispersão, eliminando as sobretensões sobre o interruptor e possibilitando o uso de interruptores de menor tensão, mais baratos e mais eficientes.

A energia transferida da indutância de dispersão para o capacitor de grampeamento é devolvida ao sistema através do enrolamento secundário do indutor acoplado, possibilitando elevar o rendimento do conversor. Além disso, a indutância de dispersão é utilizada para controlar o decaimento da corrente através do diodo de saída, amenizando significativamente o problema da corrente de recuperação reversa deste diodo. A Figura 2.24 mostra o conversor *boost* com indutor acoplado com o circuito de grampeamento regenerativo formado por  $C_c$  e  $D_c$ , em destaque. Figura 2.24 - Diagrama funcional do conversor boost com indutor acoplado com grampeamento regenerativo.



Fonte: Adaptada de (ZHAO, Q.; TAO; LEE, 2001).

Em (ZHAO, Qun; LEE, 2003) são apresentadas variações topológicas de uma família de conversores de alto ganho que utilizam indutores acoplados e com reposicionamento do capacitor de grampeamento. A Figura 2.25 ilustra duas outras possíveis configurações para o posicionamento do capacitor de grampeamento.

Figura 2.25 - Diagrama funcional do conversor boost com indutor acoplado e reposicionamento do capacitor de grampeio.



Fonte: Adaptada de (ZHAO, Qun; LEE, 2003).

O reposicionamento do capacitor  $C_c$  não altera a eficiência do grampeamento nem os princípios de operação do conversor, porém, pode causar alterações na resposta dinâmica do conversor durante os transitórios e modificar algumas formas de onda como, por exemplo, a corrente de entrada do conversor (ZHAO, Qun; LEE, 2003). O uso de indutores acoplados conectados diretamente à entrada do conversor provoca grandes ondulações na corrente de entrada, assim, em algumas aplicações, é necessário utilizar um filtro na entrada do conversor para que se adeque à característica da fonte de alimentação utilizada. Em (VAN DE SYPE et al., 2005) são apresentadas diferentes configurações do conversor *boost* com indutor acoplado e grampeamento regenerativo. Os esforços de tensão nos capacitores podem ser reduzidos, sem alterar o princípio de operação do conversor, com um simples reposicionamento desses capacitores. A Figura 2.26 mostra outros possíveis posicionamentos para os capacitores do circuito anterior.

Figura 2.26 - Diagramas funcionais do conversor boost com indutor acoplado e grampeamento, com opções de reposicionamento dos capacitores do circuito.



Fonte: Adaptada de (VAN DE SYPE et al., 2005).

## 2.9 Considerações finais

Neste capítulo as principais técnicas utilizadas para a elevação de tensão foram apresentadas. Foi visto que o conversor *boost* convencional não atende às aplicações de alto ganho de tensão devido principalmente ao seu ganho estático limitado e dependente do fator  $\beta$ . Além disso, há o problema de recuperação reversa do diodo de saída. A técnica de cascateamento pode ser empregada para proporcionar maior ganho de tensão, contudo, o problema de recuperação reversa do diodo de saída permanece e, além disso, quanto mais estágios houver, mais componentes e, portanto, menor o rendimento.

A intercalação de conversores proporciona uma redução na ondulação da corrente de entrada do conversor devido ao processamento de potência ser feito por mais de um interruptor controlado, o que proporciona melhorias no rendimento. Entretanto, essa técnica não promove melhorias ao ganho estático. As estruturas multiplicadoras de tensão são comumente utilizadas em conjunto com outras técnicas. Assim, são bastante empregadas como estágio de saída para promover ganho de tensão, ou como estágio intermediário para grampear e reduzir o estresse de tensão no interruptor controlado.

As técnicas de capacitores/indutores comutados são eficazes, entretanto, aplicações que requerem elevados ganhos de tensão necessitam de muitos estágios e, consequentemente, muitos semicondutores precisam são empregados, elevando a complexidade e comprometendo o rendimento.

Pode-se concluir que quanto maior o ganho de tensão requisitado, mais semicondutores/capacitores/indutores precisam ser empregados, o que se reflete na redução do rendimento. Dentre as técnicas mostradas, o uso de indutores acoplados tem recebido bastante atenção, pois possibilita a obtenção de elevados ganhos de tensão com a utilização de poucos componentes. Entretanto, elevadas relações de transformação implicam em sobretensões nos interruptores do circuito. Assim, outras técnicas podem ser empregadas em conjunto a fim de equilibrar ganho estático, rendimento e complexidade de operação.

# 3. CONVERSOR PROPOSTO

Neste capítulo, o circuito do conversor proposto neste trabalho é apresentado e analisado. As principais formas de onda do conversor são mostradas e, em seguida, as etapas de operação são descritas, possibilitando equacionar seu ganho estático, esforços elétricos nos principais componentes e perdas.

#### 3.1 Descrição do conversor proposto

O conversor proposto surgiu do interesse em desenvolver um circuito elevador de tensão para aplicações fotovoltaicas que utilize poucos componentes e apresente elevado rendimento, aproveitando melhor a energia fotogerada. O conversor utiliza indutor acoplado, sendo este o principal responsável por proporcionar o ganho de tensão. A energia das indutâncias de dispersão é regenerada através de um circuito de grampeamento, evitando as sobretensões no interruptor sem comprometer o rendimento do conversor. O diagrama funcional do circuito ideal do conversor proposto é mostrado na Figura 3.1.

Figura 3.1 - Conversor proposto com indutor acoplado.



Fonte: Elaborada pelo autor.

A transferência de energia de forma direta entre duas fontes de mesma natureza é uma impossibilidade física. Assim, aplicações em que se deseja conectar fonte e carga de mesma natureza exige uma interface adequada. Dessa forma, caso se deseje alimentar uma carga com característica de fonte de tensão em sua entrada utilizando uma fonte com característica de fonte de tensão na sua saída, deve-se empregar um conversor ou com entrada ou com saída em fonte de corrente, ou seja, um conversor baseado em acumulação indutiva, como os conversores *boost* e *buck-boost*, por exemplo.

De forma análoga, se o desejado é interligar uma carga com característica de fonte de corrente na sua entrada a uma fonte que possui característica de fonte de corrente na sua saída, deve-se empregar um conversor ou com entrada ou com saída em fonte de tensão, ou seja, um conversor baseado em acumulação capacitiva como, por exemplo, o conversor Cùk.

O conversor proposto neste trabalho é destinado a alimentar uma carga com

característica de fonte de tensão (nanorrede cc) utilizando para isso uma fonte de corrente na entrada (módulo FV). Por isso, o conversor apresenta saída com característica de fonte de corrente, possibilitando a conexão direta com o barramento de tensão da nanorrede cc, evitando a necessidade de um circuito de pré-carga para os capacitores e também evitando que possíveis distúrbios de tensão no barramento da nanorrede cc sejam refletidos à entrada do conversor e possam prejudicar sua operação no ponto de máxima potência. Além disso, a interação entre conversores que operam com diferentes frequências de comutação em um mesmo barramento de uma nanorrede/microrrede pode introduzir oscilações denominadas de *beat frequency* (YUE et al., 2016, 2018), causando problemas de instabilidade e de qualidade de energia. Assim, o uso de conversores com característica de fonte de corrente na saída possibilita amenizar as perturbações provocadas pelos repetitivos transientes de carga, aliviando os efeitos de *beat frequency* no barramento de nanorredes/microrredes.

A substituição das indutâncias acopladas  $L_1$  e  $L_2$  no conversor da Figura 3.1 pelo modelo simplificado de um transformador permite analisar o efeito das dispersões no circuito. A Figura 3.2 mostra o diagrama funcional do circuito do conversor considerando as principais não-idealidades das indutâncias acopladas.

Figura 3.2 - Diagrama funcional do conversor proposto utilizando o modelo do transformador em substituição ao modelo ideal dos indutores acoplados.



Fonte: Elaborada pelo autor.

Nesse modelo as indutâncias acopladas ideais são analisadas como os enrolamentos primário e secundário do transformador ideal, representados por  $N_1$  e  $N_2$ , respectivamente. A indutância de magnetização do transformador é representada por  $L_m$ , enquanto as indutâncias de dispersão primária e secundária são representadas por  $L_{KP}$  e  $L_{KS}$ , respectivamente. As indutâncias de dispersão não contribuem para a transferência de energia entre os enrolamentos primário e secundário, ou seja, entre os indutores acoplados.

O circuito formado pelo diodo  $D_2$  e pelo capacito  $C_3$  efetua o grampeamento da tensão no interruptor principal  $S_1$ , absorvendo a energia proveniente da indutância de dispersão  $L_{KP}$ , evitando a interrupção brusca da corrente e consequente sobretensão sobre S<sub>1</sub>, permitindo

o uso de interruptores de menor tensão de bloqueio e, consequentemente, com menores perdas por condução.

Os capacitores comutados  $C_1$  e  $C_2$  proporcionam maior ganho de tensão ao conversor, evitando elevadas relações de transformação no indutor acoplado, e amortecem as ressonâncias entre as indutâncias de dispersão e as capacitâncias intrínsecas dos diodos  $D_1$  e  $D_2$ , reduzindo as sobretensões nos diodos.

Pode-se observar que as indutâncias de dispersão estão no caminho da corrente que circula através dos diodos  $D_1$  e  $D_3$ , limitando a derivada dessa corrente, não apenas durante a condução mas também durante o bloqueio, proporcionando a limitação da corrente de recuperação reversa e, consequentemente, um bloqueio suave. Similarmente ao conversor Cùk, o conversor utiliza acumuladores capacitivos e tanto sua entrada como sua saída apresenta característica de fonte de corrente, proporcionada na entrada por  $L_1$  e na saída por  $L_0$ .

# 3.2 Princípio de operação

Para efeito de análise das etapas de operação, foram feitas as seguintes considerações: as capacitâncias de  $C_1$ ,  $C_2$  e  $C_3$  são grandes o suficiente de forma que a tensão sobre eles possa ser considerada constante, todos os semicondutores do circuito são ideais, a indutância de magnetização do indutor acoplado opera no modo de condução contínua (CCM – *Continuous Conduction Mode*), a frequência de operação é constante e o conversor encontra-se em regime permanente. Sob estas considerações, a operação do conversor é composta por cinco etapas, sendo que a transição entre as etapas é sempre marcado pela comutação de um semicondutor (diodo ou *MOSFET*).

As principais formas de onda de tensão e corrente associadas à operação do conversor são esboçadas na Figura 3.3. Os instantes de tempo que delimitam as etapas de operação estão descritos na parte inferior do eixo do tempo (t) do gráfico. O período total de tempo de um ciclo de operação é definido por *T*. O interruptor  $S_1$  conduz por um intervalo de tempo *DT* e permanece bloqueado por um intervalo de tempo (1 - D)T. A descrição de cada forma de onda exibida no gráfico pode ser conferida a seguir:

- $V_{GS}$  Sinal de acionamento do interruptor;
- $I_{L_M}$  Corrente de magnetização do transformador;
- $I_{L_P}$  Corrente no enrolamento primário somada à corrente de magnetização;
- $I_{L_S}$  Corrente no enrolamento secundário;
- $I_{L_0}$  Corrente no indutor de saída  $L_0$ ;

- *V*<sub>DS</sub> Tensão sobre o interruptor S<sub>1</sub>;
- $V_{C_3}$  Tensão no capacitor  $C_3$  de grampeamento;
- $I_{S_1}$  Corrente através do interruptor S<sub>1</sub>;
- $I_{D_1}$  Corrente através do diodo  $D_1$ ;
- $I_{D_2}$  Corrente através do diodo  $D_2$ ;
- $I_{D_3}$  Corrente através do diodo  $D_3$ ;
- $V_{D_1}$  Tensão sobre o diodo  $D_1$ ;
- $V_{D_2}$  Tensão sobre o diodo  $D_2$ ;
- $V_{D_3}$  Tensão sobre o diodo  $D_3$ ;

Figura 3.3 - Principais formas de onda do conversor.



Fonte: Elaborada pelo autor.

## 3.2.1 Primeira etapa de operação

A primeira etapa tem início em  $t_0$  com o interruptor  $S_1$  entrando em condução. A inclinação da corrente na entrada em condução de  $S_1$  é controlada por  $L_{KP}$ , possibilitando que o interruptor conduza com a corrente reduzida, amenizando as perdas nessa comutação. Os indutores  $L_M$  e  $L_{KP}$  armazenam energia proveniente da fonte de entrada. Os diodos  $D_2$  e  $D_3$  estão reversamente polarizados. Os capacitores  $C_1$ ,  $C_2$  e  $C_3$  fornecem energia ao indutor de saída ( $L_0$ ) e ao barramento da nanorrede cc. O decaimento da corrente em  $D_1$  é limitado por  $L_{KS}$ , possibilitando que o diodo desligue sob corrente nula (ZCS – *zero current swithing*). Essa etapa finaliza em  $t_1$  quando a corrente através do diodo  $D_1$  vai a zero e ele bloqueia. A Figura 3.4 mostra o diagrama funcional da primeira etapa de operação. Os elementos em tonalidade cinza não conduzem corrente. As setas sobre as linhas tracejadas indicam o sentido de circulação da corrente no conversor.

Figura 3.4 - Diagrama funcional da primeira etapa de operação.



Fonte: Elaborada pelo autor.

A relação de transformação (n) associada aos indutores acoplados é dada pela razão entre o número de espiras do indutor  $L_S$  (N<sub>2</sub>) e o número de espiras do indutor  $L_P$  (N<sub>1</sub>):

$$n = \frac{N_2}{N_1} \tag{7}$$

Pela simples inspeção do circuito, as seguintes equações de malha podem ser extraídas da primeira etapa de operação:

$$V_{IN} = v_{L_m}(t) + v_{L_{KP}}(t)$$
(8)

$$v_{L_p}(t) = v_{L_m}(t) \tag{9}$$

$$v_{L_S}(t) = n \cdot v_{L_m}(t) \tag{10}$$

$$-V_{C_3} - V_{L_m}(t) - V_{L_{KP}}(t) - V_{C_1} - V_{C_2} + V_{L_0}(t) + V_{OUT} = 0$$
(11)

#### 3.2.2 Segunda etapa de operação

A segunda etapa inicia-se exatamente em  $t_1$  com o bloqueio do diodo  $D_1$  e a entrada em condução do diodo  $D_3$ . O interruptor  $S_1$  e o diodo  $D_3$  estão conduzindo enquanto os diodos  $D_1$  e  $D_2$  permanecem bloqueados. A indutância de magnetização (via acoplamento magnético) carrega diretamente o capacitor  $C_2$  através do diodo  $D_3$  de acordo com a relação de transformação entre  $L_S$  e  $L_P$ . As indutâncias  $L_M$ ,  $L_{KP}$ ,  $L_{KS}$  e  $L_O$  armazenam energia e os capacitores  $C_1$ ,  $C_2$  e  $C_3$  fornecem energia à saída. A segunda etapa finaliza com o bloqueio do interruptor  $S_1$ . A Figura 3.5 mostra o diagrama funcional da segunda etapa de operação.

Figura 3.5 - Diagrama funcional da segunda etapa de operação.



Fonte: Elaborada pelo autor.

A condução de D3 dá origem à equação (12):

$$V_{C_2} = V_{L_s}(t) + V_{L_{KS}}(t)$$
(12)

Substituindo a equação (10), que permanece válida nesta etapa, na equação (12) e desprezando a indutância de dispersão secundária, obtêm-se a equação (13).

$$V_{C_2} = n \cdot v_{L_m}(t) \tag{13}$$

## 3.2.3 Terceira etapa de operação

A terceira etapa tem início em  $t_2$  com o bloqueio do interruptor  $S_1$  e a entrada em condução do diodo  $D_2$ , possibilitando que a energia armazenada em  $L_{KP}$  seja seja transferida ao capacitor  $C_3$ , limitando o esforço de tensão sobre  $S_1$  ao valor de tensão de  $C_3$ . A polaridade da tensão em  $L_s$  inverte, porém, a indutância de dispersão  $L_{KS}$  impede  $D_1$  de entrar em condução logo de imediato e, além disso, limita a taxa de decaimento da corrente através do diodo  $D_3$ , fazendo-o desligar suavemente até que a energia em  $L_{KS}$  seja transferida para o capacitor  $C_2$ . O indutor de saída  $L_0$  e o capacitor  $C_1$  fornecem energia à saída. Essa etapa finaliza em  $t_3$  quando  $D_3$  deixar de conduzir. A figura 3.6 mostra o diagrama funcional da terceira etapa de operação. Figura 3.6 - Diagrama funcional da terceira etapa de operação.



Fonte: Elaborada pelo autor.

A condução do diodo  $D_2$  e o bloqueio de  $S_1$  fazem com que a equação (7) se torne inválida nesta etapa e dá origem a uma nova malha cujo modelo matemático é dado pela equação (13).

$$V_{L_{p}}(t) + V_{L_{KP}}(t) = V_{IN} - V_{C_{3}}$$
(14)

Substituindo a equação (14) na equação (10), que permanece válida nesta etapa de operação, dá origem à equação (15).

$$V_{L_{S}}(t) = n \cdot (V_{IN} - V_{L_{KP}}(t) - V_{C_{3}})$$
(15)

## 3.2.4 Quarta etapa de operação

A quarta etapa tem início em  $t_3$  com o bloqueio do diodo  $D_3$  e a entrada em condução do diodo  $D_1$ . A taxa de crescimento da corrente no diodo  $D_1$  é limitada pelas indutâncias de dispersão  $L_{KP}$  e  $L_{KS}$ . O interruptor  $S_1$  permanece bloqueado. O diodo  $D_2$  ainda conduz, permitindo que o capacitor  $C_3$  complete sua carga. O capacitor  $C_1$  é carregado de forma proporcional à soma das tensões em  $L_P$  e  $L_S$ . O indutor  $L_0$  permanece fornecendo energia à saída. Esta etapa finaliza em  $t_4$ , quando o diodo  $D_2$  finalmente deixa de conduzir. A figura 3.7 mostra o diagrama funcional da quarta etapa de operação.

Figura 3.7 - Diagrama funcional da quarta etapa de operação.



Fonte: Elaborada pelo autor.

Com a condução do diodo D1, e considerando todas as dispersões refletidas ao lado primário, a equação (16) pode escrita:

$$V_{C_1} = -\left(V_{IN} - V_{C_3} - V_{L_{KP}}(t) + n \cdot \left(V_{IN} - V_{C_3} - V_{L_{KP}}(t)\right)\right)$$
(16)

A equação (16) pode ser reescrita na forma da equação (17).

$$V_{C_1} = -(n+1) \cdot \left( V_{IN} \cdot k - V_{C_3} \right)$$
(17)

# 3.2.5 Quinta etapa de operação

A quinta etapa de operação tem início em  $t_4$  com o bloqueio do diodo  $D_2$ . Nesta etapa, apenas o diodo  $D_1$  conduz. Como o interruptor  $S_1$  e o diodo  $D_2$  estão bloqueados, não há corrente sendo drenada da fonte de entrada neste intervalo. O capacitor  $C_1$  permanece carregando enquanto  $C_2$ ,  $C_3$  e  $L_0$  fornecem energia à saída. Essa etapa finaliza em  $t_5$  com a entrada em condução do interruptor  $S_1$ . A figura 3.8 mostra o diagrama funcional da quinta etapa de operação.

Figura 3.8 - Diagrama funcional da quinta etapa de operação.



Fonte: Elaborada pelo autor.

Durante esta etapa de operação pode-se extrair a equação (18).

$$v_{L_0}(t) = -V_{C_1} - V_{C_2} - V_{C_3} + V_{OUT}$$
(18)

## 3.3 Modelagem do conversor

A modelagem de um conversor estático objetiva representar matematicamente o comportamento físico do sistema. A modelagem dinâmica (ou modelagem ca) consiste em analisar o comportamento do conversor diante de distúrbios (variações) na fonte de alimentação, na carga ou em parâmetros do circuito, como por exemplo, alteração no valor das resistências intrínsecas dos capacitores provocadas pelo envelhecimento. O estudo do impacto desses distúrbios no sistema é essencial para o projeto do controlador.

A modelagem em regime permanente (ou modelagem cc) é feita a partir do comportamento estático do sistema, longe de transitórios ou quaisquer distúrbios, tendo como principais objetivos calcular: esforços de tensão e corrente nos dispositivos, limites de queda de tensão e corrente nos elementos armazenadores, rendimento e ganho estático.

Dentre as estratégias utilizadas para a análise de conversores em regime permanente, o balanço de fluxo concatenado nos indutores do circuito (balanço volt-segundo) e o balanço de carga nos capacitores do circuito (balanço ampere-segundo) podem ser empregados. Nesta seção, a modelagem cc do conversor proposto é realizada, tendo como principal objetivo equacionar o ganho estático do conversor.

## 3.3.1 Ganho estático

Considerando a equação (7), a indutância mútua (M) entre os enrolamentos primário ( $L_P$ ) e secundário ( $L_S$ ) pode ser definida como sendo:

$$M = \frac{N_2}{N_1} \cdot L_m = n \cdot L_m, \tag{19}$$

Uma forma alternativa de representar a indutância mútua é através do fator de acoplamento (k), dado por:

$$k = \frac{M}{\sqrt{L_P \cdot L_S}} \tag{20}$$

Ou seja:

$$M = k \cdot \sqrt{L_P \cdot L_S} \tag{21}$$

Dessa forma, as indutâncias  $L_P$  e  $L_S$  podem ser escritas na forma das equações (22) e (23).

$$L_{P} = L_{m} + L_{KP} = \frac{M}{n} + L_{KP}$$
(22)

$$L_{S} = n \cdot L_{m} + L_{KS} = n \cdot M + L_{KS}$$
<sup>(23)</sup>

A indutância de dispersão secundária independe da indutância de dispersão primária. Porém, para simplificar os cálculos, a seguinte relação pode ser considerada (KAZIMIERCZUK, 2014):

$$L_{KS} = n^2 \cdot L_{KP} \tag{24}$$

Substituindo a equação (24) na equação (23), a equação (25) pode ser escrita.

$$L_{S} = n^{2} \cdot \left(L_{m} + L_{KP}\right) \tag{25}$$

Substituindo as equações (22) e (25) na equação (21), encontra-se a equação (26).

$$M = k \cdot \sqrt{\left(L_m + L_{KP}\right) \cdot n^2 \cdot \left(L_m + L_{KP}\right)} = k \cdot n \cdot \left(L_m + L_{KP}\right)$$
(26)

Substituindo a equação (26) na equação (19) e isolando o fator de acoplamento (k), têm-se a equação (27).

$$k = \frac{L_m}{L_m + L_{KP}} \tag{27}$$

A equação (27) mostra que para um fator de acoplamento unitário, a indutância de dispersão primária deve ser nula ( $L_{KP} = 0$ ). Para auxiliar no levantamento das equações, dois intervalos foram considerados.

#### • 1° intervalo: interruptor S<sub>1</sub> conduzindo (*DT*):

Durante o intervalo em que o interruptor  $S_1$  está conduzindo (*DT*), a tensão de entrada  $V_{IN}$  se divide sobre  $L_m$  e  $L_{KP}$ , o que pode ser observado na equação (8). Assim, a tensão em  $L_m$  pode ser escrita como sendo.

$$V_{L_m}(t) = V_{IN} \cdot \frac{L_m}{L_m + L_{KP}}$$
 (28)

Relacionando a equação (27) com a equação (28) encontra-se a equação (29).

$$v_{L_m}(t) = k \cdot V_{IN} \tag{29}$$

Substituindo a equação (28) na equação (9) tem-se que:

$$v_{L_{S}}(t) = n \cdot k \cdot V_{IN} \tag{30}$$

Além disso, substituindo a equação (30) na equação (12), chega-se à equação da tensão no capacitor  $C_2$ , que é dada pela equação (31).

$$V_{C_2} = n \cdot k \cdot V_{IN} \tag{31}$$

A equação (31) fornece o esforço de tensão sobre o capacitor  $C_2$ .

## • $2^{\circ}$ intervalo: interruptor $S_1$ bloqueado (1-D)T:

Durante o intervalo em que o interruptor  $S_1$  está bloqueado ((1 - D)T) a equação

(14) pode ser reescrita utilizando o fator de acoplamento k para remover da equação da malha de tensão considerada a parcela da tensão que recai sobre a indutância de dispersão ( $V_{L_{KP}}$ ), evidenciando a tensão sobre o enrolamento primário, como mostra a equação (32).

$$v_{L_m}(t) = k \cdot (V_{IN} - V_{C_3})$$
 (32)

A tensão em  $L_S$  é a tensão em  $L_P$  refletida pela relação de transformação n. Assim, a tensão no enrolamento secundário durante o intervalo em que  $S_1$ está bloqueado é:

$$v_{L_{S}}(t) = n \cdot k \cdot (V_{IN} - V_{C_{3}}).$$
(33)

O balanço de fluxo concatenado em um indutor conclui que o valor médio da tensão em  $L_P$  é nulo, assim:

$$\int_{0}^{T} v_{L_{m}}(t) dt = 0$$
 (34)

$$\int_{0}^{DT} v_{L_{m}}(t) dt + \int_{DT}^{T} v_{L_{m}}(t) dt = 0$$
(35)

Substituindo as equações (29) e (32) na equação (35), temos a equação (36).

$$\int_{0}^{DT} k \cdot V_{IN} dt + \int_{DT}^{T} k \cdot (V_{IN} - V_{C_3}) dt = 0$$
(36)

Resolvendo a equação (36), encontra-se a tensão no capacitor  $C_3$ , dada pela equação (37).

$$V_{C_3} = V_{IN} \cdot k \cdot \left(\frac{1}{1-D}\right) \tag{37}$$

A tensão máxima sobre o interruptor  $S_1$  é a mesma sobre o capacitor  $C_3$ , já que este é o capacitor responsável por absorver a energia da indutância de dispersão e grampear a tensão sobre o interruptor S<sub>1</sub>.

Substituindo a equação (37) na equação (17), encontra-se a equação da tensão no capacitor  $C_1$ .

$$V_{C_1} = V_{IN} \cdot \left(\frac{D}{1-D}\right) \cdot (1+n) \cdot k \tag{38}$$

A tensão média no indutor  $L_0$  é nula, assim, a equação (18) pode ser escrita como sendo:

$$V_{OUT} = V_{C_1} + V_{C_2} + V_{C_3} \tag{39}$$

Substituindo as equações (31), (37) e (38) na equação (39) têm-se a equação da tensão de saída ( $V_{OUT}$ ) do conversor:

$$V_{OUT} = V_{IN} \cdot \left(\frac{D}{1-D}\right) \cdot (1+n) \cdot k + n \cdot k \cdot V_{IN} + V_{IN} \cdot \left(\frac{1}{1-D}\right)$$
(40)

A equação (41) mostra a expressão para o ganho estático do conversor considerando o efeito das dispersões no circuito.

$$\frac{V_{OUT}}{V_{IN}} = \frac{1 + k \cdot (D + n)}{1 - D}$$
(41)

Considerando um fator de acoplamento ideal (k=1), o ganho estático ideal do conversor é dado pela equação (42).

$$\frac{V_{OUT}}{V_{IN}} = \frac{1+D+n}{1-D}$$
(42)

A equação (41) pode ser reescrita para a razão cíclica D, assim:

$$D = \frac{V_{OUT} - V_{IN} \cdot (1 + n \cdot k)}{V_{OUT} + k \cdot V_{IN}}$$

$$\tag{43}$$

De forma análoga, para um fator de acoplamento unitário, têm-se:

$$D = \frac{V_{OUT} - V_{IN} \cdot (1+n)}{V_{OUT} + V_{IN}}$$
(44)

A Figura 3.9 mostra a curva de ganho estático do conversor proposto considerando diferentes fatores de acoplamento.

Figura 3.9 – (a) Curva de ganho estático do conversor proposto para diferentes fatores de acoplamento e (b) curva de ganho estático do conversor proposto considerando o fator de acoplamento ideal e diferentes relações de transformação.



Fonte: Elaborada pelo autor.

#### 3.3.2 Comparação do conversor proposto com outros conversores

A Figura 3.10 permite comparar a curva de ganho estático do conversor proposto com algumas curvas de ganho de outras propostas recentes na literatura, sendo estas semelhantes à aplicação deste trabalho. Os autores mencionados desenvolveram seus respectivos conversores para aplicações que envolvem sistemas de geração distribuída e englobam o uso de sistemas FV em microrredes ou nanorredes, contudo, nem todos apresentam saída com característica de fonte de corrente.

Figura 3.10 - Curva de ganho estático do conversor boost clássico e dos conversores propostos em: (ARAB ANSARI; MOGHANI, 2018; DE ARAÚJO et al., 2017; FOROUZESH et al., 2018; LAKSHMI; HEMAMALINI, 2017; SATHYAN et al., 2016).



Fonte: Elaborada pelo autor.

Todas as curvas da Figura 3.10 foram plotadas para um fator de acoplamento unitário (k=1). A curva em azul corresponde à curva de ganho do conversor proposto em (DE ARAÚJO et al., 2017), sendo esta a mesma curva de ganho estático do conversor proposto neste trabalho. A Tabela 1 permite comparar as principais características dos conversores dos autores da Figura 3.10 com as características do conversor proposto.

			Topologias			
	DE ARAÚJO	ARAB ANSARI	FOROUZESH	LAKSHIMI	SHATYAN	PROPOSTO
Diodos	4	2	2	2	4	3
Interruptores controlados	1	2	4	3	2	1
Capacitores	4	3	3	1	5	3
Indutores acoplados	1	0	2	0	1	1
Indutores	1	3	0	2	0	1
Ganho de Tensão	$\frac{1+D+n}{1-D}$	$\frac{1+3D}{1-D}$	$\frac{2(n+1)}{1-D}$	$\frac{1+D1}{1-D1-D2}$	$\frac{1+2n}{1-D}$	$\frac{1+k\cdot(D+n)}{1-D}$
Tensão sobre o(s) interruptor(es) controlado(s)	$\frac{V_{OUT}}{1+D+n}$	$\frac{V_{OUT}}{1+3D}$	$\frac{V_{OUT}}{2(n+1)}$	$\frac{V_{OUT} + V_{IN}}{2}$	$\frac{V_{OUT}}{1+2n}$	$\frac{V_{OUT}}{1+k \cdot (D+n)}$
Característica da saída	fonte de corrente	fonte de tensão	fonte de tensão	fonte de tensão	fonte de tensão	fonte de corrente
Total de componentes	11	10	11	8	12	9

Tabela 1 - Comparação entre modelos ideais dos conversores da Figura 3.10 e proposto.

Fonte: Elaborada pelo autor.

O conversor apresentado em (DE ARAÚJO et al., 2017) possui saída com característica de fonte de corrente e o mesmo ganho estático do conversor proposto neste trabalho, contudo, utiliza um diodo e um capacitor a mais com relação ao conversor proposto, podendo ocasionar maiores perdas no circuito.

O conversor introduzido em (ARAB ANSARI; MOGHANI, 2018) não utiliza indutor acoplado, o que facilitou a obtenção de um elevado rendimento. Porém, o ganho de tensão proporcionado por este conversor não é tão elevado, restringindo-o às aplicações de menor tensão. Além disso, o conversor apresenta saída com característica de fonte de tensão e utiliza dois interruptores controlados, o que eleva a complexidade de seu acionamento.

Em (FOROUZESH et al., 2018) foi proposto um conversor de alto ganho e elevado rendimento para aplicações fotovoltaicas, porém, apresenta saída com característica de fonte de tensão e quatro interruptores controlados, elevando a complexidade do circuito.

O conversor proposto em (LAKSHMI; HEMAMALINI, 2017) utiliza poucos componentes, contudo, possui três interruptores controlados que tornam seu acionamento complexo. O seu ganho de tensão, assim como o conversor proposto por (ARAB ANSARI; MOGHANI, 2018) é bastante limitado e, além disso, apresenta saída com característica de fonte de tensão, não recomendado para injeção de corrente em nanorredes cc.

O conversor de (SATHYAN et al., 2016) apresenta saída com característica de fonte de tensão e, além disso, utiliza um circuito auxiliar para grampear a tensão no interruptor principal, introduzindo um interruptor a mais no circuito e elevando sua complexidade.

O conversor proposto totaliza nove componentes em seu circuito com apenas um interruptor controlado, o que reduz a complexidade do acionamento. Apresenta saída com característica de fonte de corrente, sendo esta mais adequada para injeção de potência em um barramento com característica de fonte de tensão. Além disso, a tensão sobre o interruptor principal é muito menor que a tensão de saída, possibilitando o uso de *MOSFET*S de menor tensão, com menores resistências de condução ( $R_{DS(on)}$ ) e, consequentemente, menores perdas por condução.

## 3.3.3 Projeto do indutor acoplado

Durante o intervalo de condução do interruptor  $S_1$ , a tensão sobre a indutância de magnetização  $L_m$  é dada por:

$$V_{L_m} = V_{IN} \cdot \frac{L_m}{L_m + L_{KP}} \tag{45}$$

Da relação entre a tensão e a corrente em um indutor pode-se escrever a equação (46), na qual  $\Delta I_{L_m}$  é a ondulação de corrente na indutância de magnetização.

$$L_m \cdot \frac{\Delta I_{L_m}}{D \cdot T} = V_{IN} \cdot \frac{L_m}{L_m + L_{KP}}$$
(46)

Manipulando a equação 46 para  $L_m$ , a equação (47) pode ser escrita:

$$L_m = \frac{V_{IN} \cdot D}{\Delta I_{L_m} \cdot f} - L_{KP}$$
(47)

Naturalmente, f corresponde à frequência de comutação do interruptor  $S_1$ . A indutância de dispersão  $L_{KP}$  na equação (47) é muito menor que a indutância de magnetização e, portanto, pode ser desconsiderada. A figura 3.11 mostra o modelo elétrico equivalente do indutor acoplado ideal, desconsiderando as dispersões.

Figura 3.11 - Modelo elétrico equivalente do indutor acoplado sem dispersões.



Fonte: Elaborada pelo autor.

A partir do modelo da figura 3.11, pode ser constatado que:

$$L_m = L_p = \frac{L_s}{n^2} \tag{48}$$

A corrente na indutância de magnetização pode ser calculada a partir da equação:

$$I_{L_m} = I_{L_P} + n \cdot I_{L_S} \tag{49}$$

A relação de transformação adotada para o indutor acoplado foi de n = 5, tendo em vista que elevadas relações de transformação implicam maiores tensões reversas sobre os diodos  $D_1$  e  $D_3$  e, além disso, dificulta a obtenção de um melhor acoplamento magnético entre as espiras do enrolamento primário e secundário, elevando as indutâncias de dispersão. A corrente média na indutância de magnetização  $I_{L_m}$  equivale à corrente média da fonte de entrada  $I_{IN}$ , dessa forma:

$$I_{L_m} = I_{L_P} = \frac{P_{IN}}{V_{IN}}$$
(50)

Onde  $P_{IN}$  e  $V_{IN}$  correspondem à potência e tensão de entrada do conversor, respectivamente. A corrente média no indutor secundário é dada por:

$$I_{L_S} = \frac{I_{L_P}}{n} \tag{51}$$

Os valores máximo e mínimo da corrente em  $L_m$  podem ser calculados de acordo com as equações (52) e (53), respectivamente:

$$I_{L_{Max}} = I_{L_m} + \frac{\Delta I_{L_m}}{2} \tag{52}$$

$$I_{L_{Min}} = I_{L_m} - \frac{\Delta I_{L_m}}{2}$$
(53)

Os valores máximo e mínimo da corrente em  $L_S$  podem ser determinados a partir das equações (54) e (55), respectivamente:

$$I_{L_{S_{Max}}} = \frac{I_{L_{Max}}}{n}$$
(54)

$$I_{L_{S_{Min}}} = \frac{I_{L_{Min}}}{n}$$
(55)

É conveniente que a corrente de magnetização do indutor acoplado opere no modo de condução contínuo, possibilitando uma menor corrente de pico na entrada e proporcionando menores perdas por condução. A ondulação de corrente no indutor acoplado foi definida em 70%. A Tabela 2 estabelece os parâmetros nominais de operação do conversor enquanto a Tabela 3 mostra os valores dimensionados do indutor acoplado.

Parâmetro	Valor	
Potência de entrada nominal $(P_{IN})$	200 W	
Tensão de entrada ( $V_{IN}$ )	26 V	
Tensão mínima de entrada $(V_{IN_{min}})$	18 V	
Tensão máxima de entrada ( $V_{IN_{máx}}$ )	33 V	
Corrente de entrada $(I_{IN})$	7,7 A	
Frequência de comutação ( $f_s$ )	50 kHz	
Tensão de saída ( $V_{OUT}$ )	380 V	
Corrente de saída $(I_{OUT})$	526 mA	

Tabela 2 - Parâmetros nominais de operação do conversor proposto.

Fonte: Elaborada pelo autor.

Sob condição nominal de operação, o conversor eleva a tensão de entrada de 26 V para 380 V. Nessa situação, o ganho de tensão proporcionado pelo conversor é de aproximadamente 14,6 vezes. Nesta condição de operação, substituindo os valores da Tabela 2 na equação (44), o ciclo de operação nominal do interruptor  $S_1$  para um fator de acoplamento unitário é de:

$$D = \frac{380 - 26 \cdot (1+5)}{380 + 26} = 0,55 \tag{56}$$

Tabela 3 - Parâmetros do indutor acoplado.

Parâmetro	Valor
Indutância de magnetização $(L_m)$	53 µH
Indutância do secundário $(L_S)$	1.3 mH
Indutância mútua (M)	245 µH
Corrente média em $L_m$ ( $I_{L_m}$ )	7,7 A
Variação de corrente em $L_m (\Delta_{I_{L_m}})$	5,4 A
Corrente máxima em $L_m (I_{L_{Max}})$	10,4 A
Corrente mínima em $L_m (I_{L_{Min}})$	5 A
Corrente média em $L_S(I_{L_{S_M}})$	1,54 A
Corrente máxima em $L_S(I_{L_{S_{Max}}})$	2 A
Corrente mínima em $L_S(I_{L_{S_{Min}}})$	1 A

Fonte: Elaborada pelo autor.

# 3.3.4 Dimensionamento do indutor de saída

Durante a operação do conversor, o indutor de saída  $L_0$  fica submetido a uma variação de tensão sobre os seus terminais que pode ser determinada pela equação (57):

$$\Delta V_{L_0} = V_{OUT} - (V_{IN} + V_{C_1} + V_{C_2})$$
(57)

Substituindo a equação (39) na equação (57), a variação de tensão pode ser determinada:

$$\Delta V_{L_0} = V_{C_3} - V_{IN} \tag{58}$$

Substituindo a equação (37) na equação (58) e considerando k = 1, chega-se à expressão da ondulação de tensão sobre o indutor  $L_0$  em função apenas da tensão de entrada e da razão cíclica de operação:

$$\Delta V_{L_0} = V_{IN} \cdot \frac{D}{1 - D} \tag{59}$$

A partir da equação acima e da relação entre a tensão e a corrente em um indutor o valor de  $L_0$  pode ser determinado pela equação (60).

$$L_0 = \frac{V_{IN} \cdot D^2}{(1-D) \cdot f \cdot \Delta I_{L_0}}$$
(60)

Onde  $\Delta I_{L_0}$  corresponde à ondulação de corrente especificada para o indutor de saída. Além disso, a corrente média em  $L_0$  ( $I_{L_0}$ ) corresponde também à corrente média de saída do conversor ( $I_0$ ), podendo ser determinada pela equação (61):

$$I_{L_0} = I_0 = \frac{P_{IN} \cdot \eta}{V_{OUT}} \tag{61}$$

A ondulação de corrente no indutor  $L_0$  foi definida em 15%, dessa forma:

$$\Delta I_{L_0} = 15\% \cdot I_0 \tag{62}$$

As correntes máxima e mínima em  $L_0$  podem ser determinadas pelas equações (63) e (64), respectivamente.

$$I_{L_{0}_{MAX}} = I_{L_{0}} + \frac{\Delta I_{L_{0}}}{2}$$
(63)

$$I_{L_{O_{-MIN}}} = I_{L_{O}} - \frac{\Delta I_{L_{O}}}{2}$$
(64)

Tabela 4 - Parâmetros do indutor de saída.

Parâmetro	Valor
Corrente média em $L_0$ para $\eta = 0.95$	500 mA
Ondulação de corrente $(\Delta I_{L_0})$	75 mA
Valor calculado da indutância de $L_0$	4,66 mH
Corrente máxima em $L_0$ ( $I_{L_{O_{Max}}}$ )	538 mA
Corrente mínima em $L_M$ $(I_{L_{O_{Min}}})$	463 mA

Fonte: Elaborada pelo autor.

Durante a operação do conversor, o indutor de saída fica submetido a baixos valores de tensão, possibilitando que uma indutância de aproximadamente 5 mH garanta uma ondulação de corrente na saída aceitável. Isso contribui com a redução física do magnético, elevando a densidade de potência do conversor. Os detalhes do dimensionamento dos magnéticos do conversor podem ser consultados nos APÊNDICES A e B.

# 3.3.5 Dimensionamento do interruptor $S_1$

Lembrando que a tensão sobre o interruptor  $S_1$  é grampeada pelo capacitor  $C_3$ , cuja tensão já foi determinada na equação 36, A tensão de pico sobre o interruptor  $S_1$  é dada pela equação (65):

$$V_{S_{1}_{pico}} = V_{IN} \cdot \frac{1}{1 - D} \tag{65}$$

Analogamente ao que foi feito na equação (56), Substituindo os valores mínimo e máximo da tensão de entrada disponibilizados na Tabela 2 na equação (44), pode-se determinar a faixa de operação para o ciclo de trabalho do interruptor  $S_1$ . Assim, as razões cíclicas mínima e máxima são dadas, respectivamente, por:

$$D_{MAX} = \frac{V_{OUT} - V_{IN_{\min}} \cdot (1+n)}{V_{OUT} + V_{IN_{\min}}}$$
(66)

$$D_{MIN} = \frac{V_{OUT} - V_{IN_{\max}} \cdot (1+n)}{V_{OUT} + V_{IN_{\max}}}$$
(67)

A tensão média em  $S_1$  pode ser calculada graficamente a partir da figura 3.3 como:

$$V_{S_{1\_MED}} = V_{S_{1\_pico}} \cdot (1 - D)$$
(68)

Substituindo a equação (65) na equação (68) 68 conclui-se que o valor médio da tensão sobre o interruptor S1 é o próprio valor de tensão de entrada:
$$V_{S_{1\_MED}} = V_{in} \tag{69}$$

De forma análoga ao que foi feito para a determinação da equação (68), o valor *RMS* da tensão em  $S_1$  é dado pela equação (70):

$$V_{S_{1\_RMS}} = V_{S_{1\_pico}} \cdot \sqrt{1-D} \tag{70}$$

A corrente de pico no interruptor  $S_1$  é a mesma corrente de pico na entrada, portanto, pode ser calculada pela equação (71):

$$I_{S_{1_pico}} = \frac{P_{IN}}{V_{IN} \cdot (1 - D)}$$
(71)

As correntes média e eficaz em  $S_1$  podem ser calculadas a partir das equações (72) e (73), respectivamente:

$$I_{S_{1}_{MED}} = \frac{D}{2} \cdot \left( I_{L_{Min}} + I_{S_{1}_{PICO}} \right)$$
(72)

$$I_{S_{1\_RMS}} = \sqrt{\frac{D}{3} \cdot \left[ \left( I_{L_{Min}} \right)^2 + \left( 2 \cdot I_{L_{Min}} \cdot I_{S_{1_{pico}}} \right) + \left( I_{S_{1_{pico}}} \right)^2 \right]}$$
(73)

A tabela 5 mostra os valores calculados dos esforços no interruptor  $S_1$  para as condições nominais de operação do conversor.

Tabela 5 - Esforços no interruptor  $S_l$  para as condições nominais de operação do conversor.

Parâmetro	Valor
Tensão de pico $(I_{S_{1}})$	58 V
Razão cíclica nominal (D)	0,55
Razão cíclica mínima $(D_{MIN})$	0,44
Razão cíclica máxima $(D_{MAX})$	0,68
Tensão média ( $V_{S_1\_MED}$ )	26 V
Tensão eficaz ( $V_{S_1\_RMS}$ )	38,8 V
Corrente de pico $(I_{S_{1}}$ pico)	17,7 A
Corrente média ( $I_{S_1\_MED}$ )	6,26 A
Corrente eficaz $(I_{S_1\_RMS})$	8,85 A

# 3.3.6 Dimensionamento do diodo $D_1$

A tensão reversa de pico no diodo  $D_1$  pode ser calculada a partir da equação (74):

$$V_{D_{1}-pico} = V_{IN} \cdot (n+1) \cdot \frac{1}{1-D}$$

$$\tag{74}$$

As tensões média e eficaz no diodo  $D_1$  podem ser calculadas, respectivamente, através das equações (75) e (76):

$$V_{D_{1}-MED} = D \cdot V_{D_{1}-pico} = V_{IN} \cdot (n+1) \cdot \frac{D}{1-D}$$
(75)

$$V_{D_1\_RMS} = \sqrt{D} \cdot V_{D_1\_pico} = V_{IN} \cdot (n+1) \cdot \frac{\sqrt{D}}{1-D}$$
(76)

A corrente média no diodo  $D_1$  equivale à corrente média de saída do conversor, assim:

$$I_{D_1\_MED} = I_0 \tag{77}$$

As correntes de pico e eficaz no diodo  $D_1$  podem ser calculadas através das equações (78) e (79), respectivamente:

$$I_{D_1\_pico} = \frac{2 \cdot I_O}{\sqrt{D}} \tag{78}$$

$$I_{D_{1}-RMS} = I_{D_{1}-pico} \cdot \sqrt{\frac{1-D}{2}} = \frac{2 \cdot I_{O}}{\sqrt{D}} \cdot \sqrt{\frac{1-D}{2}}$$
(79)

A tabela 6 mostra os esforços no diodo  $D_1$  para as condições nominais de operação do conversor.

Tabela 6 - Esforços no diodo  $D_1$  para as condições nominais de operação do conversor.

Parâmetro	Valor	
Tensão reversa de pico $(V_{D_1_pico})$	348 V	
Tensão média ( $V_{D_1\_MED}$ )	192 V	
Tensão eficaz ( $V_{D_1\_RMS}$ )	258,5 V	
Corrente de pico $(I_{D_1_pico})$	1,41 A	
Corrente média $(I_{D_1\_MED})$	526 mA	
Corrente eficaz $(I_{D_1\_RMS})$	665 mA	

# 3.3.7 Dimensionamento do diodo $D_2$

A tensão reversa de pico no diodo  $D_2$  pode ser calculada a partir da equação (80):

$$V_{D_2 pico} = V_{IN} \cdot \frac{1}{1 - D} \tag{80}$$

As tensões média e eficaz no diodo  $D_2$  podem ser calculadas, respectivamente, através das equações (81) e (82):

$$V_{D_2 \_MED} = D \cdot V_{D_2 \_pico} = V_{IN} \cdot \frac{D}{1 - D}$$
 (81)

$$V_{D_2 RMS} = \sqrt{D} \cdot V_{D_2 pico} = V_{IN} \cdot \frac{\sqrt{D}}{1 - D}$$
(82)

A corrente média no diodo  $D_2$  equivale à corrente média de saída do conversor, assim:

$$I_{D_2\_MED} = I_0 \tag{83}$$

As correntes de pico e eficaz no diodo  $D_2$  podem ser calculadas através das equações (84) e (85), respectivamente:

$$I_{D_{2}-pico} = I_{0} + \frac{2 \cdot n \cdot I_{0}}{1 - D}$$
(84)

$$I_{D_2 RMS} = \frac{I_{D_2 MED}}{(1-D)^2}$$
(85)

A tabela 7 mostra os valores calculados dos parâmetros do diodo  $D_2$  para as condições nominais de operação do conversor.

Tabela 7 - Esforços no diodo  $D_2$  para as condições nominais de operação do conversor.

Parâmetro	Valor	
Tensão reversa de pico $(V_{D_2_pico})$	58 V	
Tensão média $(V_{D_2\_MED})$	32 V	
Tensão eficaz ( $V_{D_2\_RMS}$ )	43 V	
Corrente de pico $(I_{D_2_pico})$	11,65 A	
Corrente média $(I_{D_2\_MED})$	526 mA	
Corrente eficaz $(I_{D_2\_RMS})$	1,24 A	

# 3.3.8 Dimensionamento do diodo D<sub>3</sub>

A tensão reversa de pico no diodo  $D_3$  pode ser calculada a partir da equação (86):

$$V_{D_3 pico} = V_{IN} \cdot n \cdot \frac{1}{1 - D}$$
(86)

As tensões média e eficaz no diodo  $D_3$  podem ser calculadas, respectivamente, através das equações (87) e (88):

$$V_{D_{3}-MED} = (1-D) \cdot V_{D_{3}-pico} = V_{IN} \cdot n$$
(87)

$$V_{D_{3}-RMS} = \sqrt{1-D} \cdot V_{D_{3}-pico} = V_{IN} \cdot \frac{\sqrt{1-D}}{1-D}$$
(88)

A corrente média no diodo  $D_3$  equivale à corrente média de saída do conversor, assim:

$$I_{D_3\_MED} = I_0 \tag{89}$$

As correntes de pico e eficaz no diodo  $D_3$  podem ser calculadas através das equações (90) e (91), respectivamente:

$$I_{D_3 pico} = \frac{2 \cdot I_0}{\sqrt{D}} \tag{90}$$

$$I_{D_3 RMS} = \sqrt{\frac{D}{3}} \cdot I_{D_3 pico}$$
<sup>(91)</sup>

A tabela 8 mostra os valores calculados dos parâmetros do diodo  $D_3$  para as condições nominais de operação do conversor.

Tabela 8 - Esforços no diodo  $D_3$  para as condições nominais de operação do conversor.

Parâmetro	Valor	
Tensão reversa de pico ( $V_{D_3_{pico}}$ )	290 V	
Tensão média ( $V_{D_3\_MED}$ )	130 V	
Tensão eficaz ( $V_{D_3\_RMS}$ )	194,2 V	
Corrente de pico $(I_{D_3_pico})$	1,81 A	
Corrente média $(I_{D_3\_MED})$	526 mA	
Corrente eficaz $(I_{D_3\_RMS})$	0,77 A	

# **3.3.9** Dimensionamento dos capacitores $C_1$ , $C_2$ , e $C_3$

A tensão média sobre os capacitores  $C_1$ ,  $C_2$  e  $C_3$  foram previamente calculadas nas equações (31), (37) e (38), e. O valor da ondulação de tensão considerada para o dimensionamento das capacitâncias do conversor foi de  $\Delta V_C = 5\%$ . Dessa forma, a tensão de pico sobre os capacitores  $C_1$ ,  $C_2$  e  $C_3$  são, respectivamente:

$$V_{C_{1}-pico} = V_{C_{1}} + \frac{\Delta V_{C} \cdot V_{C_{1}}}{2}$$
(92)

$$V_{C_2 pico} = V_{C_2} + \frac{\Delta V_C \cdot V_{C_2}}{2}$$
(93)

$$V_{C_{3}-pico} = V_{C_{3}} + \frac{\Delta V_{C} \cdot V_{C_{3}}}{2}$$
(94)

Os valores das capacitâncias mínimas dos capacitores  $C_1$ ,  $C_2$  e  $C_3$  para a ondulação especificada podem ser calculadas através das equações (95), (96) e (97), respectivamente:

$$C_1 = \frac{I_0 \cdot (1 - D)}{f_s \cdot \Delta V_C \cdot V_{IN} \cdot D \cdot (1 + n)}$$
(95)

$$C_2 = \frac{I_0}{f_s \cdot \Delta V_C \cdot n \cdot V_{IN}} \tag{96}$$

$$C_3 = \frac{I_0 \cdot (1 - D)}{f_s \cdot \Delta V_C \cdot V_{IN}} \tag{97}$$

A Tabela 9 mostra os valores dos parâmetros calculados para os capacitores do conversor, considerando sua operação nominal.

Tabela 9 - Valores especificados dos parâmetros dos capacitores para condição nominal de operação.

Parâmetro	Valor	
Tensão máxima em $C_1 (V_{C_1_pico})$	196,8 V	
Tensão máxima em $C_2 (V_{C_2_pico})$	133,3 V	
Tensão máxima em $C_3$ ( $V_{C_3_pico}$ )	59,5 V	
Capacitância mínima de C <sub>1</sub>	1,04 µF	
Capacitância mínima de $C_2$	1,54 µF	
Capacitância mínima de C <sub>3</sub>	3,45 µF	

#### 3.4 Especificação dos componentes escolhidos para o conversor

A escolha dos semicondutores, capacitores e magnéticos utilizados no conversor foi realizada com base nos valores calculados nas etapas de dimensionamento, mais precisamente, do tópico 3.3.3 ao tópico 3.3.9. O indutor acoplado foi confeccionado manualmente e, em seguida, uma ponte LCR 4263B da Agilent foi utilizada para medição de todos os seus parâmetros. A Tabela 10 mostra as medições obtidas para o indutor acoplado. O indutor de saída foi construído de forma a respeitar a ondulação especificada no tópico 3.3.4, assim, esta indutância foi definida para 5 mH. A Tabela 11 mostra as especificações do indutor de saída. As Tabelas 12 e 13 mostram os semicondutores e os capacitores escolhidos para o conversor, respectivamente.

Indutor acoplado $(L_P/L_S)$	Especificações	
Número de espiras no primário $(N_P)$	11	
Número de fios em paralelo de $N_P$	10	
Número de espiras no secundário $(N_S)$	55	
Número de fios em paralelo de $N_P$	4	
Indutância do primário $(L_P)$	52 µH	
Indutância do secundário $(L_S)$	1,4 mH	
Indutância de dispersão primária $(L_{KP})$	657 nH	
Fator de acoplamento $(k)$	0,987	
Núcleo	MTT140EE4012 - Magmattec	

Talada	10	Ermani	financia	100	madiažaa	1.	induton	0000	1.1	-
Tabela	10 -	ESDECI	ncacao	uas	medicoes	uΟ	indutor	acob	iau	JO.
								r		

Fonte: Elaborada pelo autor.

Tabela 11 - Especificações do indutor de saída.

Indutor <i>L</i> <sub>0</sub>	Especificações	
Número de espiras	127	
Indutância	5 mH	
Núcleo	MTT140EE3007 - Magmattec	

Semicondutor	Especificação
Diodo D <sub>1</sub>	IDT02S60C - Infineon
Diodo D <sub>2</sub>	STPS3150 - STMicroelectronics
Diodo D <sub>3</sub>	IDT02S60C - Infineon
Interruptor $S_1$	IRFB4310 – International Rectifier

Tabela 12 - Semicondutores escolhidos para o conversor.

Fonte: Elaborada pelo autor.

Tabela 13 - Capacitores escolhidos para o conversor.

Capacitor	Especificação
Capacitor $C_1$	2 µF/400 V MKP-389 - Vishay
Capacitor $C_2$	2 µF/400 V MKP-389 - Vishay
Conscitor C	$4 x 10 \mu F/100 V$ Multilayer ceramic – MLCC-
Capacitor $C_3$	SMD/X7R/12105C106KAT2A AVX/Kyocera

Fonte: Elaborada pelo autor.

#### 3.5 Perdas estimadas no conversor

A eficiência do conversor depende principalmente das perdas nos elementos dos elementos magnéticos e nos semicondutores do circuito. As perdas estimadas nesses componentes foram calculadas com base nos parâmetros físicos, de operação (corrente, tensão, frequência, resistências, etc.) e nos dados fornecidos pelos *datasheets* dos fabricantes para posterior comparação com os resultados experimentais. Os detalhes dos cálculos das perdas podem ser conferidos nos APÊNDICES A, B, C e D. A tabela 14 mostra a potência dissipada nos semicondutores e magnéticos para o conversor operando em sua potência nominal.

Componente	Potência dissipada
Diodo D <sub>1</sub>	0,79 W
Diodo $D_2$	3,90 W
Diodo D <sub>3</sub>	0,73 W
Interruptor $S_1$	2,40 W
Indutor Acoplado $L_P/L_S$	1,80 W
Indutor de Saída Lo	1,22 W

A Figura 3.12 mostra o gráfico das perdas estimadas no conversor à plena carga. Figura 3.12 - Perdas elétricas no conversor à plena carga.



Fonte: Elaborada pelo autor.

Como pode ser visto no gráfico, a estimativa é de que o diodo  $D_2$  é o componente que mais dissipa potência no conversor, sendo responsável por aproximadamente 36% das perdas, seguido pelo interruptor  $S_1$  com aproximadamente 22%. Isso acontece principalmente devido aos elevados picos de corrente nesses componentes, o que provoca um aumento substancial das perdas por condução.

#### 3.6 Considerações finais

Neste capítulo, o circuito do conversor proposto neste trabalho foi discutido e analisado. A operação do conversor foi descrita em cinco etapas, incluindo-se nelas a análise dos efeitos das indutâncias de dispersões na comutação dos semicondutores. Com o equacionamento das etapas de operação a expressão para o ganho estático do conversor é obtida. Uma comparação entre o conversor proposto e o conversor de outros autores é realizada, na qual são consideradas a quantidade de componentes utilizados, a máxima tensão sobre o interruptor controlado, a complexidade de acionamento e a característica da saída.

As principais equações utilizadas para dimensionamento do conversor são demonstradas. Os esforços de tensão e corrente nos semicondutores e nos elementos armazenadores são calculados, possibilitando realizar a escolha dos componentes do conversor. Finalmente, as perdas para o conversor à plena carga são estimadas, sendo verificado que o diodo  $D_2$  é responsável por mais de um terço das perdas no circuito.

#### 4. RESULTADOS DE SIMULAÇÃO

Neste capítulo, os resultados de simulação do conversor proposto são apresentados. As simulações confirmam o dimensionamento realizado no capítulo anterior, validando o cálculo dos esforços de tensão e corrente nos componentes, permitindo construir e ensaiar o protótipo do conversor com maior segurança.

O *software* PSIM foi escolhido para simular o circuito do conversor, tendo em vista que este dispõe de um bloco que emula um módulo FV, o qual permite inserir as especificações do modelo escolhido e os dados das condições de temperatura e irradiação. Além disso, é possível obter dados relativos às perdas no conversor e, dessa forma, traçar uma curva de rendimento para distintos valores de potência para uma posterior comparação com a eficiência estimada e a experimental.

#### 4.1 Módulo FV escolhido

O conversor proposto deve processar uma potência de 200 W oriunda de um módulo fotovoltaico KD210GX-LPU da Kyocera. As principais características disponibilizadas pelo fabricante do módulo são relacionadas a seguir:

- Potência nominal  $(P_N)$ : 210 W;
- Tensão de circuito aberto (*V*<sub>OC</sub>): 33,2 V;
- Corrente de curto-circuito  $(I_{SC})$ : 8,58 A;
- Tensão em potência nominal (V<sub>Pmax</sub>): 26,6 V;
- Corrente em potência nominal (*I<sub>Pmax</sub>*): 7,9 A;

Embora o conversor possua potência nominal de entrada de 200 W o módulo FV escolhido pode fornecer uma potência de até 210 W, portanto, o conversor deve ser capaz de suportar toda a potência entregue pelo módulo sem sofrer danos.

Normalmente, é desejado que o módulo FV opere em seu ponto de máxima potência, contudo, a obtenção de seu ponto ótimo depende de condições ambientais, como a temperatura e a irradiação. A descrição do modelo elétrico equivalente de um módulo FV pode ser consultada no APÊNCICE F.

#### 4.2 Simulação do conversor

A Figura 4.1 mostra uma captura da aba com o preenchimento dos dados do módulo FV utilizado dentro do bloco de simulação do *software* PSIM.

Figura 4.1 - Dados utilizados para emulação do módulo FV KD210GX-LPU no software PSIM.



Fonte: Elaborada pelo autor.

Para emular o indutor acoplado foi utilizado o modelo real do transformador. Para isso, utilizou-se um bloco do transformador do *software* PSIM cujos parâmetros foram preenchidos com os dados obtidos da medição do indutor acoplado disponíveis na Tabela 9. A Figura 4.2 mostra uma captura da janela de preenchimento dos parâmetros do modelo do transformador considerado na simulação.

arameters Other Info	Color	
Single-phase transforme	Help	
		Display
Name	LpLs	
Rp (primary)	0.004	
Rs (secondary)	0.25	
Lp (pri. leakage)	657n	
Ls (sec. leakage)	657n	
Lm (magnetizing)	52u	
Np (primary)	11	
Ns (secondary)	55	

Figura 4.2 - Dados utilizados no modelo do transformador no software PSIM.

Fonte: Elaborada pelo autor.

O esquema desenvolvido na simulação é mostrado na Figura 4.3. A fonte de entrada  $V_{IN}$  utilizada durante a descrição do conversor foi substituída pelo modelo do módulo FV. Os valores de irradiação e temperatura considerados na simulação correspondem à 1000 W/m<sup>2</sup> e 25 °C, respectivamente.

Como o módulo FV apresenta característica de fonte de corrente a conexão dele com conversor é feita através do capacitor  $C_{PV}$  (4 x 220 µF/35 V), promovendo o desacoplando entre a frequência fornecida pelo painel FV e a frequência da corrente drenada pelo conversor. Uma fonte de tensão contínua de 380 V emula o barramento de uma nanorrede cc capaz de absorver toda a potência processada pelo conversor. O cálculo de  $C_{PV}$  pode ser verificado no APÊNDICE E.

Figura 4.3 - Diagrama esquemático da simulação do conversor no software PSIM.



Fonte: Elaborada pelo autor.

Todos os resultados de simulação apresentados a seguir se referem ao conversor operando em sua potência nominal de 200 W. A Figura 4.4 mostra as formas de onda da tensão e da corrente na saída do conversor enquanto a Figura 4.5 mostra a tensão e a corrente na saída do módulo FV.



Figura 4.4 - Tensão e corrente na saída do conversor.

Fonte: Elaborada pelo autor.

Figura 4.5 - Tensão e corrente na saída do módulo FV.



Fonte: Elaborada pelo autor.

A corrente  $I_{PV}$  corresponde à corrente drenada do módulo FV, sendo esta contínua devido ao capacitor  $C_{PV}$ , o qual possibilita a conexão do módulo à entrada do conversor. A corrente na entrada do conversor  $I_{IN}$  é descontínua e é mostrada na Figura 4.6.





Fonte: Elaborada pelo autor.

A Figura 4.7 mostra a tensão e a corrente no interruptor  $S_1$ , que entra em condução com a corrente limitada por  $L_{KP}$ , auxiliando a comutação e diminuindo as perdas por comutação. Ainda na Figura 4.7 é evidenciado o grampeamento da tensão em  $S_1$  efetuado pelo capacitor  $C_3$ . Para uma melhor visualização, a corrente  $I_{S_1}$  foi multiplicada por um fator de três. Figura 4.7 - Corrente e tensão em  $S_1$ , evidenciando a comutação e o grampeamento no interruptor.



Fonte: Elaborada pelo autor.

As respectivas ondulações de tensão nos capacitores  $C_1$ ,  $C_2 \in C_3$  são mostradas na Figura 4.8. O capacitor  $C_1$  opera sob maior estresse de tensão em relação aos demais mas, ainda, inferior à 200 V.



Figura 4.8 - Tensão nos capacitores do conversor.

Fonte: Elaborada pelo autor.

As tensões e as correntes nos diodos  $D_1$ ,  $D_2$  e  $D_3$  são mostradas nas Figura 4.9 e 4.10, respectivamente.

Figura 4.9 - Tensão nos diodos do conversor.



Fonte: Elaborada pelo autor.

Figura 4.10 - Corrente nos diodos do conversor.



Fonte: Elaborada pelo autor.

A Figura 4.11 mostra a corrente no indutor do enrolamento primário  $I_{L_P}$ , a corrente no indutor do enrolamento secundário  $I_{L_S}$  e a corrente de magnetização  $I_{L_M}$ . A corrente de magnetização evidencia a operação do conversor no modo de condução contínua (MCC).

Figura 4.11 - Corrente nos diodos do conversor.



Fonte: Elaborada pelo autor.

## 4.3 Considerações finais

Neste capítulo, a partir dos resultados obtidos por meio de simulação, são apresentadas as principais formas de onda de tensão e corrente associadas à operação do conversor em regime permanente e sob condição de carga nominal, permitindo constatar a validade dos valores calculados, validando o dimensionamento e a escolha dos componentes.

#### 5. RESULTADOS EXPERIMENTAIS

Para analisar a eficácia da operação do conversor proposto, um protótipo foi desenvolvido em laboratório utilizando os componentes especificados nas Tabelas 9, 10, 11 e 12. Tendo em vista que as condições de temperatura e irradiação consideradas durante a simulação foram de 25 °C e 1000 W/m<sup>2</sup>, respectivamente, é interessante que os resultados experimentais sejam obtidos em condições semelhantes.

#### 5.1 Emulador de módulo FV

As condições de temperatura e irradiação dependem completamente das condições climáticas do ambiente as quais o módulo FV é exposto. Dessa forma, a garantia de obtenção de qualquer condição de operação em meio à exposição solar se torna dificultosa e exaustiva devido à irregularidade do clima e dos fatores ambientais, como por exemplo os sombreamentos provocados pelas nuvens e as variações de temperatura.

O método proposto por (QIN; KIM; PILAWA-PODGURSKI, 2013) possibilita emular a dinâmica e as condições de operação de um módulo FV. A temperatura do módulo pode ser controlada pelo condicionador de ar do laboratório em que o módulo se encontra. Dessa forma, os resultados do ensaio podem ser obtidos sob maior constância e controle, semelhantes aos resultados da simulação.

Este método consiste em utilizar uma fonte de corrente externa juntamente ao módulo FV completamente sombreado. Os detalhes dessa configuração são mostrados na Figura 5.1.

Figura 5.1 - Emulador de módulo FV.



Fonte: Adaptado de (QIN; KIM; PILAWA-PODGURSKI, 2013).

No modelo elétrico equivalente real de um módulo FV, a tensão sobre o diodo  $V_D$  é dada pela equação (98).

$$V_D = V + I \cdot R_S \tag{98}$$

No circuito equivalente do emulador a corrente no resistor série possui sentido oposto ao real. Assim, a tensão sobre diodo é dada pela equação (99).

$$V_D = V - I \cdot R_S \tag{99}$$

Devido à inversão no sentido da corrente do resistor série  $R_S$ , a tensão sobre o diodo  $V_D$  fica ligeiramente inferior à real, de forma que quanto maior a resistência série do módulo FV, maior se torna esta diferença. Para compensar este efeito uma fonte de tensão externa pode ser utilizada entre o módulo FV e a fonte de corrente externa, possibilitando obter o modelo ainda mais próximo do real. Este arranjo é mostrado na Figura 5.2.

Figura 5.2 - Modelo equivalente do emulador de módulo FV com fonte de tensão e de corrente externas.



Fonte: Adaptado de (QIN; KIM; PILAWA-PODGURSKI, 2013).

Para um modelo ainda mais aproximado é sugerido o uso de um indutor externo  $L_{EXT}$  em série com a fonte de corrente, o que aumenta a impedância ca, ajuda a fonte de corrente externa a garantir uma corrente mais constante e insere uma dinâmica de operação semelhante à real. A escolha de  $L_{EXT}$  depende da frequência utilizada no algoritmo de rastreamento do ponto de máxima potência, de forma que quanto maior o valor desta indutância, mais lenta a resposta do sistema.

#### 5.2 Emulador de Nanorrede cc

Para emular o barramento de tensão de uma nanorrede cc uma fonte de tensão cc pode ser utilizada, sendo ajustada para estabelecer o nível de tensão de 380 V. Entretanto, se a fonte não for capaz de absorver potência, a sua conexão diretamente à saída do conversor é comprometida. Assim, uma carga deve ser configurada em paralelo com a saída da fonte para que a potência do conversor seja absorvida, de forma que a fonte de tensão apenas estabeleça o nível de tensão da nanorrede cc. Além disso, capacitores podem ser utilizados em paralelo com a carga, garantindo característica de fonte de tensão ao emulador da nanorrede. A Figura 5.3 mostra o circuito equivalente do emulador da nanorrede. Figura 5.3 - Emulador nanorrede cc.



Fonte: Elaborada pelo autor.

A carga  $R_0$  foi projetada para uma potência de 350 W (412  $\Omega$ ), entretanto, o conversor pode fornecer até 200 W. Assim, independente da potência entregue pelo conversor, a fonte sempre está fornecendo uma potência complementar à carga, garantindo um fluxo de potência sempre com o sentido da fonte para a carga. Dessa forma, quando o conversor entregar o valor nominal de potência, a fonte está fornecendo aproximadamente 150 W à carga.

O capacitor de saída  $C_o$  (100  $\mu$ F/ 450 V) garante característica de fonte de tensão à saída, absorvendo os distúrbios de corrente provocados por possíveis falhas na conexão com a carga, evitando danos ao protótipo. Os cálculos de  $C_o$  podem ser consultados no APÊNDICE E.

#### 5.3 Ensaio do conversor proposto

Para implementar o emulador de módulo FV, uma fonte da *HP* modelo 6033A operando no modo de corrente é associada ao módulo FV KD210GX-LPU sombreado. Para o emulador de nanorrede cc é utilizada uma fonte modelo FCCT400-15i da *Supplier*. O acionamento do *MOSFET* é realizado através de um gerador de funções modelo AFG2021-BR da Tektronix com um circuito de driver que utiliza o IR2184 da *Infineon Technologies*. A capacitância  $C_{PV}$  é formada por quatro capacitores de 220 µF/35 V em paralelo, totalizando 880 µF. Para facilitar as conexões, incluiu-se  $C_{PV}$  na placa do protótipo do conversor. O capacitor  $C_3$ , *SMD* (*Surface Mounting Device*), foi soldado no lado de cobre da placa. A Figura 5.4 mostra o protótipo do conversor enquanto a Figura 5.5 mostra o esquema da montagem realizada no laboratório.

Figura 5.4 - Protótipo do conversor.





Figura 5.5 - Esquemático da montagem implementada em laboratório.

O indutor  $L_{EXT}$  (2 mH) está associado em série com a fonte de corrente externa  $I_{EXT}$ . A resistência série  $R_S$  do módulo FV é baixa e, portanto, a queda de tensão nesta resistência foi desconsiderada, não sendo necessária uma fonte de tensão externa  $V_{EXT}$ . A Figura 5.6 mostra a montagem realizada no laboratório.

Figura 5.6 - Ensaio do conversor.



Fonte: Elaborada pelo autor.

#### 5.4 Resultados obtidos no ensaio do conversor

Para aquisição das formas de onda de tensão e de corrente do conversor, utilizou-se um osciloscópio da série MSO 5000, com pontas de prova de tensão diferenciais modelo P5200 e sondas de corrente da série TCP300, todos da fabricante Tektronix. Os resultados se referem a operação em regime permanente e potência nominal. A Figura 5.7 mostra a corrente  $I_{IN}$  e a tensão  $V_{IN}$  na saída do módulo FV.



Figura 5.7 - Tensão e corrente na saída do módulo FV.

Fonte: Elaborada pelo autor.

As ondulações de tensão e a corrente no modulo FV são mínimas, não prejudicando a implementação de um algoritmo de MPPT. A tensão ( $V_{OUT}$ ) e a corrente ( $I_{Lo}$ ) na saída do conversor podem ser observadas na Figura 5.8.





Fonte: Elaborada pelo autor.

O indutor  $L_0$ utilizado é de 5 mH, dessa forma, a ondulação de corrente na saída do conversor se manteve abaixo de 15%, de acordo com o calculado na seção 3.3.4. Não há oscilações de tensão na saída do conversor, tendo em vista que a fonte de tensão que emula o barramento da nanorrede cc se comporta como um barramento infinito da tensão de 380 V. A Figura 5.9 mostra a corrente nos enrolamentos primário, secundário e de magnetização.



Figura 5.9 - Tensão e corrente na saída do conversor.

Fonte: Elaborada pelo autor.

A corrente de magnetização  $I_{L_m}$  confirma a operação dos indutores acoplados no modo de condução contínua. A Figura 5.10 mostra a corrente e a tensão no interruptor  $S_1$  e os detalhes da comutação.

Figura 5.10 - (a) Tensão e corrente no interruptor  $S_I$  e (b) detalhes da comutação.



Fonte: Elaborada pelo autor.

O interruptor  $S_1$  conduz com a corrente limitada pela indutância de dispersão  $L_{KP}$ , o que suaviza o cruzamento entre a tensão e a corrente e reduz as perdas por comutação. A tensão e a corrente máxima em potência nominal de  $S_1$  foram de 63 V e 18,5 A, respectivamente. Os valores estão próximos do calculado na seção 3.3.5.

As Figuras 5.11, 5.12 e 5.13 mostram a tensão e a corrente nos diodos  $D_1$ ,  $D_2$  e  $D_3$ e os detalhes da comutação no desligar destes diodos. Pode-se observar nas três figuras que o decaimento da corrente nos diodos do circuito é limitado pelas indutâncias de dispersão do indutor acoplado, possibilitando a todos os diodos desligarem de forma suave, reduzindo as perdas durante o bloqueio. A tensão e a corrente máxima em potência nominal de  $D_1$  foram de 352 V e 1,4 A, respectivamente. A tensão e a corrente máxima em potência nominal de  $D_2$  foram de aproximadamente 60 V e 12 A, respectivamente. A tensão e a corrente máxima em potência nominal de  $D_3$  foram de aproximadamente 294 V e 1.4 A, respectivamente. Todos os valores obtidos de forma experimental se aproximam dos valores teóricos calculados na seção 3.3.6, 3.3.7 e 3.3.8, validando o dimensionamento.







Figura 5.12 - (a) Tensão e corrente no diodo  $D_2$  e (b) detalhes da comutação.

Fonte: Elaborada pelo autor.

Figura 5.13 - (a) Tensão e corrente no diodo  $D_3$  e (b) detalhes da comutação.





Fonte: Elaborada pelo autor.

A tabela possibilita comparar os valores obtidos de forma experimental dos principais parâmetros do conversor com os valores calculados e de simulação e, além disso, mostra o erro percentual entre os dados calculados e experimentais.

Parâmetro	Calculado	Simulado	Experimental	Erro
$V_{C_{1}\_MED}$ (V)	188,6	186	183	2,96%
$V_{C_2\_MED}$ (V)	130	126,5	126	3,07%
$V_{C_3\_MED}$ (V)	57,7	65	60,5	4,85%
$V_{S_{1\_}PICO}\left(\mathbf{V}\right)$	58	65	63	8,62%
$I_{S_1\_PICO}$ (A)	17,7	17,3	18,5	4,51%
$V_{D_1\_PICO} (\mathrm{V})$	348	343	352	1,14%
$V_{D_2\_PICO} (\mathrm{V})$	58	62	60,5	4,31%
$V_{D_3\_PICO} (\mathrm{V})$	290	285	294	1,37%
$I_{D_{1,2,3}\_MED}$ (A)	0,526	0,525	0,529	0,57%

Tabela 15 - Comparação dos valores experimentais com os valores calculados e de simulação.

#### 5.5 Rendimento do conversor

O rendimento do conversor foi extraído utilizando um analisador de energia modelo PA4000 da Tektronix. A Figura 5.14 mostra a curva de rendimento do conversor obtida na simulação e de forma experimental.

Figura 5.14 - Curva de eficiência experimental e simulada do conversor.



Fonte: Elaborada pelo autor.

Como o conversor é destinado a aplicações fotovoltaicas, os padrões definidos pela Comissão de Energia da Califórnia (padrão CEC) e pela eficiência europeia (padrão EURO) foram adotados (ONGUN; ÖZDEMIR, 2013). Esses padrões consistem em um rendimento ponderado relativo ao efeito do perfil de irradiação sobre a região noroeste da Alemanha (cidade de Tréveris no estado da Renânia-Palatinado) e a oeste dos EUA (cidade de Sacramento no estado da Califórnia). Os rendimentos do conversor nos padrões EURO e CEC são mostrados nas equações (100) e (101), respectivamente.

$$\eta_{EURO} = (0,03 \cdot 95,4) + (0,06 \cdot 96,08) + (0,13 \cdot 96,57) + (0,13 \cdot 96,65) + (0,48 \cdot 96,8) + (0,2 \cdot 95,4) = 96,38\%$$

$$\eta_{CEC} = (0,04 \cdot 96,08) + (0,05 \cdot 96,57) + (0,12 \cdot 96,65) + (0,21 \cdot 96,8) + (0,53 \cdot 96,3) + (0,05 \cdot 95,4) = 96,4\%$$
(101)

#### 5.6 Considerações finais

Neste capítulo, os resultados experimentais do conversor foram mostrados. As formas de onda extraídas no conversor são semelhantes às formas de ondas observadas na simulação. Os semicondutores sofrem a influência das indutâncias de dispersão do indutor acoplado, de forma que seus efeitos proporcionam melhorias nas comutações, contribuindo para a obtenção de um elevado rendimento. Os valores de corrente e de tensão dos principais parâmetros obtidos de forma experimental são bastante próximos dos valores calculados e simulados, validando o dimensionamento do conversor. O rendimento máximo observado no conversor ocorre quando o mesmo opera com metade de sua potência nominal (100 W), atingindo aproximadamente 96,80%. Nos padrões EURO e CEC, o conversor atingiu 96,38% e 96,40%, respectivamente.

### 6. CONCLUSÃO

Este trabalho apresentou o desenvolvimento e a prototipagem de um conversor de alto ganho de tensão destinado às aplicações fotovoltaicas, adequado para injeção de corrente em um barramento de tensão contínua, como em uma nanorrede cc.

Os conceitos de geração distribuída foram discutidos, destacando-se a geração de energia solar e as respectivas técnicas de conexão dos elementos constituintes de um sistema FV. Foi visto que a adoção de um barramento principal em tensão contínua para alimentação das cargas de uma pequena rede de distribuição pode trazer benefícios, como a eliminação de estágios de conversão ca-cc com a consequente redução de custos e do consumo de energia.

Dentre as técnicas de conexão dos sistemas FV discutidas, foi visto que a utilização de um conversor cc-cc individual em cada módulo FV pode trazer vantagens, como a possibilidade de que cada módulo PV possa operar em seu ponto de máxima potência sem que sofra a influência das condições dos demais módulos da conexão. Neste contexto, observou-se a necessidade do uso de conversores cc-cc com alto ganho de tensão e, portanto, as principais técnicas de elevação de tensão da literatura foram estudadas e apresentadas, destacando-se o uso de indutores acoplados e das células multiplicadoras de tensão.

Foi proposto um conversor com poucos componentes, utilizando indutor acoplado e capacitores comutados como meios de elevação de tensão, apresentando saída com característica de fonte de corrente, ideal para a injeção de corrente em um barramento de tensão. O conversor foi comparado com conversores de outros autores com propostas semelhantes onde concluiu-se que o mesmo apresenta vantagens: elevado ganho estático com poucos componentes no circuito, apenas um interruptor controlado de simples acionamento com baixo estresse de tensão e grampeamento regenerativo, e saída com característica de fonte de corrente.

Após o equacionamento e a simulação do circuito do conversor, um protótipo de 200 W foi construído. O circuito de grampeamento absorve a energia da indutância de dispersão, diminui as perdas no circuito, reduz o estresse de tensão no interruptor e as perdas ao ligar, o que possibilitou o uso de um *MOSFET* de baixa tensão, com baixa resistência de condução. Todos os diodos do circuito apresentaram baixas perdas por comutação devido a operação em ZCS, o que proporcionou a obtenção de um rendimento de 96,80%. O rendimento nos padrões EURO e CEC foram de 96,38% e de 96,40%, respectivamente.

Para trabalhos futuros, propõe-se o estudo detalhado dos efeitos das dispersões na comutação dos semicondutores do circuito, equacionando-as de forma a obter um ponto de equilíbrio que possa melhorar a comutação e possibilite obter rendimentos ainda maiores.

# REFERÊNCIAS

ACCIARI, G.; GRACI, D.; SCALA, A. La. Higher PV Module Efficiency by a Novel CBS Bypass. v. 26, n. 5, p. 1333–1336, 2011.

AHMADI, S. et al. An improved droop control for simultaneous voltage and frequency regulation in an AC microgrid using fuzzy logic. maio 2015, [S.l.]: IEEE, maio 2015. p. 1486–1491. Disponível em: <a href="http://dx.doi.org/10.1016/j.ijepes.2014.07.024">http://dx.doi.org/10.1016/j.ijepes.2014.07.024</a>>.

AKINYELE, D. O.; RAYUDU, R. K.; NAIR, N. K. C. Development of photovoltaic power pl ant for remote residential applications: The sociotechnical and economic perspectives. **Applie d Energy**, v. 155, p. 131149, out. 2015. Disponível em: <a href="http://dx.doi.org/10.1016/j.apenergy.2015.05.091">http://dx.doi.org/10.1016/j.apenergy.2015.05.091</a>>.

ALLIANCE, Em. No Title. Disponível em: < https://www.emergealliance.org/>.

ANEEL. **Informações Técnicas**. Disponível em: <a href="http://www.aneel.gov.br/informacoestecnic">http://www.aneel.gov.br/informacoestecnic</a> as//asset\_publisher/CegkWaVJWF5E/content/perdas/654800?inheritRedirect=false>. Acesso em: 21 dez. 2018a.

Disponível em: <http://www.aneel.gov.br/espacodoconsumidor/asset\_publisher/zRFisxBAsbz 9/content/geracaodistribuidaintroduc1/656827?inheritRedirect=false>. Acesso em: 25 dez. 20 18b.

ARAB ANSARI, S.; MOGHANI, J. S. A Novel High Voltage Gain Noncoupled Inductor SEP IC Converter. **IEEE Transactions on Industrial Electronics**, v. PP, n. c, p. 1, 2018.

AXELROD, B.; BERKOVICH, Y.; IOINOVICI, A. Transformerless DCDC converters with a very high DC linetoload voltage ratio. **Proceedings of the 2003 International Symposium o n Circuits and Systems, 2003. ISCAS '03.**, v. 3, p. III435 III438, 2003. Disponível em: <a href="https://ieeexplore.ieee.org/document/1205049/>">https://ieeexplore.ieee.org/document/1205049/</a>.

AXELROD, Boris; BERKOVICH, Y.; IOINOVICI, A. Structures for Getting Transformerless Hybrid DC – DC PWM Converters. v. 55, n. 2, p. 687–696, 2008.

BHASKAR, M. S. A Novel High Gain DCDC Multilevel Boost Converter Using VoltageLift SwitchedInductor Cell. 2014.

BOEKE, U. DC Power Grids for Buildings. p. 210-214, 2015.

BOROYEVICH, D. et al. Future electronic power distribution systems A contemplative view . **Proceedings of the International Conference on Optimisation of Electrical and Electron ic Equipment, OPTIM**, p. 1369–1380, 2010.

BRYAN, J.; DUKE, R.; ROUND, S. Decentralized generator scheduling in a nanogrid usingD C bus signaling. **IEEE Power Engineering Society General Meeting 2004**, p. 977982, 2004 . Disponível em: <a href="http://ieeexplore.ieee.org/xpls/abs\_all.jsp?arnumber=1372983">http://ieeexplore.ieee.org/xpls/abs\_all.jsp?arnumber=1372983</a>>.

BURMESTER, D. et al. A review of nanogrid topologies and technologies. **Renewable and S ustainable Energy Reviews**, v. 67, p. 760.\_775, 2017. Disponível em: <a href="http://dx.doi.org/10.1">http://dx.doi.org/10.1</a> 016/j.rser.2016.09.073>.

CAO, Y. et al. A comprehensive study on lowcarbon impact of distributed generations on regi onal power grids : A case of Jiangxi provincial power grid in China. **Renewable and Sustain able Energy Reviews**, v. 53, p. 766\_778, 2016. Disponível em: <a href="http://dx.doi.org/10.1016/j.r">http://dx.doi.org/10.1016/j.r</a> ser.2015.09.008>.

CHANDRASENA, R. P. S. et al. Operation and control of a hybrid ACDC nanogrid for future community houses. 2014 Australasian Universities Power Engineering Conference, AUP EC 2014 Proceedings, n. October, p. 1–6, 2014.

CHEN, Y. et al. From Laboratory to Production : Learning Models of Efficiency and Manufac turing Cost of Industrial Crystalline Silicon and ThinFilm Photovoltaic Technologies. **IEEE J** ournal of Photovoltaics, v. PP, p. 1–8, 2018.

CHENG, N. C. Unified Approach to Developing SingleStage Power Converters. v. 34, n. 1, 1 998.

DE ARAÚJO, F. C. et al. Highgain DCDC converter with current source characteristics at the output for applications in photovoltaic systems and current injection in nanogrids. **2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems, PEDG 2017**, p. 2–7, 2017.

DESCATEAUX, P.; ASTUDILLO, M. F.; BEN, M. Assessing the life cycle environmental be ne fi ts of renewable distributed generation in a context of carbon taxes : The case of the Nort heastern American market. **Renewable and Sustainable Energy Reviews**, v. 53, p. 1178\_118 9, 2016. Disponível em: <a href="http://dx.doi.org/10.1016/j.rser.2015.09.022">http://dx.doi.org/10.1016/j.rser.2015.09.022</a>>.

DONG, D. et al. A twostage high power density singlephase acdc bidirectional PWM convert er for renewable energy systems. **2010 IEEE Energy Conversion Congress and Exposition**, **ECCE 2010 Proceedings**, p. 3862–3869, 2010.

Passive filter topology study of singlephase acdc converters for DC nanogrid applications. **Co nference Proceedings IEEE Applied Power Electronics Conference and Exposition AP EC**, p. 287–294, 2011.

EPE. Inserção da Geração Fotovoltaica Distribuída no Brasil – Condicionantes e Impactos. 20 14.

ERICKSON, R. W. Fundamentals of. [S.l: s.n.], 2001.

ESSAKIAPPAN, S.; BALOG, R. S. Analysis and Mitigation of Common Mode Voltages in P hotovoltaic Power Systems. p. 28–35, 2011.

EVEN, A.; WALTON, C. Optimal Design of a HalfWave Cockcroft - Walton Voltage Multipli

er With Minimum Total Capacitance. v. 25, n. 9, p. 2460-2468, 2010.

FARDOUN, A. A.; ISMAIL, E. H. Ultra StepUp DC – DC Converter With Reduced Switch S tress. v. 46, n. 5, p. 2025–2034, 2010.

FOROUZESH, M. et al. HighEfficiency High StepUp DCDC Converter with Dual Coupled I nductors for GridConnected Photovoltaic Systems. **IEEE Transactions on Power Electronic s**, v. 33, n. 7, p. 5967–5982, 2018.

StepUp DCDC converters: A comprehensive review of voltageboosting techniques, topologie s, and applications. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9143\_9178, 20 17.

FORTENBERY, B. DC Power for Improved Data Center Efficiency. n. March, 2008.

FRANCO, L. C.; PFITSCHER, L. L.; GULES, R. A New High Static Gain NonIsolated DCD C Converter. p. 1367–1372, 2003.

GARBESI, K. et al. Catalog of DC Appliances and Power Systems. n. October, 2011.

GIRAL, R.; MARTINEZSALAMERO, L. Switched Capacitor Interleaved DualBoost Regulat or with Sliding Mode Control. p. 1523–1528, 1998.

GULES, R.; FRANCO, L. C. Interleaved Boost DcDc Converter with Large Conversion Ratio . 2003.

HARB, S. et al. Microinverter and String Inverter GridConnected Photovoltaic System – A C omprehensive Study. p. 2885–2890, 2013.

JOHN, J. et al. ACmicrogrids versus DCmicrogrids with distributed energy resources : A revi ew. **Renewable and Sustainable Energy Reviews**, v. 24, p. 387\_405, 2013. Disponível em: <a href="http://dx.doi.org/10.1016/j.rser.2013.03.067">http://dx.doi.org/10.1016/j.rser.2013.03.067</a>>.

KADALGI, R. K. Interleaved Boost Converter with Voltage Multiplier Module for High Volta ge Gain. **2018 2nd International Conference on Trends in Electronics and Informatics (I COEI)**, n. Icoei, p. 101–106, 2018.

KAKIGANO, H.; NOMURA, M.; ISE, T. Loss Evaluation of DC Distribution for Residential Houses Compared with AC System. p. 480–486, 2010.

KASPER, M.; BORTIS, D.; KOLAR, J. W. Classification and Comparative Evaluation of PV PanelIntegrated DC/DC Converter Concepts. **IEEE Transactions on Power Electronics**, v. 2 9, n. 5, p. 2511–2526, 2014.

KAZIMIERCZUK, M. K. HighFrequency Magnetic Components. Second Edi ed. [S.l: s.n.] , 2014.

KONJARE, S. S. Efficiency Improvement of PV module by way of Effective Cooling – A Re view. n. Icic, p. 1008–1011, 2015.

LAKSHMI, M.; HEMAMALINI, S. Nonisolated high gain DCDC converter for DC microgri ds. **IEEE Transactions on Industrial Electronics**, v. 65, n. 2, p. 1205–1212, 2017.

LASSETER, B. R. H. Smart Distribution : Coupled Microgrids. v. 99, n. 6, 2011.

LAW, K. K.; CHENG, K. W. E.; YEUNG, Y. P. B. Design and Analysis of SwitchedCapacitor Based StepUp Resonant Converters. v. 52, n. 5, p. 943–948, 2005.

LEE, S. et al. High StepUp SoftSwitched Converters Using Voltage Multiplier Cells. v. 28, n. 7, p. 3379–3387, 2013.

LI, W; WU, D. X. B.; YANG, Y. Z. H. Zerovoltageswitching dualboost converter with multifu nctional inductors and improved symmetrical rectifier for distributed generation systems. n. Ja nuary, p. 969–977, 2012.

LI, Wuhua; HE, X. Review of nonisolated highstepup DC/DC converters in photovoltaic grid connected applications. **IEEE Transactions on Industrial Electronics**, v. 58, n. 4, p. 1239–1250, 2011.

LUKAS, M.; KIMBALL, J. W. High Gain DCDC Converter Based on the CockcroftWalton Multiplier. v. 8993, n. c, p. 1–12, 2015.

LUO, F L; YE, H. Positive output cascade boost converters. v. 151, n. 5, 2004.

LUO, Fang Lin; MEMBER, I. S. Switchedcapacitorized DC / DC Converters. n. c, p. 1074–1079, 2009.

MAKOWSKI, M. S. / 12 80952. p. 1215–1221, 1995.

MALISZEWSKI, P. J.; LARSON, E. K.; PERRINGS, C. Environmental determinants of unsc heduled residential outages in the electrical power distribution of Phoenix, Arizona. **Reliabilit y Engineering and System Safety**, v. 99, p. 161\_171, 2012. Disponível em: <a href="http://dx.doi.org/10.1016/j.ress.2011.10.011">http://dx.doi.org/10.1016/j.ress.2011.10.011</a>>.

NAG, S. S. et al. CurrentFed Switched Inverter based hybrid topology for DC Nanogrid appli cation. **IECON Proceedings (Industrial Electronics Conference)**, p. 7146–7151, 2013.

NASCIMENTO, R. L. ENERGIA SOLAR NO BRASIL : SITUAÇÃO E. 2017.

NOVAES. Converter Suitable for Fuel Cell Applications. 2007.

ONGUN, İ. L.; ÖZDEMIR, E. Weighted efficiency measurement of PV inverters : v. 15, n. 5, p. 550–554, 2013.

PAPPALARDO, D.; INTRODUCTION, I. Charge Pump Circuits : An Overview on Design Strategies and Topologies. 2010.

PARK, K. et al. High Stepup Boost Converter Integrated With a TransformerAssisted Auxiliary Circuit Employing. v. 27, n. 4, p. 1974–1984, 2012.

PRUDENTE, M.; PFITSCHER, L. L. A Boost Converter with Voltage Multiplier Cells M. Prudente L. L. Pfitscher R. Gules. p. 2716–2721, 2005.

QIN, S.; KIM, K. A.; PILAWAPODGURSKI, R. C. N. Laboratory emulation of a photovoltaic module for controllable insolation and realistic dynamic performance. **2013 IEEE Power and Energy Conference at Illinois, PECI 2013**, p. 23–29, 2013.

RAE, C.; BRADLEY, F. Energy autonomy in sustainable communities — A review of key issues. **Renewable and Sustainable Energy Reviews**, v. 16, n. 9, p. 6497–6506, 2012. Disponível em: <a href="http://dx.doi.org/10.1016/j.rser.2012.08.002">http://dx.doi.org/10.1016/j.rser.2012.08.002</a>>.

RIBEIRO DE OLIVEIRA, T. Distribuição local de energia em corrente contínua: estudo, desenvolvimento e implementação de um prorótipo de nanorrede c.c. dedicados aos setores residencial e comercial. 2016. 340 f. 2016. Disponível em: <a href="https://www.researchgate.net/profile/Thiago">https://www.researchgate.net/profile/Thiago</a> De Oliveira6/publication/301778214 Distribui cao Local de Energia em Corrente Continua Estudo Desenvolvimento e Implementacao de um Prototipo de Nanorrede cc Dedicado aos Setores Residencial e Comercial/links /572>.

SAHA, R. Multiplier with High Gain DCDC Converter. 2017.

SALOMONSSON, D.; SANNINO, A. Load modelling for steadystate and transient analysis of lowvoltage DC systems. **IET Electric Power Applications**, v. 1, n. 5, p. 690, 2007. Disponível em: <a href="http://digitallibrary.theiet.org/content/journals/10.1049/ietepa\_20060418">http://digitallibrary.theiet.org/content/journals/10.1049/ietepa\_20060418</a>>.

SATHYAN, S. et al. ZVSZCS High Voltage Gain Integrated Boost Converter for DC Microgrid. **IEEE Transactions on Industrial Electronics**, v. 63, n. 11, p. 6898–6908, 2016.

SCHMITZ, L. CONVERSORES CCCC NÃOISOLADOS DE ALTO GANHO E DE ALTO RENDIMENTO DESTINADOS A APLICAÇÕES FOTOVOLTAICAS E BASEADOS NO CONVERSOR BOOST COM CÉLULAS DE GANHO. 2015.

SCHMITZ, L.; MARTINS, D. C.; COELHO, R. F. Generalized high stepup DCDC boostbased converter with gain cell. **IEEE Transactions on Circuits and Systems I: Regular Papers**, v. 64, n. 2, p. 480–493, 2017.

SCHÖNBERGER, J. et al. DCBus Signaling : A Distributed Control Strategy for a Hybrid Renewable Nanogrid. v. 53, n. 5, p. 1453–1460, 2006.

SEEMAN, M. D. Analysis and Optimization of SwitchedCapacitor DC–DC Converters. **TRANSACTIONS ON POWER ELECTRONICS**, 2008.

SILVA, W. W. A. G. et al. Study of the application of bidirectional dual active bridge converters in dc nanogrid energy storage systems. **2013 Brazilian Power Electronics Conference**, **COBEP 2013 Proceedings**, p. 609–614, 2013.

SIVARASU, S. R.; SEKARAN, E. C.; KARTHIK, P. Development of renewable energy based microgrid project implementations for residential consumers in India : Scope , challenges and possibilities. **Renewable and Sustainable Energy Reviews**, v. 50, p. 256–269, 2015. Disponível em: <a href="http://dx.doi.org/10.1016/j.rser.2015.04.118">http://dx.doi.org/10.1016/j.rser.2015.04.118</a>>.

SIWAKOTI, Y. P. et al. Highvoltage boost quasiZsource isolated DC / DC converter. n. March, p. 2387–2395, 2014.

USKI, S.; KIM, I. Assessment of wind power impact on power system transmission losses. **IEEE PES Innovative Smart Grid Technologies Conference Europe**, v. 2015Janua, n. January, p. 1–5, 2015.

VAN DE SYPE, D. M. et al. A single switch boost converter with a high conversion ratio. Conference Proceedings IEEE Applied Power Electronics Conference and Exposition APEC, v. 3, p. 1581–1587, 2005.

WU, T. F. et al. Design and development of dcdistributed system with grid connection for residential applications. 8th International Conference on Power Electronics ECCE Asia: "Green World with Power Electronics", ICPE 2011ECCE Asia, p. 235–241, 2011.

YUE, X. et al. A Frequency Domain Model for Beat Frequency Oscillation Analysis in Microgrid. 2016.

Beat Frequency Oscillation Analysis for Power Electronic Converters in DC Nanogrid Based on Crossed Frequency Output Impedance Matrix Model. **IEEE Transactions on Power Electronics**, v. 33, n. 4, p. 3052–3064, 2018.

ZHANG, F. Advantages and Challenges of DC Microgrid for Commercial Building. **2015 IEEE First International Conference on DC Microgrids (ICDCM)**, p. 355–358, 2015. Disponível em: <a href="https://ieeexplore.ieee.org/document/7152068">https://ieeexplore.ieee.org/document/7152068</a>>.

ZHAO, Q.; TAO, F.; LEE, F. C. A frontend DC/DC converter for network server applications. **PESC Record IEEE Annual Power Electronics Specialists Conference**, v. 3, p. 1535–1539, 2001.

ZHAO, Qun; LEE, F. C. Highefficiency, high stepup dcdc converters. **IEEE Transactions on Power Electronics**, v. 18, n. 1 I, p. 65–73, 2003.

ZHOU, H.; ZHAO, J.; HAN, Y. PV balancers: Concept, architectures, and realization. **IEEE Transactions on Power Electronics**, v. 30, n. 7, p. 3479–3487, 2015.

ZHU, Y. J. F. L. L. M. for enhancing DC – DC boost ability : principles and integrations in Luo converter. n. January 2010, 2011.

# APÊNDICE A -DIMENSIONAMENTO E PERDAS DO INDUTOR ACOPLADO

Planilha desenvolvida por: Prof. Kleber e Prof. Edilson Adaptada por: Yury Pontes

1 - ESPECIFICAÇÕES: Os valores adotados para corrente correspondem ao conversor operando em potência nominal

$\Delta I_{L} \coloneqq 5.4$ $L1 \coloneqq 53 \cdot 10^{-6}$	[A] [H]	[Variação da corrente] [Indutância do primário]
l <sub>in_peak</sub> ≔ 10.4 ILp <sub>rms</sub> ≔ 7.6	[A] [A]	[Valor de pico da corrente magnetizante ] [Valor eficaz da corrente magnetizante]
ILp <sub>m</sub> ≔ 7.5	[A]	[Valor médio da corrente no primário]
$L_2 := 1.325 \cdot 10^{-3}$	[H]	[Indutância no secundário]
$ILs_p \coloneqq 2.08$	[A]	[Valor de pico da corrente no secundário]
ILs <sub>rms</sub> ≔ 1.52	[A]	[Valor eficaz da corrente no secundário]
ILs <sub>m</sub> ≔ 1.5	[A]	[Valor médio da corrente no secundário]
$f := 50.10^3$	[Hz]	[Frequencia de operação]
Dmax := 0.55		[Ração cíclica nominal de operação]
Kw := 0.4		[Fator de enrolamento]
J <sub>S</sub> := 360	[A/cm2]	[Densidade de corrente]
B <sub>max</sub> := 0.4	[T]	[Densidade de fluxo maximo]
$\mu o := 4 \cdot \pi \cdot 10^{-7}$	[Tm/A]	[Permeabilidade do ar]
$ ho_{C}\coloneqq 0.8$	[Ω*m]	[Resistividade do núcleo 0.8 para IP12R, para núcleos melhores é próximo de 1]
$\rho_{\rm W} \coloneqq 2.3 {\cdot} 10^{-8}$	[Ω*m]	[Resistividade do cobre p/ 100°C]
<u>N</u> := 5		[Relação de espiras]
Pv := 100	[mW/cm <sup>3</sup> ]	[Perdas relativas do núcleo, Datasheet]
$f_n := 25 \cdot 10^3$	[Hz]	[Frequencia de operação do núcleo, Datasheet]
B <sub>n</sub> := 200	[mT]	[Densidade de fluxo do núcleo, Datasheet]
Pin := 200	[W]	[Potência de entrada]
$\eta\coloneqq 0.95$		[Rendimento]
Po := 190	[W]	[Potência de saída]

#### INSERIR OS VALORES DOS HARMÔNICOS DE CORRENTE

[Numero de harmônicos] n := 1..5  $|1_{mn} := \begin{vmatrix} 8.3 \\ 2.3 \\ 0.79 \\ 0.9 \end{vmatrix} \begin{vmatrix} 1.4 \\ 0.46 \\ 0.13 \\ 0.16 \end{vmatrix} - \frac{1.4}{0.46}$ ---- Definir os valores das harmônicas Obs.: Obtido pela função FFT do PSIM. 0.2

#### 2 - ESCOLHA DO FIO:

Conversão do diâmetro para AWG

*π* := 3.14159265 AWG (Diametro\_fio) := while Diametro\_fio  $\geq \frac{2.54}{\pi} \cdot 10^{20}$ r  $\leftarrow$  r - 1

Efeito pelicular sobre os enrolamentos:

$$\delta_{\text{MM}} = \frac{7.6328}{\sqrt{f}} = 0.034$$

[Profundidade de penetração]

 $Diametro_máximo := 2 \cdot \delta = 0.068$ [cm]

Otimizando o valor do diâmetro máximo para minimizar as perdas, é utilizado somente 37% deste valor (fator de aproximação e enpilhamento das espiras) [Ver o livro do Keith Billings: 1999, Switchmode Power Supply Handbook, 2 ed., McGraw-Hill]. Logo o seu valor será:

 $Diametro_otimo := 2 \cdot \delta \cdot 0.37 = 0.025$ [cm]

[AWG] AWG (Diametro otimo) = 30

AWG\_utilizado := AWG (Diametro\_otimo)

[AWG]  $AWG_utilizado = 30$ 

[cm2]
#### PRIMÁRIO

# 

Diâmetro máximo do fio sem isolamento:

$$Di_1 := \frac{2.54}{\pi} \cdot 10^{-AWG\_utilizadc}$$
  $Di_1 = 0.045$  [cm]

Seção do fio sem isolamento:

Sfio\_pelicular:= 
$$\pi \cdot \left(\frac{\text{Di}_1}{2}\right)^2 = 1.624 \times 10^{-3}$$
 [cm2]

Escolha dos fios para os enrolamentos:

$$A1_{Cu} \coloneqq \frac{ILp_{rms}}{J_s} = 0.021 \qquad [cm2]$$

Fios paralelos nos enrolamentos:

Nfios<sub>1</sub> := ceil 
$$\left( \frac{A1_{Cu}}{Sfio_{pelicular}} \right)$$
 Nfios<sub>1</sub> = 14

$$Apr_{Cu} \coloneqq \frac{A_{1Cu}}{N_{fios_{1}}} = 1.508 \times 10^{-3}$$
 [cm2]

#### SECUNDÁRIO

## 

Diâmetro máximo do fio sem isolamento:

$$Di_2 := \frac{2.54}{\pi} \cdot 10 \qquad \qquad Di_2 = 0.036 \qquad [cm]$$

Seção do fio sem isolamento:

Sfio\_peliculars:= 
$$\pi \cdot \left(\frac{\text{Di}_2}{2}\right)^2 = 1.024 \times 10^{-3}$$
 [cm2]

Escolha dos fios para os enrolamentos:

$$A2_{Cu} \coloneqq \frac{ILs_{rms}}{J_s} = 4.222 \times 10^{-3}$$
 [cm2]

Nfios<sub>2</sub> := ceil 
$$\left(\frac{A2_{Cu}}{Sfio_{peliculars}}\right)$$
 Nfios<sub>2</sub> = 5

$$\operatorname{Asr}_{\operatorname{Cu}} \coloneqq \frac{\operatorname{A2}_{\operatorname{Cu}}}{\operatorname{Nfios}_2} = 8.444 \times 10^{-4}$$
 [cm2]

#### ESPECIFICAÇÃO DOS FIOS ADOTADOS EM AWG

AWG\_utilizado = 25Nfios
$$_1 = 14$$
[Primàrio]AWG\_utilizado $_s = 27$ Nfios $_2 = 5$ [Secundário]

### PRIMÁRIO

Diâmetro do fio com isolamento em centímetros

$$Di_{1_{iso}} := Di_{1} + 0.028 \sqrt{Di_{1}}$$
  $Di_{1_{iso}} = 0.051$ 

Seção do fio com isolamento em centímetros quadrados

Sfio<sub>1\_iso</sub> := 
$$\pi \cdot \left(\frac{\text{Di}_{1_iso}}{2}\right)^2$$
 Sfio<sub>1\_iso</sub> = 2.078× 10<sup>-3</sup>

Densidade de corrente final será:

$$J_{final} := \frac{ILp_{rms}}{Sfio_{pelicular}Nfios_{1}} = 334.371 \qquad [A/cm^{2}]$$

#### SECUNDÁRIO

Diâmetro do fio com isolamento em centímetros

$$Di_{2_{iso}} = Di_{2} + 0.028 \sqrt{Di_{2}}$$
  $Di_{2_{iso}} = 0.041$ 

Seção do fio com isolamento em centímetros quadrados

$$Sfio_{2_iso} \coloneqq \pi \cdot \left(\frac{Di_{2_iso}}{2}\right)^2$$
  $Sfio_{2_iso} = 1.348 \times 10^{-3}$ 

Densidade de corrente final será:

 $J2_{final} \coloneqq \frac{ILs_{rms}}{Sfio\_pelicularsNfios_2} = 296.767 \qquad [A/cm^2]$ 

#### 3 - ESCOLHA DO NÚCLEO

<u>Po</u> := 190

 $kv \coloneqq 0.4$ 

 $ku \coloneqq 0.5$ 

ກ\_≔ 0.95

AeAw := 
$$\frac{\sqrt{\frac{4}{3} \cdot Dmax} \cdot \frac{Po}{\eta} \cdot 10^4}{kv \cdot ku \cdot J_s \cdot f \cdot B_{max}} = 1.189$$

<--- Aproximado pelo cálculo de um flyback.

AeAw = 1.189 [cm4]

#### ESCOLHA O MODELO DO NUCLEO

O núcleo foi escolhido de forma que a janela calculada fosse respeitada:

nucleo := "EE4012\_Mag"

Ae = 1.53	[cm2]	[Área da seção]
Aw = 1.7	[cm2]	[Área da janela]
Ve = 6.164	[cm3]	[Volume efetivo]
AeAw = 2.6	[cm4]	[Produto da área do núcleo]
$\mu_{\text{rc}} = 3 \times \ \text{10}^3$		[Permeabilidade relativa]
$I_t = 7$	[cm]	[Comprimento médio de uma espira]
l <sub>e</sub> = 7.9	[cm]	[Comprimento efetivo]
D = 1.1	[cm]	[Comprimento da janela]

O número de espiras do indutor deve ser:

 $NL_{1} \coloneqq ceil \left( \frac{L1 \cdot I_{in\_peak} \cdot 10^{4}}{Ae \cdot B_{max}} \right)$  $NL_{1} = 10 \qquad [espiras]$ 

 $NL_2 := NL_1 \cdot N = 50$  [espiras]

O entreferro deve ser ajustado em:

$$lg := \frac{\mu o \cdot N L_1^{-2} \cdot A e \cdot 10^{-2}}{L1}$$
$$lg = 0.036 \qquad [cm]$$

Para encontrar o número de camadas de fios no carretel, deve ser considerado o diâmetro do cobre como todo, através da sua área.

#### PRIMÁRIO

Diâmetro do fio sem isolamento em centímetros

$$De_1 \coloneqq \sqrt{\frac{\left(A_1Cu^{\cdot 4}\right)}{\pi}} = 0.164$$
 [cm]

Diâmetro do fio com isolamento em centímetros

$$De_{1 iso} := De_{1} + Nfios_{1} \cdot 0.028 \sqrt{De_{1}} = 0.323$$
 [cm]

N1<sub>camadas</sub> :=  $\frac{2D}{De_{1_iso}}$  = 6.818 [Número de fios por camada]

 $NI_1 := \frac{NL_1}{N1_{camadas}} = 1.467$  [Número de camadas]

#### SECUNDÁRIO

Diâmetro do fio sem isolamento em centímetros

$$\mathsf{De}_2 \coloneqq \sqrt{\frac{(\mathsf{A2}_{\mathsf{Cu}} \cdot 4)}{\pi}} = 0.073 \qquad [\mathsf{cm}]$$

Diâmetro do fio com isolamento em centímetros

$$De_{2_{iso}} := De_2 + Nfios_2 \cdot 0.028 \sqrt{De_2} = 0.111$$
 [cm]

$$N2_{camadas} := \frac{2D}{De_{2_iso}} = 19.779$$
 [Número de fios por camada]

$$NI_2 \coloneqq \frac{NL_2}{N2_{camadas}} = 2.528$$
 [Número de camadas]

#### 4 - POSSIBILIDADE DE EXECUÇÃO

Possibilidade de execução (menor ou igual 0.4):

$$A1_{Cu_isol} \coloneqq Sfio_{1_iso} \cdot NL_1 \cdot Nfios_1$$

$$A1_{Cu_isol} = 0.291 \qquad [cm2]$$

$$A2_{Cu_isol} \coloneqq Sfio_{2_iso} \cdot NL_2 \cdot Nfios_2$$

$$A2_{Cu_isol} = 0.337 \qquad [cm2]$$

$$A_{Cu_isol.total} \coloneqq A1_{Cu_isol} + A2_{Cu_isol}$$

$$ku_{x} \coloneqq \frac{A_{Cu_isol.total}}{Aw} = 0.369$$
Possibilidade := 
$$\begin{bmatrix} "OK" & \text{if } ku < 0.4 \\ "Núcleo & \text{muito pequeno } ! \text{ Escolha outro!" if } ku \ge 0.4 \end{bmatrix}$$

O fator ku é menor 0.4, possibilitando a sua construção do indutor.

#### 5 – CÁLCULO DAS PERDAS NO INDUTOR:

nucleo = "EE4012_Mag"		[Nucleo utilizado]
Ae = 1.53	[cm2]	[Área da seção]
Aw = 1.7	[cm2]	[Área da janela]
Ve = 6.164	[cm3]	[Volume efetivo]
AeAw = 2.6	[cm4]	[Produto da área do núcleo]
$\mu_{\text{rc}} = 3 \times \ 10^3$		[Permeabilidade relativa]
l <sub>t</sub> = 7	[cm]	[Comprimento médio de uma espira]
l <sub>e</sub> = 7.9	[cm]	[Comprimento efetivo]

### 5.1 PERDAS NO NÚCLEO

$$\begin{split} \Delta B &\coloneqq \frac{B_{max} \cdot \Delta I_{L}}{I_{in\_peak}} = 0.208 \quad [T] \qquad [Variação da densidade de fluxo] \\ B_{m} &\coloneqq \frac{\Delta B}{2} = 0.104 \qquad [T] \qquad [Amplitude da densidade de fluxo pág 124 livro Kazimierczuk] \\ K_{H} &\coloneqq \frac{4}{\mu_{rc} \cdot \mu 0} = 1.061 \times 10^{3} \qquad [Coeficiente de perdas por histerese] \end{split}$$

$$\begin{split} &\mathsf{K}_{\mathsf{E}} \coloneqq \frac{(\pi \cdot \mathsf{Ae}) \cdot 10^{-4}}{4 \cdot \rho_{\mathsf{C}}} = 1.502 \times 10^{-4} & \text{[Coeficiente de perdas por correntes parasitas]} \\ &\alpha \coloneqq \frac{\mathsf{Pv} \cdot 10^{-3}}{\mathsf{f}_{\mathsf{n}} \cdot \left(\mathsf{B}_{\mathsf{n}} \cdot 10^{-3}\right)^2} = 1 \times 10^{-4} & \text{[Coeficiente de perdas no núcleo]} \\ &\mathsf{P}_{\mathsf{H}} \coloneqq \mathsf{B}_{\mathsf{m}}^{-2} \cdot \alpha \cdot \mathsf{f} \cdot \mathsf{Ve} = 0.332 & [W] & [\mathsf{Perdas por histerese]} \\ &\mathsf{P}_{\mathsf{E}} \coloneqq \mathsf{B}_{\mathsf{m}}^{-2} \mathsf{K}_{\mathsf{E}} \cdot \mathsf{f}^{-2} \cdot \mathsf{Ve} \cdot 10^{-6} = 0.025 & [W] & [\mathsf{Perdas por correntes parasitas]} \\ &\mathsf{P}_{\mathsf{n}} \coloneqq \mathsf{P}_{\mathsf{H}} + \mathsf{P}_{\mathsf{E}} = 0.357 & [W] & [\mathsf{Perdas do núcleo]} \end{split}$$

#### **5.2 PERDAS CC NO COBRE**

Equacionamento realizado com base no livro High-Frequency Magnetic Componentsdo, Kazimierczuk, pag.: 164, 2<sup>a</sup> Ed. - 2014

#### **5.2.1 TAMANHO DO CONDUTOR**

 $Iw_1 := NL_1 \cdot I_t = 70$  [cm] [Primário]  $Iw_2 := NL_2 \cdot I_t = 350$  [cm] [Secundário]

#### 5.2.2 RESISTÊNCIA DO CONDUTOR

$$\operatorname{Rwcc}_{1} \coloneqq \frac{\rho_{W}}{\operatorname{Nfios}_{1}} \cdot \frac{4 \cdot \operatorname{Iw}_{1} \cdot 10^{-2}}{\pi \cdot \left(\operatorname{Di}_{1} \cdot 10^{-2}\right)^{2}} = 7.083 \times 10^{-3} \qquad [\Omega] \qquad [\operatorname{Prim}\operatorname{\acute{a}rio}]$$

 $\mathsf{Rwcc}_{2} \coloneqq \frac{\rho_{\mathsf{W}}}{\mathsf{Nfios}_{2}} \cdot \frac{4 \cdot \mathsf{Iw}_{2} \cdot 10^{-2}}{\pi \cdot \left(\mathsf{Di}_{2} \cdot 10^{-2}\right)^{2}} = 157.17 \times 10^{-3} \qquad [\Omega] \qquad \qquad [\mathsf{Secundário}]$ 

#### 5.2.3 POTÊNCIA CC DISSIPADA NO ENROLAMENTO

Equacionamento obtido do artigo publicado na IET Power Electronics em 2010 por Kondrath e Kazimierczuk "Inductor winding loss owing to skin and proximity effects including harmonics in non-isolated pulse-width modulated dc-dc converters operating in continuous conduction mode"

As perdas CC (P<sub>wdc</sub>) são dependentes da resistência (R<sub>wdc</sub>) com o quadrado da corrente que passa pelo indutor. As perdas são aumentadas com o aumento da corrente no indutor.

$$Pwcc_1 := ILp_{rms}^2 \cdot Rwcc_1 = 0.409$$
 [W]

$$Pwcc_2 := ILs_{rms}^2 \cdot Rwcc_2 = 0.363$$
 [W]

#### **5.3 PERDAS CA NO COBRE**

As perdas CA ( $P_{wac}$ ) são independentes da corrente no indutor e são proporcionais à variação da corrente no indutor ( $\Delta i_L$ ).

#### 5.3.1 AMPLITUDE DAS HARMÔNICAS DE CORRENTE DO INDUTOR

dp := 0.8 (di / p) (Diâmetro do enrolamento sem isolante / distância centro a centro dos enrolamentos)

#### 5.3.2 DIMENSÃO DO ENROLAMENTO NORMALIZADO

$$A_{1} := \left(\frac{\pi}{4}\right)^{\frac{3}{4}} \cdot \left(\frac{\text{Di}_{1}}{\delta}\right) \cdot \sqrt{dp} = 0.994 \qquad [Primário]$$
$$A_{2} := \left(\frac{\pi}{4}\right)^{\frac{3}{4}} \cdot \left(\frac{\text{Di}_{2}}{\delta}\right) \cdot \sqrt{dp} = 0.789 \qquad [Secundário]$$

#### **5.3.3 FATOR EFEITO SKIN**

З

$$\begin{aligned} &\mathsf{FRS}_{1_n} \coloneqq \frac{\left(\sinh\left(2\cdot\mathsf{A}_1\cdot\sqrt{n}\right) + \sin\left(2\cdot\mathsf{A}_1\cdot\sqrt{n}\right)\right)}{\cosh\left(2\cdot\mathsf{A}_1\cdot\sqrt{n}\right) - \cos\left(2\cdot\mathsf{A}_1\cdot\sqrt{n}\right)} = \dots \end{aligned} \tag{Primário]} \\ &\mathsf{FRS}_{2_n} \coloneqq \frac{\left(\sinh\left(2\cdot\mathsf{A}_2\cdot\sqrt{n}\right) + \sin\left(2\cdot\mathsf{A}_2\cdot\sqrt{n}\right)\right)}{\cosh\left(2\cdot\mathsf{A}_2\cdot\sqrt{n}\right) - \cos\left(2\cdot\mathsf{A}_2\cdot\sqrt{n}\right)} = \dots \end{aligned} \tag{Secundário]}$$

#### 5.3.4 FATOR EFEITO PROXIMIDADE

$$\begin{split} \mathsf{FRP}_{1_n} &\coloneqq \frac{\left(\sinh\left(\mathsf{A}_1\cdot\sqrt{n}\right) - \sin\left(\mathsf{A}_1\cdot\sqrt{n}\right)\right)}{\cosh\left(\mathsf{A}_1\cdot\sqrt{n}\right) + \cos\left(\mathsf{A}_1\cdot\sqrt{n}\right)} = \dots \end{split} \tag{Primário]} \\ \mathsf{FRP}_{2_n} &\coloneqq \frac{\left(\sinh\left(\mathsf{A}_2\cdot\sqrt{n}\right) - \sin\left(\mathsf{A}_2\cdot\sqrt{n}\right)\right)}{\cosh\left(\mathsf{A}_2\cdot\sqrt{n}\right) + \cos\left(\mathsf{A}_2\cdot\sqrt{n}\right)} = \dots \end{aligned} \tag{Secundário]}$$

#### 5.3.5 FATOR DA RESISTÊNCIA DO ENROLAMENTO

$$\operatorname{FRn}_{1_{n}} \coloneqq \operatorname{A}_{1} \cdot \sqrt{n} \cdot \left[ \operatorname{FRS}_{1_{n}} + 2 \cdot \left( \operatorname{NI}_{1}^{2} - 1 \right) \cdot \frac{\operatorname{FRP}_{1_{n}}}{3} \right] = \dots \qquad [\operatorname{Prim}\operatorname{ário}]$$
  
$$\operatorname{FRn}_{2_{n}} \coloneqq \operatorname{A}_{2} \cdot \sqrt{n} \cdot \left[ \operatorname{FRS}_{2_{n}} + 2 \cdot \left( \operatorname{NI}_{2}^{2} - 1 \right) \cdot \frac{\operatorname{FRP}_{2_{n}}}{3} \right] = \dots \qquad [\operatorname{Secund}\operatorname{ário}]$$

#### 5.3.6 FATOR DE PERDAS NO ENROLAMENTO

_	_		
$FRhca_{1_n} := \left(\frac{1}{2}\right) \cdot \left[FRn_{1_n}\right]$	$\left(\frac{\text{I1}_{\text{mn}_{n}}}{\text{ILp}_{\text{rms}}}\right)^{2}$	=	
$FRhca_1 := \sum FRhca_1 =$	0.833		[Primário]
$FRhca_{2_n} \coloneqq \left(\frac{1}{2}\right) \cdot \left[FRn_{2_n}\right]$	$\left(\frac{\text{I2}_{\text{mn}}}{\text{ILs}_{\text{rms}}}\right)^2 \right]$	=	
$FRhca_2 := \sum FRhca_2 =$	0.666		[Secundário]
5.3.7 POTÊNCIA CA DIS	SIPADA NO	D ENROLAME	ΝΤΟ
Pwca <sub>1</sub> := Pwcc <sub>1</sub> ·FRhca <sub>1</sub>	= 0.341	[W]	[Primário]
Pwca <sub>2</sub> := Pwcc <sub>2</sub> ·FRhca <sub>2</sub>	= 0.242	[W]	[Secundário]
5.3.8 PERDAS NOS ENF	ROLAMENT	OS	
Pw := Pwcc <sub>1</sub> + Pwca <sub>1</sub> +   5.3.9 PERDAS TOTAIS I	Pwcc <sub>2</sub> + Pw NO INDUTO	ca <sub>2</sub> = 1.355 <b>R ACOPLAD</b> O	[W] <b>)</b>
P <sub>t</sub> := Pw + P <sub>n</sub> = 1.712 6 - RESUMO DO INDUT	[W] OR ACOPL	ADO	
nucleo = "EE4012_Mag"		[Núcleo utiliza	do]
lg = 0.036 ku = 0.369 Possibilidade = "OK" <b>PRIMÁRIO</b>	[cm]	[Gap] [Possibilidade	de execução ku<0.4]
NL <sub>1</sub> = 10		[Número de e	spiras]
AWG_utilizado = 25	[AWG]	[Tipo de Fio]	
$Nfios_1 = 14$		[Número de fi	os em paralelo]
J1 <sub>final</sub> = 334.371	[A/cm <sup>2</sup> ]	[Densidade fir	nal de corrente]
SECUNDÁRIO			
NL <sub>2</sub> = 50		[Número de e	spiras]
AWG_utilizado <sub>s</sub> = 27	[AWG]	[Tipo de Fio]	
$Nfios_2 = 5$		[Número de fi	os em paralelo]
J2 <sub>final</sub> = 296.767	[A/cm <sup>2</sup> ]	[Densidade fir	nal de corrente]

#### PERDAS

P <sub>H</sub> = 0.332	[W]	[Perdas por histerese no núcleo]
P <sub>E</sub> = 0.025	[W]	[Perdas por corrente parasitas no núcleo]
P <sub>n</sub> = 0.357	[W]	[Perdas totais no núcleo]
$Pwcc_1 = 0.409$	[W]	[Perdas CC no cobre do primário]
$Pwcc_2 = 0.363$	[W]	[Perdas CC no cobre do secundário]
Pwca <sub>1</sub> = 0.341	[W]	[Perdas CA no cobre do primário]
$Pwca_2 = 0.242$	[W]	[Perdas CA no cobre do secundário]
Pw = 1.355	[W]	[Perdas totais no cobre]
P <sub>t</sub> = 1.712	[W]	[Perdas totais no indutor]
$\frac{P_{t}.100}{200} = 0.856$	[%]	[Porcentagem das perdas no indutor]
P <sub>t</sub> = 1.712	[W]	[Perdas totais no indutor acoplado]

# APÊNDICE B – DIMENSIONAMENTO E PERDAS DO INDUTOR DE SAÍDA

Planilha desenvolvida por: Prof. Kleber e Prof. Edilson Adaptada por: Yury Pontes

#### 1 - ESPECIFICAÇÕES:

Os valores adotados para corrente correspondem ao conversor operando em potência nominal

$\mathbf{L} \coloneqq 5. \times 10^{-3}$	[H]	[Indutância]
$IL_{peak} \coloneqq 0.560$	[A]	[Valor de pico da corrente]
$II_{rms} \coloneqq 0.520$	[A]	[Valor eficaz da corrente]
$IL_{cc} \coloneqq IL_{rms}$	[A]	[Valor médio de corrente]
$\Delta I_{L} := 0.15 IL_{cc} = 0.079$	[A]	[Variação da corrente]
$f := 5010^3$	[Hz]	[Frequencia de operação]
$Kw \coloneqq 0.4$		[Fator de enrolamento]
J.:= 400	[A/cm2]	[Densidade de corrente]
$B_{max} \approx 0.35$	[T]	[Densidade de fluxo maximo]
Dmax:= 0.5:	[	Ração cíclica nominal de operação]
$\mu o := 4 \cdot \pi \cdot 10^{-7}$	[Tm/A]	[Permeabilidade do ar]
$\rho_c \coloneqq 1$	[Ω*m]	[Resistividade do núcleo 0.8 para IP12R, para núcleos melhores é próximo de 1]
$\rho_{W} \coloneqq 2.3  10^{-8}$	[Ω*m]	[Resistividade do cobre p/ 100°C]

Valores extraídos próximo ao ponto de operação nominal do conversor para posterior utilização na estimativa de perdas do magnético

$Pv \coloneqq 65 \cdot 10^{-3}$	[W/cm <sup>3</sup> ]	[Perdas relativas do núcleo @80ºC Datasheet]
$f_n \approx 50{10}^3$	[Hz]	[Frequência de operação do núcleo, Datasheet]
$B_n \coloneqq 0.24$	[T]	[Densidade de fluxo do núcleo, Datasheet]

#### 2 - ESCOLHA DO FIO

Converção do diâmetro para AWG  $\pi_{\star} := 3.14159265$ 

AWG(Diametro\_fio) := 
$$\begin{vmatrix} r \leftarrow 50 \\ while Diametro_fio \ge \frac{2.54}{\pi} \cdot 10^{\frac{-r}{20}} \\ r \leftarrow r - 1 \\ r \end{vmatrix}$$

Efeito pelicular sobre os enrolamentos:

$$\delta := \frac{7.6328}{\sqrt{f}} = 0.034$$

[Profundidade de penetração]

Diametro\_máximo=  $2 \cdot \delta = 0.068$  [cm]

Otimizando o valor do diâmetro máximo para minimizar as perdas, é utilizado somente 37% deste valor (fator de aproximação e enpilhamento das espiras) [Ver o livro do Keith Billings: 1999, Switchmode Power Supply Handbook, 2 ed., McGraw-Hill]. Logo o seu valor será:

 $Diametro_otimo := 2 \cdot \delta \cdot 0.35 = 0.024 \quad [cm]$   $AWG(Diametro_otimo) = 30 \quad [AWG]$   $AWG_utilizado := AWG(Diametro_otimo)$   $AWG_utilizado = 30 \quad [AWG]$   $AWG_utilizado := 2\epsilon \quad <<< \mathsf{REDEFINE O FIO A SER UTILIZADO}$ 

Diâmetro máximo do fio sem isolamento em centímetros:

$$D_{i} \coloneqq \frac{2.54}{\pi} \cdot 10 \qquad \qquad D_{i} = 0.041 \quad \text{[cm]}$$

Secção do fio sem isolamento em centímetros quadrados

Sfio\_pelicular := 
$$\pi \cdot \left(\frac{D_i}{2}\right)^2 = 1.29 \times 10^{-3}$$
 [cm2]

Escolha do fio para o enrolamento :

$$A_{Cu} \coloneqq \frac{II_{rms}}{J} = 1.315 \times 10^{-3} \quad [cm2]$$

Fios paralelos no enrolamento:

$$N_{\text{fios}} \coloneqq \operatorname{ceil}\left(\frac{A_{\text{Cu}}}{\text{Sfio_pelicular}}\right) = 2$$
$$Ap_{\text{Cu}} \coloneqq \frac{A_{\text{Cu}}}{N_{\text{fios}}} = 6.575 \times 10^{-4} \qquad \text{[cm2]}$$

Densidade de corrente final:

$$J_{\text{final}} \coloneqq \frac{\Pi_{\text{fms}}}{\text{Sfio_pelicular} \cdot \text{N}_{\text{fios}}} = 203.938 \qquad [\text{A/cm}^2]$$

#### Fio a ser utilizado:

AWG\_utilizado = 26 
$$N_{fios} = 2$$

Diâmetro do fio com isolamento em centímetros

$$\mathrm{D}_{i\_\dot{s}o} \coloneqq \mathrm{D}_{i} + 0.028 \sqrt{\mathrm{D}_{i}} = 0.046 \qquad \text{[cm]}$$

Secção do fio com isolamento em centímetros quadrados

Sfio\_iso := 
$$\pi \cdot \left(\frac{D_{i_iso}}{2}\right)^2 = 1.673 \times 10^{-3}$$
 [cm2]

#### 3 - ESCOLHA DO NÚCELO

AeAw := 
$$\frac{\text{L·II}_{\text{Tms}} \cdot \text{II}_{\text{peak}} \cdot 10^4}{\text{Kw} \cdot \text{J} \cdot \text{B}_{\text{max}}}$$

$$AeAw = 0.266$$
 [cm4]

O núcleo escolhido cujo a janela calculada é respeitada foi:

nucleo := "EE3007\_Mag" Dados do núcleo utilizado:

$Ae := 0.\epsilon$	[cm <sup>2</sup> ]	[Área da seção]
A <sub>w</sub> := 1.19	[cm <sup>2</sup> ]	[Área da janela]
Ve = 2.45	[cm <sup>3</sup> ]	[Volume efetivo]
$Ae \cdot Aw = 0.714$	[cm <sup>4</sup> ]	[Produto da área do núcleo]

$\mu_{rc} = 1750$		[Permeabilidade relativa]
$l_{t} = 4.1$	[cm]	[Comprimento médio de uma espira]
$l_e = 5$	[cm]	[Comprimento efetivo]
D = 0.97	[cm]	[Comprimento da janela]

O número de espiras do indutor deve ser:

$$\text{NL} \coloneqq \frac{\text{L·IL}_{\text{peak}} \cdot 10^4}{\text{Ae} \cdot \text{B}_{\text{max}}}$$

NL = 134.762 [espiras]

 $\underbrace{NL}_{\texttt{NLL}} \coloneqq floor(NL)$ 

Para o projeto assumiu-se:

[espiras]

NL = 134

O entreferro deve ser ajustado em:

$$lg := \frac{\mu o \cdot NL^2 \cdot Ae \cdot 10^{-2}}{L}$$
$$lg = 0.027$$
 [cm]

Para encontrar o numero de camadas de fios no carretel, deve-se considerar o diâmetro do cobre como todo, através da sua área.

Diâmetro do fio sem isolamento em centímetros

$$D_e \coloneqq \sqrt{\frac{(A_{Cu} \cdot 4)}{\pi}} = 0.041 \quad [cm]$$

Diâmetro do fio com isolamento em centímetros

$$D_{e_{iso}} := D_{e} + N_{fios} \cdot 0.028 \sqrt{D_{e}} = 0.052$$
 [cm]

$$N_{camadas} \coloneqq \frac{2D}{D_{e\_iso}} = 37.132$$
 [Numero de fios por camada]  
$$N_{l} \coloneqq \frac{NL}{N_{camadas}} = 3.609$$
 [Numero de camadas]

#### 4 - POSSIBILIDADE DE EXECUÇÃO:

Para haver possibilidade de execução, Ku deve ser menor ou igual 0.4:

$$A_{Cu_{isol}} \coloneqq Sfio_{iso} \cdot NL \cdot N_{fios}$$

$$A_{Cu_{isol}} = 0.448 \qquad [cm2]$$

$$ku \coloneqq \frac{A_{Cu_{isol}}}{A_{W}} \qquad ku = 0.377$$
Possibilidade := "OK" if ku < 0.4

"Núcleo muito pequeno ! Escolha outro!" if  $ku \ge 0.4$ 

O fator ku é menor 0.4, possibilitando a sua construção do indutor.

#### **5 - PERDAS NO INDUTOR**

nucleo = "EE3007_N	lag"	[Nucleo utilizado]
Ae = 0.6	[cm2]	[Área da seção]
Aw = 1.19	[cm2]	[Área da janela]
Ve = 2.45	[cm3]	[Volume efetivo]
AeAw = 0.714	[cm4]	[Produto da área do núcleo]
$\mu_{\rm rc} = 1.75 \times 10^3$		[Permeabilidade relativa]
$l_{t} = 4.1$	[cm]	[Comprimento médio de uma espira]
$l_e = 5$	[cm]	[Comprimento efetivo]

#### 5.1 PERDAS NO NUCLEO:

$$\Delta B := \frac{B_{max} \Delta I_L}{IL_{peak}} = 0.049 \qquad [T] \qquad [Variação da densidade de fluxo]$$

$$B_m \coloneqq \frac{\Delta B}{2} = 0.024$$
 [T] [Valor de pico da variação da densidade]

$$\alpha := \frac{Pv}{f_n \cdot (B_n)^2} = 22.569 \times 10^{-6}$$

$$K_{H} \coloneqq \frac{4}{\mu_{rc} \cdot \mu_{o}} = 1.819 \times 10^{3}$$
[Coeficiente de perdas do magnético - APROXIMAÇÃO]  

$$K_{E} \coloneqq \frac{(\pi \cdot Ae) \cdot 10^{-4}}{4 \cdot \rho_{c}} = 47.124 \times 10^{-6}$$
[Coeficiente de perdas por correntes parasitas]

$$P_{\rm H} := B_{\rm m}^{2} \alpha \cdot f \cdot Ve = 1.645 \times 10^{-3} \qquad [W] \qquad [Perdas \text{ por histerese}]$$

$$P_E := B_m^2 K_E f^2 \cdot \text{Ve} \cdot 10^{-6} = 1.718 \times 10^{-4} \quad [W] \quad [\text{Perdas por correntes parasitas}]$$
$$P_n := P_H + P_E = 1.817 \times 10^{-3} \quad [W] \quad [\text{Perdas do núcleo}]$$

### 5.2 PERDAS CC NO COBRE:

Equacionamento realizado com base no livro High-Frequency Magnetic Components do, Kazimierczuk, pag.: 164, 2ª Ed. - 2014

#### 5.2.1 TAMANHO DO CONDUTOR:

 $l_w := NL \cdot l_t = 549.4$  [cm]

#### 5.2.2 RESISTÊNCIA DO CONDUTOR:

$$R_{wcc} \coloneqq \frac{\rho_{w}}{N_{fios}} \cdot \frac{4 \cdot l_{w} \cdot 10^{-2}}{\pi \cdot (D_{i} \cdot 10^{-2})^{2}} = 489.924 \times 10^{-3}$$
 [Ω]

#### 5.2.3 POTÊNCIA CC DISSIPADA NO ENROLAMENTO:

Equacionamento obtido do artigo publicado na IET Power Electronics em 2010 por Kondrath e Kazimierczuk "Inductor winding loss owing to skin and proximity effects including harmonics in nonisolated pulse-width modulated dc-dc converters operating in continuous conduction mode"

As perdas CC (P<sub>wdc</sub>) são dependentes da resistência (R<sub>wdc</sub>) com o quadrado da corrente que passa pelo indutor. As perdas são aumentadas com o aumento da corrente no indutor.

 $Pwcc:= II_{cc}^{2} \cdot R_{wcc} = 0.136$  [W]

#### 5.3 PERDAS CA NO COBRE:

As perdas CA ( $P_{Wac}$ ) são independentes da corrente no indutor e são proporcional a variação da corrente no indutor ( $\Delta i_I$ ).

#### 5.3.1 AMPLITUDE DAS HARMÔNICAS DE CORRENTE NO INDUTOR:

dp := 0.8 (di / p) (Diametro do enrolamento sem isolante / distância centro a centro dos enrolamentos "valor do artigo")

#### 5.3.2 DIMENSÃO DO ENROLAMENTO NORMALIZADO:

$$A_{\text{MM}} := \left(\frac{\pi}{4}\right)^{\frac{3}{4}} \cdot \left(\frac{D_{i}}{\delta}\right) \cdot \sqrt{dp} = 0.886$$

#### 5.3.3 FATOR EFEITO SKIN:

$$F_{RS_n} \coloneqq \frac{\left(\sinh\left(2\cdot A \cdot \sqrt{n}\right) + \sin\left(2\cdot A \cdot \sqrt{n}\right)\right)}{\cosh\left(2\cdot A \cdot \sqrt{n}\right) - \cos\left(2\cdot A \cdot \sqrt{n}\right)} = \dots$$

#### **5.3.4 FATOR EFEITO PROXIMIDADE:**

$$F_{RP_n} \coloneqq \frac{\left(\sinh\left(A\cdot\sqrt{n}\right) - \sin\left(A\cdot\sqrt{n}\right)\right)}{\cosh\left(A\cdot\sqrt{n}\right) + \cos\left(A\cdot\sqrt{n}\right)} = \dots$$

#### 5.3.5 FATOR DA RESISTÊNCIA DO ENROLAMENTO:

$$F_{Rn_{n}} \coloneqq A \cdot \sqrt{n} \cdot \left[ \left[ F_{RS_{n}} + 2 \cdot \left( N_{l}^{2} - 1 \right) \cdot \frac{F_{RP_{n}}}{3} \right] \right] = \dots$$

$$R_{eff} \coloneqq \frac{\left[ II_{cc}^{2} + \left( \frac{1}{2} \right) \right] \cdot \sum_{n=1}^{5} \left( F_{Rn_{n}} \cdot I_{mn_{n}} \right)}{II_{rms}^{2}} \cdot R_{wcc} = 1.642 \qquad [\Omega]$$

Resistência efetiva do indutor para a componente CC e CA

#### 5.3.8 PERDAS NO ENROLAMENTO:

$$Pw := \left[IL_{cc}^{2} + \left(\frac{1}{2}\right)\right] \cdot \left[\sum_{n=1}^{5} \left(F_{Rn_{n}} \cdot I_{mn_{n}}\right)\right] \cdot R_{wcc} = 0.454$$
 [W]

#### **5.3.9 PERDAS TOTAIS NO INDUTOR**

$$P_t := Pw + P_n = 0.456$$
 [W]

 $Pwca := P_t - Pwcc = 320.496 \times 10^{-3}$  [W] Perdas por componente CA no enrolamento

#### 6 - RESUMO DO INDUTOR

nucleo = "EE3007_Mag"		[Nucleo utilizado]
NL = 134		[Número de espiras]
AWG_utilizado = 26	[AWG]	[Tipo de Fio]
$N_{fios} = 2$		[Número de fios em paralelo]
lg = 0.027	[cm]	[Gap]
ku = 0.377		[Possibilidade de execução ku<0.4]
Possibilidade = "OK"		
$J_{\text{final}} = 203.938$	[A/cm <sup>2</sup> ]	[Densidade final de corrente]
$B_{max} = 0.35$	[T]	[Densidade máxima de fluxo]
$P_{\rm H} = 1.645 \times 10^{-3}$	[W]	[Perdas por histerese no núcleo]
$P_{E} = 1.718 \times 10^{-4}$	[W]	[Perdas por corrente parasitas no núcleo]
$P_n = 1.817 \times 10^{-3}$	[W]	[Perdas totais no núcleo]

Pwcc = 0.136	[W]	[Perdas CC no cobre ]
Pwca=0.32	[W]	[Perdas CA no cobre ]
Pw = 0.454	[W]	[Perdas totais no cobre]
$P_{t} = 0.456$	[W]	[Perdas totais no indutor]
$L = 5 \times 10^{-3}$	[H]	[Indutância]

### APÊNDICE C – PERDAS NO MOSFET

Planilha desenvolvida por: Prof. Edilson Mineiro Adaptada por: Yury Pontes

Os *MOSFET*s apresentam perdas por condução, por comutação e por bloqueio do diodo. As perdas por comutação são decorrentes dos cruzamentos da corrente com a tensão, decorrentes das capacitâncias intrínsecas do componente e decorrentes do seu acionamento. Como o acionamento geralmente é realizado por um driver externo, as perdas decorrentes do acionamento não serão consideradas.



Os transientes da comutação de MOSFET de potência são (Graovac et al., 2006):

Transientes da comutação em um MOSFET de potência.

Conforme é mostrado na Fig. 1, o *MOSFET* inicia a sua condução quando a tensão entre o gate o o source (U<sub>GS</sub>) chega a tensão de threshold (U<sub>GSth</sub>). Nesse instante, a corrente no dreno (I<sub>D</sub>) cresce até U<sub>GS</sub> atingir a tensão de Plateau (U<sub>(plateau)</sub>). Do início da condução até atingir a U<sub>(plateau)</sub> o *MOSFET* ainda não reduz a sua tensão, esse intervalo é definido como *tri*. As perdas durante o intervalo *tri* as são pequenas, quando comparadas as perdas durante o tempo de decida da tensão dreno source (*tfu*). Assim, considerando as condições de acionamento definidas no datasheet (resistência de gate e tensão no driver), o tempo de comutação pode ser aproximado por *t<sub>r</sub>* (rise time) definido no datasheet.



Semelhante ao ligar, as perdas durante o intervalo *tfi* são pequenas. Assim, o tempo de comutação pode ser aproximado por  $t_{\rm f}$  (fall time) definido no datasheet. Obs.: Essas considerações são válidas quando utilizados a resistência de gate definidas no datasheet, sendo muito importante observar que muitos *MOSFET*s já possuem uma resistência de gate interna, a qual deve ser considera para evitar o aumento das perdas e a redução do rendimento.

#### DADOS DA OPERAÇÃO DO MOSFET

$I_{Don} \coloneqq 0$	[A]	Corrente no Dreno logo após ligar (se liga em ZCS, o valor será zero)
$I_{\text{Doff}} \coloneqq 18$	[A]	Corrente no Dreno logo antes de desligar (se desliga em ZCS, o valor será zero)
$I_{rms} := 9.9$	[A]	Corrente eficaz no MOSFET
$U_{DSon} \approx 59.4$	[V]	Tensão dreno source no ligar (se liga em ZVS, o valor será zero)
$U_{\text{DS off}} \coloneqq 60$	[V]	Tensão dreno source no desligar (se desliga em ZVS, o valor será zero)
$f_s := 50000$	[ Hz ]	·

#### DADOS FORNECIDOS NO DATASHEET DO MOSFET

#### MOSFET UTILIZADO: IRFP4310

2

$r_{ds} \approx 4.810^{-5}$	[Ω] Resistência Dreno Source
$t_r \coloneqq 6010^{-9}$	[s] Rise time
$t_{f} \coloneqq 57.10^{-9}$	[s] Fall time
$C_{oss\_eff} \coloneqq 920  10^{-12}$	[F] Capacitância de saída efetivo (relacionada com a energia)

#### PERDAS POR CONDUÇÃO NO MOSFET

A perda por condução é decorrente do produto da resistência do *MOSFET* pelo valor eficaz da corrente ao quadrado.

$$P_{\text{cond}} \coloneqq r_{\text{ds}} \cdot I_{\text{rms}}^{2} = 475.212 \times 10^{-3}$$
 [W]

#### DETALHAMENTO DAS PERDAS NO LIGAR E NO DESLIGAR

Perdas de cruzamento ao MOSFET ligar:

$$P_{turn_on} \coloneqq \frac{1}{2} \cdot t_r \cdot I_{Don} \cdot U_{DSon} \cdot f_s = 0$$
 [W]

Perdas de cruzamento ao MOSFET desligar:

$$P_{turn\_off} := \frac{1}{2} \cdot t_f \cdot I_{Doff} \cdot U_{DSoff} f_s = 1.539$$
 [W]

#### PERDAS DEVIDO A CAPACITÂNCIA DE SAÍDA DO MOSFET

Um MOSFET apresenta as seguintes capacitâncias:



A capacitância dreno source não é linear e depende da tensão aplicada. Além disso, a capacitância gate dreno também troca energia durante a comutação. Assim, para análise das perdas decorrentes as capacitâncias, a capacitância de saída efetiva (energia) é utilizada. Sendo a capacitância efetiva a soma das capacitâncias dreno source e dreno gate. Devendo ser observado que as condições de tensão devem ser semelhantes as apresentadas no datasheet. Se forem aplicadas tensões menores, essa capacitância deve ser corrigida (o valor efetivo aumenta).

Antes de ligar (turn on) as capacitâncias terão uma energia armazena, a qual será dissipada ao ligar. Essa energia pode ser definida por:

$$E_{\text{Cturn_on}} \coloneqq \frac{1}{2} \cdot C_{\text{oss_eff}} \cdot U_{\text{DSon}} = 2.732 \times 10^{-8}$$
 [J]

A potência dissipada em decorrência dessa energia será:

$$P_{C} \coloneqq E_{Cturn on} \cdot f_{s} = 1.366 \times 10^{-3}$$
 [W]

Geralmente, as capacitâncias só geram perdas consideráveis para tensões mais elevadas (> 100 V) e frequências também mais elevadas (> 50 kHz).

#### PERDAS TOTAIS NO MOSFET SEM CONSIDERAR O ACIONAMENTO

$P_{c \text{ ond}} = 0.475$	[W]
$P_{turn_on} = 0$	[W]
$P_{turn_off} = 1.539$	[W]
$P_{\rm C} = 1.366 \times 10^{-3}$	[W]

As perdas totais podem ser determinadas por:

 $P_{totais} \coloneqq P_{cond} + P_{turn_on} + P_{turn_off} + P_C$  $P_{totais} = 2.016$  [W]

# **APÊNDICE D – PERDAS NOS DIODOS**

### PERDAS NO DIODO D1 DADOS DO PROJETO

$I_{D1_pk} = 1.6\epsilon$	[A]	
$I_{D1\_rms} \coloneqq 0.80'$	[A]	
$V_{out\_D1} \approx 345$	[V]	Tensão reversa no diodo D1
$f_s := 50000$	[ Hz ]	
$I_{D1\_med} \coloneqq 0.500$	[A]	

#### DADOS FORNECIDOS PELO FABRICANTE

#### DIODO D1: IDT02S60C

$I_F \coloneqq 2$	[A] Corrente direta máxima do datasheet
$V_{R}max} \approx 600$	[V] Tensão Reversa Máxima
$V_{th} := 0.7$	[V] Tensão de threshold (limiar de condução)
$R_F \approx 400  10^{-3}$	$[\Omega]$ Resistencia interna calculada com dados do datasheet ( $\Delta V / \Delta I$ )
$C_{jT\_D1} \coloneqq 8 \cdot 10^{-12}$	[F] Capacitância de junção para V <sub>R</sub> =345 V
$C_j \coloneqq 8 \cdot 10^{-12}$	<ul> <li>[F] Capacitância na junção para tensão reversa igual Vo (obtida pelo gráfico do manual)</li> </ul>
$Q_{rr} \coloneqq 3.210^{-9}$	[C] carga acumulada na junção durante a condução
$t_{rr} \coloneqq 1010^{-9}$	[t] Atraso para entrar em condução

De acordo com o livro, obtêm-se CJ0 apartir do valor tipico de capacitância CT dado no manual de dados

$$V_{D1} := V_{th} + R_{F} I_{D1\_med} = 0.902$$
 [V]

$$C_{j0} \coloneqq C_{jT_D1} \sqrt{1 - \frac{0.38}{0.5}} = 3.919 \times 10^{-12}$$
 [F]

$$V_{R} \coloneqq V_{out D1} = 345$$
 [V]

PERDAS POR CONDUÇÃO Livro: fontes chaveadas Ivo Barbi slides: Alceu Badin

$$P_{cond\_D1} := R_{F} I_{D1\_rms}^{2} + V_{D1} I_{D1\_med} = 0.717$$
 [W]

#### PERDAS POR COMUTAÇÃO

Perdas no Ligar:

$$P_{on\_D1} \coloneqq \frac{1}{2} \cdot (V_R - V_{D1}) \cdot I_{D1\_med} \cdot f_s \cdot t_{rr} = 0.044$$
 [W]

Perdas no desligar:

 $P_{off D1} \coloneqq Q_{rr} \cdot V_R \cdot f_s = 0.055$  [W]

Qrr carga armazenada em C durante condução

Perda total no diodo:

 $P_{\text{total D1}} := P_{\text{cond D1}} + P_{\text{on D1}} + P_{\text{off D1}} = 0.816$  [W]

Segundo Alceu Badin, as perdas por comutação são significativas quando a corrente de transição não é nula.O diodo nessa consição é forçado a comutar.

Idealmente, os diodos de Schottky não exibem recuperação reversa. Portanto, o comportamento transiente de desligamento desses diodos é determinado pela capacitância de junção C<sub>J</sub>. A capacitância de difusão C<sub>D</sub> é zero e, portanto, o tempo de armazenamento t<sub>S</sub> é zero. Na realidade, o tempo de vida dos operadores minoritários é muito curto.

#### PERDAS NO CHAVEAMENTO RELACIONADAS À CAPACITÂNCIA NA JUNÇÃO

 $P_{capacitancia\_D1} := \frac{f_{s} \cdot V_{R}^{2} \cdot C_{j}}{2} = 23.805 \times 10^{-3}$  [W]

 $P_{diodo_D1} := P_{cond_D1} + P_{off_D1} + P_{capacitancia_D1} = 0.796$  [W]

#### PERDAS NO DIODO D2

DADOS DO PROJETO Dados da simulação do PSIM

$I_{D2_pk} \coloneqq 16.14$	[ A ]	
$I_{D2\_rms} \approx 2.130$	[A]	
$V_{out\_D2} \approx 63.5$	[V]	Tensão reversa no diodo D3
$I_{D2 med} = 5.04$	[A]	

Uma maneira de calcular as perdas neste diodo é através da fórmula sugerida pelo datasheet do fabricante:

$$P_{D2\_datasheet} \approx 0.59 I_{D2\_med} + 0.027 (I_{D2\_rms})^2 = 3.101$$
 [W]

#### DADOS FORNECIDOS PELO FABRICANTE

#### DIODO D2: STPS3150

$I_{F_D2} = 3$	[A] Corrente direta máxima do datasheet
$V_{R\_D2\_max} \approx 150$	[V] Tensão Reversa Máxima
$V_{\text{th}}D2 \coloneqq 0.62$	[V] Tensão de threshold (limiar de condução)
$R_{F_D2} \approx 23  10^{-3}$	$[\Omega]$ Resistencia interna calculada com dados do datasheet ( $\Delta V / \Delta I$ )
$C_{jT\_D2} \approx 8 \cdot 10^{-12}$	[F] Capacitância de junção para V <sub>R</sub> =286 V
$C_{j\_D2} \coloneqq 8 \cdot 10^{-12}$	<ul> <li>[F] Capacitância na junção para tensão reversa igual Vo (obtida pelo gráfico do manual)</li> </ul>
$Q_{rr_D2} = 3.210^{-9}$	[C] carga acumulada na junção durante a condução
$t_{rr_D2} \approx 1010^{-9}$	[t] Atraso para entrar em condução

De acordo com o livro, obtêm-se CJ0 apartir do valor tipico de capacitância  $C_T$  dado no manual de dados

$$V_{D2} \coloneqq V_{th\_D2} + R_{F\_D2} I_{D2\_med} = 0.746$$
[V]  

$$C_{j0\_D2} \coloneqq C_{jT\_D2} \sqrt{1 - \frac{0.38}{0.5}} = 3.919 \times 10^{-12}$$
[F]  

$$V_{R\_D2} \coloneqq V_{out\_D2} = 63.5$$
[V]

**PERDAS POR CONDUÇÃO** Livro: fontes chaveadas Ivo Barbi slides: Alceu Badin

$$P_{cond}D2 := R_{F}D2 I_{D2}rms^{2} + V_{D2}I_{D2}med = 3.87$$
 [W]

Perdas no Ligar:

$$P_{on_D2} := \frac{1}{2} \cdot (V_{R_D2} - V_{D2}) \cdot I_{D2_med} \cdot f_s \cdot t_{rr} = 0.079$$
 [W]

Perdas no desligar:

 $P_{\text{off }D2} \coloneqq Q_{\text{rr}} V_{\text{R }D2} f_{\text{s}} = 0.01$  [W]

PERDAS POR COMUTAÇÃO

Perda total no diodo:

 $P_{\text{total D2}} := P_{\text{cond D2}} + P_{\text{on D2}} + P_{\text{off D2}} = 3.96$  [W]

Segundo Alceu Badin, as perdas por comutação são significativas quando a corrente de transição não é nula.O diodo nessa consição é forçado a comutar.

Idealmente, os diodos de Schottky não exibem recuperação reversa. Portanto, o comportamento transiente de desligamento desses diodos é determinado pela capacitância de junção C<sub>J</sub>. A capacitância de difusão C<sub>D</sub> é zero e, portanto, o tempo de armazenamento t<sub>s</sub> é zero. Na realidade, o tempo de vida das operadoras minoritárias é muito curto.

#### PERDAS NO CHAVEAMENTO RELACIONADAS À CAPACITÂNCIA NA JUNÇÃO

[W]

 $P_{capacitancia\_D2} \coloneqq \frac{f_{s} \cdot V_{R}^{2} \cdot C_{j}}{2} = 23.805 \times 10^{-3}$ [W]  $P_{diodo\_D2} \coloneqq P_{cond\_D2} + P_{off\_D2} + P_{capacitancia\_D2} = 3.904$ 

# PERDAS NO DIODO D3

### DADOS DO PROJETO

 $I_{D3_pk} \approx 1.43$ [A] I<sub>D3\_rms</sub> := 0.73( [A]  $V_{out\_D3} \coloneqq 28 \epsilon$  [V] Tensão reversa no diodo D3  $I_{D3\_med} \approx 0.50$ [A]

### DADOS FORNECIDOS PELO FABRICANTE DIODO D3: IDT02S60C

$I_{F_D3} \approx 2$	[A] Corrente direta máxima do datasheet
$V_{R_D3_max} = 600$	[V] Tensão Reversa Máxima
$V_{\text{th}\_D3} \coloneqq 0.7$	[V] Tensão de threshold (limiar de condução)
$R_{F_D3} \coloneqq 400  10^{-3}$	$[\Omega]$ Resistencia interna calculada com dados do datasheet ( $\Delta V / \Delta I)$
$C_{jT_D3} \coloneqq 8 \cdot 10^{-12}$	[F] Capacitância de junção para V <sub>R</sub> =286 V
$C_{j\_D3} \coloneqq 8 \cdot 10^{-12}$	<ul> <li>[F] Capacitância na junção para tensão reversa igual Vo (obtida pelo gráfico do manual)</li> </ul>
$Q_{rr_D3} = 3.210^{-9}$	[C] carga acumulada na junção durante a condução
$t_{\rm rr} D_3 = 1010^{-9}$	[t] Atraso para entrar em condução

De acordo com o livro, obtêm-se CJ0 apartir do valor tipico de capacitância CT dado no manual de dados

$$V_{D3} := V_{th} + R_{F} \cdot I_{D3\_med} = 0.901$$
 [V]

$$C_{j0}D_3 \coloneqq C_{jT}D_3 \sqrt{1 - \frac{0.38}{0.5}} = 3.919 \times 10^{-12}$$
 [F]

$$V_{R\_D3} := V_{out\_D3} = 286$$
 [V]

**PERDAS POR CONDUÇÃO** Livro: fontes chaveadas Ivo Barbi slides: Alceu Badin

$$P_{cond}D3 := R_{F}D3I_{D3}rms^{2} + V_{D3}I_{D3}med = 0.669$$
 [W]

#### PERDAS POR COMUTAÇÃO

Perdas no Ligar:

$$P_{on_D3} := \frac{1}{2} \cdot (V_{R_D3} - V_{D3}) \cdot I_{D3_med} \cdot f_s \cdot t_{rr} = 0.036$$
 [W]

Perdas no desligar:

 $P_{off\_D3} \coloneqq Q_{rr} \cdot V_{R\_D3} f_s = 0.046$  [W]

Qrr carga armazenada em C durante condução

Perda total no diodo:

 $P_{\text{total}_D3} \coloneqq P_{\text{cond}_D3} + P_{\text{on}_D3} + P_{\text{off}_D3} = 0.75 \quad [W]$ 

Segundo Alceu Badin, as perdas por comutação são significativas quando a corrente de transição não é nula.O diodo nessa consição é forçado a comutar.

Idealmente, os diodos de Schottky não exibem recuperação reversa. Portanto, o comportamento transiente de desligamento desses diodos é determinado pela capacitância de junção C<sub>J</sub>. A capacitância de difusão C<sub>D</sub> é zero e, portanto, o tempo de armazenamento t<sub>s</sub> é zero. Na realidade, o tempo de vida das operadoras minoritárias é muito curto.

#### PERDAS NO CHAVEAMENTO RELACIONADAS À CAPACITÂNCIA NA JUNÇÃO

$P_{capacitancia_D3} \coloneqq \frac{f_s}{-}$	$\frac{V_{R}^{2} \cdot C_{j}}{2} = 23.805 \times 10^{-3}$	[W]
$P_{diodo_{D3}} \coloneqq P_{cond_{D3}}$	$_{3} + P_{off}D_{3} + P_{capacitancia}D_{3} = 0.738$	[W]
Perdas totais nos diod <sup>.</sup> PTOTAL_DIODOS <sup>:=</sup> Pt	os D1, D2 e D3: total D1 + $P$ total D2 + $P$ total D3 = 5.526	[W]
$P_{diodo_D1} = 0.796$ $P_{diodo_D2} = 3.904$ $P_{diodo_D3} = 0.738$	[W] [W] [W]	

## APÊNDICE E – DIMENSIONAMENTO DE $C_{PV}$ E $C_{O}$

A corrente consumida pelo conversor pode ser decomposta em uma série de Fourier. Assim, podese representar de forma simplificada o modelo elétrico do módulo FV e do conversor como sendo:



A capacitância do capacitor de entrada *CPV* deve absorver a componente fundamental em 50 kHz. A seguinte equação pode ser utilizada:

$$\begin{split} & C_{pV} = \frac{D}{R \cdot \left(\frac{\Delta V \ C p v}{V_{FV}}\right) \cdot f_{S}} \quad \text{, onde:} \\ & P_{FV} \coloneqq 200 \quad [W] \quad [Potência entregue pelo módulo FV] \\ & V_{FV} \coloneqq 2\varepsilon \quad [V] \quad [Tensão do módulo FV no MPP] \\ & \Delta V \ C pv \coloneqq 0.004 \ V_{FV} = \bullet \quad [V] \quad [Ondulação da tensão sobre o capacitor] \\ & D_{n} \coloneqq 0.5\varepsilon \quad [Razão cíclica nominal de operação] \\ & f_{S} \coloneqq 5000( \qquad [A] \quad [Frequêcia de comutação] \\ & R_{c} \coloneqq \frac{V_{FV}^{2}}{P_{FV}} = 3.38 \quad [\Omega] \quad [Carga vista pelo capacitor (conversor)] \\ & C_{PV} \coloneqq \frac{D_{n}}{R_{c} \cdot \left(\frac{\Delta V \ C pv}{V_{FV}}\right) \cdot f_{S}} = 8.136 \times 10^{-4} \quad [F] \quad [Valor da capacitância de entrada] \end{split}$$

Foram utilizados quatro capacitores de 220  $\mu$ F/35 V em paralelo, totalizando 880  $\mu$ F, o que garante uma ondulação abaixo do limite especificado.

A capacitância do capacitor de saída Copode ser calculada como segue:

 $\Delta V_{out} \coloneqq 0.0005 V_{out} = 0.19 \qquad [V]$ 

$$I_{out} \coloneqq \frac{P_{out}}{V_{out}} = 0.5$$
 [A]

$$C_0 := \frac{I_{out}}{f_s \cdot \Delta V_{out}} = 5.263 \times 10^{-5}$$
 [F]

Foi utilizado um capacitor de 100  $\mu F/450$  V.

[Tensão de saída Nominal] [Ondulação de tensão na saída] [Corrente na saída]

[Valor da capacitância de saída]

#### **APÊNDICE F – MODELO ELÉTRICO DE UM MÓDULO FV**

Compreender o modelo matemático de uma célula FV (ou módulo FV) é essencial para entender o comportamento de um sistema de painéis sob diferentes condições de operação. Um painel FV pode ser representado através de um circuito elétrico equivalente. Existem três tipos de modelos para um painel fotovoltaico: modelo ideal, modelo de um diodo e o modelo de dois diodos apresentados na Figura E1 a seguir:



Figura E1 - (a) Modelo ideal, (b) modelo de um diodo e (c) modelo de dois diodos.

Os parâmetros apresentados na figura acima são descritos como:

- A corrente I disponibilizada na saída do módulo é dada pela diferença entre a corrente fotogerada  $I_L$  e as correntes no diodo  $I_D$  e na resistência shunt  $I_{SH}$ .
- A resistência série *R<sub>s</sub>* representa a resistência interna para o fluxo de corrente e depende da espessura da junção *pn*, das impurezas e da resistência dos contatos (entre as células e entre o painel e a carga).
- A resistência  $R_{SH}$  está inversamente relacionada com as correntes de fuga.

Em uma célula ideal, a resistência  $R_S$  seria igual a zero e a resistência  $R_{SH}$  infinita, de modo que não existiriam correntes de fuga. A eficiência da conversão é sensível a pequenas variações de  $R_S$  e menos sensível à variações em  $R_{SH}$ . Um pequeno aumento de  $R_S$  pode diminuir significativamente a tensão de saída do módulo FV. Considerando o modelo da Figura E1 (b), a equação (101) mostra a corrente no diodo:

$$I_D = I_O \cdot \left( e^{\frac{q}{mkt} \cdot \left( V + IR_S \right)} - 1 \right)$$
(102)

A corrente fotogerada é dada por:

$$I_{L} = \frac{S}{1000} \cdot \left( I_{SC} + k_{i} \left( T - T_{r} \right) \right)$$
(103)

A corrente de saída do módulo FV considerando as resistências  $R_S$  e  $R_{SH}$  é dada por:

$$I = I_L - \left(I_O \cdot e^{\frac{q}{mkT} \cdot (V + IR_S)} - 1\right) - \frac{V + IR_S}{R_{SH}}$$
(104)

A tensão de circuito aberto é obtida a partida da equação:

$$V_{OC} = \frac{kT}{q} \cdot \ln\left(\frac{I_L}{I_O} + 1\right) \tag{105}$$

Onde:

$$q = 1,6 \cdot 10^{-19} C$$

S = Irradiância em  $W/m^2$ 

m = fator de idealidade do diodo

 $k = \text{constante de boltzmann} = 1,38 \cdot 10^{-23} j/K$ 

 $K_i$  = Coeficiente de temperatura da corrente de curto-circuito

T = temperatura em K

 $T_i$  = Temperatura de referência em K

O fator de forma das  $F_F$  é influenciado pelo valor das resistências  $R_S$  e  $R_{SH}$ . O aumento de  $R_{SH}$  e uma diminuição de  $R_S$  resultam em uma melhora no fator de forma e, consequentemente maior eficiência, como pode ser observado na Figura E2.



Figura E2 – Influência de  $R_S$  e  $R_{SH}$  no fator de forma.